

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-153620  
(P2013-153620A)

(43) 公開日 平成25年8月8日(2013.8.8)

(51) Int.Cl. F I テーマコード (参考)  
**HO2M 3/28 (2006.01)** HO2M 3/28 T 5H730  
 HO2M 3/28 Q

審査請求 未請求 請求項の数 2 O L (全 12 頁)

(21) 出願番号 特願2012-13710 (P2012-13710)  
 (22) 出願日 平成24年1月26日 (2012.1.26)

(71) 出願人 000005234  
 富士電機株式会社  
 神奈川県川崎市川崎区田辺新田1番1号  
 (74) 代理人 100150441  
 弁理士 松本 洋一  
 (72) 発明者 陳 建  
 神奈川県川崎市川崎区田辺新田1番1号  
 富士電機株式会社内  
 Fターム(参考) 5H730 AA04 AA10 BB44 BB66 BB95  
 DD04 EE03 EE07 EE59 FD01  
 FD25

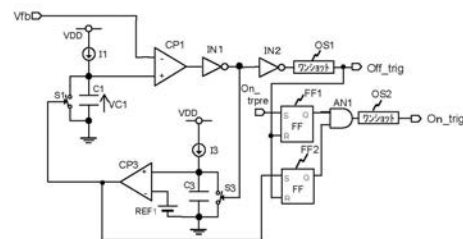
(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【課題】従来の電流共振形スイッチング電源では、1周期の時間が上下アームの貫通電流を防止するためのデッドタイムの時間と電圧制御発振器で決まるオンパルス時間幅との和で決まる構成であり、デッドタイムを変更するとスイッチング周波数が変動してしまう課題があった。

【解決手段】トランスの補助巻線の電圧から微分回路によって検出されたオンパルスをオフするタイミングから最小デッドタイム時間を生成する最小デッドタイム生成回路を備え、この最小デッドタイム時間後に半導体スイッチのオン幅を決定するための電圧制御発振器のオン幅決定手段を起動させる。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

直流電源の両端に接続された第 1 の半導体スイッチと第 2 の半導体スイッチとを直列接続した半導体スイッチ直列回路と、前記第 1 の半導体スイッチ又は前記第 2 の半導体スイッチの両端に接続され、共振コンデンサと共振リアクトル及びトランスのリーケージインダクタンスの少なくとも一方のインダクタンスと前記トランスの一次側の巻線とを直列に接続した直列共振回路とを備え、前記トランスの一次側に設けられ、前記トランスの一次側の巻線の両端の電圧の変化を検出する補助巻線と、前記第 1 の半導体スイッチ又は前記第 2 の半導体スイッチをターンオフするタイミングの第 1 のトリガ信号を受けた後、前記補助巻線が検出した検出電圧を微分して前記検出電圧の反転開始タイミング又は反転終了

10

タイミングを検出する微分回路と、前記微分回路によって検出された前記タイミングから所定時間遅延して前記第 1 の半導体スイッチ又は前記第 2 の半導体スイッチをターンオンするタイミングの第 2 のトリガ信号を生成するデッドタイム調整回路と、を備えたスイッチング電源装置において、  
前記第 1 のトリガ信号を受けて最小デッドタイム時間を生成する最小デッドタイム生成回路を備え、前記最小デッドタイム時間後に前記第 1 の半導体スイッチ又は前記第 2 の半導体スイッチのオン幅を決定するための電圧制御発振器のオン幅決定手段を起動させることを特徴とするスイッチング電源装置。

## 【請求項 2】

前記オン幅決定手段は、前記第 1 のトリガ信号を受けて前記最小デッドタイムを生成する最小デッドタイム生成回路と、前記最小デッドタイム生成回路の出力信号により積分を開始する積分回路と、前記積分回路の出力と直流出力電圧を検出し基準値との差を零にする誤差増幅器の出力とを比較する電圧比較回路とを備え、オン幅は前記第 2 のトリガ信号が最小デッドタイム時間内に発生する場合には最小デッドタイム終了時点から次の第 1 のトリガ信号までの時間とし、前記第 2 のトリガ信号が最小デッドタイム時間終了後に発生する場合には第 2 のトリガ発生時点から次の第 1 のトリガ信号までの時間とすることを特徴とする請求項 1 に記載のスイッチング電源装置。

20

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、電流共振形スイッチング電源装置に関し、特にデッドタイム自動調整機能を備えた場合のスイッチング周波数の安定化に関する。

30

## 【背景技術】

## 【0002】

図 4 に、従来技術を用いた共振形スイッチング電源の回路図を示す。主回路トランスの一次側には、直流電源としてのコンデンサ  $C_i$  の正極端子  $P_i$  と負極端子  $N_i$  と並列に半導体スイッチとしての MOSFET  $Q_a$  と  $Q_b$  との直列回路が、MOSFET  $Q_b$  と並列にトランス  $T$  の一次巻線  $P_1$  と共振用コンデンサ  $C_r$  との直列回路が、各々接続される。トランス  $T$  の二次側センタータップ巻線  $S_1$  と  $S_2$  には、整流用ダイオード  $D_1$ 、 $D_2$  が接続され、全波整流された電圧が直流出力コンデンサ  $C_o$  に供給され、コンデンサ  $C_o$  の両端が直流出力  $P_o$ 、 $N_o$  端子に接続される。コンデンサ  $C_o$  と並列接続された抵抗  $R_o$  は無負荷時の電圧を安定化するためのダミー抵抗である。

40

## 【0003】

全体制御の回路構成は、電圧制御発振器  $VCO$  の入力に直流出力電圧  $V_o$  を検出し基準値との偏差を増幅する誤差増幅器  $GA$  と、電圧制御発振器  $VCO$  の出力に接続された制御回路  $CNT_2$  と、制御回路  $CNT_2$  の出力を MOSFET  $Q_a$ 、 $Q_b$  用の駆動信号に変換する駆動回路  $GD$  から構成される。このスイッチング電源装置では、MOSFET  $Q_a$ 、 $Q_b$  が共にオフとなるデッドタイムを設け、約 50% のデューティ比で交互にオンオフを繰り返す。これにより、トランス  $T$  の一次側の巻線  $P_1$  と二次側の巻線  $S_1$ 、 $S_2$  との間のリーケージインダクタンス及び共振コンデンサ  $C_r$  が電流共振動作を行い、トランス  $T$

50

の一次側から二次側へ電力を送ることになる。

【0004】

トランスTの二次側の出力は、ダイオードD1、D2で整流され、平滑コンデンサC<sub>o</sub>で平滑されてリップルの小さな直流出力電圧となる。この出力電圧は、誤差増幅回路GAによって検出され、この出力電圧を基にして電圧制御発振回路VCOがその発振周波数を制御し、制御回路CNT2及び駆動回路GDが二つのMOSFETQ<sub>a</sub>、Q<sub>b</sub>を交互にオンオフ制御する信号を生成することで、出力電圧を安定化している。このスイッチング電源装置では、スイッチQ<sub>a</sub>、Q<sub>b</sub>がともにオフとなるデッドタイムを設け、約50%のデューティ比で交互にオンオフを繰り返す。これにより、トランスTの一次側の巻線P1と二次側の巻線S1、S2との間のリーケージインダクタンスおよび共振コンデンサC<sub>r</sub>が電流共振動作を行い、トランスTの一次側から二次側へ電力を送ることになる。

10

【0005】

この電流共振タイプのメリットの1つは、MOSFETQ<sub>a</sub>、Q<sub>b</sub>のボディダイオードD<sub>a</sub>、D<sub>b</sub>を利用してソフトスイッチングを実現している点である。すなわち、ハイサイドのMOSFETQ<sub>a</sub>がオフ、ローサイドのMOSFETQ<sub>b</sub>がオンして電流I<sub>Q<sub>b</sub></sub>が図に示す向きに流れている時に、ローサイドのMOSFETQ<sub>b</sub>がオフすると、その電流I<sub>Q<sub>b</sub></sub>は、ハイサイドのMOSFETQ<sub>a</sub>のボディダイオードD<sub>a</sub>を流れるようになる。ボディダイオードD<sub>a</sub>に電流が流れている時、MOSFETQ<sub>a</sub>とQ<sub>b</sub>の間の電圧V<sub>s</sub>は、直流電源としてのコンデンサC<sub>i</sub>の電圧V<sub>i</sub>とほぼ等しくなっているので、この間にMOSFETQ<sub>a</sub>をオンしても、MOSFETQ<sub>a</sub>の両端電圧が急変することはなく、ゼロ電圧スイッチング(ZVS: Zero Voltage Switching)を実現している。

20

【0006】

同様に、ハイサイドのMOSFETQ<sub>a</sub>をオフし、MOSFETQ<sub>a</sub>に流れていた電流I<sub>Q<sub>a</sub></sub>がローサイドのMOSFETQ<sub>b</sub>のボディダイオードD<sub>b</sub>に転流した時、MOSFETQ<sub>a</sub>とQ<sub>b</sub>の接続点の電圧V<sub>s</sub>は、グランド電圧とほぼ等しくなる。従って、ボディダイオードD<sub>b</sub>に電流が流れている間にMOSFETQ<sub>b</sub>をオンしても、MOSFETQ<sub>b</sub>の両端電圧が急変することはないので、ゼロ電圧スイッチングとなる。

【0007】

しかし、MOSFETQ<sub>a</sub>とQ<sub>b</sub>の接続点の電圧V<sub>s</sub>が直流電源としてのコンデンサC<sub>i</sub>の電圧V<sub>i</sub>とグランド電圧との間の電圧である時にMOSFETQ<sub>a</sub>又はQ<sub>b</sub>がターンオンしてしまうと、ハードスイッチングとなる。この場合、MOSFETQ<sub>a</sub>、Q<sub>b</sub>を流れる電流およびMOSFETQ<sub>a</sub>、Q<sub>b</sub>の両端電圧が急変するため、それに起因するノイズが出たり、MOSFETQ<sub>a</sub>、Q<sub>b</sub>の電力損失が増えたりすることになる。さらに、MOSFETQ<sub>a</sub>のボディダイオードD<sub>a</sub>に電流が流れている時に、ローサイドのMOSFETQ<sub>b</sub>がターンオンしてしまうと、ボディダイオードD<sub>a</sub>の逆回復時間の間、直流電源C<sub>i</sub>からボディダイオードD<sub>a</sub>を介してMOSFETQ<sub>b</sub>の方向に貫通電流が流れる。この貫通電流は、瞬間的に大電流となることがあるので、MOSFETQ<sub>a</sub>、Q<sub>b</sub>を破壊してしまう虞がある。

30

【0008】

以上のようなハードスイッチング及び貫通電流を防止する対策として、幾つか提案されている。たとえば、特許文献1には、共振回路を流れる電流を検出することでボディダイオードに電流が流れている状態を検出し、この状態を検出している間は、二つのスイッチをターンオン又はオフさせるような駆動信号を生成しないようにしたものがある。また、特許文献2には、二つのスイッチの間の接続点の電圧を直接検出して、ハードスイッチング及び貫通電流の両方に対して対策したものがある。

40

【0009】

しかし、特許文献1に記載の構成では、共振回路の中に電流検出用の抵抗を入れる必要があるため、その抵抗による電力損失が問題となる。また、特許文献2に記載の構成ではMOSFET同士の接続点の高い電圧を検出する必要があるため、高耐圧素子を含む制御系の回路を構成する必要があるため、回路規模が大きくなってしまふ。

50

## 【 0 0 1 0 】

これらの課題を解決するため、本願発明者は特許文献3に示すような、トランスに補助巻線を設けこの電圧変化を検出してデッドタイムを生成する回路を提案している。図5にその回路構成を、図6に電圧制御発振器VCO2の回路構成を、図7に動作波形を、各々示す。主回路構成では、トランスT1が補助巻線P2付になっている点を除けば、図4の構成と同じである。回路構成としては、補助巻線P2にdv/dt検出回路DVDが、dv/dt検出回路DVDの出力(P2\_H、P2\_L)にデッドタイム付加回路DTが、デッドタイム付加回路DTの出力On\_trigに制御回路CNT3と電圧制御発振器VCO2が、各々接続された構成である。

## 【 0 0 1 1 】

図6に電圧制御発振器VCO2の回路構成を示す。コンデンサC2、電流源I2、スイッチS2、コンパレータCP2及び基準電圧REF2で構成された回路がデッドタイム幅(図7のTd1又はTd2)を決めるための回路である。デッドタイムの時間幅は、オンパルスがオフになるタイミングでスイッチS2を「開」として、コンデンサC2の電圧が基準電圧REF2に到達するまでの時間で、決定される。

## 【 0 0 1 2 】

また、コンデンサC1、電流源I1及びスイッチS1で構成された回路がオンパルス幅を決めるための積分回路で、On\_trig信号が入力されて、デッドタイム時間後にコンデンサC1の充電が始まり、VC1の電圧が誤差増幅器GAの出力であるフィードバック電圧Vfbに到達した時点でオンパルスはオフとなる。

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 1 3 】

【 特許文献1 】 特開2005-51918号公報

【 特許文献2 】 特表2007-527190号公報

【 特許文献3 】 特願2011-150974号

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

## 【 0 0 1 4 】

図4に示す従来の電流共振形スイッチング電源装置においては、スイッチング周波数Fswは、電圧制御発振器VCOによって決められるオン幅TonとデッドタイムTdとにより決められ、下記式(1)の関係となる。

## 【 0 0 1 5 】

$$F_{sw} = 1 / ( 2 * ( T_{on} + T_d ) ) \quad \dots \text{式 ( 1 )}$$

ここで、オン幅Tonはフィードバック電圧VFBで決められ、デッドタイムTdは制御回路で決められた固定値になる。

## 【 0 0 1 6 】

また、図5に示す従来のデッドタイム自動調整機能を備えた電流共振形スイッチング電源装置においては、デッドタイムTdはデッドタイム自動調整回路により決められ、これをTdadjとする。

## 【 0 0 1 7 】

安定動作のために、出力電圧の一定制御には電圧モードの周波数制御が利用され、フィードバック電圧VFBでオン幅Tonは決められ、下記式(2)の関係となる。

$$T_{on} = f_{on}(V_{FB}) \quad \dots \text{式 ( 2 )}$$

ここで、関数fon(VFB)は線形或いは非線形になる。

従って、スイッチング周波数FSWは下記式(3)で求められる。

## 【 0 0 1 8 】

$$F_{SW} = 1 / ( 2 * ( f_{on}(V_{FB}) + T_{dadj} ) ) \quad \dots \text{式 ( 3 )}$$

式(3)からわかるように、スイッチング周波数FSWはフィードバック電圧FBとデッドタイムTdadjの関数になる。

10

20

30

40

50

## 【 0 0 1 9 】

図 4 に示すように、電圧制御発振器VCOはデッドタイムが終わってから、積分回路のコンデンサを充電する仕組みであり、デッドタイムが変動する場合、スイッチング周波数が変動し、共振電流が振動してしまう。

例えば、ソフトスタートの起動時、フィードバック電圧FBはリニアに上昇するが、負帰還制御がないため、デッドタイムTdadjの変動による発振が生じ、音鳴りが発生する可能性がある。通常動作時、フィードバック制御系に対して、Tdadjの変動も吸収する必要があるため、位相補償の定数設定が難しく、発振してしまう可能性がある。

従って、本発明の課題は、デッドタイムの時間を変化させても、スイッチング周波数が変動しない共振形スイッチング電源装置を提供することである。

10

## 【課題を解決するための手段】

## 【 0 0 2 0 】

上述の課題を解決するために、第1の発明においては、直流電源の両端に接続された第1の半導体スイッチと第2の半導体スイッチとを直列接続した半導体スイッチ直列回路と、前記第1の半導体スイッチ又は前記第2の半導体スイッチの両端に接続され、共振コンデンサと共振リアクトル及びトランスのリーケージインダクタンスの少なくとも一方のインダクタンスと前記トランスの一次側の巻線とを直列に接続した直列共振回路とを備え、前記トランスの一次側に設けられ、前記トランスの一次側の巻線の両端の電圧の変化を検出する補助巻線と、前記第1の半導体スイッチ又は前記第2の半導体スイッチをターンオフするタイミングの第1のトリガ信号を受けた後、前記補助巻線が検出した検出電圧を微分して前記検出電圧の反転開始タイミング又は反転終了タイミングを検出する微分回路と、前記微分回路によって検出された前記タイミングから所定時間遅延して前記第1の半導体スイッチ又は前記第2の半導体スイッチをターンオンするタイミングの第2のトリガ信号を生成するデッドタイム調整回路と、を備えたスイッチング電源装置において、前記第1のトリガ信号を受けて最小デッドタイム時間を生成する最小デッドタイム生成回路を備え、前記最小デッドタイム時間後に前記第1の半導体スイッチ又は前記第2の半導体スイッチのオン幅を決定するための電圧制御発振器のオン幅決定手段を起動させる。

20

## 【 0 0 2 1 】

第2の発明においては、第1の発明における前記オン幅決定手段は、前記第1のトリガ信号を受けて前記最小デッドタイムを生成する最小デッドタイム生成回路と、前記最小デッドタイム生成回路の出力信号により積分を開始する積分回路と、前記積分回路の出力と直流出力電圧を検出し基準値との差を零にする誤差増幅器の出力とを比較する電圧比較回路とを備え、オン幅は前記第2のトリガ信号が最小デッドタイム時間内に発生する場合には最小デッドタイム終了時点から次の第1のトリガ信号までの時間とし、前記第2のトリガ信号が最小デッドタイム時間終了後に発生する場合には第2のトリガ信号発生時点から次の第1のトリガ信号までの時間とする。

30

## 【発明の効果】

## 【 0 0 2 2 】

本発明では、半導体スイッチをターンオフするタイミングの第1のトリガ信号を受けた後、トランスの補助巻線の検出電圧を微分して前記検出電圧の反転開始タイミング又は反転終了タイミングを検出する微分回路と、前記微分回路によって検出された前記タイミングから所定時間遅延して前記半導体スイッチをターンオンするタイミングの第2のトリガ信号を生成するデッドタイム調整回路とを備え、前記第1のトリガ信号を受けて最小デッドタイム時間を生成する最小デッドタイム生成回路を備え、この最小デッドタイム時間後に半導体スイッチのオン幅を決定するための電圧制御発振器のオン幅決定手段を起動させるようにした。この結果、デッドタイムを変動させてもスイッチング周波数が安定となり、共振周波数の振動や不安定な共振がなくなり、安定したスイッチング電源装置の供給が可能となる。

40

## 【図面の簡単な説明】

## 【 0 0 2 3 】

50

【図 1】本発明の第 1 の実施例を示す回路図である。

【図 2】図 1 に示す電圧制御発振器の回路図例である。

【図 3】本発明の第 1 の実施例の動作波形図である。

【図 4】従来第 1 の実施例を示す回路図である。

【図 5】従来第 2 の実施例を示す回路図である。

【図 6】従来第 2 の実施例の電圧制御発振器の回路図例である。

【図 7】従来第 2 の実施例の動作波形図である。

【発明を実施するための形態】

【0024】

本発明の要点は、半導体スイッチをターンオフするタイミングの第 1 のトリガ信号を受けた後、トランスの補助巻線の検出電圧を微分して前記検出電圧の反転開始タイミング又は反転終了タイミングを検出する微分回路と、前記微分回路によって検出された前記タイミングから所定時間遅延して前記半導体スイッチをターンオンするタイミングの第 2 のトリガ信号を生成するデッドタイム調整回路とを備え、前記第 1 のトリガ信号を受けて前記最小デッドタイム時間を生成する最小デッドタイム生成回路を備え、この最小デッドタイム時間後に半導体スイッチのオン幅を決定するための電圧制御発振器のオン幅決定手段を起動させるようにした点である。

10

【実施例 1】

【0025】

図 1 に、本発明の第 1 の実施例を示す。従来第 2 の実施例である図 5 との違いは、従来はデッドタイム付加（調整）回路の出力である On\_trig 信号が制御回路 CNT 3 と電圧制御発振器 VCO 2 に入力されているが、本実施例ではデッドタイム付加（調整）回路から On\_trpre 信号が電圧制御発振器 VCO 1 に入力されて、電圧制御発振器 VCO 1 から Off\_trig 信号と On\_trig 信号が制御回路 CNT 1 に入力されている点である。図 2 に本実施例の電圧制御発振器 VCO 1 の詳細回路例を、図 3 に本実施例の動作波形例を示す。

20

【0026】

図 2 に示す電圧制御発振器 VCO 1 の詳細回路において、コンデンサ C 3、電流源 I 3、スイッチ S 3、コンパレータ CP 3 及び基準電圧 REF 1 で構成された回路が最小デッドタイム幅 Tdmin を決めるための回路で、デッドタイムの最小デッドタイム時間を生成する。スイッチング信号がオン信号からオフ信号へ移行するタイミングでスイッチ S 3 を「開」とし、コンデンサ C 3 を電流源 I 3 で充電し、コンデンサ C 3 の電圧が基準電圧 REF 1 に到達するとコンパレータ CP 3 の出力が H（ハイ）となり、この信号でスイッチ S 1 を「開」とする。

30

【0027】

コンデンサ C 1、電流源 I 1 及びスイッチ S 1 で構成された回路がオンパルス幅を決めるための積分回路で、最小デッドタイム時間（Tdmin）後に電流源 I 1 でのコンデンサ C 1 の充電が始まり、コンデンサ C 1 の電圧 VC 1 と誤差増幅器 GA の出力であるフィードバック電圧 Vf b とをコンパレータ CP 1 で比較し、VC 1 の電圧がフィードバック電圧 Vf b に到達した時点（第 1 のトリガ時点）でオンパルスはオフとなる。最小デッドタイム時間 Tdmin はスイッチング時間幅に比べて十分小さく選ぶことができるため、デッドタイムを変化させても 1 周期の時間 Tsw は一定値となり、スイッチング周波数も一定値となる。

40

【0028】

On\_trig 信号は、On\_trpre 信号でセットされ Off\_trig 信号でリセットされるフリップフロップ FF 1 の Q 出力信号と最小デッドタイム Tdmin の信号でセットされ OFF\_trig 信号でリセットされるフリップフロップ FF 2 の Q 出力信号との論理積をアンドゲート AN 1 で求め、この信号をワンショット回路 OS 2 に通すことにより求められる。

【0029】

図 3 に動作波形を示す。デッドタイム Td1 又は Td2 が Tdmin より大きい場合の波形である。図 3 において、VC 1 はコンデンサ C 1 の電圧、Ho はハイサイド側 MOSFET Q a

50

のオンオフ信号、 $L_o$ はローサイド側MOSFET  $Q_b$ のオンオフ信号、 $I_{Cr}$ は共振コンデンサ  $C_r$ の電流波形である。デッドタイム時間が $T_{d1}$ 、オンパルス幅が $T_{on1}$ の時の1周期の時間 $T_{sw}$ は $2 * (T_{d1} + T_{on1})$ で、デッドタイム時間が $T_{d2}$ 、オンパルス幅が $T_{on2}$ の時の1周期の時間 $T_{sw}$ は $2 * (T_{d2} + T_{on2})$ で、デッドタイムが長くなるとオンパルス幅を短くするため、1周期の時間は等しくなり、スイッチング周波数が一定となる。ここで、 $T_{on1}$ 、 $T_{on2}$ は、デッドタイム終了時点から次の第1のトリガまでの時間である。

また、デッドタイム $T_{d1}$ 又は $T_{d2}$ が $T_{dmin}$ より小さい場合は、デッドタイム $T_{d1} = T_{dmin}$ として、動作を安定化させる。この場合には、オンパルス幅 $T_{sw}$ は $2 * (T_{dmin} + T_{on})$ となる。ここで、 $T_{on}$ は最小デッドタイム終了時点から次の第1のトリガまでの時間である。

#### 【0030】

以上のような動作とすることにより、スイッチング時間幅 $T_{sw}$ はデッドタイム $T_d$ を変化させても一定値となり、スイッチング周波数も一定値となる。

尚、上記実施例にはデッドタイム時間やオンパルス幅を生成する回路例としてコンデンサを用いた例を示したが、積分機能を備えておれば良いので、デジタルカウンタなどでも実現可能である。

また、共振インダクタンスとしてトランスのリーケージインダクタンスを用いた主回路構成について説明したが、トランスの一次巻線と直列に共振用リアクトルを接続しても同様の制御が適用可能である。

#### 【産業上の利用可能性】

#### 【0031】

本発明は、直列接続された半導体スイッチを用いた共振形スイッチング電源の貫通電流やハードスイッチングを防止するための回路における周波数変動を抑制するための提案であり、スイッチング電源制御用IC、誘導加熱用インバータなどへの適用が可能である。

#### 【符号の説明】

#### 【0032】

$C_i$ 、 $C_o$ ・・・コンデンサ	$C_r$ ・・・共振用コンデンサ
$Q_a$ 、 $Q_b$ ・・・MOSFET	$T$ 、 $T_1$ ・・・トランス
$D_1$ 、 $D_2$ ・・・ダイオード	$R_o$ ・・・ダミー抵抗
$DVD$ ・・・ $dv/dt$ 検出回路(微分回路)	
$DT$ ・・・デッドタイム付加回路	$GD$ ・・・駆動回路
$CNT_1$ 、 $CNT_2$ ・・・制御回路	$GA$ ・・・誤差増幅回路
$VCO$ 、 $VCO_1$ 、 $VCO_2$ ・・・電圧制御発振器	
$C_1 \sim C_3$ ・・・コンデンサ	$CP_1$ 、 $CP_2$ ・・・コンパレータ
$I_1 \sim I_3$ ・・・電流源	$REF_1$ 、 $REF_2$ ・・・基準電圧
$S_1 \sim S_3$ ・・・スイッチ	$IN_1$ 、 $IN_2$ ・・・インバータゲート
$AN$ ・・・ANDゲート	$FF$ ・・・フリップフロップ
$OS$ ・・・ワンショット回路	

10

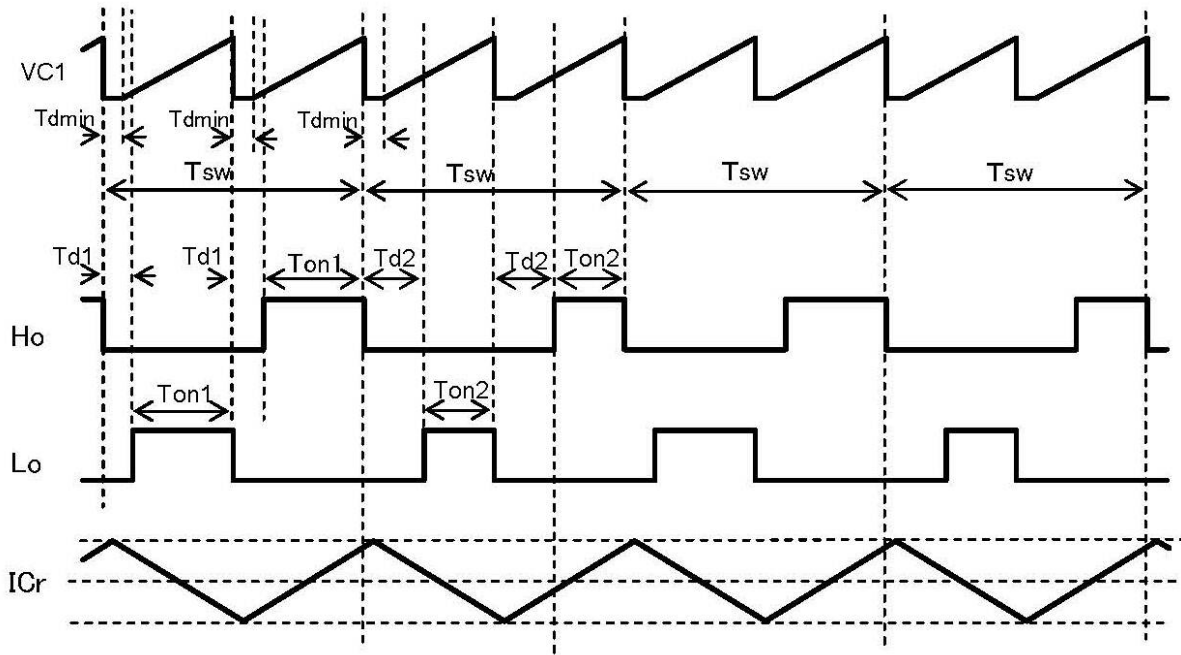
20

30

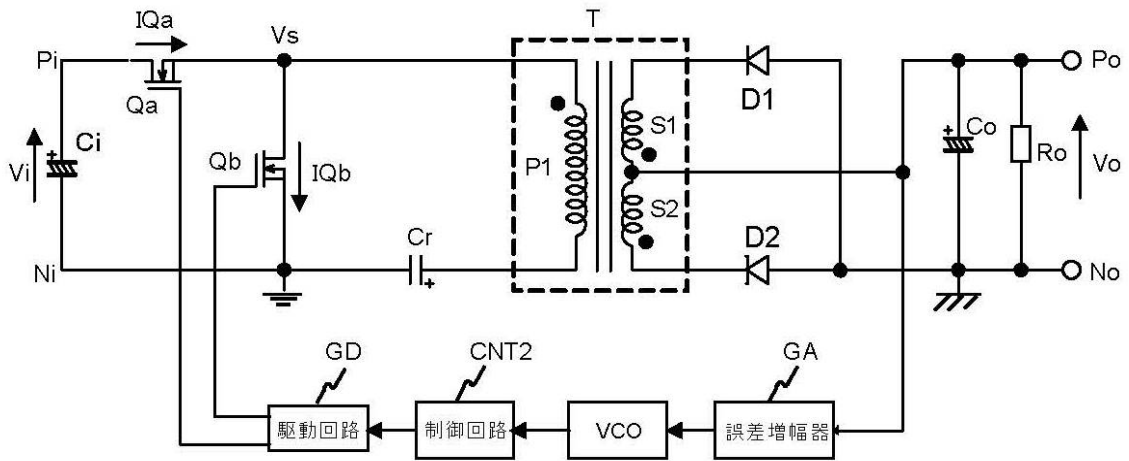




【 図 3 】



【 図 4 】







【 図 7 】

