

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年3月4日(04.03.2010)

PCT

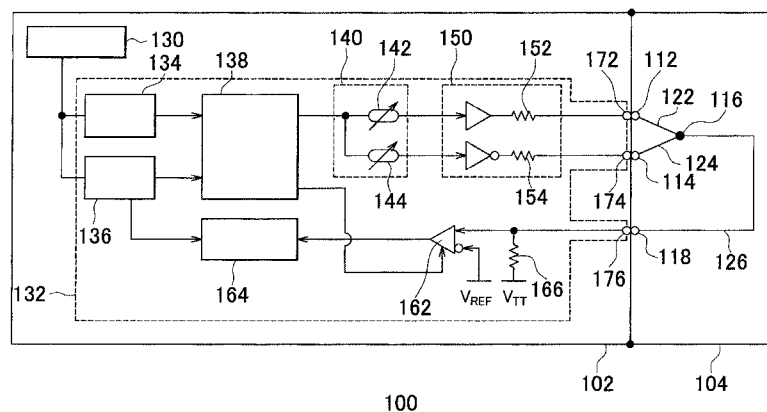
(10) 国際公開番号
WO 2010/023924 A1

- (51) 国際特許分類:
G01R 31/28 (2006.01) G01R 35/00 (2006.01)
- (21) 国際出願番号: PCT/JP2009/004177
- (22) 国際出願日: 2009年8月27日(27.08.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
12/199,811 2008年8月28日(28.08.2008) US
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アドバンテスト(ADVANTEST CORPORATION) [JP/JP]; 〒1790071 東京都練馬区旭町1丁目3番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 滝沢 茂樹 (TAKIZAWA, Shigeki) [JP/JP]; 〒1790071 東京都練馬区旭町1丁目3番1号 株式会社アドバンテスト内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- (74) 代理人: 龍華国際特許業務法人(RYUKA IP Law Firm); 〒1631105 東京都新宿区西新宿6-22-1 新宿スクエアタワー5階 Tokyo (JP).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: INTERCONNECT CIRCUIT BOARD, SKEW MEASURING METHOD AND TESTING DEVICE

(54) 発明の名称: 相互接続基板、スキュー測定方法および試験装置

[図1]



(57) Abstract: Disclosed is a circuit board used to measure skew between output pins in a testing device that applies a test signal that includes a first signal and a second signal to a device under test and tests the device under test. The circuit board is provided with a first terminal connected to a first output pin for outputting a first signal, a second terminal connected to a second output pin for outputting a second signal, a confluence node connected to both the first terminal and the second terminal, an output node connected to a timing measurement circuit that measures the transition timing of the signals that are input, a first wire that connects the first terminal and the confluence node, a second wire that connects the second terminal and the confluence node, and a third wire that connects the confluence node and the output node. The first wire and the second wire are formed equal in length.

(57) 要約:

[続葉有]

WO 2010/023924 A1



第 1 信号および第 2 信号を含む試験信号を被試験デバイスに与えて被試験デバイスを試験する試験装置における出力ピンの間のスキュー測定に用いられる配線基板であって、第 1 信号を出力すべき第 1 出力ピンに結合される第 1 端子と、第 2 信号を出力すべき第 2 出力ピンに結合される第 2 端子と、第 1 端子および第 2 端子の双方に接続される結束ノードと、入力される信号の遷移タイミングを計測するタイミング計測回路に接続される出力ノードと、第 1 端子および結束ノードの間を接続する第 1 配線と、第 2 端子および結束ノードの間を接続する第 2 配線と、結束ノードおよび出力ノードの間を接続する第 3 配線とを備え、第 1 配線および第 2 配線が等しい長さに形成される。

明 細 書

発明の名称：相互接続基板、スキュー測定方法および試験装置 技術分野

[0001] 本発明は、配線基板、スキュー測定方法および試験装置に関する。本出願は、下記の米国出願に関連し、下記の米国出願からの優先権を主張する出願である。文献の参照による組み込みが認められる指定国については、下記の出願に記載された内容を参照により本出願に組み込み、本出願の一部とする。

出願番号 12/199,811 出願日 2008年8月28日

背景技術

[0002] 半導体デバイス、電子デバイス等の被試験デバイスを試験する試験装置は、試験信号を被試験デバイスに供給して、被試験デバイスの出力信号と予め定められた期待値信号とを比較することで、被試験デバイスの試験を実施する。試験装置は、試験信号の位相、周波数等を調整した後、試験信号を被試験デバイスに供給している。

[0003] 例えば、特許文献1には、差動ドライバを介して、被試験デバイスの差動端子に差動信号を供給することで、差動信号を出力する被試験デバイスを試験する試験装置が記載されている（特許文献1参照）。特許文献1の試験装置は、被試験デバイスの差動端子において差動信号が正しくクロスするように、差動信号のスキューを調整している。

特許文献1：特開2005-293808

発明の開示

発明が解決しようとする課題

[0004] 近年、半導体デバイスの高速化に伴い、試験装置における出力ピン間のスキューを高精度に校正することが要求されている。また、当該スキューの校正を、安価に、短時間で実行することが望まれている。

[0005] そこで、本発明の1つの側面においては、上記の課題を解決することので

きる配線基板、スキュー測定方法および試験装置を提供することを目的とする。この目的は、請求の範囲における独立項に記載の特徴の組み合わせにより達成される。また従属項は本発明の更なる有利な具体例を規定する。

課題を解決するための手段

[0006] 即ち、本発明の第1の形態によると、第1信号および第2信号を含む試験信号を被試験デバイスに与えて被試験デバイスを試験する試験装置における出力ピンの間のスキュー測定に用いられる配線基板であって、第1信号を出力すべき第1出力ピンに結合される第1端子と、第2信号を出力すべき第2出力ピンに結合される第2端子と、第1端子および第2端子の双方に接続される結束ノードと、入力される信号の遷移タイミングを計測するタイミング計測回路に接続される出力ノードと、第1端子および結束ノードの間を接続する第1配線と、第2端子および結束ノードの間を接続する第2配線と、結束ノードおよび出力ノードの間を接続する第3配線とを備え、第1配線および第2配線が等しい長さに形成された配線基板が提供される。上記配線基板は、第1配線および第2配線が等しくかつ最短の長さに形成されてよい。

[0007] 上記配線基板において、上記試験装置は、タイミング計測回路と、タイミング計測回路に接続される入力端子とを備え、上記配線基板の出力ノードは、上記試験装置の入力端子に結合される第3端子であってよい。上記配線基板は、タイミング計測回路をさらに備え、出力ノードは、タイミング計測回路の入力ノードであってよい。また、上記配線基板において、上記試験装置の第1出力ピンが出力する第1信号は試験信号の正相信号であり、上記試験装置の第2出力ピンが出力する第2信号は試験信号の逆相信号であってよい。

[0008] 本発明の第2の形態によると、第1信号および第2信号を含む試験信号を被試験デバイスに与えて被試験デバイスを試験する試験装置における出力ピンの間のスキューを計測するスキュー測定方法であって、上記の配線基板を準備する段階と、第1信号を出力する試験装置の第1出力ピンを、配線基板の第1端子に結合し、第2信号を出力する試験装置の第2出力ピンを、配線

基板の第2端子に結合する段階と、出力ノードの電圧を参照電圧との比較において計測することにより、第1出力ピンと第2出力ピンとの間のスキューを計測する段階とを備えたスキュー測定方法が提供される。

[0009] 上記スキュー測定方法において、スキューを計測する段階は、第2出力ピンをハイレベルまたはローレベルに維持した状態で、第1出力ピンから第1信号を出力し、出力ノードの電圧が、第2出力ピンのレベルと第1信号の遷移状態との関係に基づき決定される第1参照電圧に一致する第1タイミングを計測する段階と、第1出力ピンをハイレベルまたはローレベルに維持した状態で、第2出力ピンから第2信号を出力し、出力ノードの電圧が、第1出力ピンのレベルと第2信号の遷移状態との関係に基づき決定される第2参照電圧に一致する第2タイミングを計測する段階と、第1タイミングと第2タイミングとの差からスキューを計測する段階とを有してよい。

[0010] 上記スキュー測定方法において、第1出力ピンは試験信号の正相信号を出力して、第2出力ピンは試験信号の逆相信号を出力して、スキューを計測する段階は、出力ノードに発生するスパイク電圧の値によりスキューを計測してよい。上記スキュー測定方法において、第1信号および第2信号は、それぞれ、同一の試験信号の正相信号および逆相信号であり、スキューを計測する段階は、同一の試験信号を出力する段階と、出力ノードに発生するスパイク電圧の値によりスキューを計測してよい。

[0011] 本発明の第3の形態によると、第1信号および第2信号を含む試験信号を被試験デバイスに与えて被試験デバイスを試験する試験装置であって、第1信号を出力する第1出力ピンと、第2信号を出力する第2出力ピンと、入力される信号のタイミングを計測するタイミング計測回路と、上記の配線基板とを備える試験装置が提供される。

[0012] なお上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではなく、これらの特徴群のサブコンビネーションも又発明となりうる。

図面の簡単な説明

[0013] [図1]一つの実施形態に係る配線基板104を備える試験装置100の構成例

を概略的に示す。

[図2] 試験装置 100 における出力ピンの間のスキューを計測するスキュー測定方法の一例を概略的に示す。

[図3] 図 2 に関連して説明した、試験装置 100 におけるスキューを計測する方法の一例を概略的に示す。

[図4] 図 3 に関連して説明した、第 1 タイミングの計測過程の一例を概略的に示す。

[図5] 図 3 に関連して説明した、第 2 タイミングの計測過程の一例を概略的に示す。

[図6] 試験装置 100 のスキューを計測する別の例を概略的に示す。

[図7] 図 6 に関連して説明した、第 3 端子 118 に発生するスパイク電圧の一例を概略的に示す。

[図8] 別の実施形態に係る配線基板 804 を備える試験装置 800 の構成例を概略的に示す。

発明を実施するための最良の形態

[0014] 以下、発明の実施の形態を通じて本発明の一側面を説明するが、以下の実施形態は請求の範囲にかかる発明を限定するものではなく、又実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

[0015] 図 1 は、一つの実施形態に係る配線基板 104 を備える試験装置 100 の構成例を概略的に示す。試験装置 100 は、装置本体 102 と、配線基板 104 とを備える。装置本体 102 は、被試験デバイスに試験信号を与えて被試験デバイスを試験する。配線基板 104 は、試験装置 100 における出力ピンの間のスキュー測定またはスキュー調整に用いられる。

[0016] 試験装置 100 は、装置本体 102 と被試験デバイスとを結合して、被試験デバイスを試験する。また、試験装置 100 は、装置本体 102 と配線基板 104 とを結合して、出力ピンの間のスキューを調整する。なお、図 1 は、装置本体 102 と配線基板 104 とが結合された状態を示すので、被試験

デバイスは、表示していない。

- [0017] 装置本体 102 は、基準クロック発生部 130 と、試験実行部 132 とを有する。試験実行部 132 は、タイミング発生部 134 と、パターン発生部 136 と、波形整形部 138 と、スキュー調整部 140 と、差動ドライバ 150 と、第 1 出力ピン 172 と、第 2 出力ピン 174 とを含む。スキュー調整部 140 は、可変遅延回路 142 と、可変遅延回路 144 とを有する。差動ドライバ 150 は、出力抵抗 152 と、出力抵抗 154 とを有する。また、試験実行部 132 は、コンパレータ 162 と、パターン比較部 164 と、終端抵抗 166 と、入力端子 176 とを含む。
- [0018] 第 1 出力ピン 172 および第 2 出力ピン 174 は、出力ピンの一例であってよい。コンパレータ 162 は、入力される信号の遷移タイミングを計測するタイミング計測回路の一例であってよい。また、装置本体 102 は、複数の試験実行部 132 を有してもよい。これにより、被試験デバイスが複数の被試験ブロックを有する場合であっても、試験装置 100 は、複数の被試験ブロックを同時に試験できる。
- [0019] 配線基板 104 は、第 1 出力ピン 172 に結合される第 1 端子 112 と、第 2 出力ピン 174 に結合される第 2 端子 114 と、結束ノード 116 と、入力端子 176 に結合される第 3 端子 118 とを有する。第 3 端子 118 は、出力ノードの一例であってよい。配線基板 104 は、第 1 端子 112 および結束ノード 116 の間を接続する第 1 配線 122 と、第 2 端子 114 および結束ノード 116 の間を接続する第 2 配線 124 と、結束ノード 116 と第 3 端子 118 との間を接続する第 3 配線 126 とを有する。
- [0020] 以下、試験装置 100 による被試験デバイスの試験動作について説明した後、試験装置 100 の出力ピンの間のスキュー測定およびスキュー調整について検討する。その後、配線基板 104 を用いたスキュー測定方法およびスキュー調整方法について説明する。
- [0021] まず、試験装置 100 による被試験デバイスの試験動作について説明する。以下、試験装置 100 が、差動信号を出力する被試験デバイスを試験する

場合を例として説明する。即ち、本実施形態において、試験装置 100 の第 1 出力ピン 172 が出力する試験信号は正相信号であってよく、試験装置 100 の第 2 出力ピン 174 が出力する試験信号は逆相信号であってよい。正相信号は第 1 信号の一例であってよい。逆相信号は第 2 信号の一例であってよい。

[0022] 基準クロック発生部 130 は、試験装置 100 の基準クロックを生成する。基準クロック発生部 130 は、基準クロックを、タイミング発生部 134 およびパターン発生部 136 に供給する。

[0023] タイミング発生部 134 は、タイミング信号を生成して、波形整形部 138 に供給する。タイミング信号は、被試験デバイスに供給する試験信号を電圧信号として生成するタイミングを規定する。

[0024] パターン発生部 136 は、パターン信号を生成して、波形整形部 138 に供給する。パターン信号は、試験信号の試験パターンを規定する。パターン信号は、デジタルパターンの信号であってよい。また、パターン発生部 136 は、試験信号に対応する期待値信号を生成して、パターン比較部 164 に供給する。

[0025] 波形整形部 138 は、パターン発生部 136 から供給されたパターン信号と、タイミング発生部から供給されたタイミング信号とを、被試験デバイスの試験に適した波形に整形する。波形整形部 138 は、整形した波形を、スキュー調整部 140 および差動ドライバ 150 を介して、被試験デバイスに供給する。また、波形整形部 138 は、ストロブ信号を生成して、コンパレータ 162 に供給する。ストロブ信号は、入力端子 176 から入力された信号のタイミング位相の判定に用いられる。

[0026] スキュー調整部 140 は、波形整形部 138 から供給された試験信号の正相信号成分と、逆相信号成分とのスキューを調整する。可変遅延回路 142 は、正相信号成分の位相を調整する。可変遅延回路 144 は、逆相信号成分の位相を調整する。スキュー調整部 140 は、スキューを調整された正相信号成分および逆相信号成分を、差動ドライバ 150 に供給する。

- [0027] 差動ドライバ150は、スキュー調整部140から供給された試験信号の正相信号成分を、出力抵抗152を介して、試験信号を出力する第1出力ピン172に供給する。また、差動ドライバ150は、スキュー調整部140から供給された試験信号の逆相信号成分を、出力抵抗154を介して、試験信号を出力する第2出力ピン174に供給する。出力抵抗152と出力抵抗154の抵抗率は、同一であってよい。
- [0028] コンパレータ162の一方の入力端は、入力端子176に接続されており、入力端子176を介して、被試験デバイスの出力信号が入力される。コンパレータ162の一方の入力端と入力端子176との間の配線には、終端抵抗166を介して、終端電圧源が結合されてよい。終端電圧源は、電圧 V_{TT} を印加する。コンパレータ162の他方の入力端には、参照電圧源が結合されてよい。参照電圧源は、電圧 V_{REF} を印加する。終端抵抗166は、出力抵抗152および出力抵抗154と同一の抵抗率を有してよい。なお、図1において、終端電圧源および参照電圧源については、作図を省略している。
- [0029] コンパレータ162は、入力端子176から供給された出力信号の電圧と、 V_{REF} とを比較して、比較結果をパターン比較部164に供給する。例えば、出力信号の電圧が V_{REF} より低い場合には、コンパレータ162は、比較結果としてL論理を出力する。一方、出力信号の電圧が V_{REF} より高い場合には、コンパレータ162は、比較結果としてH論理を出力する。
- [0030] コンパレータ162は、入力される信号の遷移タイミングを計測する。コンパレータ162は、波形整形部138から供給されるストロブ信号に基づいて、被試験デバイスの出力信号の遷移タイミングを計測してよい。
- [0031] パターン比較部164は、パターン発生部136から供給された期待値信号と、コンパレータ162から供給された比較結果とを比較して、被試験デバイスの良否を判定する。図1には示していないが、パターン比較部164は、試験結果を、例えば、装置本体102に供給してよい。
- [0032] 次に、試験装置100の出力ピン間のスキュー調整について検討する。試験装置100の出力ピン間のスキューを調整する方法として、例えば、ロボ

ットアームに連結された広帯域プループを備えたプロービングロボットを用いて、観測したい出力ピンに直接コンタクトして、出力信号を観測することが考えられる。なお、プロービングロボットは、図 1 には記載していない。

[0033] プロービングロボットを用いた出力ピン間のスキューの校正は、例えば、以下の手順により実行できる。以下、装置本体 102 が、複数の試験実行部 132 を有して、試験実行部 132 が、正相信号と逆相信号とを含む差動信号を出力する場合を例として、差動信号のスキューを校正する手順を説明する。

[0034] まず、広帯域プループを、校正したい一对の出力ピン的一方の出力ピンにコンタクトさせる。例えば、第 1 出力ピン 172 にコンタクトさせて、正相信号を測定する。例えば、正相信号が、L 論理から H 論理に遷移する場合には、正相信号が立ち上がるタイミングを、高精度タイミング測定器で測定する。例えば、振幅が 50% となるタイミングポイントを高精度タイミング測定器で測定する。

[0035] 次に、広帯域プループを移動させて、校正したい一对の出力ピンの他方の出力ピンにコンタクトさせる。例えば、第 2 出力ピン 174 にコンタクトさせて、逆相信号を測定する。正相信号の場合と同様にして、逆相信号が立ち下がるタイミングを高精度タイミング測定器で測定する。差動スキューは、第 1 出力ピン 172 を測定して得られたタイミングポイントと、第 2 出力ピン 174 を測定して得られたタイミングポイントとの差分として求まる。試験装置 100 は、差動スキューが所定の範囲に収まるように、スキュー調整部 140 の設定を調整する。これにより、一对の出力ピン間における差動スキューの校正が終了する。

[0036] 一对の出力ピン間における差動スキューの校正が終了したら、広帯域プループを移動させて、別の一对の出力ピン間における差動スキューを校正する。同様にして、一对の出力ピン間のスキューの校正を繰り返すことで、試験装置 100 の校正を実行できる。

[0037] 以上のとおり、プロービングロボットを用いることで、出力ピン間のスキ

ューを校正できる。しかし、１ピンずつ校正するので、測定時間が長い。また、プロービングロボットの設置および操作にも手間がかかり、運用性に欠ける。試験装置１００が差動信号を出力する場合、第１出力ピン１７２および第２出力ピン１７４の周波数応答特性が異なるので、校正を実施した周波数とは異なる周波数の差動信号を出力すると、差動スキューが悪化する。そこで、測定時間がより短く、運用性に富んだスキュー調整方法およびスキュー調整装置を用いて、周波数を変更する毎に、差動スキューの校正を実施することが望ましい。

[0038] 試験装置１００は、配線基板１０４を備えることで、短時間で実施でき、運用性に富んだスキュー測定方法およびスキュー調整方法を提供できる。配線基板１０４は、スキュー調整装置の一例であってよい。配線基板１０４の第１端子１１２および第２端子１１４に入力された信号は、結束ノード１１６において短絡され、第３端子１１８から出力される。

[0039] 配線基板１０４は、例えば、装置本体１０２の第１出力ピン１７２、第２出力ピン１７４および入力端子１７６の配置に合わせて、プリント配線基板、Ｓｉ基板等の基板に、第１端子１１２等の端子、および、第１配線１２２等の配線を形成してよい。

[0040] 配線基板１０４は、第１配線１２２および第２配線１２４が等しい長さに形成される。これにより、スキュー測定の精度を向上できる。第３配線１２６は、波形の劣化を抑制できるように、極力短く形成されることが好ましい。第１配線１２２および第２配線１２４の長さは、例えば、１ｍｍ以上２ｍｍ以下であってよく、第３配線１２６の長さは、例えば、２ｍｍ以上３ｍｍ以下であってよい。これにより、広帯域で周波数特性が良くマッチングする。

[0041] なお、本実施形態において、第１端子１１２、第２端子１１４および結束ノード１１６は二等辺三角形もしくは正三角形を形成するように配されるが、第１端子１１２、第２端子１１４および結束ノード１１６の配置は、これに限定されない。配線基板１０４は、第１配線１２２および第２配線１２４

が等しくかつ最短の長さに形成されてよい。例えば、結束ノード 1 1 6 は、第 1 端子 1 1 2 と第 2 端子 1 1 4 との midpoint に形成されてよい。

[0042] ここで、本明細書において「第 1 配線 1 2 2 および第 2 配線 1 2 4 が等しい長さ」とは、第 1 配線 1 2 2 および第 2 配線 1 2 4 が全く同じ長さである場合に限定されない。第 1 配線 1 2 2 および第 2 配線 1 2 4 が実質的に等しい長さである場合も含む。「第 1 配線 1 2 2 および第 2 配線 1 2 4 が実質的に等しい長さである」とは、第 1 配線 1 2 2 の長さと第 2 配線 1 2 4 の長さが異なる場合であっても、第 1 配線 1 2 2 における配線遅延時間と第 2 配線 1 2 4 における配線遅延時間との差が、スキューの許容誤差より小さい場合を意味する。

[0043] スキューの許容誤差は、被試験デバイスの動作周波数と被試験デバイスの試験に要求されるスキューの精度とを考慮して決定できる。例えば、被試験デバイスの動作周波数が 6.5 GHz であって、スキューの精度として、 $-4\text{ ps} \sim +4\text{ ps}$ の精度が要求される場合には、第 1 配線 1 2 2 の長さと第 2 配線 1 2 4 の長さとの差が 0.1 mm 以内であれば、第 1 配線 1 2 2 および第 2 配線 1 2 4 は、実質的に等しい長さに形成されているといえる。

[0044] 以上の構成を採用することで、試験装置 1 0 0 は、装置本体 1 0 2 と配線基板 1 0 4 とを結合して、出力ピン間のスキューを測定できる。例えば、試験装置 1 0 0 は、第 1 出力ピン 1 7 2 および第 2 出力ピン 1 7 4 から出力される差動信号の差動スキューを測定できる。試験装置 1 0 0 は、測定した差動スキューの値に基づいて、スキュー調整部 1 4 0 の設定を調整できる。

[0045] これにより、試験装置 1 0 0 に備えられたコンパレータ 1 6 2 を用いて、出力ピン間のスキューを高精度に校正できる。また、配線基板 1 0 4 は、プロービングロボットと比較して、非常に安価に製造できる。さらに、試験装置 1 0 0 が、スキューを調整すべき一对の出力ピンを複数有する場合であっても、全ての対に対して、同時にスキューを測定できるので、短時間でスキューを校正できる。

[0046] 例えば、試験装置 1 0 0 は、全ての試験実行部 1 3 2 が第 1 出力ピン 1 7

2、第2出力ピン174、入力端子176およびコンパレータ162を有するので、全ての試験実行部のスキューを同時に校正できる。短時間で簡単にスキューを校正できるので、試験信号の周波数を変更する毎に、スキューの校正を実施することが容易になる。

[0047] なお、本実施形態において、配線基板104を用いてスキュー調整装置を説明したが、スキュー調整装置の形状は、基板状に限定されない。スキュー調整装置の形状は、特に限定されるものではないが、被試験デバイスと同じ形状であることが好ましい。

[0048] 本実施形態において、正相信号を出力する第1出力ピン172と、逆相信号を出力する第2出力ピン174との間で、差動スキューを測定する場合について説明したが、配線基板104の用途は、これに限定されない。端子および配線の配置を、測定対象に応じて設計することで、配線基板104は、試験装置100における任意の出力ピン間におけるスキューの測定に利用できる。

[0049] 本実施形態において、配線基板104は、タイミング計測回路を有さず、試験装置100は、装置本体102のコンパレータ162を用いて出力ピン間のスキューを測定する場合について説明したが、試験装置100の構成は、これに限定されない。例えば、配線基板104は、タイミング計測回路を有して、試験装置100は、当該タイミング計測回路を用いて、出力ピン間のスキューを測定してよい。これにより、装置本体102にコンパレータ162が実装されていない場合、または、装置本体102のコンパレータ162の精度が低い場合であっても、出力ピン間のスキューを精度よく測定できる。

[0050] 図2は、試験装置100における出力ピンの間のスキューを計測するスキュー測定方法の一例を概略的に示す。図2に示すとおり、まず、S202において、配線基板104を準備する。即ち、第1端子112と、第2端子114と、第1端子112および結束ノード116の間を接続する第1配線122と、第2端子114および結束ノード116の間を接続して、第1配線

122に等しい長さの第2配線124と、結束ノード116と出力ノードとの間を接続する第3配線126とを有する配線基板104を準備する。

[0051] 次に、S204において、試験装置100と配線基板104とを結合する。即ち、試験装置100の第1出力ピン172を、配線基板104の第1端子112に結合して、試験装置100の第2出力ピン174を、配線基板104の第2端子114に結合する。また、試験装置100の入力端子176を、配線基板104の第3端子118に結合する。

[0052] 次に、S206において、第1出力ピン172と第2出力ピン174との間のスキューを計測する。第3端子118の電圧を参照電圧 V_{REF} との比較において計測することで、上記スキューを計測できる。試験装置100は、計測されたスキューの値に基づいて、スキューの値が所定の範囲に収まるように、スキュー調整部140の設定を調整してよい。

[0053] 図3は、図2のS206に関連して説明した、試験装置100のスキューを計測する方法の一例を概略的に示す。図3に示すとおり、S206におけるスキューを計測する段階は、まず、S302において、第1出力ピンから試験信号を出力して得られた信号の遷移タイミングを表す第1タイミングを計測する。第1タイミングは、例えば、以下の手順で計測できる。

[0054] 即ち、第2出力ピン174をハイレベルまたはローレベルに維持した状態で、第1出力ピン172から試験信号を出力する。配線基板104の第3端子118の電圧が、入力端子176を介して、コンパレータ162の一方の入力端に入力される。

[0055] コンパレータ162の他方の入力端には、第2出力ピン174のレベルと試験信号の遷移状態との関係に基づき決定される第1参照電圧が入力される。波形整形部138から供給されたストロブ信号を用いて、第3端子118の電圧が、第1参照電圧に一致するタイミングを、第1タイミングとして計測する。

[0056] 次に、S304において、第2出力ピンから試験信号を出力して得られた信号の遷移タイミングを表す第2タイミングを計測する。第2タイミングは

、例えば、以下の手順で計測できる。

- [0057] 即ち、第1出力ピン172をハイレベルまたはローレベルに維持した状態で、第2出力ピン174から試験信号を出力する。配線基板104の第3端子118の電圧が、入力端子176を介して、コンパレータ162の一方の入力端に入力される。
- [0058] コンパレータ162の他方の入力端には、第1出力ピン172のレベルと試験信号の遷移状態との関係に基づき決定される第2参照電圧が入力される。波形整形部138から供給されたストロブ信号を用いて、第3端子118の電圧が、第2参照電圧に一致するタイミングを、第2タイミングとして計測する。
- [0059] 次に、S306において、第1出力ピン172と第2出力ピン174との間のスキューを測定する。上記スキューは、第1タイミングと第2タイミングとの差から求めることができる。
- [0060] 図4は、図3に関連して説明した、第1タイミングの計測過程の一例を概略的に示す。図4は、第1出力ピン172の出力42、第2出力ピン174の出力44およびコンパレータ162に入力される第3端子118の電圧46を実線で示す。
- [0061] なお、図4において、出力42および出力44の電圧は、第1出力ピン172および第2出力ピン174に配線基板104を結合しない状態における電圧、即ち、開放端での電圧として表現されている。また、図4において、出力抵抗152、出力抵抗154および終端抵抗166の抵抗率は同一であり、電圧 V_{TT} として V_{low} が印加される。
- [0062] 図4に示すとおり、第1出力ピン172は、ローレベル V_{low} からハイレベル V_{high} に遷移する試験信号を出力する。この間、第2出力ピン174の出力44は、ローレベル V_{low} に維持される。このとき、コンパレータ162の一方の入力端には、電圧46が入力される。電圧46の値は、 V_{low} から V_{high} に遷移する。コンパレータ162の他方の入力端には、第1参照電圧 V_{REF1} が入力される。第1タイミング T_{posi} は、電圧46が、第1参照電圧 V_{REF1}

F_1 に一致するタイミングとして計測される。

- [0063] 第1参照電圧 V_{REF1} の値は、例えば、入力振幅の50%の値が設定される。このとき、第1参照電圧 V_{REF1} の値は式(1)で表される。例えば、 V_{high} が1[V]であって、 V_{low} が0[V]の場合、 V_{high} は、分圧されて1/3[V]となり、 V_{REF1} は、1/6[V]となる。

$$V_{REF1} = (V_{high} - V_{low}) / 2 \quad \dots (1)$$

- [0064] 図5は、図3に関連して説明した、第2タイミングの計測過程の一例を概略的に示す。図5は、第1出力ピン172の出力42、第2出力ピン174の出力44およびコンパレータ162に入力される第3端子118の電圧46を実線で示す。

- [0065] なお、図5において、出力42および出力44の電圧は、第1出力ピン172および第2出力ピン174に配線基板104を結合しない状態における電圧、即ち、開放端での電圧として表現されている。また、図5において、出力抵抗152、出力抵抗154および終端抵抗166の抵抗率は同一であり、電圧 V_{TT} として V_{low} が印加される。

- [0066] 図5に示すとおり、第2出力ピン174は、ハイレベル V_{high} からローレベル V_{low} に遷移する試験信号を出力する。この間、第1出力ピン172の出力42は、ローレベル V_{low} に維持される。このとき、コンパレータ162の一方の入力端には、電圧46が入力される。電圧46の値は、 V_{high} から V_{low} に遷移する。コンパレータ162の他方の入力端には、第2参照電圧 V_{REF2} が入力される。第2タイミング T_{nega} は、電圧46が、第2参照電圧 V_{REF2} に一致するタイミングとして計測される。第2参照電圧 V_{REF2} の値は、例えば、入力振幅の50%の値が設定される。

- [0067] 試験装置100は、第1タイミング T_{posi} と第2タイミング T_{nega} との差が所定の範囲に収まるように、スキュー調整部140の設定を調整してよい。試験装置100は、第1タイミング T_{posi} と第2タイミング T_{nega} と等しくなるように、スキュー調整部140の設定を調整してよい。

- [0068] 図6は、試験装置100のスキューを計測する別の例を概略的に示す。図

7は、図6に関連して説明した、第3端子118に発生するスパイク電圧の一例を概略的に示す。図6および図7を用いて、第1出力ピン172は試験信号の正相信号62を出力して、第2出力ピン174は試験信号の逆相信号64を出力する場合に、第3端子118に発生するスパイク電圧76の値によりスキューを計測する方法およびスキューを校正する方法を説明する。

[0069] 図6に示すとおり、正相信号62は、時間 t_1 から時間 t_4 において、ローレベル V_{low} からハイレベル V_{high} に遷移する。一方、逆相信号64は、スキューを有して、時間 t_2 から時間 t_5 において、ハイレベル V_{high} からローレベル V_{low} に遷移する。

[0070] 正相信号62および逆相信号64の遷移タイミングは、例えば、入力振幅の50%の値を用いて計測できる。図6において、正相信号62の遷移タイミングは、 t_2 となり、逆相信号64の遷移タイミングは、 t_4 となる。スキューは、 t_4 と t_2 との差として求められる。なお、図6において、点線68は、スキューがない場合の逆相信号を示す。また、時間 t_3 は、正相信号62と逆相信号64とが交差する時間を示す。

[0071] 図7に示すとおり、配線基板104に対して、第1出力ピン172から正相信号62が出力され、第2出力ピン174から逆相信号64が出力された場合、配線基板104の第3端子118には、スパイク電圧76が現れる。スパイク電圧76の値は、時間 t_1 までは、入力振幅の50%の値を示す。時間 t_1 を過ぎると徐々に増加して、時間 t_2 から時間 t_4 の間はほぼ一定の値 V_{SPIKE} を示す。その後、時間 t_4 を過ぎると徐々に減少して、時間 t_5 になると入力振幅の50%の値に戻る。スパイク電圧76がほぼ一定の値 V_{SPIKE} を示している時間を計測することで、スキューを計測できる。

[0072] 試験装置100は、スパイク電圧76が一定値以下になるように、スキュー調整部140の設定を調整してよい。試験装置100は、スパイク電圧の発生する時間が一定値以下になるように、スキュー調整部140の設定を調整してよい。

[0073] 図8は、別の実施形態に係る配線基板804を備える試験装置800の構

成例を概略的に示す。試験装置 800 は、装置本体 802 と、配線基板 804 とを備え、試験装置 100 とほぼ同様の構成を有する。装置本体 802 は、装置本体 102 とほぼ同様の構成を有する。配線基板 804 は、配線基板 104 とほぼ同様の構成を有する。そこで、試験装置 800、装置本体 802 および配線基板 804 については、試験装置 100、装置本体 102 および配線基板 104 との相違点を中心に説明して、その他については、説明を省略する場合がある。

[0074] 装置本体 802 は、基準クロック発生部 130 と、試験実行部 832 とを有する。試験実行部 832 は、タイミング発生部 134 と、パターン発生部 136 と、波形整形部 138 と、スキュー調整部 140 と、差動ドライバ 150 と、第 1 出力ピン 172 と、第 2 出力ピン 174 とを含む。スキュー調整部 140 は、可変遅延回路 142 と、可変遅延回路 144 とを有する。差動ドライバ 150 は、出力抵抗 152 と、出力抵抗 154 とを有する。図 8 では、作図を省略しているが、装置本体 802 は、複数の試験実行部 832 を有する。

[0075] 配線基板 804 は、複数の試験実行部 832 のそれぞれに対して、第 1 端子 112 と、第 2 端子 114 と、結束ノード 116 と、第 1 配線 122 と、第 2 配線 124 とを有する。配線基板 804 は、マルチプレサ 810 と、広帯域コンパレータ回路 820 とを有する点で、配線基板 104 と相違する。広帯域コンパレータ回路 820 は、タイミング計測回路の一例であってよい。

[0076] マルチプレサ 810 は、出力端子 812 と、複数の入力端子 818 とを含む。マルチプレサ 810 の入力端子 818 は、出力ノードの一例であってよい。入力端子 818 のそれぞれには、複数の試験実行部 832 のそれぞれに対応する結束ノード 116 が接続される。マルチプレサ 810 は、複数の入力端子 818 に入力される信号の中から出力する信号を選択して、選択した 1 つの信号を広帯域コンパレータ回路 820 に供給する。

[0077] 配線基板 804 は、第 3 配線 126 が、結束ノード 116 と、マルチプレ

レサ 810 の入力端子 818 との間を接続する点で、配線基板 104 と相違する。なお、図 8 では、複数の試験実行部 832 と、複数の結束ノード 116 との接続関係については、作図を省略している。

[0078] 広帯域コンパレータ回路 820 は、試験装置 100 のコンパレータ 162 に対応する。広帯域コンパレータ回路 820 は、マルチプクレサ 810 から供給された信号の遷移タイミングを計測する。なお、本実施形態において、配線基板 804 は、出力ノードとして、第 3 端子 118 の代わりにマルチプクレサ 810 の入力端子 818 を用いる場合について説明したが、これに限定されない。例えば、出力ノードは、広帯域コンパレータ回路 820 の入力ノード 828 であってよい。

[0079] 以上の構成を採用することにより、試験装置 800 は、装置本体 802 にコンパレータが実装されていない場合であっても、出力ピン間のスキューを計測できる。また、試験装置 800 は、装置本体 802 に実装されたコンパレータの精度が低い場合であっても、配線基板 804 に当該コンパレータより精度の高い広帯域コンパレータ回路 820 を実装することで、出力ピン間のスキューを精度よく測定できる。

[0080] なお、本実施形態においては、第 1 信号および第 2 信号が、同一の波形整形部により生成される場合について説明した。特に、第 1 信号および第 2 信号が、それぞれ、同一の試験信号の正相信号および逆相信号である場合について説明した。しかし、第 1 信号および第 2 信号はこれに限定されない。例えば、第 1 信号と第 2 信号とが異なる波形整形部により生成されてもよい。また、第 2 信号は、第 1 信号がハイレベルまたはローレベルからローレベルまたはハイレベルに遷移する間に、第 2 信号がローレベルまたはハイレベルからハイレベルまたはローレベルへの遷移を開始してよい。

[0081] 以上、本発明の一側面を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更又は改良を加えることができる。その様な変更又は改良を加えた形態も本発明の技術的範囲に含まれ得ることが、請求の範囲の記載から明ら

かである。

[0082] 請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

[0083] 上記説明から明らかなように、本発明の一実施形態によれば、試験装置における出力ピン間のスキューを簡便に測定できる配線基板、スキュー測定方法および試験装置を実現できる。

請求の範囲

- [請求項1] 第1信号および第2信号を含む試験信号を被試験デバイスに与えて前記被試験デバイスを試験する試験装置における出力ピンの間のスキュー測定に用いられる配線基板であって、
- 前記第1信号を出力すべき第1出力ピンに結合される第1端子と、
- 前記第2信号を出力すべき第2出力ピンに結合される第2端子と、
- 前記第1端子および前記第2端子の双方に接続される結束ノードと、
- 入力される信号の遷移タイミングを計測するタイミング計測回路に接続される出力ノードと、
- 前記第1端子および前記結束ノードの間を接続する第1配線と、
- 前記第2端子および前記結束ノードの間を接続する第2配線と、
- 前記結束ノードおよび前記出力ノードの間を接続する第3配線と、
- を備え、
- 前記第1配線および前記第2配線が等しい長さに形成された配線基板。
- [請求項2] 前記第1配線および前記第2配線が等しくかつ最短の長さに形成された、
- 請求項1に記載の配線基板。
- [請求項3] 前記試験装置は、前記タイミング計測回路と、前記タイミング計測回路に接続される入力端子とを備え、
- 前記出力ノードは、前記入力端子に結合される第3端子である、
- 請求項1または請求項2に記載の配線基板。
- [請求項4] 前記タイミング計測回路をさらに備え、
- 前記出力ノードは、前記タイミング計測回路の入力ノードである、
- 請求項1または請求項2に記載の配線基板。
- [請求項5] 前記第1出力ピンが出力する前記第1信号は前記試験信号の正相信号であり、前記第2出力ピンが出力する前記第2信号は前記試験信号

の逆相信号である、

請求項 1 から請求項 4 までの何れか一項に記載の配線基板。

[請求項6]

第 1 信号および第 2 信号を含む試験信号を被試験デバイスに与えて前記被試験デバイスを試験する試験装置における出力ピンの間のスキューを計測するスキュー測定方法であって、

請求項 1 から請求項 5 までの何れか一項に記載の配線基板を準備する段階と、

前記第 1 信号を出力する前記試験装置の前記第 1 出力ピンを、前記配線基板の前記第 1 端子に結合し、前記第 2 信号を出力する前記試験装置の前記第 2 出力ピンを、前記配線基板の前記第 2 端子に結合する段階と、

前記出力ノードの電圧を参照電圧との比較において計測することにより、前記第 1 出力ピンと前記第 2 出力ピンとの間のスキューを計測する段階と、

を備えたスキュー測定方法。

[請求項7]

前記スキューを計測する段階は、

前記第 2 出力ピンをハイレベルまたはローレベルに維持した状態で、前記第 1 出力ピンから前記第 1 信号を出力し、前記出力ノードの電圧が、前記第 2 出力ピンのレベルと前記第 1 信号の遷移状態との関係に基づき決定される第 1 参照電圧に一致する第 1 タイミングを計測する段階と、

前記第 1 出力ピンをハイレベルまたはローレベルに維持した状態で、前記第 2 出力ピンから前記第 2 信号を出力し、前記出力ノードの電圧が、前記第 1 出力ピンのレベルと前記第 2 信号の遷移状態との関係に基づき決定される第 2 参照電圧に一致する第 2 タイミングを計測する段階と、

前記第 1 タイミングと前記第 2 タイミングとの差から前記スキューを計測する段階と、

を有する請求項 6 に記載のスキュー測定方法。

[請求項 8] 前記第 1 出力ピンは前記試験信号の正相信号を出力し、前記第 2 出力ピンは前記試験信号の逆相信号を出力し、
前記スキューを計測する段階は、
前記出力ノードに発生するスパイク電圧の値により前記スキューを計測する、

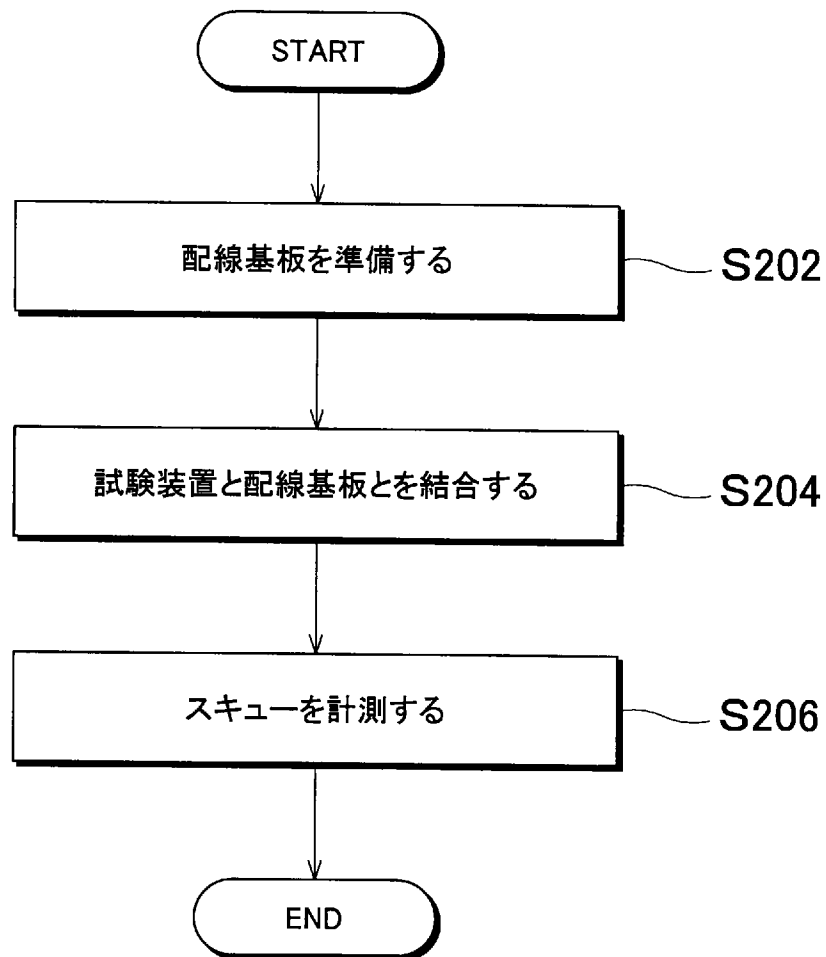
請求項 6 に記載のスキュー測定方法。

[請求項 9] 前記第 1 信号および前記第 2 信号は、それぞれ、同一の試験信号の正相信号および逆相信号であり、
前記スキューを計測する段階は、
前記同一の試験信号を出力する段階と、
前記出力ノードに発生するスパイク電圧の値により前記スキューを計測する、

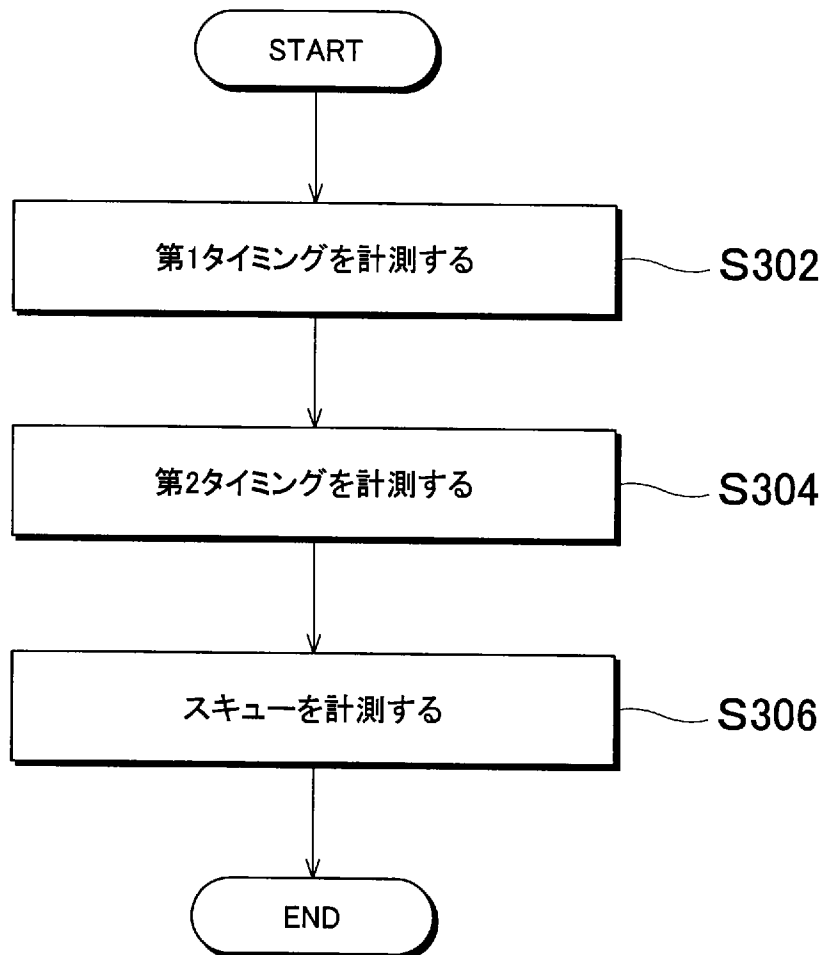
請求項 6 に記載のスキュー測定方法。

[請求項 10] 第 1 信号および第 2 信号を含む試験信号を被試験デバイスに与えて前記被試験デバイスを試験する試験装置であって、
前記第 1 信号を出力する第 1 出力ピンと、
前記第 2 信号を出力する第 2 出力ピンと、
入力される信号のタイミングを計測するタイミング計測回路と、
請求項 1 から請求項 5 までの何れか一項に記載の配線基板と、
を備えた試験装置。

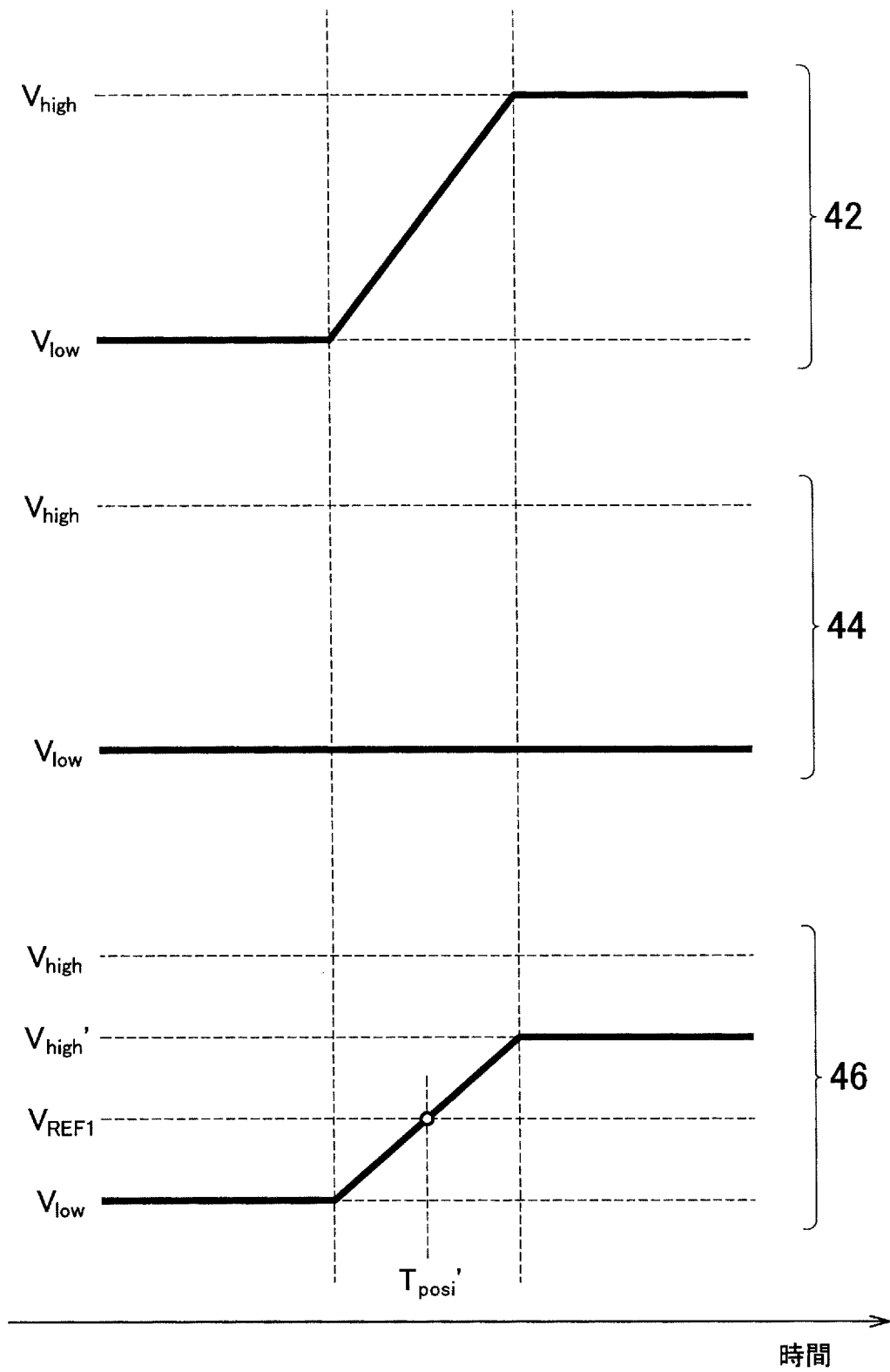
[図2]



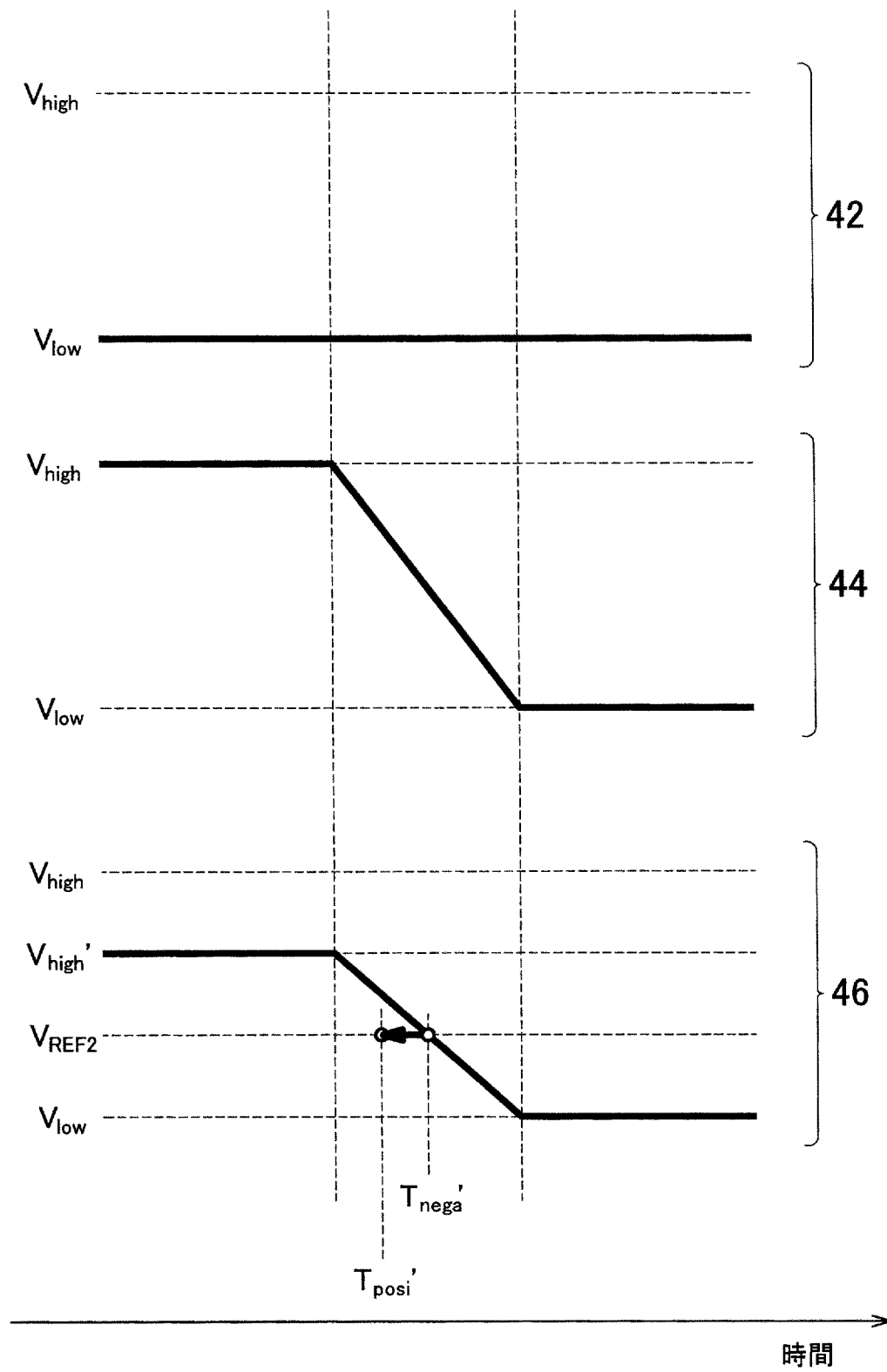
[図3]



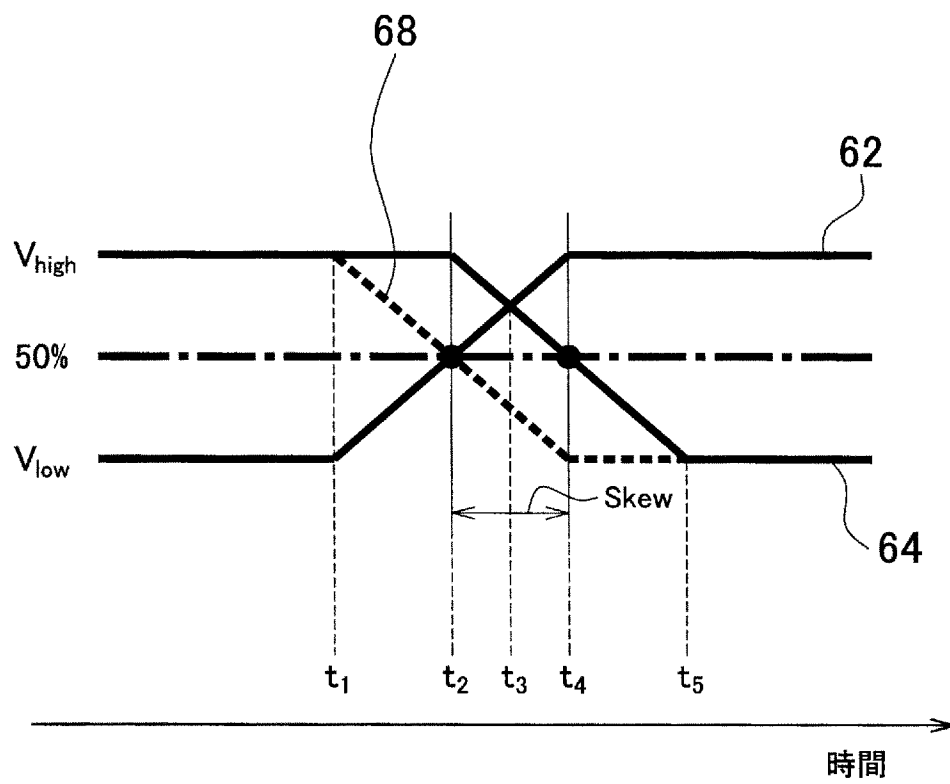
[図4]



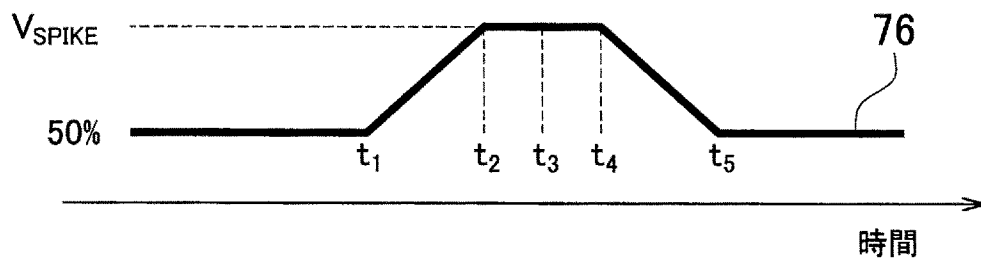
[図5]



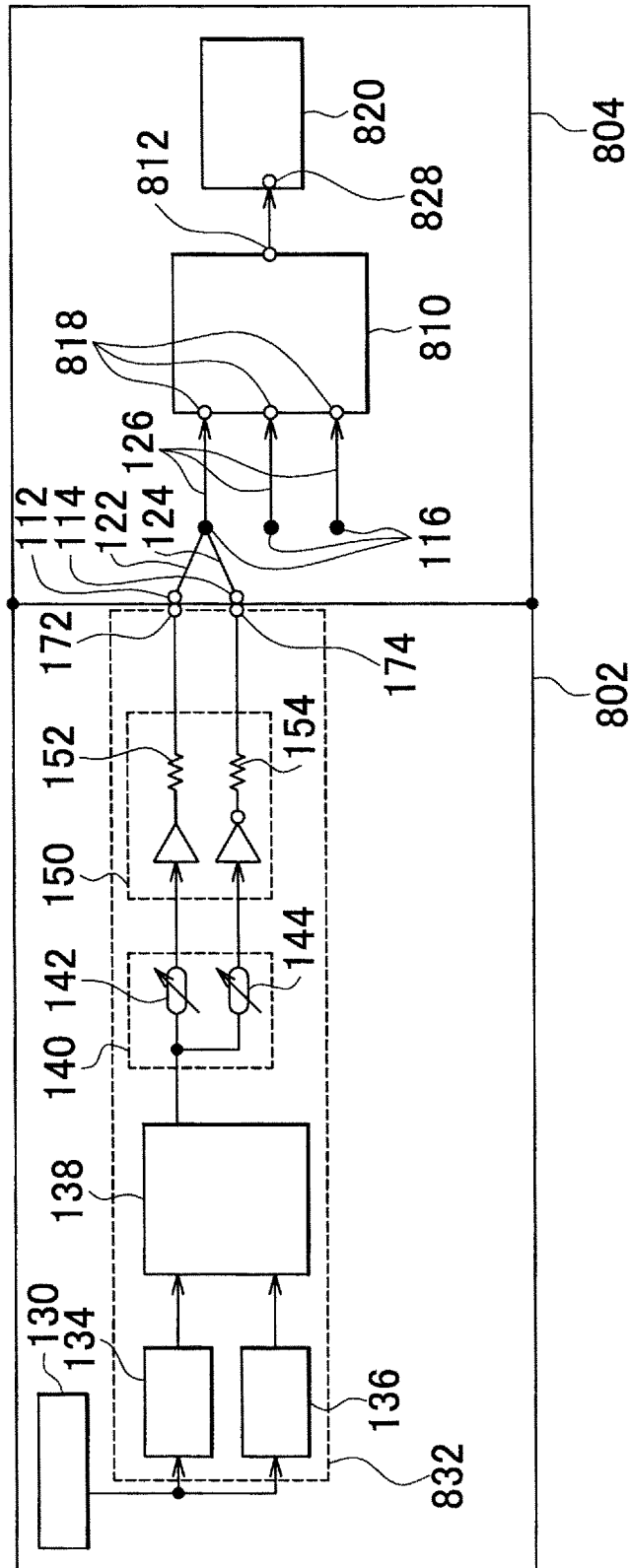
[図6]



[図7]



[図8]

800

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/004177

A. CLASSIFICATION OF SUBJECT MATTER

G01R31/28(2006.01)i, G01R35/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G01R31/28-31/3193, G01R35/00, G01R31/26, H01L21/64-21/66,
G06F11/22-11/277, G11C29/00-29/56

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2001-21620 A (Mitsubishi Electric Corp.), 26 January 2001 (26.01.2001), paragraphs [0002] to [0012]; fig. 12 & JP 4138163 B2 & US 6281698 B1 column 1, line 15 to column 2, line 61; fig. 12 & DE 10002370 A1	1-6, 10 7-9
Y A	JP 2005-293808 A (Advantest Corp.), 20 October 2005 (20.10.2005), paragraphs [0026] to [0072]; fig. 1 to 9 & US 2006/41799 A1 paragraphs [0041] to [0087]; fig. 1 to 9 & WO 2005/098868 A1 & DE 112005000745 T5 & KR 10-2007-1264 A & CN 1938788 A	1-6, 10 7-9

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
18 November, 2009 (18.11.09)

Date of mailing of the international search report
01 December, 2009 (01.12.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/004177

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-43124 A (Advantest Corp.), 13 February 2003 (13.02.2003), paragraphs [0014] to [0036]; fig. 1 to 3 (Family: none)	1-6, 10 7-9
Y A	JP 8-82655 A (Fujitsu Ltd.), 26 March 1996 (26.03.1996), paragraphs [0037] to [0038]; fig. 3 & JP 3401713 B2	2-6, 10 1, 7-9
A	JP 2005-331264 A (Yokogawa Electric Corp.), 02 December 2005 (02.12.2005), paragraphs [0024] to [0048]; fig. 1 to 3 & JP 4254613 B2	1-10
A	JP 8-62291 A (Mitsubishi Electric Semiconductor Software Co., Ltd.), 08 March 1996 (08.03.1996), paragraphs [0002] to [0074]; fig. 1 to 8 (Family: none)	1-10

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G01R31/28(2006.01)i, G01R35/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G01R31/28-31/3193, G01R35/00, G01R31/26, H01L21/64-21/66, G06F11/22-11/277, G11C29/00-29/56

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-21620 A（三菱電機株式会社）2001.01.26, 段落【0002】－【0012】, 図12 & JP 4138163 B2	1-6, 10
A	& US 6281698 B1, 第1欄第15行－第2欄第61行, FIG.12 & DE 10002370 A1	7-9
Y	JP 2005-293808 A（株式会社アドバンテスト）2005.10.20, 段落【0026】－【0072】, 図1－9	1-6, 10
A	& US 2006/41799 A1, [0041]－[0087], FIG.1-9 & WO 2005/098868 A1 & DE 112005000745 T5 & KR 10-2007-1264 A & CN 1938788 A	7-9

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 8 . 1 1 . 2 0 0 9

国際調査報告の発送日

0 1 . 1 2 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

吉田 久

2 S

3 9 0 2

電話番号 03-3581-1101 内線 3258

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-43124 A (株式会社アドバンテスト) 2003. 02. 13, 段落【0014】－【0036】, 図1－3 (ファミリーなし)	1-6, 10
A		7-9
Y	JP 8-82655 A (富士通株式会社) 1996. 03. 26, 段落【0037】－【0038】, 図3 & JP 3401713 B2	2-6, 10
A		1, 7-9
A	JP 2005-331264 A (横河電機株式会社) 2005. 12. 02, 段落【0024】－【0048】, 図1－3 & JP 4254613 B2	1-10
A		1-10
	JP 8-62291 A (三菱電機セミコンダクタソフトウェア株式会社) 1996. 03. 08, 段落【0002】－【0074】, 図1－8 (ファミリーなし)	1-10