

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成26年3月13日(2014.3.13)

【公開番号】特開2013-128190(P2013-128190A)

【公開日】平成25年6月27日(2013.6.27)

【年通号数】公開・登録公報2013-034

【出願番号】特願2011-276620(P2011-276620)

【国際特許分類】

H 04 L 25/02 (2006.01)

H 01 L 23/12 (2006.01)

H 05 K 1/02 (2006.01)

H 04 L 25/03 (2006.01)

【F I】

H 04 L 25/02 F

H 01 L 23/12 3 0 1 Z

H 05 K 1/02 J

H 04 L 25/03 C

【手続補正書】

【提出日】平成26年1月27日(2014.1.27)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正の内容】

【0031】

図6は、メモリ素子200が複数接続された信号伝送システムを示す図である。例えばメモリ素子がDRAMのような場合、メモリ素子200の負荷容量C3は、それほど大きいわけではない、またはC1よりも小さいこともある。しかしながら、複数接続されることにより、メモリコントローラ100から見た場合、負荷容量が大きく見えることがある。このような場合も、実施例1と同様に配線300、抵抗素子310、配線310の関係を規定することにより、同様の効果を奏する。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

図7は、半導体素子とメモリ素子の間に挿入する抵抗素子を集合抵抗素子550で実現した場合の信号伝送システムである。実施例3の特徴は、半導体素子とメモリ素子の間に複数の信号線に挿入する抵抗素子を集合抵抗素子で実現することにより、実装面積を節約することができるにある。