



(12) 发明专利申请

(10) 申请公布号 CN 105651430 A

(43) 申请公布日 2016. 06. 08

(21) 申请号 201510845408. 3

(22) 申请日 2015. 11. 26

(30) 优先权数据

2014-241796 2014. 11. 28 JP

(71) 申请人 精工爱普生株式会社

地址 日本东京

(72) 发明人 松沢勇介

(74) 专利代理机构 北京金信知识产权代理有限公司

公司 11225

代理人 苏萌萌 范文萍

(51) Int. Cl.

G01L 1/18(2006. 01)

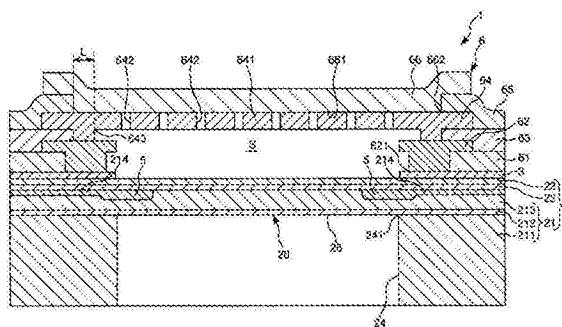
权利要求书2页 说明书13页 附图11页

(54) 发明名称

电子装置、物理量传感器、压力传感器、振子以及高度计

(57) 摘要

本发明提供具有优异的可靠性的电子装置以及物理量传感器,此外,还提供具备所涉及的电子装置的物理量传感器、振子以及高度计。本发明的物理量传感器(1)具备:基板(2);压敏电阻元件(5),其被配置于基板(2)的一面侧;壁部,其在以在俯视观察基板(2)时包围压敏电阻元件(5)的方式而被配置于基板(2)的所述一面侧;顶部,其相对于壁部而被配置于与基板(2)相反的一侧,并与壁部一起构成空洞部(S),顶部具有:被覆层(641),其具有在厚度方向上贯穿的细孔(642);密封层(66),其被层压于被覆层(641)的与基板(2)相反的一侧并封堵细孔(642),在俯视观察时,密封层(66)的与被覆层(641)接触的接触部(661)的外周缘(662)的至少一部分位于与空洞部(S)相比靠外侧的位置处。



1. 一种电子装置,其特征在于,具备:
基板;
功能元件,其被配置于所述基板的一面侧;
壁部,其以在俯视观察所述基板时包围所述功能元件的方式而被配置于所述基板的所述一面侧;
顶部,其相对于所述壁部而被配置于与所述基板相反的一侧,并与所述壁部一起构成内部空间,
所述顶部具有:
第一层,其具有贯穿孔;
第二层,其相对于所述第一层而被层压于与所述基板相反的一侧,并封堵所述贯穿孔的开口部,在俯视观察时,所述第二层的与所述第一层接触的接触部的外周缘的至少一部分位于与所述内部空间相比靠外侧的位置处。
2. 如权利要求1所述的电子装置,其中,
具备绝缘层,所述绝缘层具有被配置于所述第一层的外周部与所述第二层的外周部之间的部分。
3. 如权利要求1或2所述的电子装置,其中,
所述顶部具有所述壁部所包含的第一材料和与所述第一材料相比热膨胀率较小的第二材料。
4. 如权利要求1至3中任一项所述的电子装置,其中,
所述壁部的所述顶部侧的端部的内周缘具有角部,
在俯视观察时所述接触部的外周缘的至少与所述角部相对应的部分被配置在与所述内部空间相比靠外侧的位置处。
5. 如权利要求1至4中任一项所述的电子装置,其中,
所述基板具有隔膜部,所述隔膜部被设置于在俯视观察时与所述顶部重叠的位置处,并通过受压而发生挠曲变形,
所述功能元件为通过变形而输出电信号的传感器元件。
6. 一种物理量传感器,其特征在于,具备:
基板,其具有通过受压而发生挠曲变形的隔膜部;
传感器元件,其被配置于所述隔膜部的一面侧;
壁部,其以在俯视观察所述基板时包围所述传感器元件的方式而被配置于所述基板的所述一面侧;
顶部,其相对于所述壁部而被配置于与所述基板相反的一侧,并与所述壁部一起构成内部空间,
所述顶部具有:
第一层,其具有贯穿孔;
第二层,其相对于所述第一层而被层压于与所述基板相反的一侧,并封堵所述贯穿孔的开口部,在俯视观察时,所述第二层的与所述第一层接触的接触部的外周缘的至少一部分位于与所述内部空间相比靠外侧的位置处。
7. 一种压力传感器,其特征在于,具备:

权利要求1至5中任一项所述的电子装置。

8.一种振子,其特征在于,具备:

权利要求1至5中任一项所述的电子装置。

9.一种高度计,其特征在于,具备:

权利要求1至5中任一项所述的电子装置。

10.一种电子设备,其特征在于,具备:

权利要求1至5中任一项所述的电子装置。

11.一种移动体,其特征在于,具备:

权利要求1至5中任一项所述的电子装置。

电子装置、物理量传感器、压力传感器、振子以及高度计

技术领域

[0001] 本发明涉及一种电子装置、物理量传感器、压力传感器、高度计、振子、电子设备以及移动体。

背景技术

[0002] 已知一种具有使用半导体制造工艺而形成的空洞部的电子装置(例如,参照专利文献1)。作为这种电子装置的一个示例,例如,可列举出专利文献1所涉及的电子装置。如专利文献1所记载的那样,该电子装置具备:基板;功能结构体,其构成被形成于基板上的功能元件;被覆结构,其划分形成配置有功能结构体的空洞部,被覆结构包括以包围空洞部的周围的方式而被形成于基板上的层间绝缘膜与配线层的层压结构,被覆结构中的从上方覆盖空洞部的上方被覆部具有:第一被覆层,其具备面向空洞部的贯穿孔;第二被覆层,其对第一被覆层的贯穿孔进行封闭。

[0003] 在此,于第一被覆层上形成有保护膜,所述保护膜具有使第一被覆层的形成有贯穿孔的区域露出的开口部,并且以覆盖该保护膜的开口部的方式而设置有第二被覆层。

[0004] 然而,在专利文献1所涉及的电子装置中,由于因保护膜而被形成于第一被覆层上的高低差位于在俯视观察时与空洞部重叠的位置处,因此在因热收缩等而向上方被覆部施加有外力时,应力将集中于该高低差部分处,从而会在上方被覆部上产生裂纹等损伤,其结果为,存在空洞部的气密性降低的问题。

[0005] 专利文献1:日本特开2008-114354号公报

发明内容

[0006] 本发明的目的在于,提供一种具有优异的可靠性的电子装置以及物理量传感器,此外,本发明提供一种具备所涉及的电子装置的压力传感器、振子、高度计、电子设备以及移动体。

[0007] 这样的目的通过下述的本发明来达成。

[0008] 应用例1

[0009] 本发明的电子装置的特征在于,具备:基板;功能元件,其被配置于所述基板的一面侧;壁部,其以在俯视观察所述基板时包围所述功能元件的方式而被配置于所述基板的所述一面侧;顶部,其相对于所述壁部而被配置于与所述基板相反的一侧,并与所述壁部一起构成内部空间,所述顶部具有:第一层,其具有贯穿孔;第二层,其相对于所述第一层而被层压于与所述基板相反的一侧,并封堵所述贯穿孔的开口部,在俯视观察时,所述第二层的与所述第一层接触的接触部的外周缘的至少一部分位于与所述内部空间相比靠外侧的位置处。

[0010] 根据这种电子装置,在第一层上的与第一层和第二层的接触部相比靠外侧的位置处形成了保护膜(绝缘层)时,能够将因该保护膜而被形成于第一层上的高低差部配置在刚性较高的壁部上。因此,能够缓和在因热收缩等而向顶部施加有外力时,应力集中在所述高

低差部处的情况,从而能够减少顶部的裂纹等损坏。其结果为,能够减少因内部空间的气密性降低而造成的特性劣化,从而使可靠性提高。

[0011] 应用例2

[0012] 在本发明的电子装置中,优选为,具备绝缘层,所述绝缘层具有被配置于所述第一层的外周部与所述第二层的外周部之间的部分。

[0013] 由此,在电子装置的制造时,能够在穿过第一层的贯穿孔而实施蚀刻时等将绝缘层作为保护膜使用。此外,由于这种绝缘层而在第一层上形成有高低差部。并且,在以横跨该高低差部的方式而形成了第二层时,如果像现有的那样在俯视观察时高低差部的外周缘位于内部空间的内侧,则在第二层的横跨高低差部的部分处特别容易产生应力集中。因此,当在此种情况下应用本发明时,其效果将较为显著。

[0014] 应用例3

[0015] 在本发明的电子装置中,优选为,所述顶部具有所述壁部所包含的第一材料和与所述第一材料相比热膨胀率较小的第二材料。

[0016] 由此,能够使顶部的气密性优异,并且减少因顶部的热膨胀而产生的挠曲。

[0017] 应用例4

[0018] 在本发明的电子装置中,优选为,所述壁部的所述顶部侧的端部的内周缘具有角部,在俯视观察时所述接触部的外周缘的至少与所述角部相对应的部分被配置于与所述内部空间相比靠外侧的位置处。

[0019] 在壁部的顶部侧的端部的内周缘具有角部的情况下,如果像现有的那样在俯视观察时高低差部的外周缘位于内部空间的内侧,则在与该角部相对应的顶部的部分处应力特别容易集中。因此,当在此种情况下应用本发明时,其效果将较为显著。

[0020] 应用例5

[0021] 在本发明的电子装置中,优选为,所述基板具有隔膜部,所述隔膜部被设置于在俯视观察时与所述顶部重叠的位置处,并通过受压而发生挠曲变形,

[0022] 所述功能元件为通过变形而输出电信号的传感器元件。

[0023] 由此,能够实现一种可对压力进行检测的电子装置(物理量传感器)。

[0024] 应用例6

[0025] 本发明的物理量传感器具备:基板,其具有通过受压而发生挠曲变形的隔膜部;传感器元件,其被配置于所述隔膜部的一面侧;壁部,其以在俯视观察所述基板时包围所述传感器元件的方式而被配置于所述基板的所述一面侧;顶部,其相对于所述壁部而被配置于与所述基板相反的一侧,并与所述壁部一起构成内部空间,所述顶部具有:第一层,其具有贯穿孔;第二层,其相对于所述第一层而被层压于与所述基板相反的一侧,并封堵所述贯穿孔的开口部,在俯视观察时,所述第二层的与所述第一层接触的接触部的外周缘的至少一部分位于与所述内部空间相比靠外侧的位置处。

[0026] 根据这种电子装置,在第一层上的与第一层和第二层的接触部相比靠外侧的位置处形成了保护膜(绝缘层)时,能够将因该保护膜而形成于第一层上的高低差部配置在刚性较高的壁部上。因此,能够缓和在因热收缩等而向顶部施加有外力时,应力集中在所述高低差部处的情况,从而减少顶部的裂纹等损坏。其结果为,能够减少因内部空间的气密性降低而造成的特性劣化,从而使可靠性提高

- [0027] 应用例7
- [0028] 本发明的压力传感器的特征在于,具备本发明的电子装置。
- [0029] 由此,能够提供一种具有优异的可靠性的压力传感器。
- [0030] 应用例8
- [0031] 本发明的振子的特征在于,具备本发明的电子装置。
- [0032] 由此,能够提供一种具有优异的可靠性的振子。
- [0033] 应用例9
- [0034] 本发明的高度计的特征在于,具备本发明的电子装置。
- [0035] 由此,能够提供一种具有优异的可靠性的高度计。
- [0036] 应用例10
- [0037] 本发明的电子设备的特征在于,具备本发明的电子装置。
- [0038] 由此,能够提供一种具有优异的可靠性的电子装置。
- [0039] 应用例11
- [0040] 本发明的移动体的特征在于,具备本发明的电子装置。
- [0041] 由此,能够提供一种具备具有优异的可靠性的电子装置的移动体。

附图说明

- [0042] 图1为表示本发明的第一实施方式所涉及的电子装置(物理量传感器)的剖视图。
- [0043] 图2为表示图1所示的物理量传感器的压敏电阻元件(传感器元件)以及保护膜(绝缘层)的配置的俯视图。
- [0044] 图3为用于对图1所示的物理量传感器的作用进行说明的图,(a)为表示加压状态的剖视图,(b)为表示加压状态的俯视图。
- [0045] 图4为图1所示的物理量传感器的局部放大剖视图。
- [0046] 图5为表示图1所示的物理量传感器的制造工序的图。
- [0047] 图6为表示图1所示的物理量传感器的制造工序的图。
- [0048] 图7为表示本发明的第二实施方式所涉及的电子装置(振子)的剖视图。
- [0049] 图8为用于对图7所示的振子所具备的谐振子进行说明的图,(a)为剖视图,(b)为俯视图。
- [0050] 图9为表示本发明的压力传感器的一个示例的剖视图。
- [0051] 图10为表示本发明的高度计的一个示例的立体图。
- [0052] 图11为表示本发明的电子设备的一个示例的主视图。
- [0053] 图12为表示本发明的移动体的一个示例的立体图。

具体实施方式

- [0054] 以下,根据附图所示的各实施方式来对本发明的电子装置、物理量传感器、压力传感器、振子、高度计、电子设备以及移动体详细地进行说明。
- [0055] 1.物理量传感器
- [0056] 第一实施方式
- [0057] 图1为表示本发明的第一实施方式所涉及的物理量传感器的剖视图,图2为表示图

1所示的物理量传感器的压敏电阻元件(传感器元件)以及保护膜(绝缘层)的配置的俯视图。图3为用于对图1所示的物理量传感器的作用进行说明的图,(a)为表示加压状态的剖视图,(b)为表示加压状态的俯视图。另外,在下文中,为了方便进行说明,将图1中的上侧称为“上”,将下侧称为“下”。

[0058] 图1所示的物理量传感器1具备:基板2,其具有隔膜部20;作为功能元件的多个压敏电阻元件5(传感器元件),其被配置于隔膜部20上;层压结构体6,其与基板2一起形成空洞部S(压力基准室);中间层3,其被配置在基板2与层压结构体6之间。

[0059] 以下,依次对构成物理量传感器1的各部分进行说明。

[0060] 基板

[0061] 基板2具有:半导体基板21;被设置于半导体基板21的一面上的绝缘膜22;和被设置于绝缘膜22的与半导体基板21相反的一侧的面上的绝缘膜23。

[0062] 半导体基板21为,依次层叠有由单晶硅构成的硅层211(处理层(handle layer))、由硅氧化膜构成的氧化硅层212(盒层(BOX layer))、由单晶硅构成的硅层213(装置层(device layer))而形成的SOI(Silicon On Insulator,绝缘体上硅)基板。另外,半导体基板21并不限于SOI基板,例如也可以为单晶硅基板等其他的半导体基板。

[0063] 绝缘膜22例如为硅氧化膜,具有绝缘性。此外,绝缘膜23例如为硅氮化膜,具有绝缘性,并且还具有相对于含有氟酸的蚀刻液的耐性。在此,由于绝缘膜22(硅氧化膜)介于半导体基板21(硅层213)与绝缘膜23(硅氮化膜)之间,从而能够通过绝缘膜22来缓和绝缘膜23成膜时所产生的应力传递到半导体基板21的情况。此外,绝缘膜22在半导体基板21及其上方形成半导体电路的情况下,能够作为元件间分离膜而使用。另外,绝缘膜22、23并不限定于前文所述的构成材料,此外,也可以根据需要而省略绝缘膜22、23中的任一方。

[0064] 在这种基板2的绝缘膜23上配置有被实施了图案形成的中间层3。该中间层3以在俯视观察时包围隔膜部20的周围的方式而被形成,在中间层3的上表面与基板2的上表面之间且在隔膜部20的中心侧(内侧)形成有相当于中间层3的厚度的量的高低差部。由此,在隔膜部20通过受压而发生了挠曲变形时,能够使应力集中于隔膜部20的与高低部之间的边界部分处。因此,通过在所涉及的边界部分(或其附近)配置压敏电阻元件5,从而提高检测灵敏度。

[0065] 该中间层3例如通过单晶硅、多晶硅(polysilicon)或非晶体硅而被构成。此外,中间层3例如可以向单晶硅、多晶硅(polysilicon)或非晶体硅掺杂(扩散或注入)磷、硼等杂质而构成。在该情况下,由于中间层3具有导电性,因此例如在空洞部S的外侧,于基板2上形成MOS晶体管的情况下,能够将中间层3的一部分作为MOS晶体管的栅电极来使用。此外,还能够将中间层3的一部分作为配线来使用。

[0066] 在这样的基板2上设置有与周围的部分相比为薄壁且通过受压而发生挠曲变形的隔膜部20。隔膜部20通过在半导体基板21的下表面设置有底的凹部24而被形成。即,隔膜部20被构成为包括在基板2的一面开口的凹部24的底部。该隔膜部20的下表面成为受压面25。在本实施方式中,如图2所示的那样,隔膜部20为正方形(矩形)的俯视形状。

[0067] 在本实施方式的基板2中,凹部24贯穿硅层211,隔膜部20由氧化硅层212、硅层213、绝缘膜22以及绝缘膜23这四层构成。在此,如后文所述,氧化硅层212能够在物理量传感器1的制造工序中在通过蚀刻而形成凹部24时被用作蚀刻停止层,从而能够减小隔膜部

20的厚度在每个制品中的偏差。

[0068] 另外,凹部24也可以不贯穿硅层211,从而隔膜部20通过硅层211的薄壁部、氧化硅层212、硅层213、绝缘膜22以及绝缘膜23这五层而被构成。

[0069] 压敏电阻元件(功能元件)

[0070] 如图1所示,多个压敏电阻元件5分别被形成于隔膜部20的空洞部S侧。在此,压敏电阻元件5被形成于半导体基板21的硅层213中。

[0071] 如图2所示,多个压敏电阻元件5通过被配置于隔膜部20的外周部的多个压敏电阻元件5a、5b、5c、5d而被构成。

[0072] 对应于在从基板2的厚度方向俯视观察时(以下,仅称为“俯视观察”)时呈四边形的隔膜部20的四条边,而分别配置有压敏电阻元件5a、压敏电阻元件5b、压敏电阻元件5c、压敏电阻元件5d。

[0073] 压敏电阻元件5a沿着与隔膜部20的对应的边垂直的方向延伸。而且,在压敏电阻元件5a的两端部电连接有一对配线214a。相同地,压敏电阻元件5b沿着与隔膜部20的对应的边垂直的方向延伸。而且,在压敏电阻元件5b的两端部电连接有一对配线214b。

[0074] 另一方面,压敏电阻元件5c沿着与隔膜部20的对应的边平行的方向延伸。而且,在压敏电阻元件5c的两端部电连接有一对配线214c。相同地,压敏电阻元件5d沿着与隔膜部20的对应的边平行的方向延伸。而且,在压敏电阻元件5d的两端部电连接有一对配线214d。

[0075] 另外,在下文中也将配线214a、214b、214c、214d统称为“配线214”。

[0076] 这种压敏电阻元件5以及配线214分别通过例如掺杂(扩散或注入)了磷、硼等杂质的硅(单晶硅)而被构成。在此,配线214中的杂质的掺杂浓度与压敏电阻元件5中的杂质的掺杂浓度相比较。另外,配线214也可以通过金属而被构成。

[0077] 此外,多个压敏电阻元件5例如被构成为,自然状态下的电阻值彼此相等。

[0078] 以上所说明的压敏电阻元件5经由配线214等而构成了桥接电路(惠斯通桥接电路)。在该桥接电路上连接有与供给驱动电压的驱动电路(未图示)连接。而且,在该桥接电路中,作为与压敏电阻元件5的电阻值相对应的信号(电压)被输出。

[0079] 层压结构体

[0080] 层压结构体6以在其与前文所述的基板2之间划分形成空洞部S的方式而形成。在此,层压结构体6被配置于隔膜部20的压敏电阻元件5侧,并与隔膜部20(或基板2)一起划分形成(构成)空洞部S(内部空间)。

[0081] 该层压结构体6具有:层间绝缘膜61,其以在俯视观察时包围压敏电阻元件5的方式而被形成在基板2上;配线层62,其被形成在层间绝缘膜61上;层间绝缘膜63,其被形成在配线层62以及层间绝缘膜61上;配线层64,其被形成在层间绝缘膜63上,并具有具备多个细孔642(开孔)的被覆层641;表面保护膜65,其被形成在配线层64以及层间绝缘膜63上;密封层66,其被设置在被覆层641上。

[0082] 层间绝缘膜61、63分别通过例如硅氧化膜而被构成。此外,配线层62、64以及密封层66分别通过铝等金属而被构成。此外,密封层66对被覆层641所具有的细孔642进行密封。此外,表面保护膜65例如为硅氮化膜。

[0083] 在这种层压结构体6中,由除被覆层641以外的配线层62以及配线层64形成的结构体构成了以在俯视观察时包围压敏电阻元件5的方式而被配置在基板2的一面侧的“壁部”。

此外,由被覆层641以及密封层66形成的结构体构成了“顶部”,所述“顶部”相对于该壁部而被配置于与基板2相反的一侧并与壁部一起构成空洞部S(内部空间)。此外,被覆层641构成了“第一层”,所述“第一层”具有作为在厚度方向上贯穿的贯穿孔的细孔642,此外,密封层66构成了“第二层”,所述“第二层”被层压在被覆层641的与基板2相反的一侧并封堵细孔642的开口部。并且,在俯视观察时,密封层66的与被覆层641接触的接触部661的外周缘662位于与空洞部S相比靠外侧的位置处。另外,对于壁部、顶部及它们相关的事项,将会在后文中详细叙述。

[0084] 此外,这种层压结构体6能够利用CMOS工艺之类的半导体制造工艺而形成。另外,也可以在硅层213上及其上方制造半导体电路。该半导体电路具有MOS晶体管等有源元件、其他根据需要而形成的电容器、电感器、电阻、二极管、配线(包括与压敏电阻元件5连接的配线)等电路要素。

[0085] 通过基板2与层压结构体6而划分形成的空洞部S为密闭的空间。该空洞部S作为压力基准室而发挥功能,所述压力基准室成为物理量传感器1进行检测的压力的基准值。在本实施方式中,空洞部S为真空状态(300Pa以下)。通过将空洞部S设为真空状态,从而能够将物理量传感器1作为以真空状态为基准而对压力进行检测的“绝对压力传感器”来使用,从而提高了其便利性。

[0086] 然而,空洞部S也可以不为真空状态而为大气压,也可以为与大气压相比气压较低的减压状态,还可以为与大气压相比气压较高的加压状态。此外,也可以将氮气、稀有气体等惰性气体封入空洞部S中。

[0087] 以上,对物理量传感器1的结构简单地进行了说明。

[0088] 这种结构的物理量传感器1中,如图3(a)所示,隔膜部20根据隔膜部20的受压面25所受到的压力P而发生变形,由此,如图3(b)所示那样,压敏电阻元件5a、5b、5c、5d发生变形,从而压敏电阻元件5a、5b、5c、5d的电阻值发生变化。伴随于此,压敏电阻元件5a、5b、5c、5d所构成的桥接电路的输出发生变化,根据该输出,能够求出由受压面25受到的压力的大小。

[0089] 更具体而言,在产生前文所述的隔膜部20的变形之前的自然状态下,例如,在压敏电阻元件5a、5b、5c、5d的电阻值彼此相等的情况下,压敏电阻元件5a、5b的电阻值的乘积与压敏电阻元件5c、5d的电阻值的乘积相等,从而桥接电路的输出(电位差)为零。

[0090] 另一方面,当产生前文所述的隔膜部20的变形时,如图3(b)所示,压敏电阻元件5a、5b将产生沿着其长度方向的压缩变形以及沿着其宽度方向的拉伸变形,并且压敏电阻元件5c、5d将产生沿着其长度方向的拉伸变形以及沿着其宽度方向的压缩变形。因此,当产生了前文所述的隔膜部20的变形时,压敏电阻元件5a、5b的电阻值与压敏电阻元件5c、5d的电阻值中的一方的电阻值将会增加,而另一方的电阻值将会减小。

[0091] 通过这样的压敏电阻元件5a、5b、5c、5d的变形,将产生压敏电阻元件5a、5b的电阻值的乘积与压敏电阻元件5c、5d的电阻值的乘积之差,与该差相对应的输出(电位差)将会从桥接电路被输出。根据来自该桥接电路的输出,能够求出由受压面25受到的压力的大小(绝对压力)。

[0092] 在此,由于在产生了前文所述的隔膜部20的变形时,压敏电阻元件5a、5b的电阻值与压敏电阻元件5c、5d的电阻值中的一方的电阻值将会增加,而另一方的电阻值将会减小,

因此能够使压敏电阻元件5a、5b的电阻值的乘积与压敏电阻元件5c、5d的电阻值的乘积之差的变化增大,伴随于此,能够使来自桥接电路的输出增大。其结果为,能够提高压力的检测灵敏度。

[0093] 如此,在物理量传感器1中,基板2所具有的隔膜部20被设置于在俯视观察时与被覆层641重叠的位置处,并通过受压而发生挠曲变形。由此,能够实现可对压力进行检测的物理量传感器1。此外,由于被配置于隔膜部20上的压敏电阻元件5为通过变形而输出电信号的传感器元件,因此能够提高压力的检测灵敏度。

[0094] 壁部以及顶部

[0095] 以下,对壁部以及顶部进行详细叙述。

[0096] 图4为图1所示的物理量传感器的局部放大剖视图。

[0097] 如前文所述那样,被覆层641(第一层)以及密封层66(第二层)构成了“顶部”,在俯视观察时,密封层66的与被覆层641接触的接触部661的外周缘662位于与空洞部S相比靠外侧的位置处(参照图1、2、4)。由此,能够将因被形成于与被覆层641上的接触部661相比靠外侧的位置处的表面保护膜65(绝缘层)而被形成于被覆层641上的高低差部(即,由被覆层641的上表面和表面保护膜65的内侧侧面以及表面保护膜65的上表面形成的高低差部(以下,仅称为“高低差部”))配置在刚性相对较高的壁部(具体而言,配线层64的被配线层62或层间绝缘膜63从下方支承的部分)上。因此,能够缓和在因热收缩等而向顶部施加有外力时,应力集中于所涉及的高低差部处的情况,从而减少顶部的裂纹等损坏。其结果为,能够减少因空洞部S的气密性降低而造成的特性劣化,从而提高可靠性。

[0098] 在本实施方式中,在俯视观察时,与被覆层641接触的接触部661的外周缘662位于与壁部的基板2侧的端部的内周缘621相比靠外侧的位置处,并且位于比壁部的与基板2相反的一侧的端部的内周缘643靠外侧的位置处。由此,能够将高低差部配置在壁部的刚性较高的部分上,从而能够高效地发挥前文所述的效果。另外,在俯视观察时,与被覆层641接触的接触部661的外周缘662只要位于至少比壁部的与基板2相反的一侧的端部的内周缘643靠外侧的位置处,便能够有效地发挥前文所述的作用。此外,虽然在本实施方式中,以在俯视观察时,外周缘662位于与内周缘643相比靠外侧的位置处的情况为例而进行了说明,但是在俯视观察时,外周缘662的至少一部分也可以位于与内周缘643一致的位置处或位于与内周缘643相比靠内侧的位置处。

[0099] 此外,表面保护膜65具有被配置于被覆层641的外周部与密封层66的外周部之间的部分。由此,能够在后文所述的物理量传感器1的制造时,在穿过被覆层641的细孔642而实施蚀刻时等,将表面保护膜65作为保护膜而使用。此外,由于此种表面保护膜65而在被覆层641上形成有如前文所述那样的高低差部。而且,以横跨该高低差部的方式而形成密封层66。在以此种方式形成了密封层66时,如果像现有的那样在俯视观察时高低差部位于空洞部S的内侧,则在密封层66的横跨高低差部的部分处特别容易产生应力集中。因此,在以此横跨高低差部的方式而形成密封层66的情况下,通过使外周缘662或高低差部在俯视观察时位于与空洞部S相比靠外侧的位置处,从而前文所述的效果变得较为显著。

[0100] 由除被覆层641(顶部)以外的配线层62以及配线层64形成的结构体(壁部)的与基板2相反的一侧(顶部侧)的端部的内周缘643,在俯视观察时呈四边形,并具有四个角部。在像这样壁部的顶部侧的端部的内周缘643具有角部的情况下,如果像现有的那样在俯视观

察时高低差部的外周缘位于空洞部S的内侧,则在与该角部相对应的顶部的部分处特别容易产生应力集中。因此,在这种情况下,通过使接触部661的外周缘662的至少与角部相对应的部分在俯视观察时位于与空洞部S相比靠外侧的位置处,从而前文所述的效果变得较为显著。

[0101] 在本实施方式中,在俯视观察时,外周缘662的整周都位于与空洞部S相比靠外侧的位置处。由此,能够在使设计简化的同时,显著地发挥前文所述的效果。

[0102] 此外,虽然在俯视观察时外周缘662与内周缘643之间的距离L并不被特别地限定,但是优选为大于密封层66的厚度。由此,能够将受到了高低差部的形状的影响的密封层66的部分配置于壁部上,从而能够提高前文所述的效果。此外,由于当距离L过大时会使得物理量传感器1大型化,因此优选为在密封层66的厚度的10倍以下。

[0103] 此外,在本实施方式中,如图4所示那样,配线层62具有由钛(Ti)构成的Ti层622、由氮化钛(TiN)构成的TiN层623、由铝(Al)构成的Al层624、由氮化钛(TiN)构成的TiN层625,并通过这些层按照上述的顺序进行层压而被构成。同样地,配线层64具有,由钛(Ti)构成的Ti层645、由氮化钛(TiN)构成的TiN层646、由铝(Al)构成的Al层647、由氮化钛(TiN)构成的TiN层648,并通过这些层按照上述的顺序进行层压而被构成。

[0104] 如此,配线层62、64分别通过组合不同的多种材料而被构成。在此,由被覆层641以及密封层66构成的顶部使用Al、Ti以及TiN而构成,从而包含壁部所含有的第一材料(例如Al)和与该第一材料相比热膨胀率较小的第二材料(例如TiN)。由此,能够使顶部的气密性优异并且减少因顶部的热膨胀而产生的挠曲。例如,能够通过厚膜化较为容易的Al层而使气密性优异,并且能够通过热膨胀率较小的TiN层而使热膨胀率较大的Al的热膨胀减小,从而减少因顶部的热膨胀而产生的挠曲。

[0105] 此外,表面保护膜65具有硅氧化膜652以及硅氮化膜653,通过这些膜按照上述的顺序进行层压而被构成。

[0106] 物理量传感器的制造方法

[0107] 接下来,简单地对物理量传感器1的制造方法进行说明。

[0108] 图5以及图6为表示图1所示的物理量传感器的制造工序的图。以下,根据这些图来对物理量传感器1的制造方法进行说明。

[0109] 元件形成工序

[0110] 首先,如图5(a)所示,准备作为SOI基板的半导体基板21。

[0111] 然后,通过将磷(n型)或者硼(p型)等杂质掺杂(离子注入)于半导体基板21的硅层213中,从而如图5(b)所示,形成多个压敏电阻元件5以及配线214。

[0112] 例如,在以+80keV实施硼的离子注入的情况下,对于压敏电阻元件5的离子注入浓度为 1×10^{14} atoms/cm²左右。此外,将对于配线214的离子注入浓度设为多于压敏电阻元件5。例如,在以10keV实施硼的离子注入的情况下,对于配线214的离子注入浓度为 5×10^{15} atoms/cm²左右。此外,在实施了前文所述的离子注入之后,例如以1000℃左右实施20分钟左右的退火。

[0113] 绝缘膜等形成工序

[0114] 接下来,如图5(c)所示,在硅层213上依次形成绝缘膜22、绝缘膜23以及中间层3。

[0115] 绝缘膜22、23的形成能够分别通过例如溅射法、CVD(chemical vapor

deposition:化学气相沉积)法等来实施。中间层3例如能够通过如下的方式而形成,即,在通过溅射法、CVD法而使多晶硅成膜之后,根据需要而将磷、硼等杂质掺杂(离子注入)于该膜中,之后,通过利用蚀刻而实施图案形成的方式。

[0116] 层间绝缘膜和配线层形成工序

[0117] 接下来,如图5(d)所示,在绝缘膜23上依次形成牺牲层41、配线层62、牺牲层42以及配线层64。

[0118] 该牺牲层41、42分别通过后文所述的空洞部形成工序而被去处一部分,剩余部分成为层间绝缘膜61、63。牺牲层41、42的形成分别通过如下的方式而进行,即,通过溅射法、CVD法等而形成硅氧化膜,并通过蚀刻而对该硅氧化膜进行图案形成的方式。

[0119] 此外,牺牲层41、42各自的厚度不被特别限定,例如可被设为1500nm以上5000nm以下的程度。

[0120] 此外,配线层62、64的形成分别通过如下的方式而进行,即,利用溅射法、CVD法而形成了例如由铝构成的层之后,对该由铝构成的层进行图案形成处理的方式。虽然未进行图示,但是在形成具有前文所述的Ti层622、TiN层623、Al层624以及TiN层625的配线层62时,通过在依次同样地形成了Ti层以及TiN层之后对这些层进行图案形成,从而形成Ti层622以及TiN层623,此后,通过在依次同样地形成了Al层以及TiN层之后对这些层进行图案形成,从而形成Al层624以及TiN层625。在此,TiN层623为了使Al向牺牲层41的贯穿孔内填充的填充性良好而具有提高Al的湿润性的功能,Ti层622具有提高TiN层623与牺牲层41之间的紧贴性的功能。此外,被同样地形成在Al层上的TiN层在通过图案形成而形成Al层624以及TiN层625时,作为防止光刻的曝光光的反射的防反射膜而发挥作用。配线层64也能够以同样的方式形成。

[0121] 此外,配线层62、64各自的厚度并不被特别地限定,例如可被设为300nm以上且900nm以下的程度。

[0122] 由这种牺牲层41、42以及配线层62、64形成的层压结构使用通常的CMOS工艺而被形成,其层压数根据需要而被适当地设定。即,也存在根据需要而层压更多的牺牲层或配线层的情况。

[0123] 空洞部形成工序

[0124] 接下来,通过去除牺牲层41、42的一部分,从而如图6(e)所示,在绝缘膜23与被覆层641之间形成空洞部S(空洞)。由此,形成了层间绝缘膜61、63。

[0125] 空洞部S的形成通过如下的方式而进行,即,通过穿过被形成于被覆层641上的多个细孔642的蚀刻而去除牺牲层41、42的一部分的方式。在此,在作为所涉及的蚀刻而使用湿蚀刻的情况下,从多个细孔642供给氟酸、缓冲氟酸等蚀刻液,而在使用干蚀刻的情况下,从多个细孔642供给氢氟酸气体等蚀刻气体。在实施这种蚀刻时,绝缘膜23作为蚀刻停止层而发挥功能。此外,由于绝缘膜23具有相对于蚀刻液的耐性,因此也具有从蚀刻液中保护相对于绝缘膜23而靠下侧的结构部(例如,绝缘膜22、压敏电阻元件5以及配线214等)的功能。

[0126] 在此,在进行所涉及的蚀刻之前,通过溅射法、CVD法等而形成表面保护膜65。由此,能够在所涉及的蚀刻时,对牺牲层41、42的成为层间绝缘膜61、63的部分进行保护。作为表面保护膜65的构成材料,例如可列举出硅氧化膜、硅氮化膜、聚酰亚胺膜、环氧树脂膜等具有用于从水分、污垢、损坏等中保护元件的耐性的材料,尤其优选为硅氮化膜。虽然未进

行图示,但是在形成具有前文所述的硅氧化膜652以及硅氮化膜653的表面保护膜65时,通过如下的方式而形式,即,在依次同样地形成了硅氧化膜以及硅氮化膜之后对这些层进行图案形成的方式。表面保护膜65的厚度不被特别限定,例如可被设为500nm以上且2000nm以下的程度。

[0127] 密封工序

[0128] 接下来,如图6(f)所示,通过溅射法、CVD法等而在被覆层641上形成由硅氧化膜、硅氮化膜、Al、Cu、W、Ti、TiN等金属膜等构成的密封层66,从而对各细孔642进行密封。由此,空洞部S通过密封层66而被密封,从而获得层压结构体6。

[0129] 在此,密封层66的厚度不被特别限定,例如可被设为1000nm以上且5000nm以下的程度。

[0130] 隔膜形成工序

[0131] 接下来,在根据需要而对硅层211的下表面进行了研磨之后,利用蚀刻而去除(加工)硅层211的下表面的一部分,从而如图6(g)所示,形成凹部24。由此,形成隔着空洞部S而与被覆层641对置的隔膜部20。

[0132] 在此,在将硅层211的下表面的一部分去除时,氧化硅层212作为蚀刻停止层而发挥功能。由此,能够高精度地规定隔膜部20的厚度。

[0133] 另外,作为将硅层211的下表面的一部分去除的方法,既可以为干蚀刻,也可以为湿蚀刻等。

[0134] 通过以上的工序,能够制造出物理量传感器1。

[0135] 第二实施方式

[0136] 接下来,对本发明的第二实施方式进行说明。

[0137] 图7为表示本发明的第二实施方式所涉及的电子装置(振子)的剖视图。图8为用于对图7所示的振子所具备的谐振子进行说明的图,图8(a)为剖视图,图8(b)为俯视图。

[0138] 以下,虽然对本发明的第二实施方式进行说明,但是以与前文所述的实施方式的不同点为中心而进行说明,对于相同的事项则省略其说明。

[0139] 本实施方式除了将本发明的电子装置应用于振子中以外,均与前文所述的第一实施方式相同。

[0140] 图7所示的电子装置1A除了具备基板2A以及谐振子5A(功能元件)以取代基板2以及压敏电阻元件5以外,均与前文所述的第一实施方式的物理量传感器1的结构相同。即,电子装置1A具备:基板2A;谐振子5A,其为被配置于基板2A上的功能元件;层压结构体6,其与基板2A一起形成空洞部S(内部空间);中间层3,其被配置于基板2A和层压结构体6之间。

[0141] 在此,基板2A具有:半导体基板21A;绝缘膜22,其被设置于半导体基板21A的一面上;绝缘膜23,其被设置于绝缘膜22的与半导体基板21A相反的一侧的面上。

[0142] 半导体基板21A为平板,例如为单晶硅基板。另外,作为半导体基板21A也可以使用SOI基板。

[0143] 谐振子5A具有四个下部电极51、下部电极52以及被支承于下部电极52上的上部电极53。

[0144] 四个下部电极51(固定电极)由在俯视观察时,隔着下部电极52而沿着第一方向(图8(b)中的左右方向)并排的两个下部电极51a、51b和隔着下部电极52而沿着与第一方向

正交的第二方向(图8(b)中的上下方向)并排的两个下部电极51c、51d构成。此外,四个下部电极51分别以在俯视观察时与下部电极52分离的方式而被配置。

[0145] 两个下部电极51a、51b被构成为,经由未图示的配线而互相电连接,从而彼此成为相同的电位。同样地,两个下部电极51c、51d被构成为,经由未图示的配线而互相电连接,从而彼此成为相同的电位。

[0146] 上部电极53(振动体)具有:四个可动部531(可动电极);固定部532,其被固定于下部电极52上;连结部533,其对各可动部531与固定部532进行连结。

[0147] 四个可动部531以对应于前文所述的四个下部电极51的方式而被设置,各可动部531相对于所对应的下部电极51以隔开间隔的方式而对置。即,四个可动部531由以隔着固定部532而沿着第一方向(图8(b)中的左右方向)并排的两个可动部531a、531b和隔着固定部532而沿着与第一方向正交的第二方向(图8(b)中的上下方向)并排的两个可动部531c、531d构成。

[0148] 这种下部电极51、52以及上部电极53分别通过向单晶硅、多晶硅(polysilicon)或非晶体硅掺杂(扩散或注入)磷、硼等杂质而构成,从而具有导电性。此外,下部电极51、52能够与中间层3一并形成。

[0149] 在以此方式构成的电子装置1A中,向下部电极51a、51b与上部电极53之间施加有周期性地变化的第一电压(交变电压),并且向下部电极51c、51d与上部电极53之间施加除了相位偏移 180° 以外均与第一电压相同的第二电压。

[0150] 于是,在可动部531a、531b向相对于下部电极51a、51b接近的方向和远离的方向交替地位移而进行弯曲振动的同时,可动部531c、531d以与可动部531a、531b反相的方式,向相对于下部电极51c、51d接近的方向和远离的方向交替地位移而进行弯曲振动。即,在可动部531a、531b向相对于下部电极51a、51b接近的方向进行位移时,可动部531c、531d向相对于下部电极51c、51d远离的方向进行位移,另一方面,在可动部531a、531b向相对于下部电极51a、51b远离的方向进行位移时,可动部531c、531d向相对于下部电极51c、51d接近的方向进行位移。

[0151] 如此,通过使可动部531a、531b与可动部531c、531d以反相的方式进行振动,从而能够使从可动部531a、531b传递至固定部532的振动和从可动部531c、531d传递至固定部532的振动相互抵消。其结果为,能够减少这些振动经由固定部532而泄漏至外部的情况,即减少振动泄漏,从而提高电子装置1A的振动效率。如此,电子装置1A中,由于可动部531的数量为多个,从而能够减少从可动部531向外部的振动泄漏。

[0152] 这种电子装置1A例如通过与振荡电路(驱动电路)组合,从而能够作为将预定的频率的信号取出的振荡器而使用。另外,所涉及的振荡电路能够作为半导体电路而被设置于基板2A上。

[0153] 2. 压力传感器

[0154] 接下来,对具备本发明的物理量传感器的压力传感器(本发明的压力传感器)进行说明。图9为表示本发明的压力传感器的一个示例的剖视图。

[0155] 如图9所示,本发明的压力传感器100具备:物理量传感器1;框体101,其对物理量传感器1进行收纳;运算部102,其将从物理量传感器1获得的信号运算为压力数据。物理量传感器1经由配线103而与运算部102电连接。

[0156] 物理量传感器1通过未图示的固定单元而被固定于框体101的内侧。此外,在框体101上具有用于使物理量传感器1的隔膜部20与例如大气(框体101的外侧)连通的贯穿孔104。

[0157] 根据这种压力传感器100,隔膜部20经由贯穿孔104而受到压力。经由配线103而将该受压的信号发送至运算部,并且对压力数据进行运算。该运算出的压力数据能够通过未图示的显示部(例如,个人计算机的显示器等)而进行显示。

[0158] 3. 高度计

[0159] 接下来,对具备本发明的物理量传感器的高度计(本发明的高度计)的一个示例进行说明。图10为表示本发明的高度计的一个示例的立体图。

[0160] 高度计200能够像手表那样佩戴于手腕上。此外,在高度计200的内部搭载有物理量传感器1(压力传感器100),从而能够在显示部201上显示当前位置的海拔高度或当前位置的气压等。

[0161] 另外,该显示部201能够显示当前时刻、使用者的心搏数、天气等各种信息。

[0162] 4. 电子设备

[0163] 接下来,对应用了具备本发明的物理量传感器的电子设备的导航系统进行说明。图11为表示本发明的电子设备的一个示例的主视图。

[0164] 导航系统300具备未图示的地图信息、从GPS(全球定位系统:Global Positioning System)取得位置信息的位置信息取得单元、利用陀螺传感器以及加速度传感器与车速数据的自动导航单元、物理量传感器1以及对预定的位置信息和行进道路信息进行显示的显示部301。

[0165] 根据该导航系统,除了所取得的位置信息之外,还能够取得高度信息。例如当行驶于与一般道路在位置信息上表示大致相同的位置的高架道路时,在不具有高度信息的情况下,无法通过导航系统而判断出是行驶于一般道路上还是行驶于高架道路上,从而会将一般道路的信息作为优先信息而提供给使用者。因此,在本实施方式所涉及的导航系统300中,能够通过物理量传感器1来取得高度信息,从而能够对因从一般道路进入高架道路而产生的高度变化进行检测,并将高架道路的行驶状态下的导航信息提供给使用者。

[0166] 另外,显示部30成为例如液晶面板显示器、有机EL(Organic Electroluminescence:有机电致发光)显示器等能够实现小型且薄型化的结构。

[0167] 另外,具备本发明的物理量传感器的电子设备并不限于上述设备,例如能够应用于个人计算机、移动电话、医疗设备(例如电子体温计、血压计、血糖仪、心电图测量装置、超声波诊断装置、电子内窥镜)、各种测量设备、计量仪器类(例如车辆、飞机、船舶等的计量仪器类)、飞行模拟器等中。

[0168] 5. 移动体

[0169] 接下来,对应用了本发明的物理量传感器的移动体(本发明的移动体)进行说明。图11为表示本发明的移动体的一个示例的立体图。

[0170] 如图12所示,移动体400具有车身401和四个车轮402,并被构成为通过被设置于车身401中的未图示的动力源(发动机)而使车轮402旋转。在该移动体400中内置有导航系统300(物理量传感器1)。

[0171] 以上,虽然根据图示的各实施方式而对本发明的电子装置、物理量传感器、压力传

感器、振子、高度计、电子设备以及移动体进行了说明,但本发明并不限于此,各部分的结构能够替换为具有相同的功能的任意结构。此外,也可以附加其他的任意结构物。

[0172] 此外,关于被设置于一个隔膜部上的压敏电阻元件(功能元件)的个数,虽然在前文所述的实施方式中以四个的情况为例进行了说明,但并不限于此,例如也可以为一个以上三个以下,或者五个以上。此外,压敏电阻元件的配置或形状等也不限于前文所述的实施方式,例如在前文所述的实施方式中,也可以在隔膜部的中央部处配置压敏电阻元件。

[0173] 此外,虽然那在前文所述的实施方式中,以使用压敏电阻元件以作为对隔膜部的挠曲进行检测的传感器元件的情况为例进行了说明,但是作为所涉及的元件,并不限于此,例如也可以为谐振子。

[0174] 此外,虽然在前文所述的实施方式中,对振子所具备的谐振子具有多个可动部的情况进行了说明,但是可动部的个数并不限于此,也可以为一个以上三个以下,或者五个以上。

[0175] 此外,本发明的电子装置并不限于前文所述的物理量传感器以及振子,也能够将本发明应用于如下的各种电子装置中,即,如前文所述的那样使用半导体制造工艺而在基板上形成壁部以及顶部,并通过基板、壁部以及顶部而形成内部空间的各种电子装置。

[0176] 符号说明

[0177] 1物理量传感器;1A电子装置;2基板;2A基板;3中间层;5压敏电阻元件;5A谐振子;5a压敏电阻元件;5b压敏电阻元件;5c压敏电阻元件;5d压敏电阻元件;6层压结构体;20隔膜部;21半导体基板;21A半导体基板;22绝缘膜;23绝缘膜;24凹部;25受压面;41牺牲层;42牺牲层;51下部电极;51a下部电极;51b下部电极;51c下部电极;51d下部电极;52下部电极;53上部电极;61层间绝缘膜;62配线层;63层间绝缘膜;64配线层;65表面保护膜;66密封层;100压力传感器;101框体;102运算部;103配线;104贯穿孔;200高度计;201显示部;211硅层;212氧化硅层;213硅层;214配线;214a配线;214b配线;214c配线;214d配线;300导航系统;301显示部;400移动体;401车身;402车轮;531可动部;531a可动部;531b可动部;531c可动部;531d可动部;532固定部;533连结部;621内周缘;622Ti层;623TiN层;624Al层;625TiN层;641被覆层;642细孔;643内周缘;645Ti层;646TiN层;647Al层;648TiN层;652硅氧化膜;653硅氮化膜;661接触部;662外周缘;L距离;P压力;S空洞部。

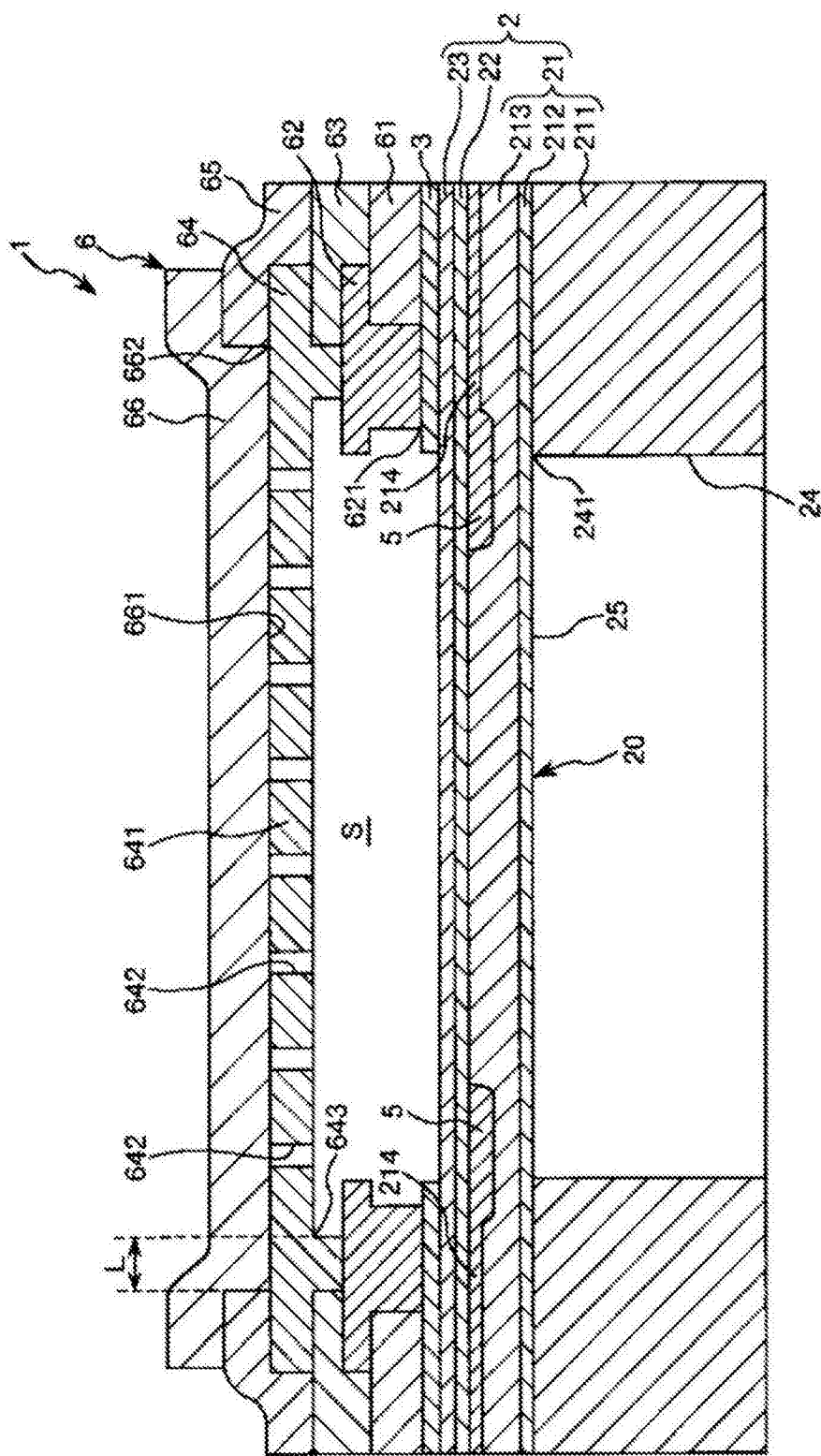


图1

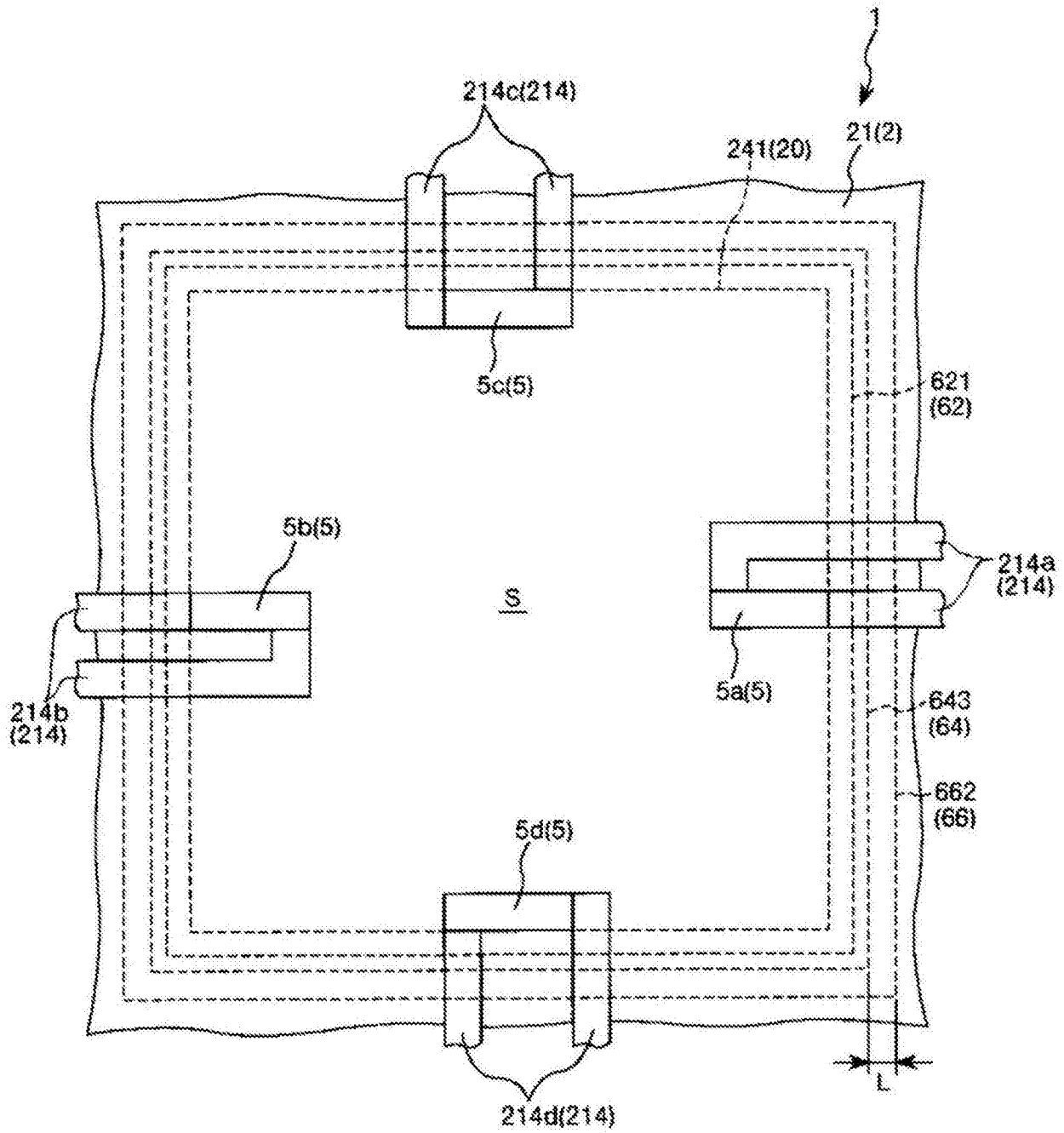


图2

(a)

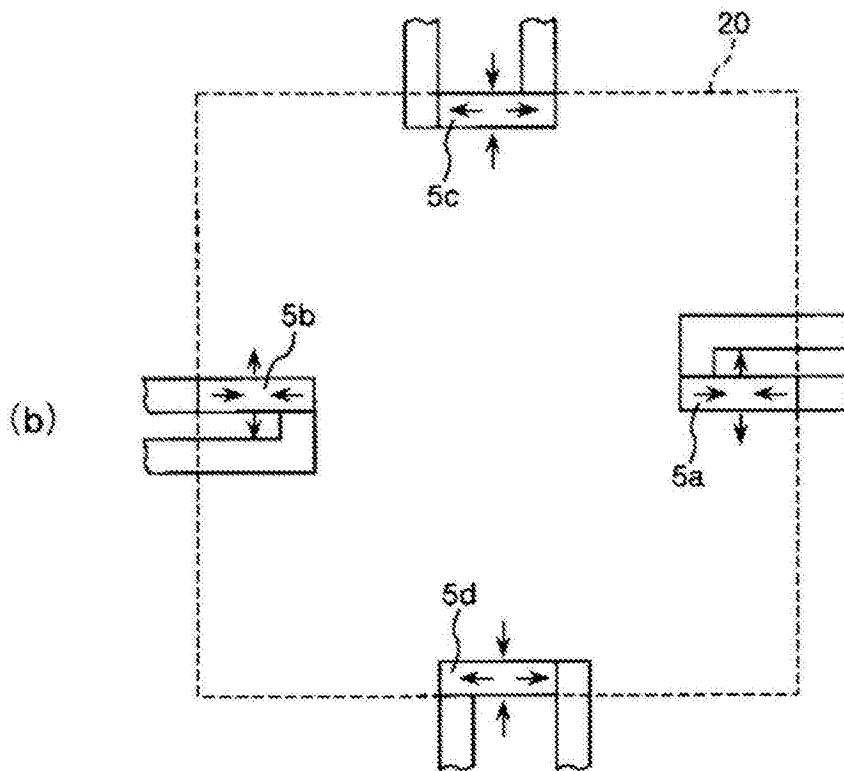
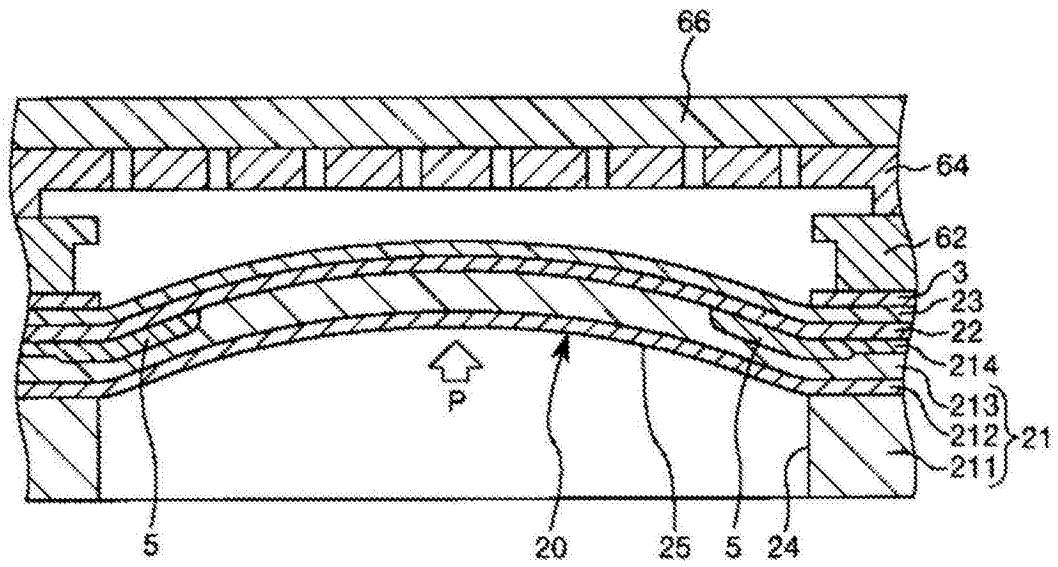


图3

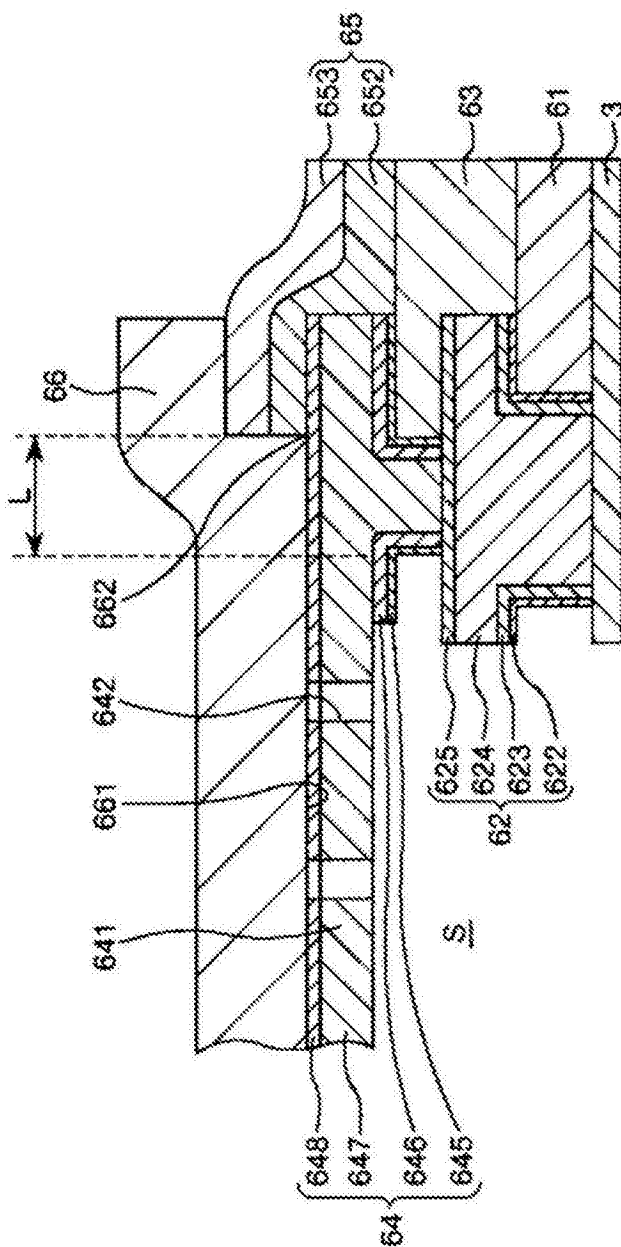


图4

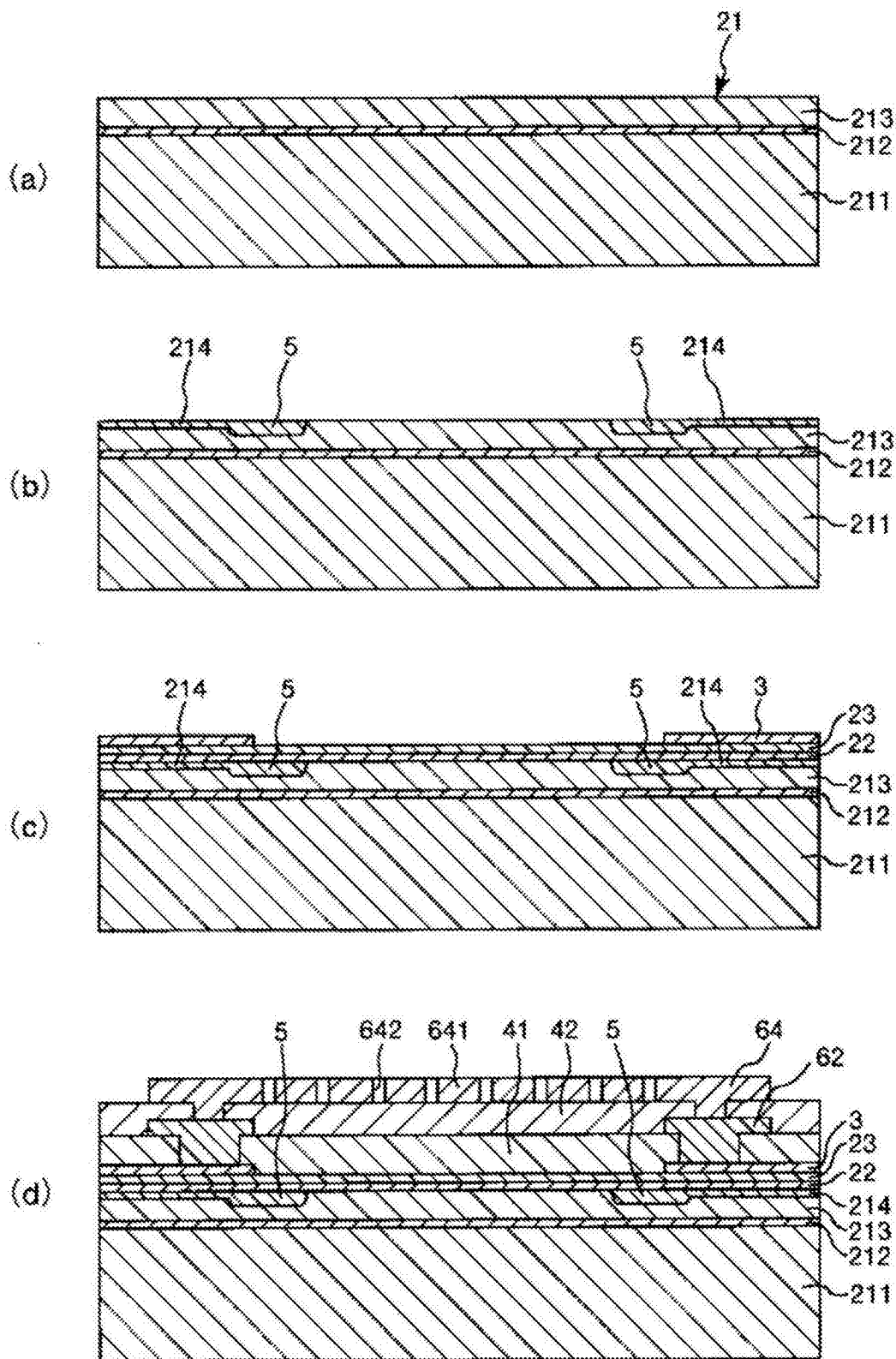


图5

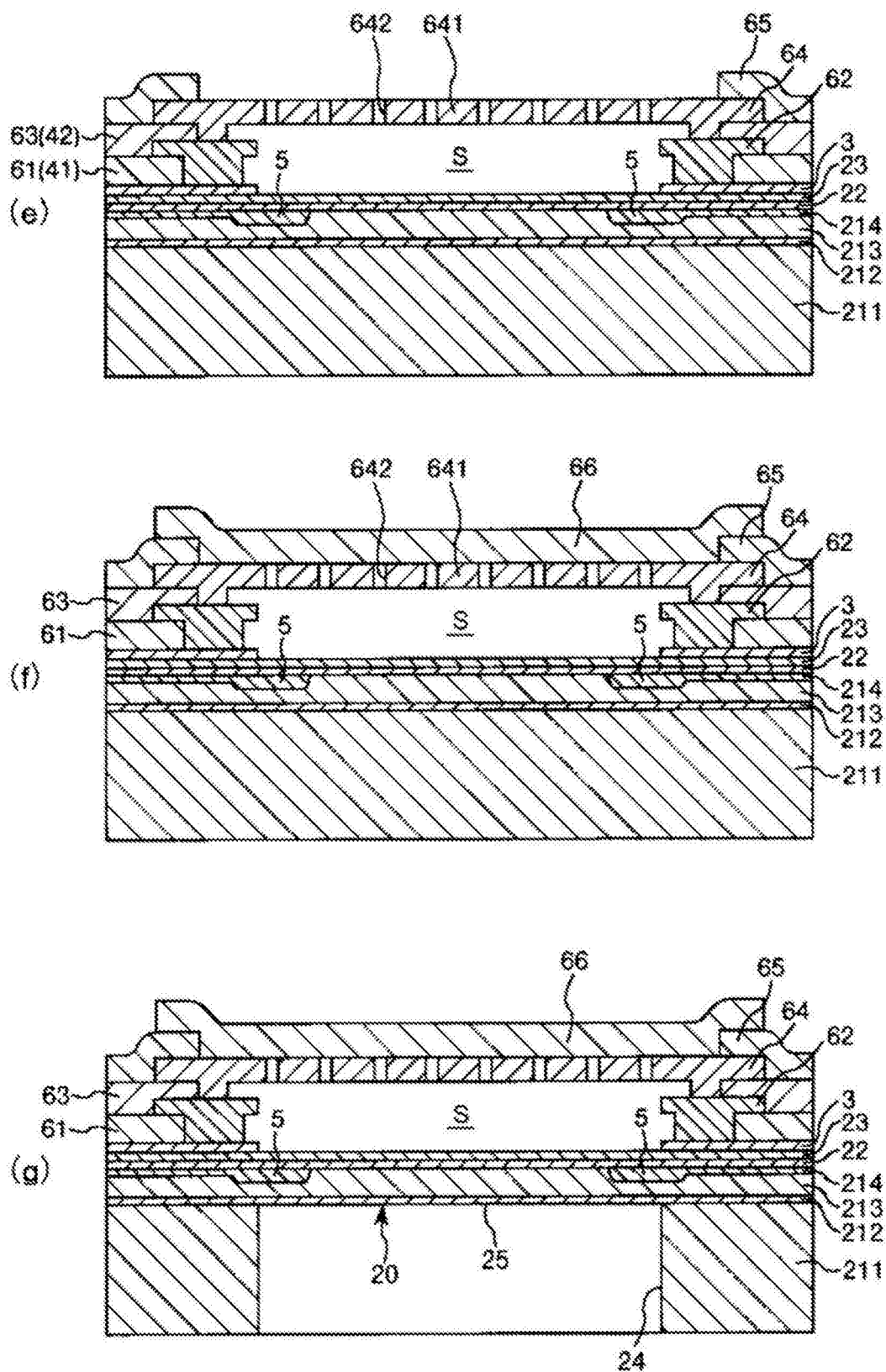


图6

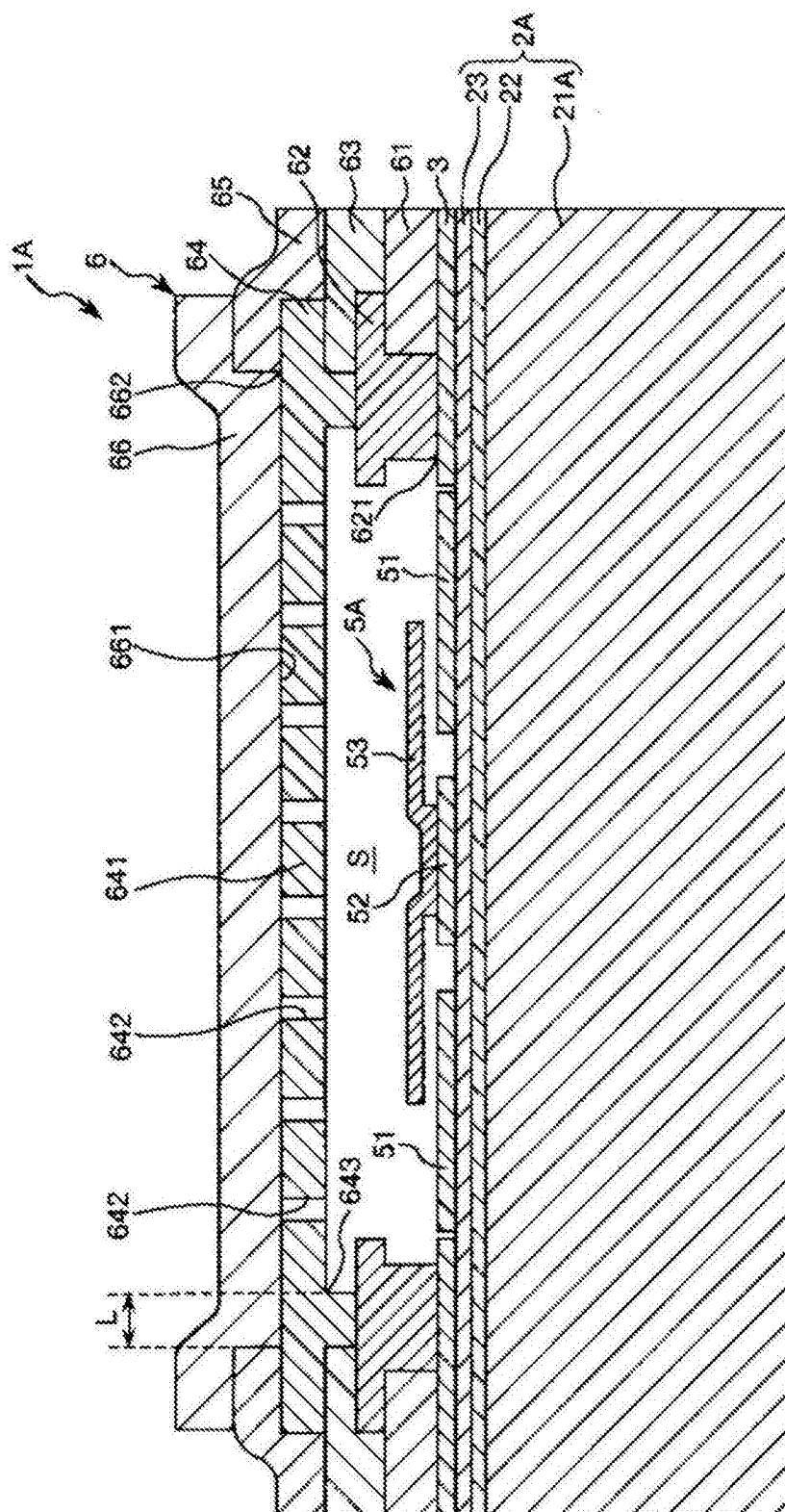


图7

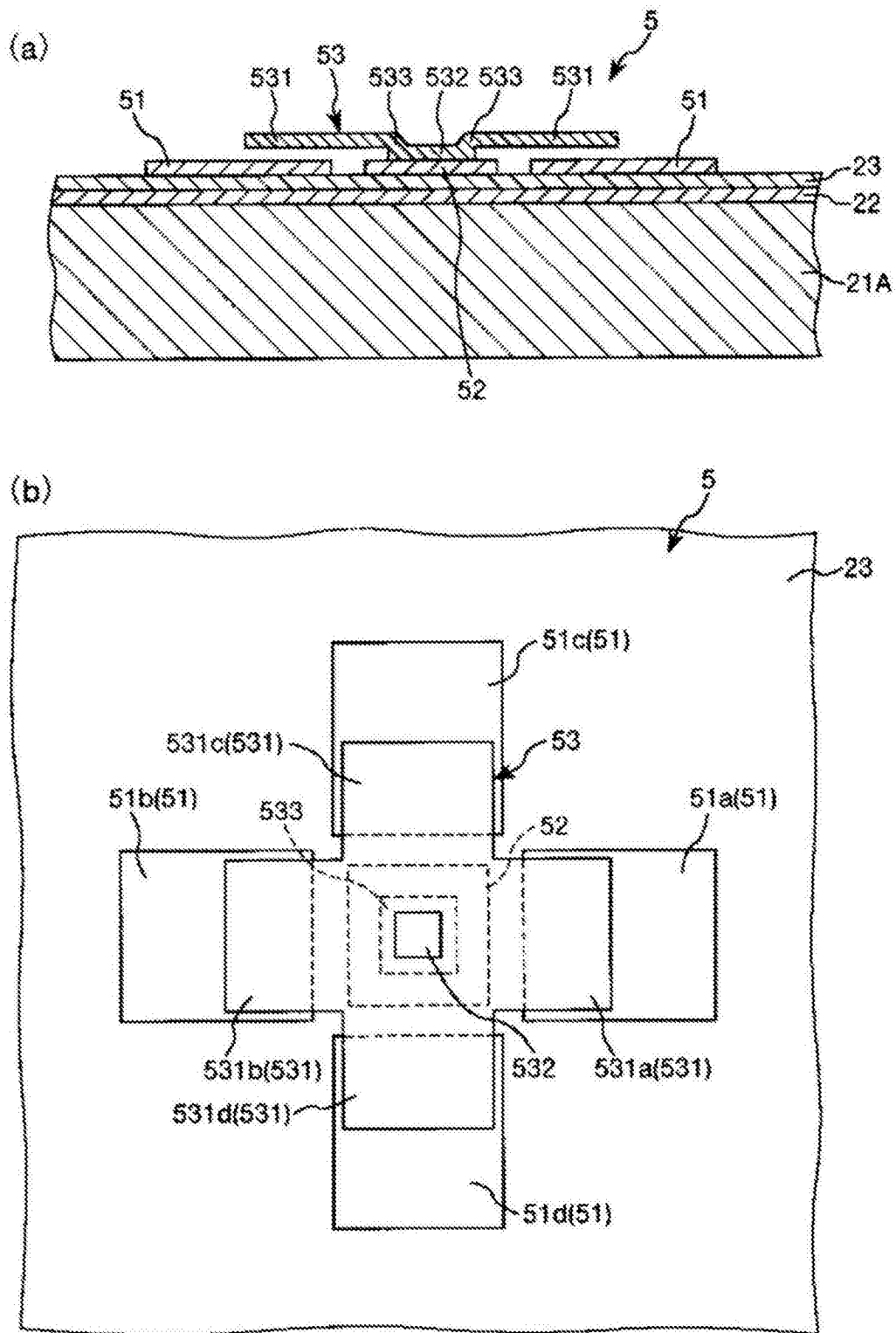


图8

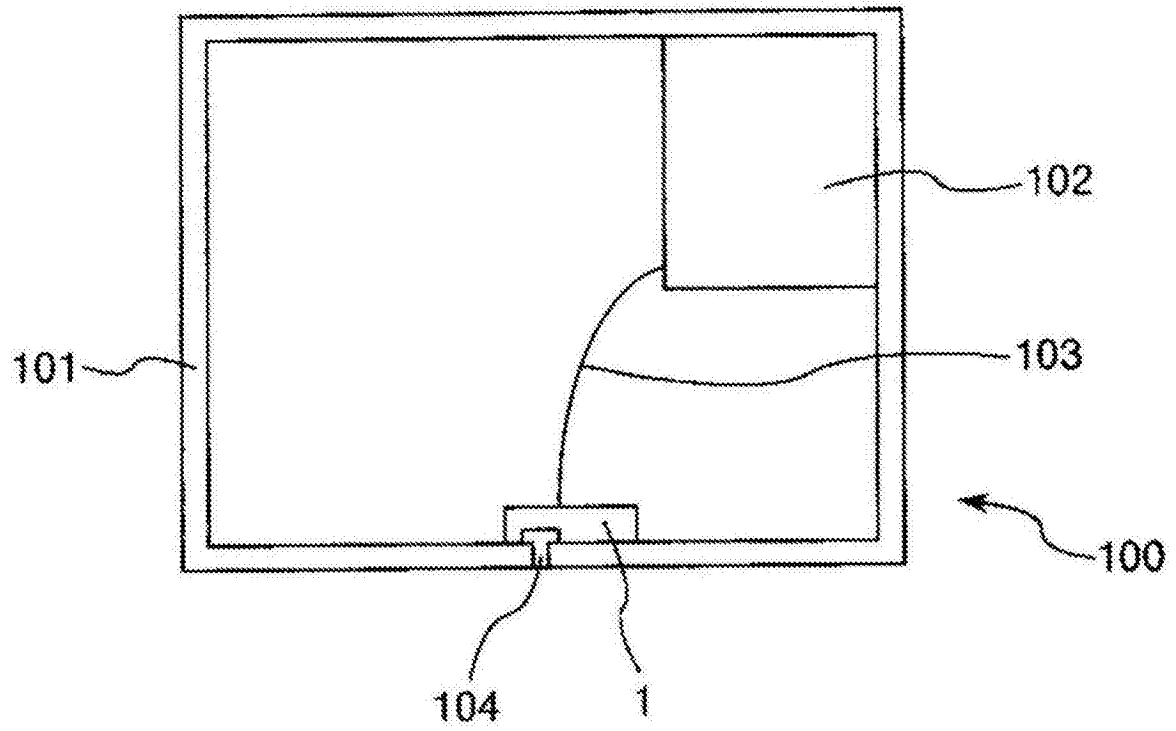


图9

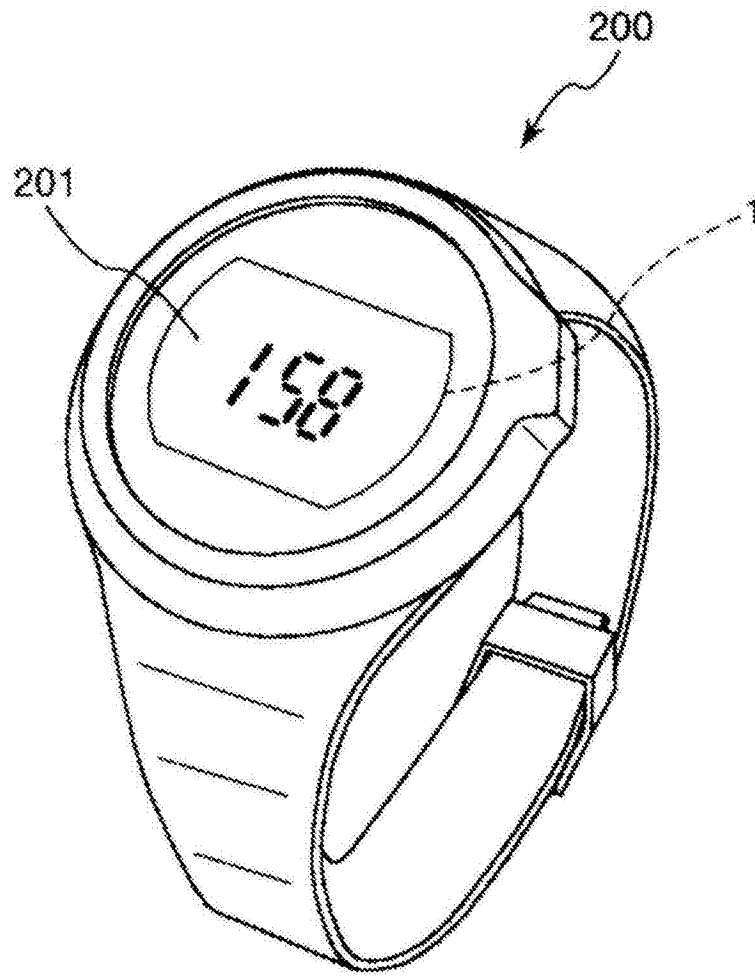


图10

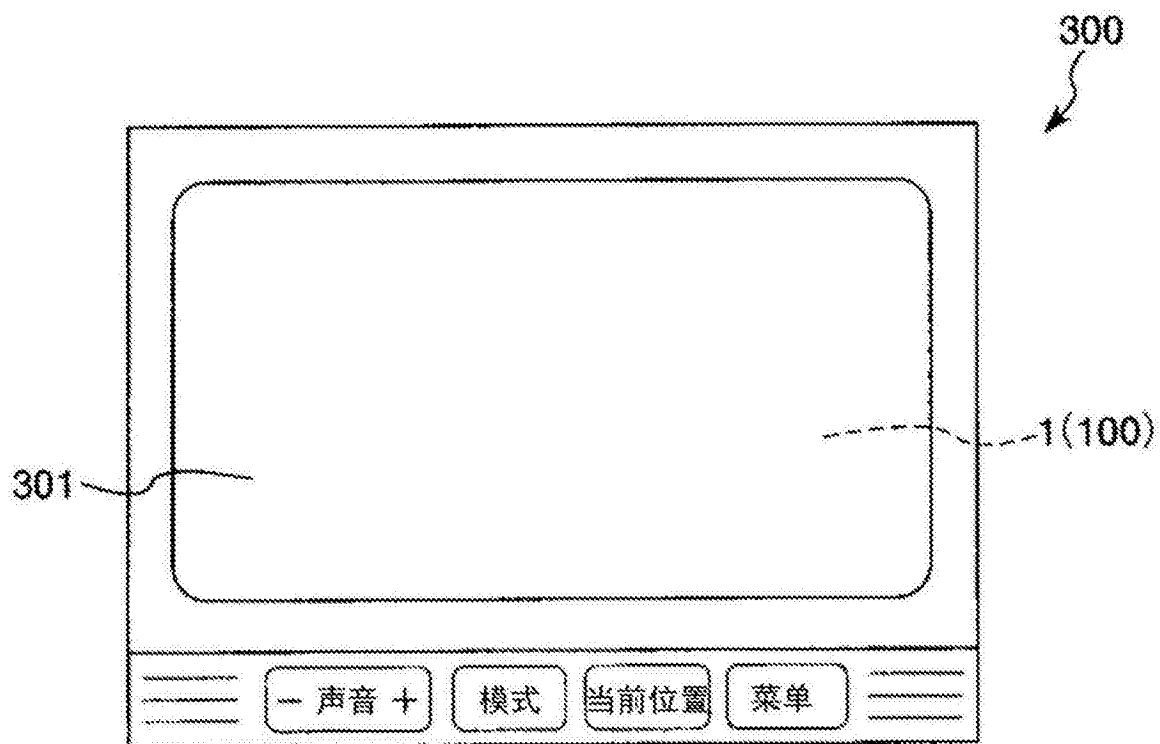


图11

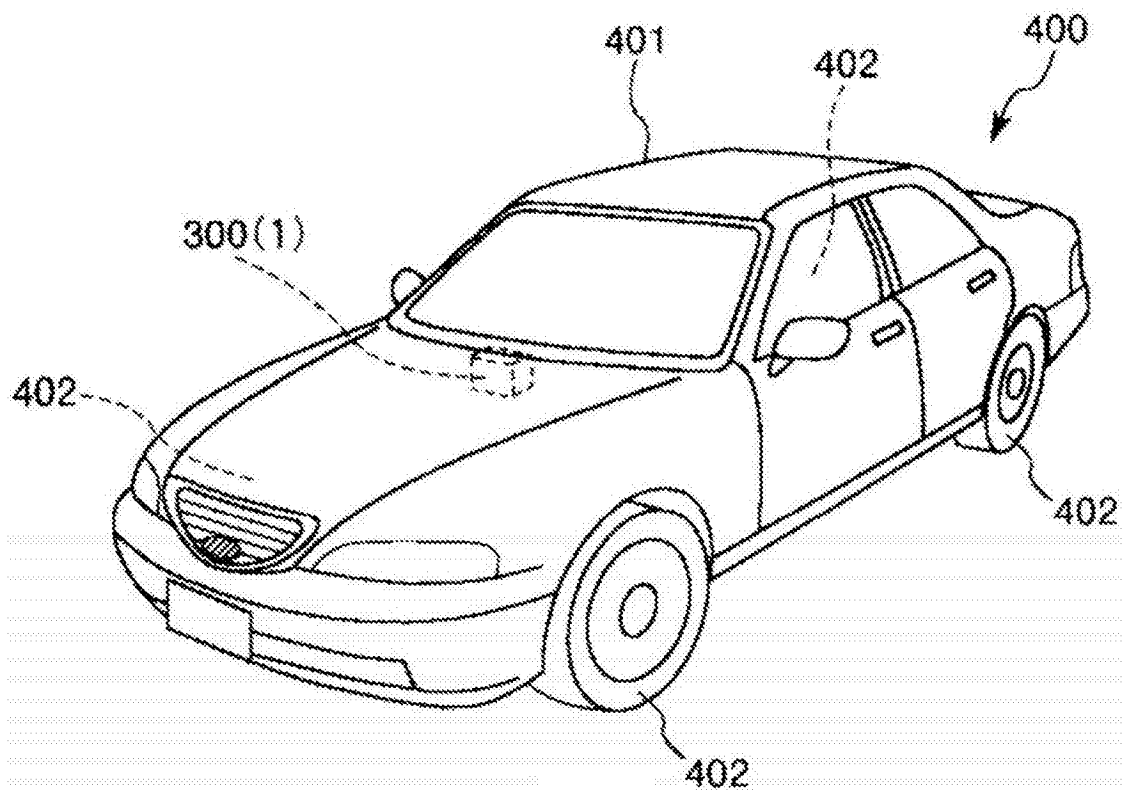


图12