



(21) WP H 04 M / 281 894 0

(22) 21.10.85

(44) 07.01.87

(71) VEB Nachrichtenelektronik Greifswald, 2200 Greifswald, Brandteichstraße 25, DD

(72) Nagel, Thomas, Dipl.-Ing.; Brunkhorst, Karsten, Dipl.-Ing.; Huth, Manfred, Dipl.-Ing., DD

(54) Rücksetzschaltung für nachrichtentechnische Mikroprozessoren

(57) Die Erfindung betrifft eine Rücksetzschaltung vorzugsweise für Mikroprozessoren in nachrichtentechnischen Kennzeichenumsetzern der PCM-Technik. Mit geringen Mitteln soll eine hohe Funktionsicherheit des mikrorechnergesteuerten Kennzeichenumsetzers bei allen möglichen Störfaktoren garantiert werden. Das wird erfindungsgemäß dadurch erreicht, daß der Ausgang der Abtastschaltung des Kennzeichenumsetzers auf der c-Ader der Fernmeldeverbindungsleitung sowohl über einen ersten Monoflop mit einem ersten Eingang einer digitalen Logikschaltung als auch direkt mit einem zweiten Eingang dieser Logikschaltung verbunden ist. Dieser zweite Eingang dient auch als Freigabeeingang der Rücksetzschaltung. Ein externer Takt aus der PCM-Anlage wird über einen zweiten Monoflop an einen dritten Eingang der Logikschaltung geführt, wobei diese vorteilhafterweise aus einer Kettenschaltung von zwei NAND-Gliedern oder einem OR-Glied mit nachfolgendem AND-Glied besteht. So wird mit Erfolg erreicht, daß bei Belegung des Kennzeichenumsetzers keine Rücksetzung des Mikroprozessors, dagegen bei Lösen der Verbindung durch den Teilnehmer oder bei Nichtbelegung durch den externen kontinuierlichen Takt aber erfolgt. Fig. 1

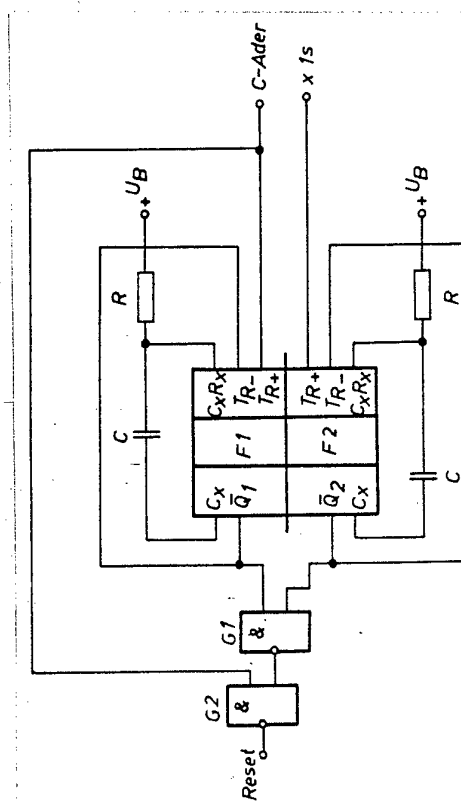


Fig. 1

Erfindungsanspruch:

1. Rücksetzschaltung für nachrichtentechnische Mikroprozessoren, vorzugsweise zum vermittlungstechnisch gesteuerten Rücksetzen des Mikroprozessors des Kennzeichenumsetzers in der Schnittstelle zwischen der digitalen Vermittlungs- und Übertragungstechnik, **dadurch gekennzeichnet**, daß der Ausgang der Abtastschaltung der c-Ader der Fernmeldeverbindungsleitung sowohl über einen ersten Monoflop mit einem ersten Eingang einer digitalen Logikschaltung als auch direkt mit einem zweiten Eingang dieser Logikschaltung verbunden ist, wobei der zweite Eingang als Freigabeeingang der Rücksetzschaltung dient und/oder daß ein externer Takt der vorzugsweise von einem Taktgenerator der PCM-Anlage gebildet ist, über einen zweiten Monoflop an einen dritten Eingang der digitalen Logikschaltung geführt ist, wobei die digitale Logikschaltung vorteilhafterweise aus einer Kettenschaltung von zwei NAND-Gliedern oder einem OR-Glied und einem AND-Glied besteht.
2. Rücksetzschaltung für nachrichtentechnische Mikroprozessoren nach Pkt. 1, **dadurch gekennzeichnet**, daß zwischen Ausgang des ersten Monoflops und dem ersten Eingang der digitalen Logikschaltung eine Verzögerungsschaltung, vorzugsweise aus einem Monoflop bestehend, angeordnet ist, falls fernmeldetechnisch eine Verzögerung des Resetsignals erforderlich ist.

Hierzu 1 Seite Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Schaltungsanordnung zum Rücksetzen von nachrichtentechnischen Mikroprozessoren. Sie dient vorzugsweise zum vermittlungstechnisch gesteuerten Rücksetzen des Mikroprozessors des Kennzeichenumsetzers in der Schnittstelle zwischen der digitalen Vermittlungs- und Übertragungstechnik.

Charakteristik der bekannten technischen Lösungen

Aus der technischen Literatur ist bekannt, daß Rücksetzungsschaltungen für Mikroprozessoren zum Einsatz kommen müssen, um einen definierten Ausgangszustand für die Abarbeitung des Rechenprogramms zu gewährleisten.

So ist in der Patentschrift DE-PS 3040326 und in den europäischen Patentschriften EP 0025194 und EP 0071525 Rücksetzschaltungen für Mikroprozessoren beschrieben worden, die mittels Aufladevorganges eines geeigneten Kondensators oder in Abhängigkeit vom Anschwingen eines im Mikroprozessor enthaltenen Oszillators aus der Versorgungsspannung das Rücksetzsignal erzeugen. Nachteilig bei diesen Rücksetzschaltungen ist dabei, daß bei Auftreten von Störungen im Rechenablauf des Prozessors kein definiertes Rücksetzen erzielbar ist, ohne die Versorgungsspannung für den Mikroprozessor zu unterbrechen. Deshalb wird in dem Patent EP 0132133 eine Rücksetzschaltung vorgeschlagen, die mittels intern im Mikroprozessor erzeugten Takt die Rücksetzsignale herstellt. Nachteilig ist jedoch hierbei, daß die Störungen im Programmablauf intern zu solchen Zuständen führen können, die es nicht gestatten, die Rücksetzsignale immer gesichert zu generieren.

Eine weitere Schaltungsanordnung zur Erzeugung eines Impulses zum Rücksetzen des Mikroprozessors bei Unterbrechung oder Störung der Stromversorgung oder Störung des Programmablaufes ist durch DE-OS 3308609 mit einem Verstärker beschrieben. Der erste Eingang des Verstärkers ist über Widerstände an eine feste Spannung geführt und über ein Rückkopplungsnetzwerk mit dem Verstärkerausgang verkoppelt. Außerdem liegt dieser Verstärkereingang über einen Kondensator an der Betriebsspannung. Dagegen ist der zweite Verstärkereingang über einen Kondensator gegen Masse geschaltet. Dieser Kondensator wird über ein zweites Rückkopplungsnetzwerk vom Ausgangssignal des Verstärkers und/oder durch externe am zweiten Verstärkereingang aufgeladen.

Der Nachteil dieser Rücksetzschaltung besteht darin, daß derartige Störungen im Programmablauf des Mikroprozessors vorliegen können, bei denen zwar die externen Impulse am Verstärkereingang regeneriert werden, aber die eigentliche Programmabarbeitung unkontrollierbar fehlerbehaftet und damit kein definiertes Rücksetzen des Mikroprozessors mehr möglich ist.

Ziel der Erfindung

Das Ziel der Erfindung ist deshalb, die Funktionssicherheit des mikroprozessorgesteuerten Kennzeichenumsetzers in nachrichtentechnischen Anlagen mit geringen schaltungstechnischen Mitteln zu erhöhen.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Rücksetzschaltung für den Mikroprozessor im Kennzeichenumsetzer der PCM-Anlagen zu entwickeln, die von den vermittlungstechnischen Belegungssignal auf der c-Ader der Fernmeldeverbindungsleitung oder von einem externen Takt oder in Abhängigkeit von der Versorgungsspannung des Kennzeichenumsetzers gesteuert wird. Diese Aufgabe wird erfindungsgemäß dadurch gelöst, daß der Ausgang der Abtastschaltung der c-Ader der Fernmeldeverbindungsleitung sowohl über einen ersten Monoflop mit einem ersten Eingang einer digitalen Logikschaltung als auch direkt mit einem zweiten Eingang dieser digitalen Logikschaltung verbunden ist, wobei der zweite Eingang als Freigabeeingang der Rücksetzschaltung des Mikroprozessors dient und/oder ein externer Takt, der von einem geeigneten Taktgenerator der PCM-Anlage gebildet werden kann, über einen zweiten Monoflop an einen dritten Eingang der digitalen Logikschaltung geführt ist, wobei die digitale Logikschaltung vorteilhafterweise aus einer Kettenschaltung von zwei NAND-Gliedern oder einem OR-Glied und einem AND-Glied besteht.

Die Funktionsweise dieser erfindungsgemäßen Rücksetzschaltung für den nachrichtentechnischen Mikroprozessor besteht darin, daß während der Phase des Anliegens eines High-Signals am Ausgang der Abtastschaltung auf der c-Ader der Fernmeldeverbindungsleitung mit jeder Low/High-Flanke des ständig anliegenden externen Taktes ein Nadelimpuls mittels dem zweiten Monoflop erzeugt wird und dieser Nadelimpuls durch das High-Signal, welches auch an den Freigabeeingang der Rücksetzschaltung des Mikroprozessors geführt ist, am Ausgang der digitalen Logikschaltung erscheint. Dagegen ist während der Low-Phase das Ausgangssignal der Abtastschaltung auf der c-Ader der Fernmeldeverbindungsleiter über den Freigabeeingang der Rücksetzschaltung der Ausgang der digitalen Logikschaltung gesperrt. Es wird dann kein Resetsignal für den Mikroprozessor generiert.

Mit der Low/High-Flanke des Ausgangssignals der Abtastschaltung auf der c-Ader der Fernmeldeverbindungsleiter wird vom ersten Monoflop ein Nadelimpuls erzeugt, der auch am Ausgang der Resetschaltung des Mikroprozessors erscheint, wenn am Freigabeeingang der Rücksetzschaltung ein High-Signal anliegt.

Nachfolgend erfolgt die Gewinnung des Resetsignals wie in der oben beschriebenen High-Phase des Ausgangssignals der Abtastschaltung auf der c-Ader der Fernmeldeverbindungsleitung.

Ist es fernmeldetechnisch erforderlich, das Resetsignal an der Low/High-Flanke des Ausgangssignals der Abtastschaltung auf der c-Ader um eine gewisse Zeit zu verzögern, wird erfindungsgemäß zwischen dem Ausgang des ersten Monoflops und dem ersten Eingang der digitalen Logikschaltung eine geeignete Verzögerungsschaltung, beispielsweise in Form eines zusätzlichen Monoflops, angeordnet.

Ausführungsbeispiel

Die Erfindung soll nachstehend anhand eines Ausführungsbeispiels mit Hilfe einer Zeichnung näher erläutert werden. Dabei zeigt die Zeichnung in

Fig.1: die erfindungsgemäße Rücksetzschaltung für einen mikroprozessorgesteuerten Kennzeichenumsetzer einer PCM30-Anlage und

Fig.2: das Impulsdiagramm der Anordnung.

Gemäß Fig. 1 besteht die Rücksetzschaltung für den Mikroprozessor des Kennzeichenumsetzers der PCM-Anlage aus dem Monoflop F1, an dessen Triggereingang T_{R+} für positive Flanken der Ausgang der Abtastschaltung des Kennzeichenumsetzers auf der c-Ader der Fernmeldeverbindungsleitung angeschlossen ist, und aus dem Monoflop F2, an dessen Triggereingang T_{R+} der externe kontinuierliche Takt $x1s$ geführt ist, der von einem geeigneten Taktgenerator in der PCM30-Anlage erzeugt wird und vorzugsweise die Impulslänge einer Sekunde besitzt.

Das die Kippfrequenz bestimmende RC-Glied beider Monoflops F1 und F2 ist jeweils an den Eingängen C_x und $C_x R_x$ der Monoflops angeschlossen, wobei der Widerstand des RC-Gliedes an die positive Versorgungsspannung gelegt ist.

Der negierte Ausgang $\bar{Q}$ beider Monoflops F1 und F2 ist sowohl rückkoppelnd an den Triggereingang T_{R-} für negative Flanken des Monoflops geführt als auch mit jeweils einem Eingang des NAND-Gliedes G1 der nachgeordneten digitalen Logikschaltung der Rücksetzschaltung verknüpft. Der Ausgang dieses NAND-Gliedes G1 ist wiederum mit dem ersten Eingang des nachgeschalteten NAND-Gliedes G2 der digitalen Logikschaltung verbunden, an dessen zweiten Eingang, der auch als Freigabeeingang der Rücksetzschaltung dient, gleichfalls das Ausgangssignal der Abtastschaltung des Kennzeichenumsetzers auf der c-Ader der Fernmeldeverbindungsleitung geführt ist. Der Ausgang des NAND-Gliedes G2 liefert das Resetsignal für den Mikroprozessor des Kennzeichenumsetzers der PCM30-Anlage.

Nachstehend soll die Funktionsweise der erfindungsgemäßen Rücksetzschaltung für den nachrichtentechnischen Mikroprozessor anhand des Impulsdiagrammes gemäß Fig.2 beschrieben werden:

Liefert die Abtastschaltung auf der c-Ader der Fernmeldeverbindungsleitung den Potentialzustand High, der dem vermittlungstechnischen Zustand „Belegungsbereitschaft“ entspricht, werden die durch die Low/High-Flanken im Monoflop F2 erzeugten Nadelimpulse über die digitale Logikschaltung G_1, G_2 als Resetsignale für den Mikroprozessor des Kennzeichenumsetzers ständig zur Verfügung gestellt.

Wechselt der Ausgangszustand der Abtastschaltung der c-Ader auf Low-Potential, welches dem vermittlungstechnischen Zustand „Belegt“ entspricht, dann werden über den Freigabeeingang durch die digitale Logikschaltung G_1, G_2 die Resetimpulse gesperrt. Löst der Teilnehmer die Verbindung, geht der Ausgangszustand der Abtastschaltung der c-Ader auf Potential High. Die Flanke bewirkt sofort im Monoflop F1 ein Nadelimpuls, der wiederum am Ausgang der digitalen Logikschaltung als Resetsignal für den Mikroprozessor des Kennzeichenumsetzers erscheint.

Erfindungsgemäß ist damit gewährleistet, daß nach Auslösen der Teilnehmerverbindung und in der „Belegungsbereitschaft“ immer in Abhängigkeit vom externen Takt $x1s$ ein definiertes Zurücksetzen des Mikrorechners und somit ein gesicherter Ausgangszustand für den Programmablauf des Mikroprozessors garantiert ist.

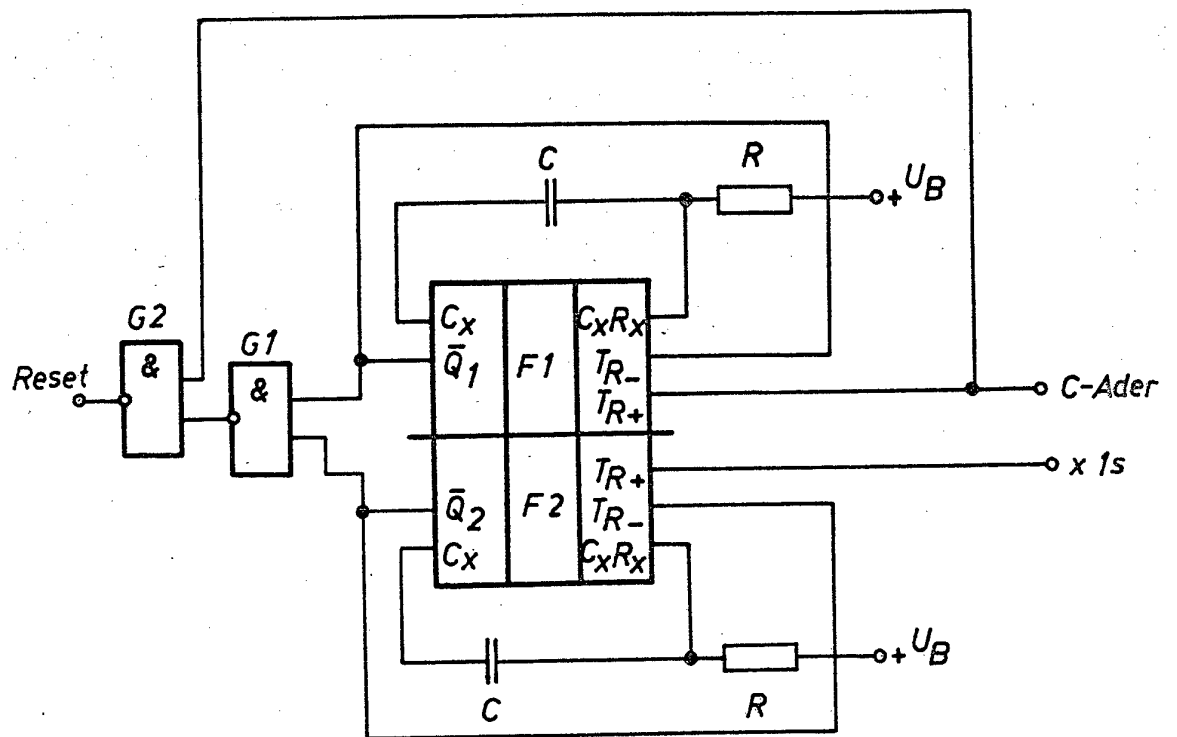


Fig. 1

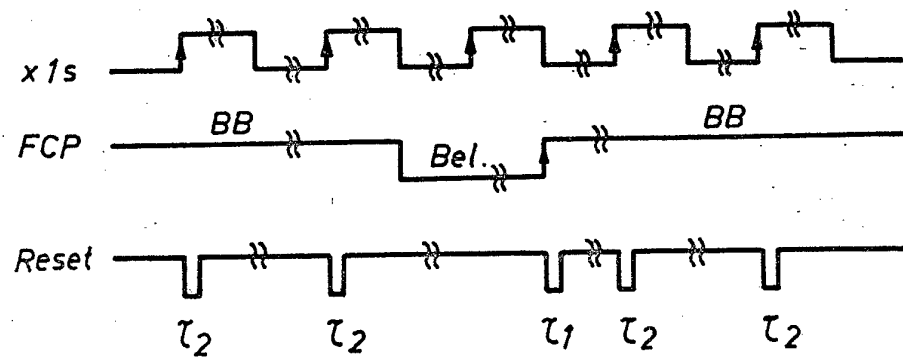


Fig. 2