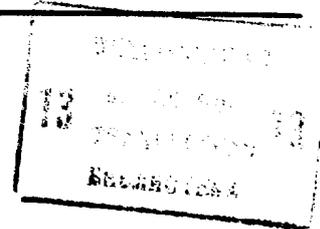




3(5D) G 11 C 19/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 2523278/18-24

(22) 05.09.77

(46) 28.02.84. Бюл. № 8

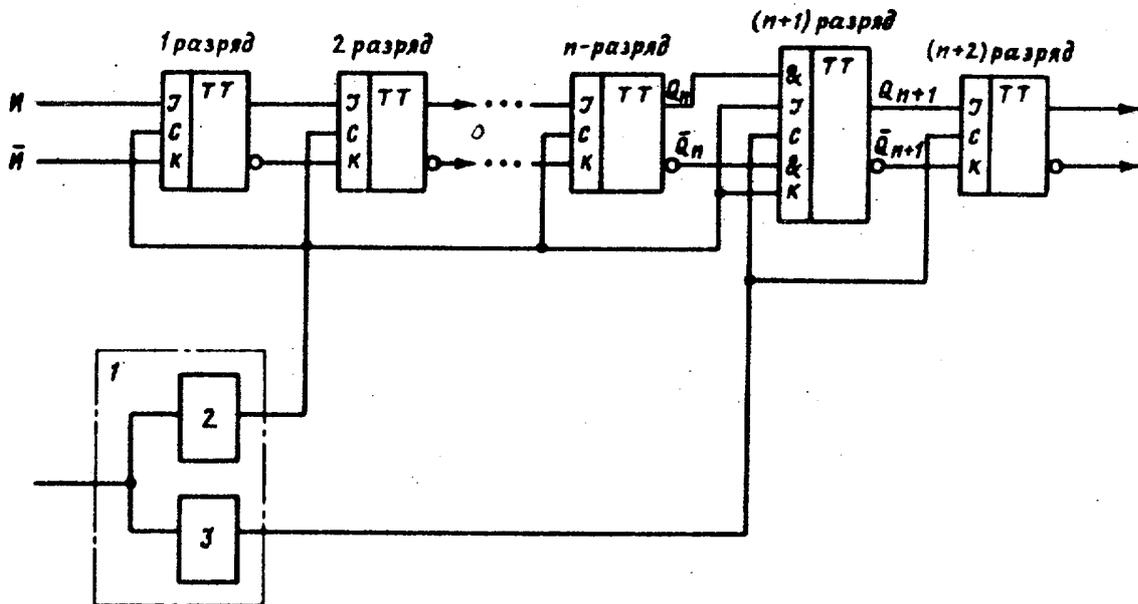
(72) А. И. Кулешов, Ю. С. Крылов,  
И. М. Лазер и В. А. Шубарев

(53) 681.327.66(088.8)

(56) 1. Потемкин И. С. «Функциональные  
узлы на потенциальных элементах», М.,  
«Энергия», 1976, с. 93—96, рис. 63.

2. Авторское свидетельство СССР  
№ 432602, кл. G 11 C 19/00, 1972 (про-  
тотип).

(54) (57) РЕГИСТР СДВИГА, содержащий  
в каждом разряде JK-триггер, причем С-  
входы JK-триггеров первой и второй груп-  
пы разрядов соответственно соединены с выхо-  
дами первого и второго формирователей  
тактовых импульсов, отличающийся тем,  
что, с целью упрощения регистра сдвига,  
в нем выход первого формирователя такто-  
вых импульсов соединен с дополнительны-  
ми J- и K- входами первого JK-триггера  
второй группы разрядов.



Фиг. 1

Изобретение относится к цифровой вычислительной технике и дискретной автоматике на интегральных схемах.

Одной из важнейших задач построения узлов цифровой вычислительной техники и дискретной автоматики на основе потенциальных логических элементов и универсальных триггеров является обеспечение функциональной надежности. Устройство будет функционально надежным, если оно не содержит опасных состязаний. Условием исключения опасных состязаний в регистрах сдвига является обеспечение тактирования всех разрядов от одного источника тактовых импульсов. В практике современного проектирования цифровых устройств принято ступенчатое построение генератора тактовых импульсов, при котором обеспечение необходимой нагрузочной способности генератора тактовых импульсов осуществляется путем ступенчатого размножения тактовых импульсов на микросхемах той же серии, на которой построено все цифровое устройство [1].

Однако при таком методе каждый отдельный выходной формирователь тактовых импульсов имеет ограниченную нагрузочную способность.

Поскольку в практике построения цифровых устройств используются регистры сдвига со значительным числом разрядов (24, 48, 64, 128), то выполнить условия отсутствия опасных состязаний без дополнительного оборудования невозможно.

Наиболее близким к предлагаемому является регистр сдвига, в котором эта проблема решена с помощью дополнительного RS-триггера.

Однако этот регистр сдвига построен на элементах И—НЕ (ИЛИ—НЕ), образующих Т-триггер, в котором для работы дополнительного RS-триггера используется специфическая информация, вырабатываемая внутри разряда.

В настоящее время весьма актуальной задачей является построение регистров сдвига на основе универсальных JK-триггеров. Для обеспечения функциональной надежности регистров сдвига на основе JK-триггеров возможно использовать дополнительный RS-триггер.

Использование дополнительного состава оборудования для обеспечения функциональной надежности можно признать недостатком прототипа, поскольку задача минимизации состава цифровых устройств является весьма актуальной.

Цель изобретения — упрощение регистра сдвига.

Поставленная цель достигается тем, что в регистре сдвига, содержащем в каждом разряде JK-триггеры, причем С-входы JK-триггеров первой и второй группы разрядов соответственно соединены с выходами

первого и второго формирователей тактовых импульсов, выход первого формирователя тактовых импульсов соединен с дополнительными J и K входами первого JK-триггера второй группы разрядов.

На фиг. 1 приведена функциональная схема предлагаемого регистра сдвига; на фиг. 2 — временная диаграмма устройства.

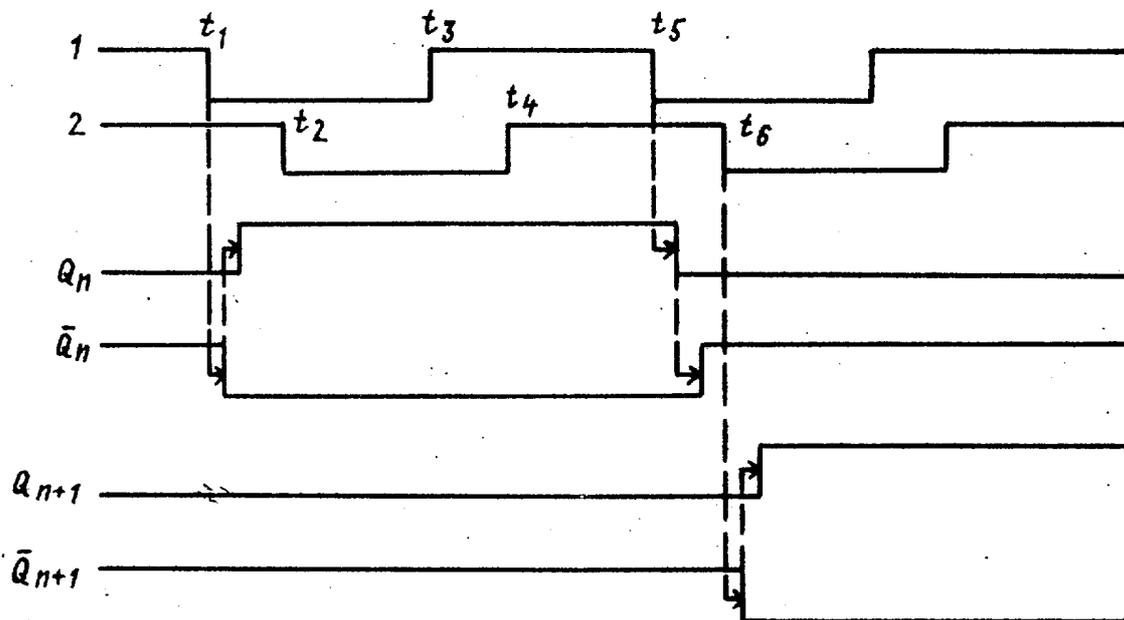
Регистр содержит первую группу  $n$  разрядов и вторую группу  $(n + m)$  разрядов. Каждый разряд выполнен на JK-триггере 1. Регистр сдвига также содержит формирователи 2 и 3 тактовых импульсов.

Работа регистра сдвига рассмотрена на примере использования JK-триггеров с позитивной входной логикой и негативным управлением по тактовым импульсам. Пусть разброс времени задержки срабатывания формирователей 2 и 3 (фиг. 2) определяется временным сдвигом  $(t_2 - t_1) = (t_4 - t_3) = (t_6 - t_5)$ .

В момент  $t$   $n$ -й разряд воспринимает входную информацию и изменяет свое состояние.

Одновременно с этим на дополнительные J и K входы  $(n + 1)$ -го разряда поступает сигнал логического нуля с выхода формирователя 2, поэтому изменение состояния выходов  $n$ -го разряда не может быть воспринято  $(n + 1)$ -м разрядом. Начиная с момента  $t_3$   $(n + 1)$ -й разряд воспринимает новое состояние выходов  $n$ -го разряда. В момент  $t_4$   $(n + 1)$ -й разряд начинает воспринимать информацию, поступающую на его J и K входы с выхода  $n$ -го разряда. С момента  $t_5$  в  $n$ -м и  $(n + 1)$ -м разрядах идут процессы, аналогичные переходам в момент  $t_1$ . Отсутствие соединения выхода формирователя 2 с дополнительными J и K входами  $(n + 1)$ -го разряда привело бы к тому, что, например, в момент  $t_2$  состояние логической единицы с выхода  $n$ -го разряда распространилось бы на выход  $(n + 1)$ -го разряда. Следовательно, за время действия одного такта информация распространилась бы на два разряда регистра, т. е. произошел бы сбой, определяемый наличием опасных состязаний. Сдвиг сигналов на выходах формирователей 2 и 3, при котором  $t_2 < t_1$  не является опасным, так как при этом условия сигнала происходят переключения в последующем разряде, а потом в предыдущем. Поэтому к моменту, когда на J и K входах  $(n + 1)$ -го разряда начнется изменение состояния, эти входы будут отключены тактовым импульсом с выхода формирователя 3.

Таким образом, предлагаемый регистр сдвига упрощается по сравнению с известным, так как не требует при своей реализации дополнительного оборудования при тактировании его от нескольких формирователей ГТИ.



Фиг. 2

Редактор А. Власенко  
Заказ 75048

Составитель А. Воронин  
Техред И. Верес  
Тираж 575

Корректор И. Муска  
Подписное

ВНИИПИ Государственного комитета СССР  
по делам изобретений и открытий  
113035, Москва, Ж-35, Раушская наб., д. 4/5  
Филиал ППП «Патент», г. Ужгород, ул. Проектная, 4