



**Erfindungspatent für die Schweiz und Liechtenstein**  
Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

12 PATENTSCHRIFT A5

21 Gesuchsnummer: 6339/81

22 Anmeldungsdatum: 02.10.1981

24 Patent erteilt: 31.01.1986

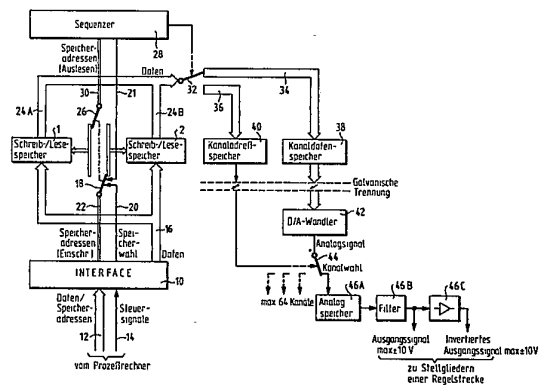
45 Patentschrift veröffentlicht: 31.01.1986

73 Inhaber:  
Maag-Zahnräder & -Maschinen  
Aktiengesellschaft, Zürich

72 Erfinder:  
Ryner, Fritz, Zürich

54 **Schaltung zum Verbinden eines Prozessrechners über mehrere Analogkanäle mit einer Werkzeugmaschine.**

57 Die Schaltung enthält zwei Schreib-/Lesespeicher (1, 2), in die von einem Prozessrechner her Daten abwechselnd eingeschrieben werden. Die Daten nebst zugehörigen Adressen werden in zwei Zwischenspeicher (38, 40) ausgelesen, die über einen D/A-Wandler (42), der durch einen Kanalwahlschalter (44) auf den zugeordneten Analogkanal eingestellt worden ist, analoge Steuer-/Regelsignale für eine Werkzeugmaschine liefern. Zwei im Wechsel entgegengesetzt umgeschaltete Umschalter (18, 26) gestatten, in den einen Schreib-/Lesespeicher einzuschreiben, während aus dem anderen ausgelesen wird. Ein weiterer Umschalter (32) schaltet auf den zugeordneten Kanaladress- und Kanaldatenzwischenpeicher um. Die Schaltung hat 20 bis 64 differenzielle Analogausgangskanäle mit maximalen Signalspannungen von  $\pm 10$  V. Die Auflösung des Analogsignals beträgt 16 Bit, was quasi-kontinuierliche Analogausgangsspannungssignale ergibt (Spannungsstufen im Signal 0,3 mV), die sich gut in Regelkreisen in einer Werkzeugmaschine verwenden lassen.



## PATENTANSPRÜCHE

1. Schaltung zum Verbinden eines Prozessrechners über mehrere Analogkanäle mit einer Werkzeugmaschine, mit mindestens einem Interface (10) am Eingang, mit einem D/A-Wandler (42) zum Umsetzen von digitalen Daten aus dem Rechner in an die Analogkanäle abzugebende Analogsignale, mit einem Sequenzer (28) zur Multiplexsteuerung der Signalabgabe an die Analogkanäle und mit den Analogkanälen vorgeschalteten Analogspeichern (46A), gekennzeichnet durch: zwei dem Interface (10) nachgeschaltete Schreib-/Lesespeicher (1, 2); zwei mit dem Interface (10) bzw. Sequenzer (28) verbundene und entgegengesetzt verstellbare Umschalter (18, 26) zum Verbinden des einen Schreib-/Lesespeichers mit dem Interface (10) über eine Speicheradressleitung (22) zum Einschreiben von 8-Bit-Daten über einen Datenbus (16) in den einen Schreib-/Lesespeicher und des anderen Schreib-/Lesespeichers über eine weitere Speicheradressleitung (30) mit dem Sequenzer (28) zum Auslesen von Daten über einen weiteren Datenbus (24) aus dem anderen Schreib-/Lesespeicher, und umgekehrt; einen durch den Sequenzer (28) verstellbaren dritten Umschalter (32) zum abwechselnden Verbinden des weiteren Datenbusses (24) mit einem mit dem D/A-Wandler (42) verbundenen Kanaldatenspeicher (38) und einem Kanaladressspeicher (40); und einen mit dem D/A-Wandler (42) verbundenen und durch den Kanaladressspeicher (40) verstellbaren Kanalwahlschalter (44) zum Umschalten des D/A-Wandlers (42) auf die einzelnen Kanäle (46).

2. Schaltung nach Anspruch 1, dadurch gekennzeichnet, dass zwischen dem Kanaldatenspeicher (38) und dem Kanaladressspeicher (40) einerseits und dem D/A-Wandler (42) bzw. dem Kanalwahlschalter (44) andererseits eine galvanische Trennung mittels Optokopplern vorgesehen ist.

3. Schaltung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Anzahl der Analogkanäle mindestens 20 und höchstens 64 beträgt.

4. Schaltung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass dem Analogspeicher (46A) jedes Kanals ein Filter (46B) nachgeschaltet ist, dessen Ausgangsklemme den Kanalausgang bildet.

5. Schaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, dass mit der Ausgangsklemme jedes Kanals (46) ein Inverter (46C) verbunden ist, der das invertierte Ausgangssignal liefert.

6. Schaltung nach Anspruch 5, dadurch gekennzeichnet, dass die Ausgangssignale symmetrische Spannungen von maximal  $\pm 10$  V sind.

Die Erfindung betrifft eine Schaltung der im Oberbegriff des Patentanspruchs 1 angegebenen Art zum Verbinden eines Prozessrechners über mehrere Analogkanäle mit einer Werkzeugmaschine.

Bei einer bekannten Schaltung dieser Art (Intel-Prospekt «iSBX 328», September 1980) sind acht Analogausgangskanäle vorgesehen, an denen eine Ausgangsspannung von maximal  $\pm 5$  V (asymmetrisch) abgegeben wird, wobei die Auflösung 12 Bit beträgt. Wenn bei dieser Auflösung von 12 Bit aus den vom Prozessrechner gelieferten digitalen Daten eine variable Ausgangsspannung von  $\pm 5$  V gebildet wird, so bedeutet das, dass in der Treppenkurve des Analogspannungssignals jede Stufe einen Spannungssprung von minimal 2,4 mV darstellt, weil das Bit mit dem niedrigsten Stellenwert eine Spannung von 2,4 mV ergibt. Solche Spannungsstufen in dem Analogausgangsspannungssignal sind für in einer Werkzeugmaschine vorhandene Regelkreise zu gross, weil sie

die Regelkreise zum Schwingen anregen können. Solche unerwünschten Anregungen liessen sich nur mit einem quasi-kontinuierlichen Signal vermeiden, nicht aber mit einem Signal, das Spannungsstufen von minimal 2,4 mV aufweist.

5 Die bekannte Schaltung ist deshalb auch hauptsächlich dafür vorgesehen, Analogspannungen für Messinstrumente, Kondenstrahlröhrensteuerungen, programmierbare Stromversorgungen und in der Industrie üblicherweise verwendete Stellglieder zu liefern. Für diese Anwendungsfälle ist die Auflösung von 12 Bit und die mit einer asymmetrischen Ausgangsspannung von maximal  $\pm 5$  V (d.h.  $-5$  bis  $+5$  V oder  $0$  bis  $+5$  V) erzielbare Signalqualität ausreichend. Da bei der bekannten Schaltung wegen des am Eingang vorgesehenen Interface-Bausteins 8041A nur mit zwei Bytes gearbeitet

15 wird, d.h. mit 16 Bits, von denen 12 Bits für die Daten und die übrigen 4 Bits für die Kanalsteuerung und dgl. bestimmt sind, kann die Auflösung bei gleichbleibender Kanalzahl auch nicht auf eine höhere Bitzahl vergrössert werden. Weiter ist die bei der bekannten Schaltung erzeugte asymmetrische

20 Ausgangsspannung von maximal  $\pm 5$  V für die bei Regelkreisen von Werkzeugmaschinen erforderliche Störsicherheit zu gering, weil Werkzeugmaschinen üblicherweise in Räumen mit starken Störungseinflüssen arbeiten und zwischen dem Eingangsinterface der Schaltung und den Empfangern (z.B. Stellgliedern) Leitungen mit Längen von 5 bis 10 m liegen können. Je höher die Spannung der Steuersignale ist, um so geringer ist aber der Einfluss von Störsignalen. Eine einfache Vergrösserung der abgegebenen Spannung, beispielsweise durch einen Verstärker mit dem Verstärkungsfaktor 2, würde die Störsicherheit zwar verbessern und die erwähnten Spannungsstufen im Analogausgangssignal von minimal 2,4 mV auf minimal 4,8 mV erhöhen, das wäre für Regelkreise dann jedoch noch ungünstiger, da die Gefahr der Anregung von Schwingungen dann noch grösser wäre. Auch die geringe Anzahl von acht Ausgangskanälen liesse sich bei

35 der bekannten Schaltung nicht vergrössern, weil die am Ausgang des in der Schaltung enthaltenen Analogausgangsmultiplexers vorhandenen Analogspeicher (Sample/Hold- oder Tastspeicher) eine ständige Wiederauffrischung ihres

40 Speicherinhalts benötigen. Bei der bekannten Schaltung wird ein einzelner Kanal mit einer Frequenz von 5 kHz wiederaufgefrischt, während alle acht Kanäle mit 1 kHz aufgefrischt werden. Würde man die Anzahl der Kanäle vergrössern, so würde die Wiederauffrischfrequenz zu niedrig werden und es bestünde die Gefahr, dass die Tastspeicher nicht mehr rechtzeitig periodisch aufgefrischt werden. Schliesslich ist bei der bekannten Schaltung nachteilig, dass in ihr keine galvanische Trennung vorgesehen ist. Würde man nämlich die bekannte Schaltung an eine Werkzeugmaschine anschliessen,

50 bei der zur Sicherheit stets eine Erdung vorgesehen ist, so könnte die Schaltung potentialmässig nicht unabhängig von der Maschine betrieben werden, wodurch die Störsicherheit verringert würde. Der gesamte Betriebsablauf (Wahl jedes aktiven Kanals, Wahl der Betriebsart, Datenübertragung)

55 wird bei der bekannten Schaltung nur durch Software gesteuert, die in dem Eingangsinterface 8041A enthalten ist.

Aufgabe der Erfindung ist es, eine Schaltung der im Oberbegriff des Patentanspruchs 1 angegebenen Art so zu verbessern, dass eine grosse Anzahl von wiederauffrischbaren Analogspeichern anwendbar ist, ohne dass die Drift des Analogsignals grösser als 1 mV wird, dass der Aufbau gegenüber den Ausführungsformen des Standes der Technik vereinfacht wird und dass der Hardwareaufbau eine Datenorganisation ermöglicht, die eine Auflösung von mindestens 16 Bit und eine höhere Ausgangsspannung als nach dem Stand der Technik zur Folge hat.

Diese Aufgabe wird durch die Kennzeichen des Patentanspruchs 1 angegebenen Merkmale gelöst.

Die Schaltung nach der Erfindung hat einen sehr einfachen Hardwareaufbau, nämlich im wesentlichen aus vier Speichern und vier Umschaltern, und kommt mit einem Minimum an Software aus. Die Auflösung des Analogsignals, das von dem auf eine höhere Spannung als bei der bekannten Schaltung vorprogrammierten D/A-Wandler mit maximal  $\pm 10$  V geliefert wird, beträgt 16 Bit. Da in diesem Fall das Bit mit dem niedrigsten Stellenwert eine Spannungsstufe im Analogausgangssignal von 0,3 mV ergibt, ist das Ausgangssignal eine quasi-kontinuierliche Spannung, die die Gefahr, dass ein Regelkreis, in welchem das Ausgangssignal verarbeitet wird, zum Schwingen angeregt wird, weitgehendst beseitigt.

In der Ausgestaltung der Erfindung nach Anspruch 2 ergibt sich eine grosse Störsicherheit, weil der mit dem Prozessrechner verbundene Schaltungsteil und der mit den Analogkanälen verbundene Schaltungsteil potentialmässig unabhängig voneinander betrieben werden können.

Die in der Ausgestaltung der Erfindung nach Anspruch 3 vorgesehene Anzahl von Analogkanälen übersteigt die bei der bekannten Schaltung mögliche Anzahl der Analogkanäle bei weitem, so dass die vielfältigen Regelaufgaben in einer Werkzeugmaschine bewältigt werden können. Die Anzahl der Ausgangskanäle kann mit Rücksicht auf das Format der Daten maximal 64 betragen, ohne dass die Wiederauffrischungsfrequenz für die Tastspeicher zu niedrig wird.

In der Ausgestaltung der Erfindung nach Anspruch 4 werden Umschalteffekte der Analogspeicher weitgehend unterdrückt.

In der Ausgestaltung der Erfindung nach den Ansprüchen 5 und 6 ist der Ausgang der Schaltung symmetrisch und liefert Spannungen, die wesentlich höher sind als bei der bekannten Schaltung, wodurch die Störsicherheit wesentlich verbessert wird.

Ein Ausführungsbeispiel der Erfindung wird im folgenden unter Bezugnahme auf die Zeichnung näher beschrieben.

Die einzige Figur der Zeichnung zeigt ein Blockschaltbild einer Ausführungsform der Schaltung nach der Erfindung.

Den Eingang der Schaltung bildet ein Interface 10, das über einen Systembus 12 aus einem (nicht dargestellten) Prozessrechner Daten und zugehörige Speicheradressen empfängt. Diese Daten werden von dem Prozessrechner über das Interface 10 seriell in die Schaltung eingegeben und sind von dieser in Analogsignale umzuwandeln und dann auf die zugehörigen Ausgangskanäle zu verteilen, welche in dem hier dargestellten Ausführungsbeispiel zu den Stellgliedern der Regelstrecke in einer Werkzeugmaschine, beispielsweise einer Zahnradschleifmaschine führen. In dem hier beschriebenen Ausführungsbeispiel kann die Anzahl dieser Kanäle maximal 64 betragen, was weiter unten noch näher begründet ist.

Es können weitere Interfaces nach Art des Interfaces 10 vorgesehen sein, die dann über eine gleiche Schaltung dieser Art die zugeordnete Analogausgangskanäle ansteuern. Zur Auswahl des betreffenden Interface 10 liefert der Prozessrechner Steuersignale über eine Steuersignalleitung 14.

Der Datenausgang des Interface 10 ist über einen Datenbus 16 mit einem Speicher 1 und einem Speicher 2 verbunden, bei denen es sich um Schreib-/Lesespeicher handelt. Die Daten werden dabei abwechselnd entweder an den Speicher 1 oder an den Speicher 2 abgegeben, was durch einen zwischen dem Speicher 1 und dem Speicher 2 vorgesehenen Umschalter 18 festgelegt wird. Die Stellung des Umschalters 18 wird vom Interface her gewählt, das über eine mit «Speicherwahl» bezeichnete Leitung 20 den Umschalter 18 einstellt. Über eine Speicheradressenleitung 22 liefert dann das Interface 10 über den Umschalter 18 dem einen oder anderen Speicher 1 bzw. 2 die Speicheradressen, die zu den in

dem einen oder anderen Speicher einzuschreibenden Daten gehören.

Die Speicher 1 und 2 geben jeweils über einen Datenbus 24A bzw. 24B die an ihren Speicheradressen gespeicherten Daten beim Auslesen ab, und zwar wechselweise. Das heisst, wenn in den einen Speicher eingeschrieben wird, wird aus dem anderen Speicher ausgelesen, und umgekehrt. Für diese wechselweise Ansteuerung der Speicher 1 und 2 ist ein weiterer Umschalter 26 vorgesehen, der mit dem Umschalter 18 so gekuppelt ist, dass er, wenn der Umschalter 18 auf einen Speicher geschaltet ist, immer auf den anderen Speicher geschaltet ist, und umgekehrt. Ein zur Ablaufsteuerung vorgesehener Sequenzer 28 gibt über eine Speicheradressenleitung 30 und den Umschalter 26 dem Speicher 1 oder dem Speicher 2 an, an welchen Speicheradressen Daten auszulesen sind (während in den anderen Speicher vom Interface her gerade eingeschrieben wird). Die Datenbusse 24A und 24B führen zu einem Umschalter 32, der durch den Sequenzer periodisch auf einen Kanaldatenbus 34 und einen Kanaladressbus 36 umgeschaltet wird. Der Kanaldatenbus 34 führt zu einem Kanaladressspeicher 38, und der Kanaladressbus 36 führt zu einem Kanaladressspeicher 40. Der Ausgang des Kanaldatenspeichers 38 ist mit einem D/A-Wandler 42 verbunden, der an seinem Ausgang die den Kanaldaten entsprechenden Analogsignale über einen Kanalwahlschalter 44 an den betreffenden Analogausgangskanal, der durch die Kanaladresse im Kanaladressspeicher 40 angegeben wird, abgibt. Zum Einstellen des Kanalwahlschalters 44 ist der Ausgang des Kanalwahladressspeichers mit dem Umschaltkontakt des Kanalwahlschalters verbunden.

Jeder Analogausgangskanal, von denen maximal 64 vorhanden sein können, besteht aus einem Analogspeicher 46A, bei dem es sich um einen Sample/Hold- oder Tastspeicher handelt, einem diesem nachgeschalteten Filter 46B und einem diesem wiederum nachgeschalteten Inverter 46C. Am Ausgang des Filters 46B wird ein Analogausgangssignal von maximal +10 V und am Ausgang des Inverters (oder Umkehrverstärkers) wird das invertierte Ausgangssignal von maximal -10 V abgegeben. Mit diesen Signalen werden Stellglieder einer Regelstrecke, beispielsweise in einer Zahnradschleifmaschine, beaufschlagt.

Zwischen den Ausgängen des Kanaladressspeichers 40 und des Kanaldatenspeichers 38 und dem damit verbundenen Kanalwahlschalter 44 bzw. D/A-Wandler 42 ist eine galvanische Trennung vorgesehen, die beispielsweise aus üblichen Optokopplern besteht und den rechnerseitigen Teil der Schaltung von dem analogkanalseitigen Teil der Schaltung, der mit der aus Sicherheitsgründen meist geerdeten Maschine galvanisch verbunden ist, potentialmässig unabhängig und damit störsicherer macht. Die Analogspeicher 46A bestehen prinzipiell aus einem Verstärker mit nachgeschaltetem Kondensator, zwischen denen ein Schalter angeordnet ist. Bei dem Befehl «Sample» wird der Schalter geschlossen und der Kondensator aufgeladen. Bei dem Befehl «Hold» wird der Schalter geöffnet und der Kondensator hält das ihm vorher zugeführte Signal gespeichert. Zum Herausfiltern von unerwünschten Umschalteffekten aus dem Analogausgangssignal der Analogspeicher ist das Filter 46B vorgesehen. Da in den Kondensatoren der Analogspeicher Leckströme auftreten, muss der Signalinhalt der Analogspeicher periodisch wieder aufgefrischt werden. Bei der hier vorgesehenen Verwendung der Schaltung in Verbindung mit der Regelstrecke in einer Werkzeugmaschine sollen die Analogsignalschwankungen, die von Entladevorgängen aufgrund der Leckströme herühren, kleiner als 1 mV bleiben. Diese Analogsignalgenauigkeit bedingt – bei vorgegebener Tastfrequenz – die Begrenzung auf maximal 64 Analogausgangskanäle. Würde die Anzahl der Kanäle noch grösser gemacht werden, so könnten

die Leckströme die Tastspeicher jeweils zwischen zwei Wiederauffrischungsvorgängen so weit geleert haben, dass die Signaldrift grösser als 1 mV wäre.

Der Ausgang der Schaltung liefert eine symmetrische Ausgangsspannung von maximal  $\pm 10$  V. Das ergibt folgenden Vorteil:

Wenn mit den beiden Ausgangssignalleitungen ein den Stellgliedern vorgeschalteter Differenzverstärker verbunden wird, dessen Eingänge mit der einen bzw. anderen Ausgangssignalleitung verbunden sind, und wenn angenommen wird, dass auf jede Leitung eine äquivalente Störspannung einwirkt, so heben sich die beiden auf die Ausgangssignalleitungen einwirkenden Störspannungen gleichen Vorzeichens bei dem Subtrahiervorgang auf.

Bevor die Arbeitsweise der Schaltung ausführlicher beschrieben wird, sei noch die Befehlsorganisation für die Datenübertragung in der Schaltung erläutert. Jeder aus dem Prozessrechner in die Schaltung eingegebene Datenblock pro Kanal besteht aus vier Bytes, von denen jedes acht Bits enthält, nämlich einem Byte, das die Nummer des zugeordneten Kanals und einem das die Speicheradresse (für die Speicher 1 oder 2) enthält, und zwei Bytes, die die Datenbits enthalten. Diese Befehlsorganisation ermöglicht das Erzielen einer Auflösung von 16 Bit, wodurch sich quasi-kontinuierliche Analogausgangssignale von maximal  $\pm 10$  V erzielen lassen, die man sich angenähert beispielsweise als treppenförmige Sinuskurven vorstellen kann, in denen jede Treppenstufe bei dem hier beschriebenen Ausführungsbeispiel einem Spannungssprung von nur 0,3 mV entspricht. Die vier Bytes eines Datenblocks pro Kanal für sich betrachtet und sämtliche Befehle insgesamt liefert der Prozessrechner dem Interface seriell.

Für die folgende Beschreibung der Arbeitsweise der Schaltung sei angenommen, dass der Prozessrechner ein Steuersignal geliefert hat, durch welches das Interface 10 ausgewählt worden ist. Vom Prozessrechner aus erfolgt dann softwaremässig eine Abfrage, um festzustellen, ob der Speicher 1 oder 2 für das Einschreiben von Daten frei ist. Es sei angenommen, dass die Abfrage ergeben hat, dass der Speicher 2 zum Einschreiben von Daten frei ist. Über den Datenbus 16 werden dann die Daten in dem Speicher 2 an den entsprechenden Adressen abgespeichert. Wenn das Abspeichern beendet ist, wird unter Berücksichtigung der Ablaufsequenz wieder vom Interface 10 aus über die Speicherwahlleitung 20 der Umschalter 18 umgeschaltet, und zwar auf den Speicher 1. Gleichzeitig damit wird der Umschalter 26 auf den anderen Speicher, d.h. auf den Speicher 2 umgeschaltet. Es kann nun in den Speicher 1 eingeschrieben und aus dem Speicher 2 ausgelesen werden. Der Sequenzer schaltet mit dem für die Schaltung durch die Anzahl der Kanäle und die von ihr abhängige Wiederauffrischzeit der Analogspeicher 46A festgelegten Takt mittels des Umschalters 32 und des Kanalwahlschalters 44 periodisch auf die Kanäle um, damit die Dateninformation in diese immer wieder eingeschrieben (wiederaufgefrischt) wird. Wenn der Sequenzer 28 einen Wiederauffrischzyklus beendet hat, d.h. alle Kanäle wiederaufgefrischt hat, schaltet er – sofern dies vom Interface 10 verlangt wird – die Umschalter 26 und 18 über die Leitung 20 bzw. eine Leitung 21 wieder um, damit wieder die Dateninformation aus dem einen Speicher ausgelesen und gleichzeitig wieder Dateninformation in den ersteren Speicher eingeschrieben

werden kann. Andernfalls beginnt ein Wiederauffrischzyklus mit demselben Speicher als Datenquelle.

Durch Umschalten des Umschalters 32 werden die in dem hier gewählten Beispiel nun vom Speicher 2 abgegebenen Daten (zusammen mit den zugehörigen Kanaladressen) über den Kanaldatenbus 34 an den Kanaldatenpeicher 38 (bzw. über den Kanaladressbus 36 an den Kanaladressspeicher 40) abgegeben. Da der Datenstrom aus seriellen Kanaldaten und Kanaladressen besteht, erfolgt die Umschaltung des Schalters 32 durch den Sequenzer 28 immer entsprechend der Ankunft von Daten oder Adressen am Umschalter 32. Der Kanaldatenpeicher 38 gibt die Kanaldaten an den D/A-Wandler 42 ab, wenn der Kanaladressspeicher 40 den Kanalwahlschalter 44 auf den zu den Daten gehörenden Analogausgangskanal eingestellt hat. Der Analogspeicher 46A liefert dann über das Filter 46B das Ausgangssignal, das durch den Inverter 46C aus den oben dargelegten Gründen dann noch invertiert wird.

Während vom Prozessrechner her über das Interface 10 Daten für bestimmte Kanäle in den Speicher 2 eingeschrieben werden, werden gleichzeitig aus dem Speicher 1 darin gespeicherte Daten ausgelesen. Am Ausgang der Schaltung wird der Kanalwahlschalter 44 im Wechsel auf die gewünschten Kanäle umgeschaltet, worauf der Zyklus von vorn beginnt. Selbstverständlich kann die Umschaltung beispielsweise von dem Kanal Nr. 20 auf den Kanal Nr. 37 erfolgen, d.h. es ist nicht erforderlich, auf die Kanäle in der Reihenfolge der Kanalnummern umzuschalten.

Die beschriebene Schaltung zur Umwandlung von digitalen Daten, die der Prozessrechner liefert, in analoge Steuer- oder Regelsignale für die Regelstrecke einer Werkzeugmaschine ist in einem praktischen Fall für 20 Kanäle realisiert worden. Die Wiederauffrischfrequenz der Analogspeicher gestattet aber, die Anzahl der Kanäle auf maximal 64 zu erhöhen, ohne dass die Drift (Analogsignalgenauigkeit) grösser als 1 mV wird, was beispielsweise für Zahnradschleifmaschinen, die im  $\mu$ -Bereich arbeiten, sehr wichtig ist.

Die Schaltung hat hardwaremässig einen sehr einfachen Aufbau, da sie rechnerseits mit vier Speichern und vier Umschaltern auskommt. Die durch den Sequenzer 28 vorgenommene Ablaufsteuerung ist sehr einfach, weil lediglich Kanaldaten und Kanaladressen sequentiell aus den Schreib-/Lesespeichern 1 oder 2 auszulesen und dem entsprechenden Zwischenspeicher 38 bzw. 40 zuzuordnen sind. Diese Zuordnung ermöglicht einen einfachen Multiplexbetrieb, was die Verwendung von nur einem teuren D/A-Wandler erlaubt. Der zyklisch arbeitende Sequenzer 28 übernimmt nach dem Einschreiben von Daten in den Schreib-/Lesespeicher 1 oder 2 zur weiteren Informationsverarbeitung die Verwaltung des Schreib-/Lesespeichers. Von der Prozessrechnerseite her braucht lediglich festgelegt zu werden, wann der betreffende Schreib-/Lesespeicher auszulesen ist.

Durch die differentiellen Analogausgänge der Schaltung, deren Anzahl mindestens 20 und maximal 64 betragen kann und die maximale Signalspannungen von  $\pm 10$  V liefern, wird die bei Werkzeugmaschinen erforderliche hohe Störsicherheit erzielt, während die hohe Auflösung von 16 Bit das bei Werkzeugmaschinen erforderliche quasi-kontinuierliche Steuer- oder Regelsignal ergibt.

Für die folgenden Bauteile wurden die Produkte gemäss der Tabelle verwendet:

Bauteil	IC-Typ	Hersteller
Schreib-/Lese- speicher 1	93 419	Fairchild
Schreib-/Lese- speicher 2	93 419	Fairchild
Interface 10	8 255	Intel
Sequenzler 28	9 408	Fairchild
Kanaldaten speicher 38	AM 2915	Advanced micro devices
Kanaladress speicher 40	AM 2915	Advanced micro devices
D/A-Wandler 42	DAC 71	Burr-Brown
Analogspeicher 46A	IH 5111	Intersil
Filter 46B	LF 353	National Semiconductor

