



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년12월17일
(11) 등록번호 10-0874653
(24) 등록일자 2008년12월11일

(51) Int. Cl.

H01L 33/00 (2006.01)

(21) 출원번호 10-2007-0076547

(22) 출원일자 2007년07월30일

심사청구일자 2007년07월30일

(56) 선행기술조사문헌

KR1020060093528 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

고려대학교 산학협력단

서울 성북구 안암동5가1 고려대학교 내

(72) 발명자

김태근

경기 성남시 분당구 이매동 122번지 금강아파트
103-1301

임시중

서울시 서대문구 홍은2동 460번지 풍림 아이원 아
파트 101동202호

신영철

서울시 서초구 서초동 우성아파트 2동 913호

(74) 대리인

김정식

전체 청구항 수 : 총 8 항

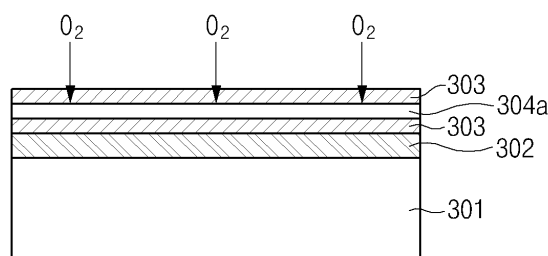
심사관 : 이진홍

(54) 질화물 발광소자 및 그 제조 방법

(57) 요약

본 발명은 산소 분자를 고농도로 실리콘이 도핑된 분리층에 주입하고, 에피택시얼 성장 과정 또는 열처리 과정에
서 실리콘과 산소 분자가 서로 반응하여 산화실리콘층이 분리층에 형성되도록 한 후, 산화실리콘층을 습식 식각
하여 질화물층이 성장된 사파이어 기판과 같은 기판을 분리함으로써, 엑시머 레이저 등을 이용하여 기판과 질화
물층을 분리하여 박막 발광 소자를 제조하는 종래 기술에 비하여, 저비용으로 레이저 리프트 오프 과정의 열손상
에 의해서 발생하는 N형 전극 영역에서 ohmic 특성의 열화가 없는 박막 발광 소자를 제조할 수 있는 효과가 있을
뿐아니라 계면에서 발생하는 물리적인 스트레스에 의해 소자가 손상되는 것을 최소화 할 수 있는 효과가 있다.
또한, 본 발명은 분리층이 형성되는 깊이를 조절함으로써 기판 분리후의 N형 질화물 반도체층의 두께를 조절할
수 있는 효과가 있고, 따라서, N형 질화물 반도체층의 두께를 얇게 조절할 수도 있으므로 발광 소자 내에서 발생
하는 열방출을 용이하게 하는 효과뿐만 아니라 활성층에서 N형 질화물 반도체층간의 두께가 얇아서 흡수되는 빛
의 양을 감소시켜 발광 소자 전체의 광효율을 향상시키는 효과가 있다.

대표도 - 도3a



특허청구의 범위

청구항 1

- (a) 내부에 고농도로 실리콘이 도핑된 분리층 형성 영역을 포함하는 제 1 질화물 반도체층을 소정의 기판 위에 형성하는 단계;
- (b) 산소 분자를 상기 제 1 질화물 반도체층의 상부를 통과시켜 상기 분리층 형성 영역에 주입하는 단계;
- (c) 상기 제 1 질화물 반도체층 위에 활성층 및 제 2 질화물층을 순차적으로 형성하면서 상기 분리층 형성 영역에 분리층을 형성하는 단계; 및
- (d) 상기 분리층을 습식 식각하여 상기 기판을 분리하는 단계를 포함하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 2

제 1 항에 있어서, 상기 (c) 단계에서

상기 분리층은, 상기 분리층 형성 영역에 포함된 고농도로 도핑된 실리콘과 산소 분자가 상기 활성층 및 상기 제 2 질화물층이 형성되는 동안 인가된 열에 의해서 서로 반응하여 생성된 산화실리콘으로 형성되는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 3

제 2 항에 있어서, 상기 (b) 단계는

상기 분리층이 균일하지 않은 깊이로 형성되도록 상기 산소 분자를 주입하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 4

제 2 항에 있어서, 상기 (b) 단계는

상기 분리층에 요철이 형성되도록 상기 산소 분자를 주입하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 5

(a) 내부에 고농도로 실리콘이 도핑된 분리층 형성 영역을 포함하는 제 1 질화물 반도체층을 소정의 기판 위에 형성하고, 상기 제 1 질화물 반도체층 위에 활성층 및 제 2 질화물층을 순차적으로 형성하는 단계;

(b) 산소 분자를 상기 기판을 통과시켜 상기 분리층 형성 영역에 주입하는 단계;

(c) 상기 질화물층들이 순차적으로 형성된 기판에 열처리를 수행하여 분리층을 형성하는 단계; 및

(d) 상기 분리층을 습식 식각하여 상기 기판을 분리하는 단계를 포함하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 6

제 5 항에 있어서, 상기 (c) 단계에서

상기 분리층은, 상기 분리층 형성 영역에 포함된 고농도로 도핑된 실리콘과 산소 분자가 서로 반응하여 생성된 산화실리콘으로 형성되는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 7

제 6 항에 있어서, 상기 (b) 단계는

상기 분리층이 균일하지 않은 깊이로 형성되도록 상기 산소 분자를 주입하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 8

제 6 항에 있어서, 상기 (b) 단계는

상기 분리층에 요철이 형성되도록 상기 산소 분자를 주입하는 것을 특징으로 하는 발광 소자 제조 방법.

청구항 9

삭제

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 질화물 발광 소자 및 그 제조 방법에 관한 것으로서, 보다 상세하게는 질화물 내부에 산화실리콘층을 형성하여 질화물과 질화물이 성장된 기판을 서로 분리하여 질화물 발광소자를 제조하는 방법과 이를 이용하여 제조된 질화물 발광 소자에 관한 것이다.

배경 기술

- <2> 발광다이오드(light emitting diode ; LED) 소자는 PN접합에 순방향으로 전류를 흐르게 함으로써 빛을 발생시키는 반도체 소자이다.
- <3> 반도체를 이용한 발광다이오드 소자는 전기 에너지를 빛 에너지로 변환하는 효율이 높고 수명이 5~10년 이상으로 길며, 전력 소모와 유지 보수 비용을 크게 절감할 수 있는 장점이 있어서 차세대 조명 기기 응용 분야에서 주목 받고 있다.
- <4> 특히, 청색, 녹색, UV광을 방출하는 GaN계 발광 다이오드(LED)는 소형 및 대형 전광관 뿐만 아니라, Indicator, LCD 장치의 백라이트, 및 휴대폰 키패드의 백라이트 등 사회 전반에 걸쳐 그 응용범위가 점차 넓어지고 있다.
- <5> 현재는 청록색 LED 가 기존 신호등을 대체하고 있고, 다양한 LED가 자동차용 및 간접조명용 광원으로 사용되고 있으며, 광효율이 더 높은 백색 LED가 개발되면 현재 사용되는 전등도 LED로 대체될 수 있을 것이다.
- <6> 이렇게 다양한 분야에 이용되는 LED를 제조하기 위해서, 종래에는 GaN 물질로 LED를 구성하기 위해 박막을 MOCVD(Metal Organic Chemical Vapor Deposition)등의 방식으로 사파이어 기판 또는 SiC 기판 위에 형성하였다.
- <7> 도 1a 및 도 1b 는 종래 기술에 따라서 발광소자를 제조하는 방법을 설명하는 도면이다. 도 1a 및 도 1b를 참조하면, 종래의 방식은 사파이어, SiC, GaN 등의 기판(110) 위에 MOCVD 방식에 의해 버퍼층(Un-doped GaN;120)을 형성하고, 버퍼층(120) 위에 N-GaN 층(130), 활성층(In_xGa_{1-x}N(x=0~1);140), P-GaN층(150)을 차례로 형성한다(도 1a의 (a) 참조).
- <8> 그 후, P-GaN층(150)의 불순물의 활성화를 위해서 약 600℃에서 약 20분간 열처리를 수행한 후, N형 전극을 형성하기 위해서 N-GaN층(130)의 일부분이 드러나도록 P-GaN층(150)부터 아래로 식각을 수행한다(도 1a 의 (b) 참조).
- <9> 그 후, P-GaN층(150)의 전면에 얇은 ohmic contact 용 메탈(또는 투명 전도 박막;160)을 형성하고(도 1a의 (c) 참조), 그 위에 칩의 조립시 본딩을 하기 위한 패드용 P형 ohmic contact(170)을 형성한다(도 1b의 (d) 참조).
- <10> 그 후, 식각된 N-GaN층(130) 위에도 ohmic 및 패드 메탈로 동시에 이용되는 전극층(180)을 형성하여 칩을 완성한다(도 1b 의 (e) 참조).
- <11> 완성된 LED 칩은 패키징과 몰딩 과정을 거쳐 SMD, lamp, 고출력 LED PKG 의 형태로 만들어 진다.
- <12> 한편, LED 의 구동과정을 설명하면, N 및 P 형 전극을 통해서 전압이 인가되면, N-GaN층(130) 및 P-GaN층(150)으로부터 전자 및 정공이 활성층(140)으로 유입되고, 활성층(140)에서 전자와 정공의 결합이 일어나면서 발광하게 된다.
- <13> 활성층(140)에서 발생된 빛은 활성층(140)의 위와 아래로 진행하게 되고, 위로 진행된 빛은 P-GaN층(150)위에 얇게 형성된 투명전극을 통해서 밖으로 방출되고, 아래로 진행된 빛의 일부는 칩의 외부로 방출되고, 나머지

는 기판 아래쪽으로 진행하여 LED 칩의 조립시에 이용되는 솔더(solder)에 흡수되거나, 반사되어 다시 위쪽으로 진행하여 일부는 활성층(140)에 다시 흡수되기도 하고, 다른 일부는 활성층(140)을 지나 투명전극을 통해서 칩 외부로 방출된다.

- <14> 이러한 종래의 방법에 따라서 제조된 발광 다이오드는 다음과 같은 문제점을 나타낸다. 첫째, 전도성 기판을 사용하지 않을 경우 GaAs 계의 LED처럼 전극을 상·하로 형성하지 못하고, 도 1b 의 (e)와 같이 전극을 한 방향으로 향하도록 제작할 수 밖에 없으므로 전극을 상하로 형성하는 경우와 비교해볼 때, 동일한 웨이퍼에서 생산되는 칩의 개수가 감소되어 수율이 떨어질뿐만 아니라, 조립시 와이어 본딩을 두 번해야 하는 등 제조하기 위한 공정이 어려운 문제점이 있다.
- <15> 둘째, 사파이어 기판을 사용했을 경우, LED 구동시 활성층(140)으로부터 발생한 광의 일부는 활성층(140) 아래로 진행하게 되고, 활성층(140) 아래로 진행된 광의 일부는 사파이어 기판(110) 밖으로 나와 조립시 이용되는 솔더에 흡수되어 전체적인 광효율을 감소시키는 문제점이 있다.
- <16> 셋째, 사파이어 기판을 이용하는 경우에, 웨이퍼상에 칩 공정이 완료된 후, 단위 칩으로 분리하기 위해서 래핑(lapping)&폴리싱(polishing) 공정 및 스크라이빙(scribing)&브레이킹(breaking) 공정을 수행함에 있어서, 사파이어 기판의 단단함으로 인하여 공정상에 어려움이 있을뿐만 아니라, 사파이어 기판과 GaN 층간의 계면의 불일치로 인하여 수율이 낮아지는 문제점이 존재한다.
- <17> 이러한 종래 기술의 문제점을 해결하기 위해서, 종래의 다른 발광 소자 제조 방법은 소자의 상하로 전극을 형성하는 방식을 제안한다. 이 종래의 방식은 사파이어 기판 등에 질화물 반도체층을 형성하고, 질화물 반도체층을 별도의 서브 마운트기판과 접착시킨 후, 사파이어 기판 등을 분리한다.
- <18> 도 2a 내지 도 2d 는 이러한 종래기술에 따라서 수직 구조의 발광 소자를 제작하는 과정을 설명하는 도면이다. 도 2a를 참조하여 설명하면, 먼저, 상술한 종래기술과 동일한 방식으로 사파이어 기판위에 MOCVD 방식에 의해 버퍼층(Un-doped GaN;220)을 형성하고, 버퍼층(220) 위에 N-GaN 층(230), 활성층($\text{In}_x\text{Ga}_{1-x}\text{N}$ ($x=0\sim1$);240), P-GaN 층(250)을 차례로 형성하고, P-GaN 층(250)의 불순물의 활성화를 위해서 열처리를 수행한다(도 2a 의 (a) 참조).
- <19> 그 후, P-GaN 층(250)위에 P형 오믹 콘택층(260)을 형성하고(도 2a의 (b) 참조), 그 위에 반사막(270)을 형성하며(도 2a 의 (c) 참조), 그 위에 서브 마운트 기판과의 접착을 위한 접착층(280)을 형성한다(도 2a 의 (d) 참조).
- <20> 한편, 질화물이 접착될 서브마운트 기판은, 도 2b 에 도시된 바와 같이, $100\mu\text{m}$ 정도의 두께를 갖는 기판(290)의 양면을 폴리싱한 후, 폴리싱된 기판의 상면과 하면에 오믹 메탈층(292)을 형성하고(도 2b 의 (e) 참조), 오믹 메탈층(292) 위에 사파이어 기판에 형성된 질화물 구조와 접합하기 위한 솔더(solder;294)를 $1\mu\text{m}$ 이상의 두께로 형성한다(도 2b의 (f) 참조).
- <21> 도 2a 및 도 2b 에 도시된 과정이 완료되면, 사파이어 기판이 위로 오도록 사파이어 기판에 형성된 접착층(280)과 서브 마운트 기판에 형성된 솔더(294)를 서로 접합하고, 사파이어 기판을 분리하기 위해서 245~305nm 의 UV 레이저를 사파이어 기판(210)을 통해서 조사한다(도 2c 의 (g) 참조).
- <22> 조사된 레이저는 사파이어 기판(210)을 투과하여 사파이어 기판(210)과 버퍼층(Un-doped GaN;220)의 경계면에서 흡수되어, GaN 물질이 Ga 과 N_2 로 분리된다. 이때 형성된 N_2 는 외부로 방출되고, 계면에는 Ga 만이 남게되는데, 용점이 30°C 정도인 Ga 은 가해진 열에 의해서 용융되고, 따라서 사파이어 기판(210)은 질화물층으로부터 분리되어 서브마운트 기판상에는 발광 소자의 질화물층만 남게 된다(도 2c (h)참조).
- <23> 사파이어기판이 분리된 후의 질화물층의 최상면인 버퍼층(220)은 표면에 어느 정도의 두께를 갖는 손상된 층으로 남게된다. 따라서, 이 손상된 부분을 제거하고 N-GaN 층(230) 위에 전극을 형성하기 위해서 버퍼층(220)을 제거하여 N-GaN 층(230)이 드러나게 해야한다. 버퍼층(220)을 제거하기 전에 우선 레이저 리프트 오프 과정에서 버퍼층(220) 위에 형성된 Ga을 묶은 염산 용액을 사용하여 제거하여야 한다. 왜냐하면, 이 후의 공정인 건식 식각 공정에 영향을 줄 수 있기 때문이다.
- <24> Ga 이 제거되면 건식 식각 공정을 이용하여 N-GaN층(230)이 드러날 때까지 전면을 식각하고, 식각 과정중에 발생한 크리스탈 손상을 회복하기 위해서 열처리를 수행한다.
- <25> 그 후, 상술한 공정을 통해서 표면으로 드러난 N-GaN층(230)의 표면위에 N형 전극층(232)을 형성하고(도 2d 의

(i)참조), 그 후, 서브마운트 기판에 형성된 질화물을 칩 단위로 분리하기 위해서 서브마운트 기판의 뒷면을 스크라이빙하고(도 2d 의 (j) 참조), 그 후 브레이킹하여 각각의 소자를 분리하여 발광 소자를 칩단위로 완성한다(도 2d 의 (k) 참조).

- <26> 그러나, 도 2a 내지 도 2d 의 과정에 따라서 생성된 발광 소자의 경우에는 사파이어 기판을 질화물층으로부터 분리하는 과정에서 레이저 리프트 오프 방식을 이용하는데, 사파이어 기판(210)을 분리하기 위해서 레이저를 조사하면 상술한 바와 같이, 사파이어 기판(210)과 GaN 층인 버퍼층(220)과의 계면에서 Ga 과 N2 이 상분리되면서 사파이어 기판(210)과 질화물층이 서로 분리되고, 이 과정에서 N2 가스가 에피택시얼층인 질화물층에 충격을 가하여 질화물층에 물리적인 스트레스를 주게되고, 심한 경우에는 질화물이 깨지기도 하는 문제점이 있다.
- <27> 또한, 상술한 종래의 레이저 리프트 오프 방식은 고가의 레이저 장비를 필요로 할 뿐만 아니라, 제조 공정 시간이 길고 단순히 질화갈륨층과 사파이어 기판을 분리하는 이상의 기능을 수행하지 못하는 문제점이 존재한다.
- <28> 또한, 레이저 조사시에, 사파이어 기판과 접촉한 질화물층에 열적 손상(thermal damage)이 발생하여 질화물층에 전극층이 형성되는 경우에 오히려 특성에 악영향을 끼치는 경우도 발생한다.
- <29> 상술한 바와 같은 문제점들로 인하여 수율이 현저히 떨어지기 때문에, 상하부 전극을 형성하는 수직 구조의 발광 소자는 열 방출 효율 및 광효율이 우수함에도 불구하고 대량 생산에는 아직 적용되지 못하고 있는 실정이다.

발명의 내용

해결 하고자하는 과제

- <30> 본 발명이 해결하고자 하는 기술적 과제는, 질화물층에 물리적 스트레스 및 열적 손상을 가하지 않고 질화물층으로부터 사파이어 기판 등을 분리함으로써, 고수율로 수직구조의 발광소자를 제조할 수 있는 방법을 제공하는 것이다.

과제 해결수단

- <31> 상술한 과제를 해결하는 본 발명은, (a) 내부에 고농도로 실리콘이 도핑된 분리층을 포함하는 제 1 질화물 반도체층을 소정의 기판 위에 형성하는 단계; (b) 산소 분자를 분리층에 주입하는 단계; (c) 제 1 질화물 반도체층 위에 활성층 및 제 2 질화물층을 순차적으로 형성하는 단계; 및 (d) 분리층을 습식 식각하여 기판을 분리하는 단계를 포함한다.
- <32> 또한, 상술한 (c) 단계에서, 분리층에 포함된 고농도로 도핑된 실리콘과 산소 분자는 서로 반응하여 산화실리콘층을 형성하는 것이 바람직하다.
- <33> 또한, 상술한 (b) 단계는, 산화실리콘층으로 구현되는 분리층이 균일하지 않은 깊이로 형성되도록 산소 분자를 주입할 수 있다.
- <34> 또한, 상술한 (b) 단계는, 산화실리콘층으로 구현되는 분리층에 요철이 형성되도록 산소 분자를 주입할 수 있다.
- <35> 한편, 상술한 과제를 해결하는 다른 본 발명은 (a) 내부에 고농도로 실리콘이 도핑된 분리층을 포함하는 제 1 질화물 반도체층을 소정의 기판 위에 형성하고, 제 1 질화물 반도체층 위에 활성층 및 제 2 질화물층을 순차적으로 형성하는 단계; (b) 산소 분자를 기판을 통해서 분리층에 주입하는 단계; (c) 질화물층들이 순차적으로 형성된 기판에 열처리를 수행하는 단계; 및 (d) 분리층을 습식 식각하여 기판을 분리하는 단계를 포함한다.
- <36> 또한, 상술한 (c) 단계에서, 분리층에 포함된 고농도로 도핑된 실리콘과 산소 분자는 서로 반응하여 산화실리콘층을 형성하는 것이 바람직하다.
- <37> 또한, 상술한 (b) 단계는 산화실리콘층으로 구현되는 분리층이 균일하지 않은 깊이로 형성되도록 산소 분자를 주입할 수 있다.
- <38> 또한, 상술한 (b) 단계는 산화실리콘층으로 구현되는 분리층에 요철이 형성되도록 산소 분자를 주입할 수 있다.

효과

- <39> 본 발명은 산소 분자를 고농도로 실리콘이 도핑된 분리층에 주입하고, 에피택시얼 성장 과정 또는 열처리 과정에서 실리콘과 산소 분자가 서로 반응하여 산화실리콘층이 분리층에 형성되도록 한 후, 산화실리콘층을 습식 식

각하여 질화물층이 성장된 사파이어 기판과 같은 기판을 분리함으로써, 엑시머 레이저 등을 이용하여 기판과 질화물층을 분리하여 박막 발광 소자를 제조하는 종래 기술에 비하여, 저비용으로 레이저 리프트 오프 과정의 열 손상에 의해서 발생하는 N형 전극 영역에서 ohmic 특성의 열화가 없는 박막 발광 소자를 제조할 수 있는 효과가 있을 뿐만 아니라 계면에서 발생하는 물리적인 스트레스에 의해 소자가 손상되는 것을 최소화 할 수 있는 효과가 있다.

<40> 또한, 본 발명은 분리층이 형성되는 깊이를 조절함으로써 기판 분리후의 N형 질화물 반도체층의 두께를 조절할 수 있는 효과가 있고, 따라서, N형 질화물 반도체층의 두께를 얇게 조절할 수도 있으므로 발광 소자 내에서 발생하는 열방출을 용이하게 하는 효과뿐만 아니라 활성층에서 N형 질화물 반도체층간의 두께가 얇아서 흡수되는 빛의 양을 감소시켜 발광 소자 전체의 광효율을 향상시키는 효과가 있다.

<41> 또한, 본 발명은 N형 질화물 반도체층의 영역에 따라서 주입되는 산소 분자의 깊이를 일정한 패턴으로 또는 불규칙하게 조절함으로써, 포토 에칭과 같은 별도의 텍스처링(texturing) 공정을 수행하지 않고서도, 기판 분리후에 N형 질화물 반도체층의 표면에 텍스처링 효과를 줄 수 있게 되었고, 따라서, 활성층에서 발생한 빛이 표면에서 전반사되어 다시 소자 내부로 유입되는 것을 막아 발광 소자 전체의 광효율을 높이는 효과가 있다.

<42> 또한, 본 발명은 기존의 사파이어 기판(또는 Si 등 기타 기판)을 포함한 모든 기판을 사용할 수 있으며, 특히 GaN계 기판을 사용하는 경우, 그 위의 Epi층인 GaN계 물질과의 격자 부정합에 의해 Epi Quality가 나빠지는 현상을 극복할 수 있어, 고품위, 고효율, 고신뢰성의 발광 소자를 제작할 수 있는 효과가 있다.

<43> 본 발명은 GaN계 기판을 이용하는 경우에도 적용 가능하고, 상대적으로 가격이 비싼 GaN계 기판을 상술한 바와 같은 화학적인 방법으로 분리하면 GaN계기판을 재사용할 수 있으므로 기판 가격을 절감하여 저비용으로 발광 소자를 제조할 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

<44> 이하, 첨부된 도면을 참조하여, 본 발명의 바람직한 실시예에 따른 발광 소자 제조 방법을 설명한다.

<45> 도 3a 내지 도 3g 는 본 발명의 바람직한 실시예에 따라서 발광 소자를 제조하는 과정을 설명하는 도면이다.

<46> 도 3a를 참조하여 설명하면, 상술한 종래기술과 동일한 방식으로 사파이어 기판(301) 위에 MOCVD 방식에 의해 버퍼층(Un-doped GaN층;302)을 형성하고, 버퍼층(302) 위에 N형 질화물 반도체층(N-GaN층;303)을 형성한다. 본 발명에서는, 사파이어 기판(301) 이외에도 Si, ZnO 및 상대적으로 가격이 비싼 GaN계 기판 등을 포함한 모든 종류의 기판을 사용할 수 있을뿐만 아니라, 사파이어 기판 또는 기타 기판에 GaN계가 적층된 Template 기판도 이용될 수 있으며, 이때의 두께는 $0.001\mu\text{m}\sim 100\mu\text{m}$ 인 것이 바람직하다.

<47> 다만, 도 3a 에 도시된 바와 같이, N형 질화물 반도체층(303)을 형성할 때, N형 질화물 반도체층(303) 내부에 기판 분리를 위한 분리층(304a)을 형성한다. 분리층(304a)은 상술한 바와 같이, SiO_x 계열의 층으로서 이러한 분리층(304a)을 생성하기 위해서, 본 발명은 먼저 N형 질화물 반도체층(303)을 생성할 때 실리콘이 고농도(10^{18} 이상)로 도핑된 층을 N형 질화물 반도체층(303) 내부에 형성하고, 그 위에 다시 일반적인 N형 질화물 반도체층(303)을 형성한 후 Epi reactor에서 웨이퍼를 꺼내어, O₂ 를 분리층(304a)으로 주입한다.

<48> 분리층(304a)은 가급적이면 N형 질화물 반도체층(303)의 중간에 위치하는 것이 바람직하고, 기판과 N형 질화물 반도체층(303)의 경계면으로부터 $0\sim 5\mu\text{m}$, 바람직하게는 $0\sim 2\mu\text{m}$ 의 거리에 위치하는 것이 바람직하다.

<49> 도 3b 를 참조하면, O₂ 가 분리층(304a) 내부로 주입된 후, 다시 웨이퍼를 Epi Reactor에 넣고 도 3b 에 도시된 바와 같이, 활성층(305) (In_xGa_{1-x}N(x=0~1);305), P형 질화물 반도체층(P-GaN층;306)을 차례로 형성하고, P형 질화물 반도체층(306)위에 P형 오믹 콘택(ohmic contact;307)을 형성하며, 그 위에 Ag, Al, Pt, Au, Ni, Ti, ITO 또는 이들의 조합으로 이루어는 물질로 $0.01\mu\text{m}$ 이상의 두께로 반사막(308)을 형성한다.

<50> 반사막(308)이 형성된 후, 질화물과 서브 마운트 기판의 조립 및 LED의 구동시 발생하는 열에 의해 솔더(solder)와 반사막(308)이 반응하여 반사막(308)의 반사도를 떨어뜨리는 것을 막고, 서브마운트 기판과의 접합시에 접합력을 향상시키기 위해서, 반사막(308)위에 Ti/Pt/Au를 형성하거나, Ni 또는 Pt를 형성하고 Au를 형성한 후, 적당한 온도로 열처리(ally)하여 접착층(309)을 형성한다.

<51> 한편, 상술한 활성층(305) 내지 접착층(309)을 형성하는 공정에서 약 1000℃의 열이 웨이퍼에 가해지고, 분리층

(304a)에 혼재되어 있던 고농도의 Si 와 O_2 는 서로 반응하여 SiO_x 층(304b)이 형성된다.

- <52> 한편, 도 3c 를 참조하면, 사파이어 기판(301)위에 질화물 구조가 완성되면, 접착층(309)과 서브마운트 기판(400)에 형성된 솔더(403)가 서로 접하도록 사파이어 기판(301)과 서브마운트 기판(400)을 서로 접합한다. 서브마운트 기판(400)은 종래 기술과 동일한 방식으로 $100\mu m$ 정도의 두께를 갖는 Si, AlN, SiC, GaAs 등의 기판의 양면을 폴리싱한 후, 폴리싱된 기판의 상면과 하면에 오믹 메탈(401, 402)을 형성하고, 상면의 오믹 메탈(401) 위에 사파이어 기판에 형성된 질화물과 접합하기 위한 솔더(403:solder)를 $1\mu m$ 이상의 두께로 형성하여 제조된다.
- <53> 도 3d 를 참조하면, 사파이어 기판과 서브마운트 기판이 접착된 후, 습식 식각을 수행하면 분리층(304b)에서 식각이 수행되어 사파이어 기판(301)이 질화물층으로부터 분리된다. 습식 식각에는 SiO_x 계의 물질을 식각할 수 있는 BOE, HF, NH_4OH 등의 단일 용액 또는 이들의 혼합 용액이 이용될 수 있다.
- <54> 사파이어 기판(301)이 분리되면 도 3e 에 도시된 바와 같이, N형 질화물 반도체층(303)의 표면위에 N형 전극층(500)을 형성하고, 그 후, 서브마운트 기판(400)에 형성된 질화물을 칩 단위로 분리하기 위해서 서브마운트 기판(400)의 뒷면을 스크라이빙하고(도 3f 참조), 스크라이빙된 기판을 브레이킹하여 각각의 소자를 분리하여 발광 소자를 칩단위로 완성한다(도 3g 참조).
- <55> 지금까지 본 발명의 바람직한 실시예에 따른 발광 소자 제조 방법을 설명하였다. 그러나, 상술한 실시예 이외에도 본 발명의 기술적 사상의 범위내에서 다양한 변형 실시예들이 도출될 수 있음을 주의해야 한다.
- <56> 예를 들면, 상술한 본 발명의 바람직한 실시예에서는 도 3a 에 도시된 바와 같이, N형 질화물 반도체층(303)에 Si가 고농도로 도핑된 영역(분리층(304a))을 형성하고, 해당 웨이퍼를 Epi Reactor로부터 꺼내어 O_2 를 분리층(304a)에 주입한 후, 다시 Epi Reactor에 넣어서 에피택시얼 성장시키는 과정에서 인가되는 열을 이용하여 자연스럽게 분리층(304a)에 SiO_x 층(304b)을 형성하였다.
- <57> 그러나, 본 발명의 다른 실시예는 도 4 에 도시된 바와 같이, 사파이어 기판(301) 위에 버퍼층(302)을 형성하고, 그 위에 N형 질화물 반도체층(303)을 형성하면서 일정 영역에 Si 가 고농도로 도핑된 분리층(304a)을 형성한 후, 다시 그 위에 N형 질화물 반도체층(303)을 형성하고, 그 위에 상술한 실시예와 동일한 방식으로 활성층(305), P형 질화물 반도체층(306), 오믹 콘택층(307), 반사막(308), 및 접착층(309)을 순차적으로 형성한다.
- <58> 그 후, O_2 를 사파이어 기판(301)을 통하여 분리층(304a)으로 주입하고, 약 $1000^\circ C$ 에서 어닐링을 수행하면, 분리층(304a)에 혼재되어 있던 Si 과 O_2 가 서로 반응하여 분리층(304a)에 SiO_x 층(304b)이 형성된다. 어닐링이 수행된 이후의 발광 소자 제조 공정은 도 3c 내지 도 3g 를 참조하여 상술한 바와 동일한 방식으로, 사파이어 기판(301)과 서브마운트 기판(400)을 서로 접합한 후 습식 식각을 수행하여 분리층(304b)에서 사파이어 기판(301)을 질화물층들로부터 분리하여 발광 소자를 제조한다.
- <59> 한편, 상술한 실시예들에서 분리층(304a 및 304b)은 도 3a 및 도 4 에 도시된 바와 같이 평탄하게 형성될 수 있을 뿐만 아니라, 도 5 및 도 6 에 도시된 바와 같이 굴곡을 갖도록 형성될 수도 있다.
- <60> 즉, Si 가 고농도로 도핑된 N형 질화물 반도체층(303) 영역에 O_2 를 주입할 때, 주입되는 O_2 의 양 및 주입 에너지, O_2 가 주입되는 깊이 등과 같은 변수들을 조절하여, 도 5 및 도 6 에 도시된 바와 같이, 분리층(304a, 304b)이 균일하지 않은 깊이로, 즉, 평탄하지 않게 형성되도록 O_2 를 주입할 수 있다. 따라서, 분리층(304a, 304b)은 요철을 갖도록 형성되고, 도 5 및 도 6 에 도시된 바와 같이 규칙적인 굴곡을 갖도록 형성되거나, 불규칙적인 돌출부와 홈부를 갖도록 형성될 수 있으며 돌출부 및 홈부의 모양이 뾰족하게 형성될 수도 있다. 이하에서는, 규칙적인 굴곡을 갖도록 분리층(304a, 304b)이 형성된 경우를 예시적으로 설명한다.
- <61> 분리층(304a, 304b)에 굴곡을 형성하기 위해서는 다양한 방식으로 O_2 가 주입될 수 있는데, 예컨대, 라인 스캐닝 방식으로 O_2 를 주입할 때 한 라인에는 주입 에너지와 주입량을 증가시켜 O_2 를 깊이 주입하고, 그 다음 라인에는 주입 에너지와 주입량을 감소시켜 O_2 를 얇게 주입하며, 이러한 방식을 일정하게 반복하여 분리층(304a, 304b)의 깊이를 조절할 수 있다. 이 밖에도 O_2 주입시에 포토 레지스트 또는 새도우 마스크등을 이용하여 O_2 를 주입할 수 있고, 분리층에 형성된 굴곡의 모양은 소정의 패턴이거나 임의의 패턴일 수 있다.

<62> 이렇게, N형 질화물 반도체층(303)의 표면이 굴곡을 갖도록 형성되면, 활성층(305)에서 발생된 빛이 평탄한 발광 소자의 표면에서 반사되어 다시 발광 소자 내부로 진행함으로써 발광 소자의 전체 광효율을 저하시키는 전반사를 막을 수 있게 되어, 발광 소자의 전체적인 광효율을 증가시킬 수 있는 효과가 있다(도 7 참조).

<63> 이제까지 본 발명에 대하여 그 바람직한 실시예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

도면의 간단한 설명

<64> 도 1a 및 도 1b 는 종래 기술에 따른 전면 발광형 발광 소자의 구조를 도시한 도면이다.

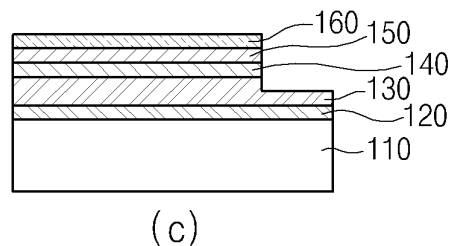
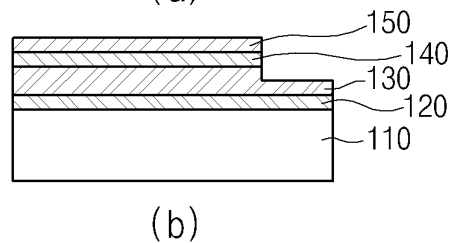
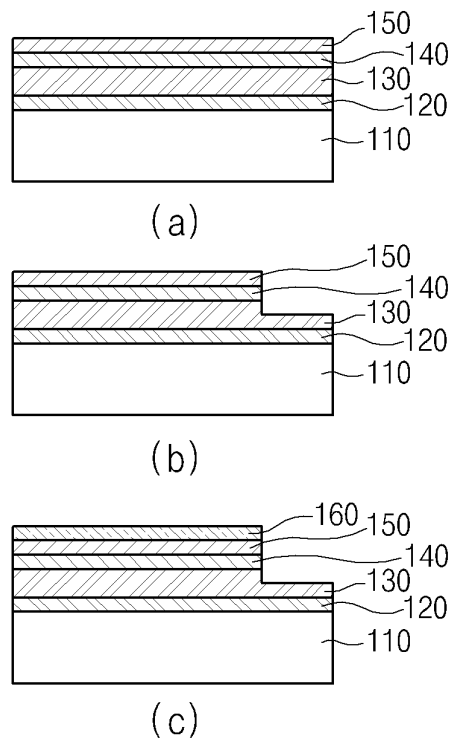
<65> 도 2a 내지 도 2d 는 이러한 종래기술에 따라서 수직 구조의 발광 소자를 제작하는 과정을 설명하는 도면이다.

<66> 도 3a 내지 도 3g 는 본 발명의 바람직한 실시예에 따라서 발광 소자를 제조하는 과정을 설명하는 도면이다.

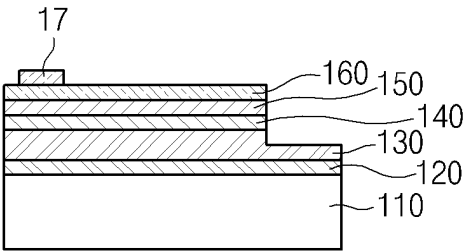
<67> 도 4 내지 도 7 은 본 발명의 변형 실시예들에 따라서 발광 소자를 제조하는 방법을 설명하는 도면이다.

도면

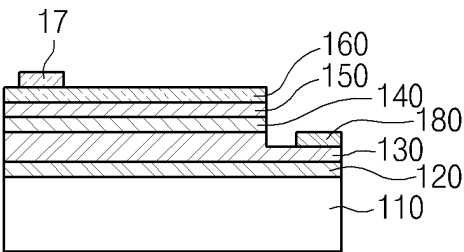
도면1a



도면1b

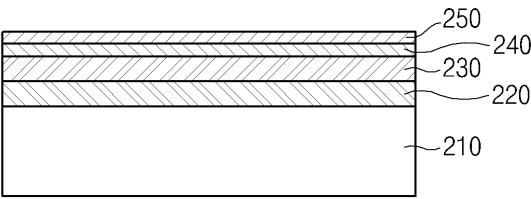


(d)

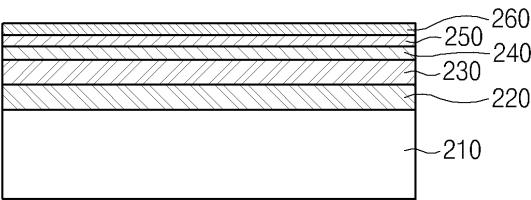


(e)

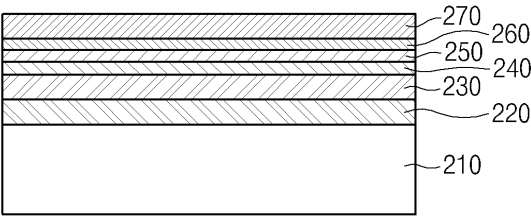
도면2a



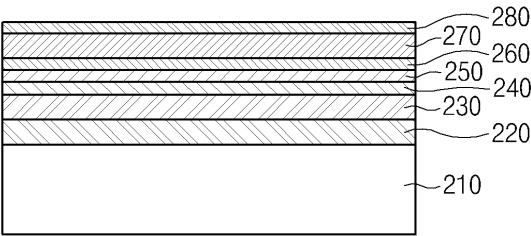
(a)



(a)

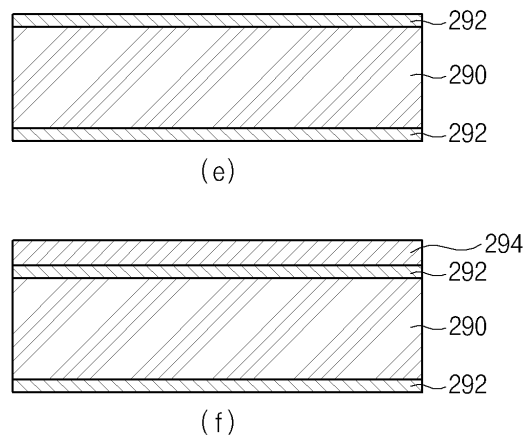


(c)

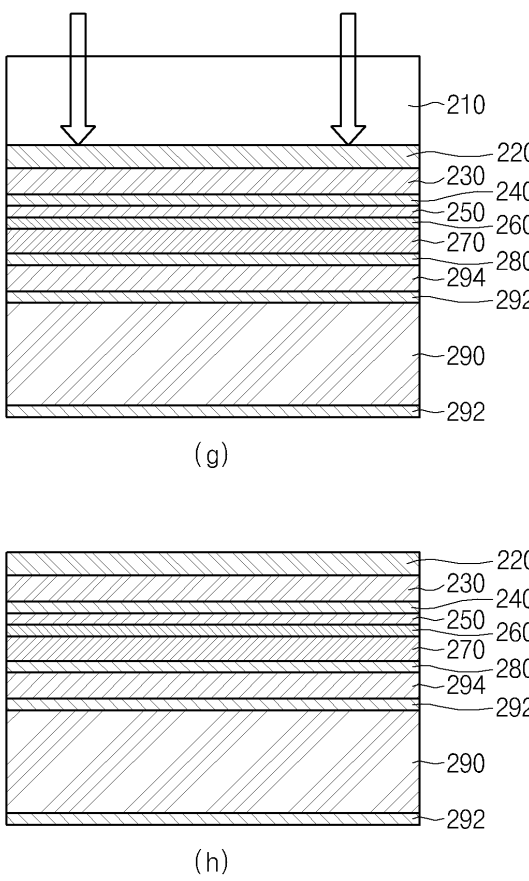


(d)

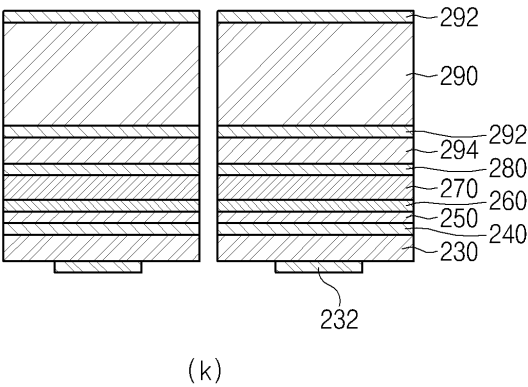
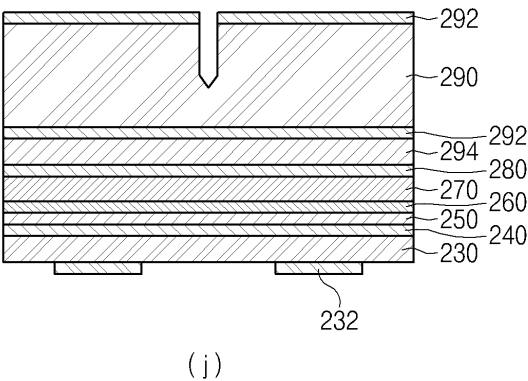
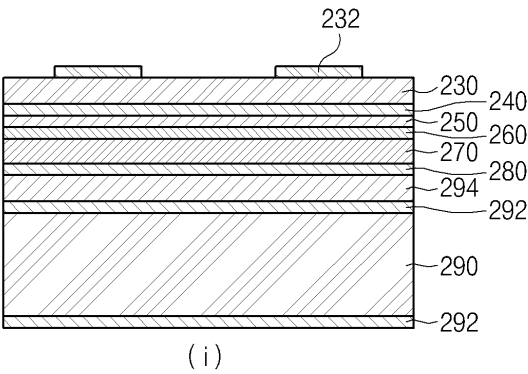
도면2b



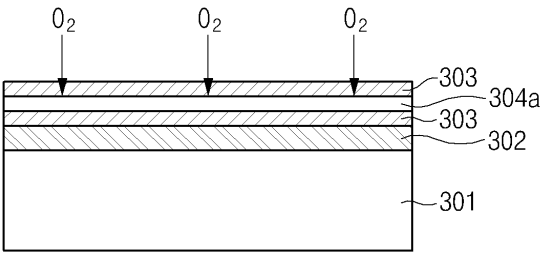
도면2c



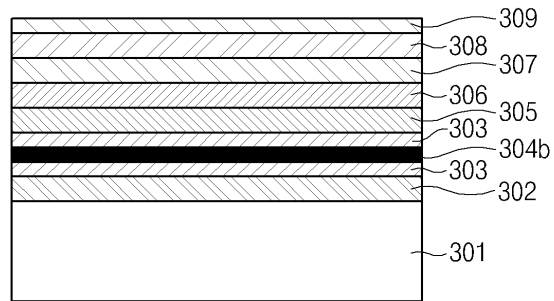
도면2d



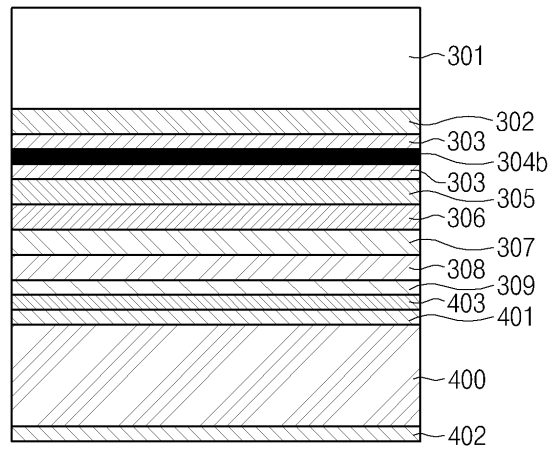
도면3a



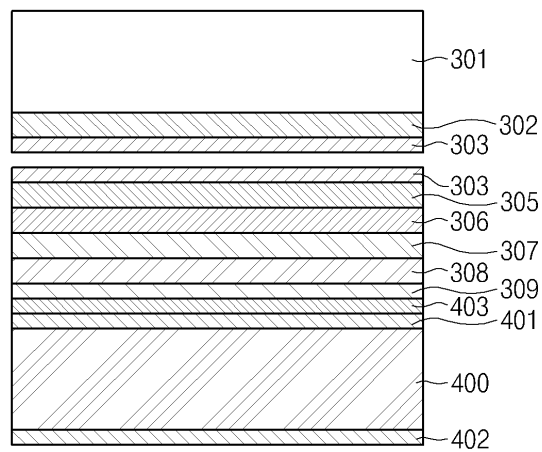
도면3b



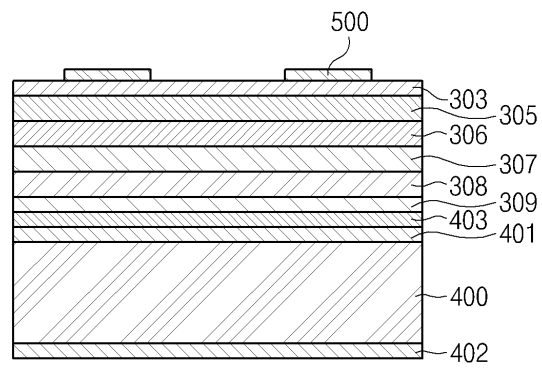
도면3c



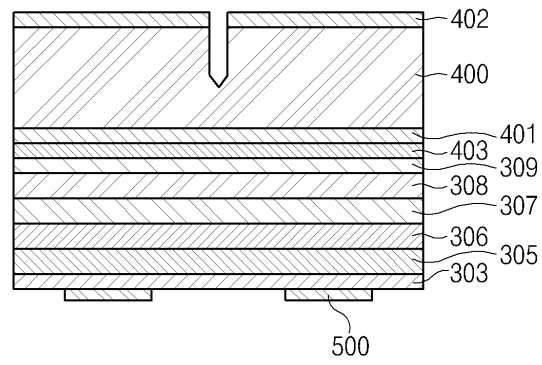
도면3d



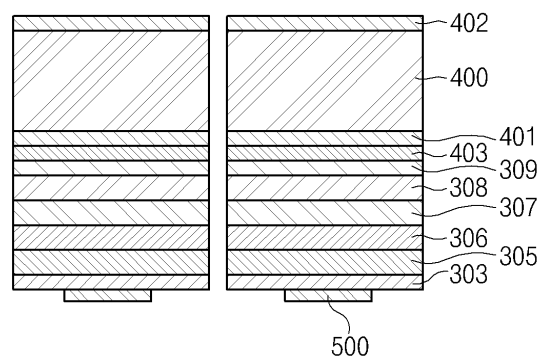
도면3e



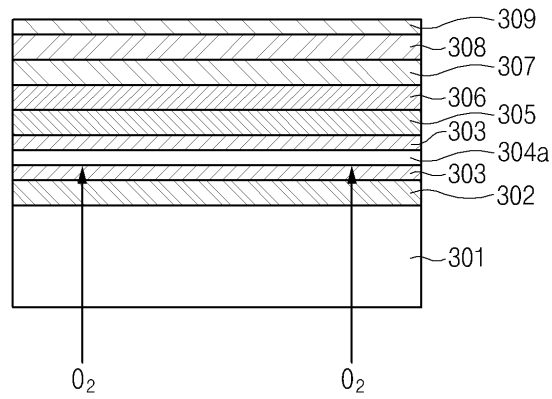
도면3f



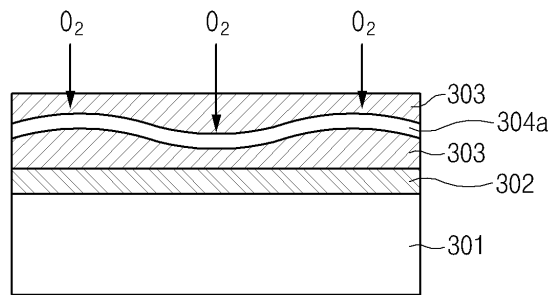
도면3g



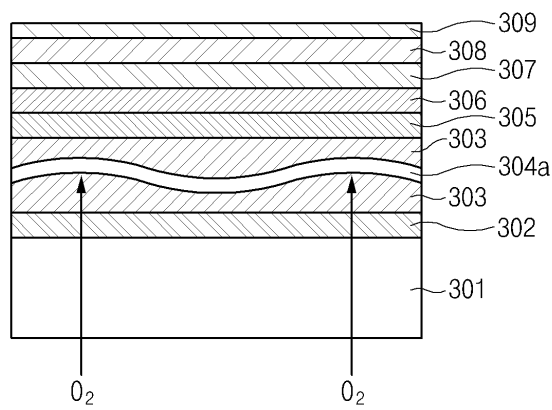
도면4



도면5



도면6



도면7

