



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I509706 B

(45)公告日：中華民國 104 (2015) 年 11 月 21 日

(21)申請案號：100122622

(22)申請日：中華民國 100 (2011) 年 06 月 28 日

(51)Int. Cl. : H01L21/336 (2006.01)

H01L21/28 (2006.01)

(30)優先權：2010/07/02 日本

2010-151641

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：野田耕生 NODA, KOSEI (JP)

(74)代理人：林志剛

(56)參考文獻：

US 2005/0142690A1

US 2007/0072439A1

US 2008/0296568A1

US 2009/0321732A1

審查人員：莊敏宏

申請專利範圍項數：9 項 圖式數：13 共 70 頁

(54)名稱

半導體裝置製造方法

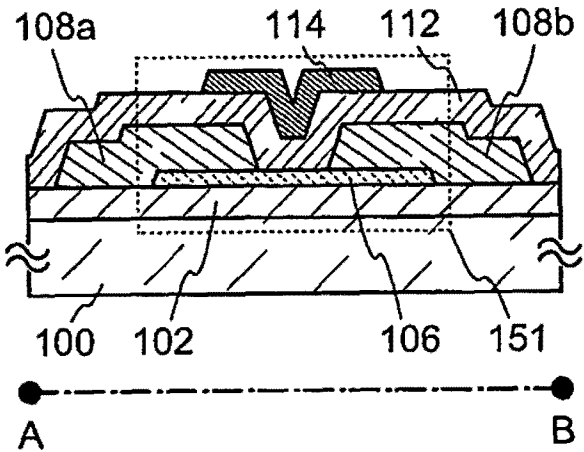
MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

(57)摘要

本發明之目的係提供具有高場效遷移率並在包括氧化物半導體的半導體裝置中包括氧化物半導體層之半導體裝置的製造方法。本發明的另一目的係提供能高速操作之半導體裝置的製造方法。氧化物半導體層係以鹵素元素為封端，且因此抑制該氧化物半導體層及與該氧化物半導體層接觸的導電層之間的接觸電阻的增加。因此，該氧化物半導體層及該導電層之間的該接觸電阻變得有利且可製造具有高場效遷移率的電晶體。

An object is to provide a manufacturing method of a semiconductor device having a high field effect mobility and including an oxide semiconductor layer in a semiconductor device including an oxide semiconductor. Another object is to provide a manufacturing method of a semiconductor device capable of high speed operation. An oxide semiconductor layer is terminated by a halogen element, and thus an increase in the contact resistance between the oxide semiconductor layer and a conductive layer in contact with the oxide semiconductor layer is suppressed. Therefore, the contact resistance between the oxide semiconductor layer and the conductive layer becomes favorable and a transistor having a high field effect mobility can be manufactured.

圖 1B



- 100 . . . 基材
- 102 . . . 基底絕緣層
- 106 . . . 氧化物半導體層
- 108a . . . 源極電極
- 108b . . . 汲極電極
- 112 . . . 閘極絕緣層
- 114 . . . 閘極電極
- 151 . . . 電晶體

公告本

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100122622

※申請日：100 年 06 月 28 日

※IPC 分類：

H01L 21/336 · 2006.01

一、發明名稱：(中文／英文)

半導體裝置製造方法

H01L 21/28 · 2006.01

Manufacturing method of semiconductor device

二、中文發明摘要：

本發明之目的係提供具有高場效遷移率並在包括氧化物半導體的半導體裝置中包括氧化物半導體層之半導體裝置的製造方法。本發明的另一目的係提供能高速操作之半導體裝置的製造方法。氧化物半導體層係以鹵素元素為封端，且因此抑制該氧化物半導體層及與該氧化物半導體層接觸的導電層之間的接觸電阻的增加。因此，該氧化物半導體層及該導電層之間的該接觸電阻變得有利且可製造具有高場效遷移率的電晶體。

三、英文發明摘要：

An object is to provide a manufacturing method of a semiconductor device having a high field effect mobility and including an oxide semiconductor layer in a semiconductor device including an oxide semiconductor. Another object is to provide a manufacturing method of a semiconductor device capable of high speed operation. An oxide semiconductor layer is terminated by a halogen element, and thus an increase in the contact resistance between the oxide semiconductor layer and a conductive layer in contact with the oxide semiconductor layer is suppressed. Therefore, the contact resistance between the oxide semiconductor layer and the conductive layer becomes favorable and a transistor having a high field effect mobility can be manufactured.

四、指定代表圖：

(一) 本案指定代表圖為：第(1B)圖。

(二) 本代表圖之元件符號簡單說明：

100：基 材

102：基 底 絕 緣 層

106：氧 化 物 半 導 體 層

108a：源 極 電 極

108b：汲 極 電 極

112：閘 極 絕 緣 層

114：閘 極 電 極

151：電 晶 體

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明相關於包括氧化物半導體之半導體裝置的製造方法。

在此說明書中，半導體裝置係指可藉由使用半導體特徵運作的所有類型的裝置，且電光裝置，諸如液晶顯示裝置、半導體電路、以及電子裝置全部係半導體裝置。

【先前技術】

近年，藉由使用在具有絕緣表面之基材上方形成的半導體薄膜（具有約數至數百奈米之厚度）形成薄膜電晶體（TFT）之技術已吸引關注。將薄膜電晶體施用至廣泛的電子裝置範圍，諸如積體電路（IC）及電光裝置，且特別施用至緊急地發展之影像顯示裝置中使用為切換元件的薄膜電晶體。存在各式各樣的金屬氧化物，並將此種金屬氧化物用於各種應用。氧化銦係已為人所熟知的材料，並使用為液晶顯示器等所必需之透明電極材料。

部分金屬氧化物具有半導體特徵。具有半導體特徵之金屬氧化物的範例為氧化鎢、氧化錫、氧化銦、及氧化鋅等。通道形成區域係使用具有半導體特徵之此種金屬氧化物形成的電晶體已然為人所知（專利文件1及專利文件2）。

[參考文件]

[專利文件]

[專利文件 1]日本已公告專利申請案案號第 2007-123861 號

[專利文件 2]日本已公告專利申請案案號第 2007-96055 號

【發明內容】

包括氧化物半導體的電晶體可用比包括非晶矽之電晶體更高的速度操作，因為具有較高的場效遷移率（也稱為遷移率或 μ_{FE} ）並可比包括多晶矽的電晶體更容易製造。然而，包括氧化物半導體的電晶體有具有比包括多晶矽的電晶體更低之遷移率的問題。

包括氧化物半導體層的電晶體需要高速操作及相對簡單的製造處理。

特別係使用在驅動器電路中的電晶體有高操作速度為佳；因此，場效遷移率儘可能高為佳。

例如，在形成複數不同種類電路的情形中，諸如在一基材上方的像素部及驅動器電路部，使用在像素部中的電晶體必需具有有高開/關比的優秀切換特徵，而使用在驅動器電路部中的電晶體必需具有用於高速操作的高遷移率。特別係隨著顯示裝置的解析度越高，顯示影像的寫入時間縮短。因此，使用在驅動器電路部中的電晶體以高速操作為佳。

本發明的目的係提供包括氧化物半導體層並具有高場效遷移率之半導體裝置的製造方法。

另外，本發明的另一目的係提供能高速操作之半導體裝置的製造方法。

為實現上述目的，本發明聚焦於在包括作為半導體層之氧化物半導體層的半導體裝置中，氧化物半導體層及與氧化物半導體層接觸的導電層之間的接觸電阻影響場效遷移率的事實。特別係在形成小型TFT的情形中，氧化物半導體層及與氧化物半導體層接觸的導電層之間的接觸面積甚小；結果，接觸電阻的影響顯著地變大。

將氧化物半導體穩固地接合至雜質（例如，氫或羥基），並使雜質殘留在氧化物半導體層中或在氧化物半導體層的表面上。在將具有殘留雜質之此種氧化物半導體層使用為半導體層的情形中，氧化物半導體層及與氧化物半導體層接觸的導電層之間的接觸電阻增加，然後係TFT電特徵之一的導通狀態電流降低，導致場效遷移率降低。

特別係當將具有殘留氫或殘留羥基之氧化物半導體層使用為半導體層時，氫或羥基擴散入與氧化物半導體層接觸的導電層中，其在氧化物半導體層及導電層之間的介面形成額外層。

因此，為實現上述目的，徹底地從氧化物半導體層移除包括氫元素的雜質為佳，使得具有高純度的氧化物半導體層形成並防止雜質接合在氧化物半導體層的表面上。

然後，當在製造處理中在氧化物半導體層中將金屬原子及氧之間的鍵切斷時，在部分情形中可能在氧化物半導體層中產生金屬原子的懸鍵。金屬原子的懸鍵增加載體密

度，且因此金屬原子變得易於與氫或羥基接合，特別係氧化物半導體層之表面上的氫或羥基。此使氧化物半導體層及與氧化物半導體層接觸的導電層之間的接觸電阻增加。氧化物半導體層及導電層之間的接觸電阻增加使係TFT電特徵之一的導通狀態電流降低，並使場效遷移率降低。

因此，為實現上述目的，藉由除了與氫或羥基之接合以外的穩定接合將產生在氧化物半導體層中之金屬原子的懸鍵終結。具體地說，在形成氧化物半導體層後，使用包括鹵素元素的氣體產生電漿，且藉由該鹵素元素將產生在氧化物半導體層中之金屬原子的懸鍵終結。

即使在氧化物半導體層之表面上的金屬原子之懸鍵係由氫或羥基終結，使用包括鹵素元素之氣體產生電漿容許以鹵素元素取代氫或羥基，使得以氫或羥基為封端的氧化物半導體層變為以鹵素元素為封端的氧化物半導體層。

換言之，本發明係針對抑制在氧化物半導體層及與氧化物半導體層接觸的導電層之間的接觸電阻增加，基於氧化物半導體層以鹵素元素為封端並穩定化之技術想法的半導體裝置製造方法。細節將於下文中描述。

本發明的實施例係半導體裝置製造方法，其包括下列步驟：將氧化物半導體層形成在基材上方、使用包括鹵素元素的氣體在該氧化物半導體層上實施電漿處理、在該氧化物半導體層上方形成彼此分離並與其接觸的源極電極及汲極電極、將具有與該氧化物半導體層接觸之部位的閘極絕緣層形成在該源極電極及該汲極電極上方、以及以具有

插於其間之閘極絕緣層的方式將閘極電極形成在該氧化物半導體層上方。因此，藉由鹵素元素將氧化物半導體層之表面上的懸鍵終結。

本發明的另一實施例係半導體裝置製造方法，其包括下列步驟：將閘極電極形成在基材上方、將閘極絕緣層形成在該閘極電極上方、將氧化物半導體層形成在該閘極絕緣層上方、使用包括鹵素元素的氣體在該氧化物半導體層上實施電漿處理、以及在該氧化物半導體層上方形成彼此分離並與其接觸的源極電極及汲極電極。因此，藉由鹵素元素將氧化物半導體層之表面上的懸鍵終結。

在上述結構中，可能在形成源極電極及汲極電極時，蝕刻氧化物半導體層之不與源極電極也不與汲極電極重疊的部分。

另外，本發明的實施例係半導體裝置製造方法，其包括下列步驟：將氧化物半導體層形成在基材上方、將閘極絕緣層及閘極電極形成在該氧化物半導體層上方、藉由降低部分該氧化物半導體層的電阻形成源極區域及汲極區域、將保護絕緣層形成在該氧化物半導體層及該閘極電極上方、將開口形成在該保護絕緣層與該源極區域及該汲極區域重疊的區域中、以及在該氧化物半導體層之該源極區域及該汲極區域上使用包括鹵素元素的氣體實施電漿處理。因此，藉由鹵素元素將氧化物半導體層之表面上的懸鍵終結。

在上述結構中，氧化物半導體層可能具有低於 $1 \times$

10^{-14}cm^{-3} 的載體濃度。

在上述結構中，使用在電漿處理中之包括鹵素元素的氣體可能包括F、Cl、Br、以及I之任何一種元素。

在上述結構中，使用在電漿處理中之包括鹵素元素的氣體可能係 NF_3 。

在上述結構中，與氧化物半導體層接觸的源極電極及汲極電極可能使用包括選自Al、Cr、Cu、Ta、Ti、Mo、以及W之元素的金屬形成。

可將係四種成份金屬氧化物的In-Ga-Zn-O-基質材料；係三種成份金屬氧化物的In-Ga-Zn-O-基質材料、In-Sn-Zn-O-基質材料、In-Al-Zn-O-基質材料、Sn-Ga-Zn-O-基質材料、Al-Ga-Zn-O-基質材料、或Sn-Al-Zn-O-基質材料；係二種成份金屬氧化物的In-Zn-O-基質材料、Sn-Zn-O-基質材料、Al-Zn-O-基質材料、Zn-Mg-O-基質材料、Sn-Mg-O-基質材料、In-Mg-O-基質材料、或In-Ga-O-基質材料；In-O-基質材料；Sn-O-基質材料；或Zn-O-基質材料等使用為說明書中之氧化物半導體層的材料。此外，可能將 SiO_2 包含在上述材料中。此處，例如，In-Ga-Zn-O-基質材料意指包括銦（In）、鎵（Ga）、以及鋅（Zn）的氧化物層，且在其計量組成上並無特別限制。另外，該In-Ga-Zn-O-基質材料可能包含In、Ga、以及Zn以外的元素。

例如，氧化物半導體層可用使用以化學方程式 $\text{InMO}_3(\text{ZnO})_m$ （ $m>0$ ）表示之材料形成的薄膜形成。此處，M代表選自Ga、Al、Mn、以及Co之一或多種金屬元素。

例如，M可係Ga、Ga及Al、Ga及Mn、或Ga及Co等。

須注意此說明書中的該等有序數字，諸如「第一」及「第二」，係爲了方便而使用，並不代表步驟之順序或層的堆疊順序。此外，此說明書中的該等有序數字並不表示說明本發明的特定名稱。

使用本發明，氧化物半導體層可以鹵素元素爲封端，且因此可抑制該氧化物半導體層及與該氧化物半導體層接觸的導電層之間的接觸電阻增加。因此，該氧化物半導體層及該導電層之間的該接觸電阻變得有利且可製造具有高場效遷移率的電晶體。

因此，可提供具有高場效遷移率並能高速操作之半導體裝置的製造方法。

【實施方式】

在下文中，將參考該等圖式詳細描述本發明的實施例。須注意本發明並未受限於以下描述，且熟悉本發明之人士將輕易地理解模式及細節可用各種方式修改。因此，不應將本發明理解爲受以下實施例的描述限制。須注意在參考該等圖式的本發明之結構的描述中，共通地使用相同的參考數字以標示不同圖式之間的相同組件。將相同的影線型樣施用至相似部分，且在部分情形中不特別以參考數字標示該等相似部分。

（實施例1）

在此實施例中，將參考圖 1A 至 1C、圖 2A 及 2B、圖 3A 至 3E、圖 4A 至 4E、以及圖 5A 至 5E 描述使用沈積氧化物半導體、使用包括鹵素元素之氣體實施電漿處理、且氧化物半導體的表面以鹵素元素為封端之方法的電晶體製造方法。

圖 1A 至 1C 係描繪係作為根據本發明之一實施例的半導體裝置之範例的頂閘極頂接頭電晶體之電晶體 151 的頂視圖及橫剖面圖。此處，圖 1A 係頂視圖、圖 1B 係沿著圖 1A 的虛線 A-B 取得之橫剖面圖、且圖 1C 係沿著圖 1A 的虛線 C-D 取得之橫剖面圖。須注意在圖 1A 中，為了簡明，將電晶體 151 的部分組件（例如，閘極絕緣層 112）省略。

圖 1A 至 1C 中的電晶體 151 包括在基材 100 上方的基底絕緣層 102、氧化物半導體層 106、源極電極 108a、汲極電極 108b、閘極絕緣層 112、以及閘極電極 114。

可能將氧化矽、或氮氧化矽等使用為基底絕緣層 102 的材料。或者，基底絕緣層 102 可能使用上述材料及諸如氧化矽、氮化矽、氮氧化矽、氧化氮化矽、氧化鋁、氮化鋁、或任何該等材料的混合材料之材料等的堆疊層形成。例如，當基底絕緣層 102 具有氮化矽層及氧化矽層的堆疊結構時，可防止濕氣從基材 100 等進入電晶體 151。在將基底絕緣層 102 形成為具有堆疊結構的情形中，將氧化矽、或氮氧化矽等的氧化物層形成為與氧化物半導體層 106 接觸的層為佳。須注意基底絕緣層 102 的功能如同電晶體 151 的基底層。

氧化物半導體層 106 使用具有大於或等於 3 eV 之能帶隙的材料形成為佳，具有大於或等於 3 eV 且少於 3.6 eV 之能帶隙的材料為佳。此外，該材料的電子親和力高於或等於 4 eV 為佳，高於或等於 4 eV 且低於 4.9 eV 更佳。在此種材料之間，其導自施體或受體的載體濃度低於 $1 \times 10^{-14} \text{ cm}^{-3}$ 之材料係可取的，低於 $1 \times 10^{-11} \text{ cm}^{-3}$ 更佳。此外，該氧化物半導體層的氫濃度低於 $1 \times 10^{18} \text{ cm}^{-3}$ 為佳，低於 $1 \times 10^{16} \text{ cm}^{-3}$ 更佳。該氧化物半導體層係受純化並使其在電性上為 i-型（本質）的氧化物半導體層。其主動層包括上述氧化物半導體層的電晶體可具有 1 zA（介安培， 10^{-21} A ）（當轉換為電阻時，係 $10^{20} \Omega$ 至 $10^{21} \Omega$ 的極高值）的極低截止狀態電流。

在電晶體 151 的氧化物半導體層 106 中，在氧化物半導體層 106 形成後，藉由使用包括鹵素元素之氣體的電漿處理，藉由鹵素元素終結在氧化物半導體層形成步驟中產生在氧化物半導體中或氧化物半導體之表面上的懸鍵。因此，可抑制氧化物半導體層 106 及源極及汲極電極 108a 及 108b 之間的接觸電阻增加。

閘極絕緣層 112 可具有與基底絕緣層 102 之結構相似的結構。慮及電晶體之閘極絕緣層的功能，可能將具有高介電常數的材料，諸如氧化鈣或氧化鋁，用於閘極絕緣層 112。或者，慮及閘極承受電壓及氧化物半導體之介面的狀態，可能將具有高介電常數的材料，諸如氧化鈣或氧化鋁，堆疊在氧化鎵、氧化矽、氮氧化矽、或氮化矽上。

可能將保護絕緣層另外設置在電晶體 151 上方。該保

護絕緣層可具有與基底絕緣層 102 之結構相似的結構。為電性連接源極電極 108a 或汲極電極 108b 及佈線，可能將開口形成在基底絕緣層 102、及閘極絕緣層 112 等中。可能另外將第二閘極電極設置在氧化物半導體層 106 下方。須注意雖必非始終需要，但將氧化物半導體層 106 處理為島形為佳。

其次，圖 2A 及 2B 描繪具有與電晶體 151 之結構不同的結構之電晶體的橫剖面結構。

圖 2A 中的電晶體 154 與電晶體 151 的相同處係其包括基底絕緣層 102、氧化物半導體層 106、源極電極 108a、汲極電極 108b、閘極絕緣層 112、以及閘極電極 114。電晶體 154 及電晶體 151 之間的不同係閘極電極相對於氧化物半導體層 106 的位置。亦即，在電晶體 154 中，以閘極絕緣層 112 插於其間的方式將閘極電極設置在氧化物半導體層 106 下方。此外，在電晶體 154 中，將保護絕緣層 124 設置成覆蓋源極電極 108a、汲極電極 108b、以及氧化物半導體層 106。其他組件與圖 1A 至 1C 中之電晶體 151 的組件相似。

在圖 2A 之電晶體 154 的氧化物半導體層 106 中，以與電晶體 151 之氧化物半導體層 106 的方式相似之方式，也藉由使用包括鹵素元素之氣體的電漿處理，藉由鹵素元素終結在氧化物半導體層形成步驟中產生在氧化物半導體中或氧化物半導體之表面上的懸鍵。

圖 2B 中的電晶體 155 與電晶體 151 及電晶體 154 的相同處為其包括基底絕緣層 102、閘極絕緣層 112、閘極電極

114、源極電極 108a、以及汲極電極 108b。電晶體 155 與電晶體 151 及電晶體 154 的不同處為在相同平面上將通道區域 126、源極區域 122a、及汲極區域 122b 形成在氧化物半導體層中。將源極區域 122a 及汲極區域 122b 分別連接至源極電極 108a 及汲極電極 108b；將源極電極 108a 及汲極電極 108b 形成在設置在保護絕緣層 124 中的開口中。

在氧化物半導體層形成後，形成閘極絕緣層 112 及閘極電極 114。閘極電極 114 及閘極絕緣層 112 可藉由使用相同遮罩的處理形成。或者，在藉由處理形成閘極電極 114 後，閘極絕緣層 112 可能藉由將閘極電極 114 使用為遮罩的處理形成。其次，將閘極電極 114 使用為遮罩，降低氧化物半導體層的電阻，使得源極區域 122a 及汲極區域 122b 形成。存在於閘極電極 114 下方的氧化物半導體層區域係通道區域 126。

其次，在保護絕緣層 124 形成後，形成用於連接至源極電極 108a 及汲極電極 108b 的開口。然後，在源極區域 122a 及汲極區域 122b，以及保護絕緣層 124 上實施使用包括鹵素元素之氣體的電漿處理，源極區域及汲極區域係氧化物半導體層的部位。

在圖 2B 的電晶體 155 之氧化物半導體層中的源極區域 122a 及汲極區域 122b 中，以與電晶體 151 之氧化物半導體層 106 的方式相似之方式，也藉由使用包括鹵素元素之氣體的電漿處理，藉由鹵素元素終結在氧化物半導體層形成步驟中產生在氧化物半導體中或氧化物半導體之表面上的

懸鍵。

參考圖 3A 至 3E、圖 4A 至 4E、以及圖 5A 至 5E，於下文描述描繪於圖 1A 至 1C 的電晶體 151、描繪於圖 2A 的電晶體 154、以及描繪於圖 2B 的電晶體 155 之製造處理的範例。

首先，將參考圖 3A 至 3E 描述於圖 1A 至 1C 中描繪的電晶體 151 之製造處理的範例。

首先，將基底絕緣層 102 形成在基材 100 上方（圖 3A）

只要材料具有至少足以承受稍後實施之熱處理的耐熱性，基材 100 的材料性質等並無特別限制。例如，可將玻璃基材、陶瓷基材、石英基材、或藍寶石基材使用為基材 100。或者，可能將以矽製成之單晶半導體基材或多晶半導體基材、或碳化矽等、以鍺化矽等製成之化合物半導體基材、或 SOI 基材等使用為基材 100。或者，可能將另外設有半導體元件的任何此等基材使用為基材 100。

或著可能將可撓基材使用為基材 100。在將電晶體設置在可撓基材上方的情形中，可使用下列方法的任一者：將電晶體直接形成在可撓基材上方的方法；以及將電晶體形成在不同基材上方，然後自該基材分離並轉移至可撓基材上的方法。為分離該電晶體以將其轉移至可撓基材，將分離層形成在該不同基材及電晶體之間為佳。

例如，可將電漿 CVD 法或濺鍍法使用為基底絕緣層 102 的形成方法。可能將氧化矽、或氮氧化矽等使用為基底絕緣層 102 的材料。或者，基底絕緣層 102 可能使用上述

材料及諸如氧化矽、氮化矽、氮氧化矽、氧化氮化矽、氧化鋁、氮化鋁、或任何該等材料的混合材料之材料等的堆疊層形成。在將基底絕緣層 102 形成爲具有堆疊結構的情形中，將氧化矽、或氮氧化矽等的氧化物層形成爲與氧化物半導體層 106 接觸的層爲佳。基底絕緣層 102 的總厚度爲 20nm 或以上爲佳，100nm 或以上更佳。

其次，將氧化物半導體層形成在基底絕緣層 102 上方，然後處理其以形成具有島形的氧化物半導體層 106（見圖 3B）。

例如，氧化物半導體層 106 可藉由濺鍍法、真空蒸鍍法、脈衝雷射沈積法、或電漿 CVD 法形成。氧化物半導體層 106 的厚度多於或等於 3nm 且少於或等於 50nm 爲佳。此係因爲，當氧化物半導體層 106 太厚（例如，100nm 或以上）時，有短通道效應可能具有大作用且具有小尺寸的電晶體可能常態開啓的可能性。

須注意在此說明書中，根據汲極電流 - 閘極電壓特徵的量測，將汲極電流爲 1×10^{-12} A 時具有正閘極電壓的 n-通道電晶體界定爲常態關閉電晶體。此外，根據汲極電流 - 閘極電壓特徵的量測，將汲極電流爲 1×10^{-12} A 時具有負閘極電壓的 n-通道電晶體界定爲常態開啓電晶體。

在此實施例中，氧化物半導體層係使用 In-Ga-Zn-O-基質金屬氧化物靶材藉由濺鍍法形成。

例如，可將包含 1 : 1 : 1 之組成比率 [莫耳比率] 的 In_2O_3 、 Ga_2O_3 、及 ZnO 之金屬氧化物靶材使用爲 In-Ga-Zn-

O-基質金屬氧化物靶材。須注意該靶材的材料及組成比率不必受上文限制；例如，也可使用包含1：1：2之組成比率[莫耳比率]的 In_2O_3 、 Ga_2O_3 、及 ZnO 之金屬氧化物靶材。

該金屬氧化物靶材的相對密度高於或等於90%且低於或等於100%，高於或等於95%且低於或等於99.9%為佳。此係因為，使用具有高相對密度的金屬氧化物靶材，可形成緻密氧化物半導體層。

膜形成可能在稀有氣體（典型為氬）大氣、氧大氣、或包含稀有氣體及氧之混合大氣等中實施。此外，使用將雜質，諸如氫、水、羥基、及氫化物，充份地自其移除之高純度氣體的大氣為佳，以防止氫、水、羥基、及氫化物進入氧化物半導體層。

氧化物半導體層可能受使用包括氧之氣體的電漿處理。藉由在氧化物半導體層上使用包括氧之氣體實施電漿處理，可將氧包含在氧化物半導體層中及/或在氧化物半導體層之表面的附近。在該情形中，氧化物半導體層中的含氧量大於氧化物半導體層之計量比例，大於計量比例且少於該計量比例的二倍為佳。或許可說使含氧量大於Y，其中以Y標示單晶氧化物半導體膜中的含氧量，大於Y且少於2Y為佳。或者，基於在不實施使用包括氧之氣體的電漿處理之情形中在氧化物半導體層中的氧量Z，氧量可能大於Z，大於Z且少於2Z為佳。上述較佳範圍具有上限的原因係因為當含氧量太大時，氧化物半導體層可能吸收氫，類

似氫吸收合金（氫儲存合金）。須注意在氧化物半導體膜中，含氧量大於含氫量。

其次，在氧化物半導體層 106 上實施使用包括鹵素元素之氣體的電漿處理。藉由使用包括鹵素元素之氣體的電漿處理，藉由鹵素元素終結氧化物半導體中或氧化物半導體層之表面上的懸鍵。

即使氧化物半導體層的表面以氫或羥基為封端，使用包括鹵素元素之氣體產生電漿容許以鹵素元素取代氫或羥基，使得以氫或羥基為封端的氧化物半導體層變為以鹵素元素為封端的氧化物半導體層。

例如，將氧化物半導體層的形成及使用包括鹵素元素之氣體的電漿處理實施如下。

膜形成條件的範例如下：基材及靶材之間的距離為 60mm；壓力為 0.4 帕；直流電（DC）功率為 0.5kW；且膜形成大氣係包含氫及氧的混合大氣（氧流動率為 33%）。須注意脈衝 DC 濺鍍法較佳，因為可減少在膜形成時產生的粉末物質（也稱為粒子或灰塵）並可使膜厚度均勻。

首先，將基材 100 置於保持於降壓下的沈積室中，並將基材溫度設定成高於或等於 100℃ 且低於或等於 600℃，高於或等於 200℃ 且低於或等於 450℃ 為佳。當膜形成係在基材 100 受加熱的狀態中實施時，可降低氧化物半導體膜中之過量氫（包括水及羥基）及其他雜質的濃度。此外，可減少由於濺鍍導致的損傷。此外，氧從基底絕緣層 102 釋放，因此可降低氧化物半導體層中的缺氧以及基底絕緣

層 102 及氧化物半導體層之間的介面狀態密度。

須注意在藉由濺鍍法形成氧化物半導體層之前，可能藉由導入氬氣體並產生電漿的反轉濺鍍將附於待形成氧化物半導體層之表面（例如，基底絕緣層 102 的表面）上的物質移除。此處，反轉濺鍍係離子與待處理表面碰撞，使得該表面受修改的方法，與離子與濺靶碰撞的正常濺鍍相反。作為使離子與待處理表面碰撞之方法的範例的有在氬大氣中將高頻電壓施加至待處理表面，使得電漿在該待處理物件附近產生的方法。須注意可能使用氮、氦、或氧等的大氣取代氬大氣。

氧化物半導體層 106 可經由在氧化物半導體層上形成具有可取形狀的遮罩並蝕刻氧化物半導體層的步驟得到。該遮罩可能藉由諸如光微影法的方法形成。或者，該遮罩可能藉由噴墨法等形式。

可能將濕蝕刻或乾蝕刻之任一者使用為得到氧化物半導體層 106 的蝕刻。不消說，可能將彼等二者組合使用。

之後，在氧化物半導體層 106 上實施熱處理（第一熱處理）為佳。藉由第一熱處理，可將氧化物半導體層中的過量氫（包括水及羥基）移除，並可使氧化物半導體層 106 的結構有序。第一熱處理的溫度高於或等於 100℃ 且低於或等於 650℃ 或低於基材的應變點，高於或等於 250℃ 且低於或等於 600℃ 為佳。該熱處理係在氧化氣體大氣或惰性氣體大氣中實施。

須注意該惰性氣體大氣係將氮或稀有氣體（例如，氦

、氦、或氬）包含為其主成份且不包含水、或氫等為佳的大氣。例如，將導入熱處理設備中的氮或稀有氣體，諸如氮、氦、或氬，的純度設定為6N（99.9999%）或更高，設定成7N（99.99999%）或更高為佳（亦即，雜質濃度為1ppm或更低，0.1ppm或更低為佳）。惰性氣體大氣係將惰性氣體包含為其主成份並包含低於10ppm之濃度的反應氣體之大氣。

須注意氧化氣體係指氧、臭氧、或二氧化氮等，且不包含水、及氫等為佳。例如，導入熱處理設備中之氧、臭氧、或二氧化氮等的純度大於或等於6N（99.9999%），大於或等於7N（99.99999%）為佳（亦即，雜質濃度少於或等於1ppm，少於或等於0.1ppm為佳）。可能將混合有惰性氣體的氧化氣體使用為氧化氣體大氣，並包括至少大於或等於10ppm之濃度的氧化氣體。

該熱處理可用，例如，將待處理物件導入使用電阻加熱元件等之電爐，並以350℃在氮大氣中加熱一小時之此種方式實施。在該熱處理期間，氧化物半導體層106未曝露於空氣中，以防止水及氫進入。

熱處理設備並未受限於電爐，且該熱處理設備可係藉由來自媒體，諸如加熱氣體，之熱輻射或熱傳導將待處理物件加熱的設備。例如，可使用RTA（快速熱退火）設備，諸如GRTA（氣體快速熱退火）設備或LRTA（射線照射快速熱退火）設備。LRTA設備係藉由發射自燈，諸如鹵素燈、金屬鹵化物燈、氙弧燈、碳弧燈、高壓鈉燈、或高

壓汞燈，之光幅射（電磁波）加熱待處理物件的設備。GRTA設備係使用高溫氣體實施熱處理的設備。將不藉由熱處理與待處理物件反應的惰性氣體，例如氮，或稀有氣體，諸如氬，使用為該氣體。

例如，可能將作為該第一熱處理之GRTA處理實施如下。將待處理物件置於已加熱的惰性氣體大氣中，加熱數分鐘，並從該惰性氣體大氣中取出。該GRTA處理致能短時間的高溫熱處理。此外，該GRTA處理甚至可在溫度超過待處理物件之溫度上限時使用。須注意該惰性氣體大氣可能在處理期間改變為包括氧化氣體的大氣。此係因為藉由在包括氧化氣體之大氣中實施第一熱處理，可降低氧化物半導體層106中的缺氧，並可降低由於缺氧所導致之能量間隙中的缺陷水準。

也可將上述熱處理（第一熱處理）稱為脫水處理、或脫氫處理等，因為其之將過量氫（包括水及羥基）等移除的有利效果。此外，也可將上述熱處理稱為用於供應氧的處理，因為其之從絕緣層、或熱處理大氣供應氧的有利效果。脫水處理、脫氫處理、或用於供應氧之處理可能在，例如，將氧化物半導體層處理為島形後實施。可能將此種脫水處理、脫氫處理、或用於供應氧的處理實施一次或複數次。

其次，可將下列條件使用為使用包括鹵素元素之氣體的電漿處理之條件的範例：NF₃的流動率為20sccm、N₂的流動率為80sccm、處理壓力為0.67帕、基材溫度為40℃、

處理時間為10秒、且高頻（RF）功率供應為2kW。須注意雖然在此實施例中加入 N_2 氣體，本發明並未受限於此，並可能僅加入 NF_3 或其他氣體。

須注意此處描述第一熱處理係在藉由處理形成具有島形的氧化物半導體層106之後實施的情形；然而本發明之一實施例並未受限於此。氧化物半導體層106的處理可能在第一熱處理之後實施。

此處，描述在具有島形的氧化物半導體層106形成後，實施第一熱處理，然後實施使用包括鹵素元素之氣體的電漿處理之程序；然而，本發明並未受限於此程序。雖然如同此實施例，在藉由處理形成具有島形之氧化物半導體層106後，實施第一熱處理，然後實施使用包括鹵素元素之氣體的電漿處理為佳，使用包括鹵素元素之氣體的電漿處理可能在將氧化物半導體層處理為島形前或第一熱處理實施前實施。使用包括鹵素元素之氣體的電漿處理就在用於形成源極電極及汲極電極之導電層形成前實施係更有效的（該導電層待於後續步驟中形成）。

其次，將用於形成源極電極及汲極電極（包括形成在與源極電極及汲極電極相同之層中的佈線）的導電層形成在基底絕緣層102及氧化物半導體層106上方，並將其處理成形成源極電極108a及汲極電極108b（見圖3C）。電晶體的通道長度L係由此處形成之源極電極108a及汲極電極108b的邊緣之間的距離決定。

可將，例如，包含選自Al、Cr、Cu、Ta、Ti、Mo、W

之元素的金屬層、或將任何上述元素包含為其成份的金屬氮化物層（例如，氮化鈦層、氮化鉬層、或氮化鎢層）使用為用於源極電極108a及汲極電極108b的導電層。可能將Ti、Mo、或W等的高熔點金屬層或任何此等元素的金屬氮化物層（氮化鈦層、氮化鉬層、或氮化鎢層）堆疊在Al或Cu等之金屬層的底側及頂側的一側或二側上。

或著，用於源極電極108a及汲極電極108b的導電層可能使用導電金屬氧化物形成。可將氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化銦-氧化錫合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ；縮寫為ITO）、氧化銦-氧化鋅合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）、或將矽或氧化矽包含於其中之任何此等金屬氧化物材料使用為該導電金屬氧化物。

該導電層可藉由使用光阻遮罩的蝕刻處理。將紫外光、KrF雷射光、或ArF雷射光等使用為用於形成用於蝕刻之光阻遮罩的曝光為佳。

在通道長度L少於25nm的情形中，形成光阻遮罩時的曝光使用，例如，具有數奈米至數十奈米之極短波長的極紫外光實施為佳。在藉由極紫外光的曝光中，解析度甚高且焦點深度甚大。因此，可將稍後形成之電晶體的通道長度L縮短，因此可增加電路的操作速度。

蝕刻可能使用所謂的多色調遮罩形成之光阻遮罩實施。使用多色調遮罩形成的光阻遮罩具有複數種厚度，並可藉由灰化另外改變形狀；因此，可將該光阻遮罩使用在用於不同型樣的複數個蝕刻步驟中。因此，對應於至少二種

不同型樣的光阻遮罩可藉由使用一多色調遮罩形成。亦即，可將處理簡化。

在源極電極 108a 及汲極電極 108b 形成時，蝕刻氧化物半導體層 106 的一部分（在源極電極 108a 及汲極電極 108b 之間的區域），使得氧化物半導體層 106 變成具有溝槽部（凹陷部）的氧化物半導體層。

在源極電極 108a 及汲極電極 108b 之間在氧化物半導體層 106 中的區域係作為電晶體的通道區域使用。僅有此區域的最上方表面受蝕刻，因此將氧化物半導體層之具有以鹵素元素為封端之表面的部分移除。該通道區域不包含氫、羥基、及鹵素元素為佳。

之後，可能使用氣體，諸如氧、臭氧、或二氧化氮，實施電漿處理，以使氧化物半導體層 106 的曝露表面氧化並降低缺氧。在實施電漿處理的情形中，與一部分氧化物半導體層 106 接觸的閘極絕緣層 112 於電漿處理之後未曝露於空氣中形成為佳。

然後，將閘極絕緣層 112 形成為覆蓋源極電極 108a 及汲極電極 108b，並與一部分的氧化物半導體層 106 接觸（見圖 3D）。

閘極絕緣層 112 可具有與基底絕緣層 102 之結構相似的結構。須注意慮及電晶體之閘極絕緣層的功能，可能將具有高介電常數的材料，諸如氧化鈣或氧化鋁，用於閘極絕緣層 112。或者，慮及閘極承受電壓及氧化物半導體之介面的狀態，可能將具有高介電常數的材料，諸如氧化鈣或

氧化鋁，堆疊在氧化矽、氮氧化矽、或氮化矽上。閘極絕緣層 112 的厚度大於或等於 1nm 並少於或等於 300nm 為佳，大於或等於 5nm 並少於或等於 100nm 更佳。隨著閘極絕緣層 112 的厚度變大，短通道效應更行強化且臨界電壓傾向於更往負側偏移。

第二熱處理在閘極絕緣層 112 形成之後形成為佳。第二熱處理以高於或等於 250℃ 且低於或等於 700℃ 的溫度實施，高於或等於 350℃ 且低於或等於 600℃ 或低於該物質的應變點為佳。

第二熱處理可能在氧化氣體大氣或惰性氣體大氣中實施。不將水、及氫等包含在該大氣中為佳。另外，將導入熱處理設備中之氣體的純度設定成 6N (99.9999%) 或更高為佳，7N (99.99999%) 或更高更佳（亦即，雜質濃度為 1ppm 或更低，0.1ppm 或更低為佳）。

在氧化物半導體層 106 與閘極絕緣層 112 彼此接觸的同時實施第二熱處理。因此，可從閘極絕緣層 112 將係氧化物半導體的主成份之一者的氧供應至氧化物半導體層 106。因此，可降低氧化物半導體層 106 中的缺氧及氧化物半導體層 106 及閘極絕緣層 112 之間的介面狀態密度。同時，也可降低閘極絕緣層 112 中的缺氧。

須注意只要第二熱處理係在閘極絕緣層 112 形成之後，第二熱處理的時機並無特別限制。例如，第二熱處理可能在閘極電極 114 形成之後實施。

然後，形成閘極電極 114（見圖 3E）。閘極電極 114 可

用使用金屬材料，諸如鉬、鈦、鉭、鎢、鋁、銅、釹、或鈳，或任何此等金屬材料的氮化物、或將任何此等金屬材料包含為其主成份的合金材料形成。須注意閘極電極 114 可能具有單層結構或堆疊結構。

經由上述處理，可製造電晶體 151。

其次，將參考圖 4A 至 4E 描述圖 2A 中的電晶體 154 之製造處理的範例。

首先，將基底絕緣層 102 形成在基材 100 上方（圖 4A）。

其次，將閘極電極 114 形成在基底絕緣層 102 上方（見圖 4B）。

然後，將閘極絕緣層 112 形成在閘極電極 114 上方（見圖 4C）。

其次，將氧化物半導體層形成在閘極絕緣層 112 上方，並處理其以形成具有島形的氧化物半導體層 106。之後，實施與電晶體 151 之第一熱處理相似的第一熱處理，並在氧化物半導體層上實施使用包括鹵素元素之氣體的電漿處理。然後，將氧化物半導體層 106 連接至源極電極 108a 及汲極電極 108b（見圖 4D）。可藉由與電晶體 151 之方法相似的方法實施使用包括鹵素元素之氣體的電漿處理。

因為氧化物半導體層 106 的表面係以鹵素元素為封端，可抑制氧化物半導體層 106 及源極及汲極電極 108a 及 108b 之間的接觸電阻增加。

在源極電極 108a 及汲極電極 108b 形成時，蝕刻氧化物

半導體層 106 的一部分（在源極電極 108a 及汲極電極 108b 之間的區域），使得氧化物半導體層 106 變成具有溝槽部（凹陷部）的氧化物半導體層。

在源極電極 108a 及汲極電極 108b 之間在氧化物半導體層 106 中的區域係作為電晶體的通道區域使用。僅有此區域的最上方表面受蝕刻，因此將氧化物半導體層之具有以鹵素元素為封端之表面的部分移除。該通道區域不包含氫、羥基、及鹵素元素為佳。

其次，將保護絕緣層 124 形成為覆蓋氧化物半導體層 106、源極電極 108a、及汲極電極 108b（見圖 4E）。

經由上述處理，製造電晶體 154。

將參考圖 5A 至 5E 描述圖 2B 中的電晶體 155 之製造處理的範例。

首先，將基底絕緣層 102 形成在基材 100 上方（圖 5A）。

其次，將氧化物半導體層形成在基底絕緣層 102 上方，然後處理其以形成具有島形的氧化物半導體層 106（見圖 5B）。之後，實施與電晶體 151 之第一熱處理相似的第一熱處理。

其次，藉由光微影法藉由處理將閘極絕緣層 112 及閘極電極 114 形成為具有相似型樣（見圖 5C）。此時，在藉由處理形成閘極電極 114 後，閘極絕緣層 112 可能藉由將閘極電極 114 使用為遮罩的處理形成。

其次，將閘極電極 114 使用為遮罩，降低氧化物半導

體層 106 的電阻，使得源極區域 122a 及汲極區域 122b 形成。在未降低電阻之閘極電極下方的區域係作為通道區域 126 使用（見圖 5D）。此時，電晶體的通道長度 L 係由閘極電極的寬度決定。藉由將閘極電極使用為遮罩之此種方式的型樣化，源極區域及汲極區域不與閘極電極重疊，且不產生寄生電容；因此，可增加電晶體的操作速度。

其次，形成保護絕緣層 124 並將開口設置在保護絕緣層 124 之與源極區域及汲極區域重疊的區域中。在將開口設置在保護絕緣層 124 中之後，在源極區域 122a 及汲極區域 122b，以及及保護絕緣層 124 上實施使用包括鹵素元素之氣體的電漿處理，源極區域及汲極區域係氧化物半導體層 106 的部位。電漿處理可藉由與電晶體 151 之方法相似的方法實施。

其次，形成用於形成源極電極及汲極電極（包含形成在與源極電極及汲極電極相同之層中的佈線）的導電層，並處理其以形成源極電極 108a 及汲極電極 108b（見圖 5E）。

因為係氧化物半導體層 106 之一部分的源極區域 122a 及汲極區域 122b 之表面以鹵素元素為封端，可抑制源極及汲極區域 122a 及 122b 與源極及汲極電極 108a 及 108b 之間的接觸電阻增加。

因為以保護絕緣層 124、閘極電極 114、以及閘極絕緣層 112 覆蓋通道區域 126，在使用包括鹵素元素之氣體的電漿處理時，通道區域 126 未曝露於電漿中。

經由上述處理，製造電晶體 155。

藉由以下方法將在此實施例中使用為電晶體之主動層的氧化物半導體層純化並使其在電性上為 i-型（本質）：藉由在形成氧化物半導體層的步驟中加熱基材，或藉由在形成氧化物半導體層之後實施熱處理，從氧化物半導體移除雜質，諸如氫（包括水及羥基）；並從絕緣層將係氧化物半導體層的主成份並在移除雜質之該步驟時減少的氧供應至氧化物半導體層。因為與源極電極及汲極電極接觸之氧化物半導體層的表面係藉由使用包括鹵素元素之氣體的電漿處理而終結，可抑制氧化物半導體層及源極及汲極電極之間的接觸電阻增加。

包括以上述方式純化之氧化物半導體層的電晶體具有低截止狀態電流並抑制電特徵中的變異，且係電性穩定的。

此外，可在包括其表面藉由使用包括鹵素元素之氣體的電漿處理終結之氧化物半導體層的電晶體中抑制氧化物半導體層及源極及汲極電極之間的接觸電阻增加；因此，該電晶體可具有高導通狀態電流及高場效遷移率。

以上述方式，可提供具有穩定電特徵及高場效遷移率之半導體裝置的製造方法。

描述於此實施例中的方法及結構可視情況與描述於其他實施例中的任何方法及結構組合。

（實施例 2）

具有顯示功能的半導體裝置（也稱為顯示裝置）可使用在實施例1中描述成範例的任何電晶體製造。可將包括電晶體的部分或全部驅動器電路形成在形成像素部的基材上方，因此可得到系統單面板。在此實施例中，將參考圖6A至6C、圖7、圖8、以及圖9詳細地描述具有顯示功能包括在實施例1中描述成範例之任何電晶體的半導體裝置。

在圖6A中，將密封劑205設置成包圍設置在第一基材201上方的像素部202，並以第二基材206密封像素部202。在圖6A中，將各者係使用分別製備在基材上方之單晶半導體層或多晶半導體層形成的掃描線驅動器電路204及訊號線驅動器電路203載置在第一基材201上方之與密封劑205包圍的區域不同之區域中。從可撓性印刷電路（FPC）218a及218b將各種訊號及電位供應至各者分別形成的訊號線驅動器電路203及掃描線驅動器電路204、以及像素部202。

在圖6B及6C中，將密封劑205設置成圍繞設置在第一基材201上方的像素部202及掃描線驅動器電路204。將第二基材206設置在像素部202及掃描線驅動器電路204上方。因此，藉由第一基材201、密封劑205、以及第二基材206將像素部202及掃描線驅動器電路204與顯示元件共同封裝。在圖6B及6C中，將使用分別製備在基材上方之單晶半導體層或多晶半導體層形成的訊號線驅動器電路203載置在第一基材201上方之與密封劑205包圍的區域不同之區域中。在圖6B及6C中，從FPC 218將各種訊號及電位供應

至分別形成的訊號線驅動器電路203、掃描線驅動器電路204、以及像素部202。

雖然圖6B及6C各者顯示將訊號線驅動器電路203個別地形成並載置在第一基材201上的範例，本發明並未受限於此結構。該掃描線驅動器電路可能分別形成，然後載置，或可能僅將部分訊號線驅動器電路或部分掃描線驅動器電路分別形成，然後載置。

須注意用於連接個別形成之驅動器電路的方法並無特別限制，並可使用玻璃覆晶接合（COG）法、佈線接合法、或捲帶自動接合（TAB）法等。圖6A顯示藉由COG法載置訊號線驅動器電路203及掃描線驅動器電路204的範例。圖6B顯示藉由COG法載置訊號線驅動器電路203的範例。圖6C顯示藉由TAB法載置訊號線驅動器電路203的範例。

該顯示裝置在其類別中包括將顯示元件密封於其中的面板，以及將IC，諸如控制器，載置在面板上的模組。

須注意此規格書中的顯示裝置意指影像顯示裝置、顯示裝置、或光源（包括照明裝置）。該顯示裝置在其類別中也包括下列模組：將連接器，諸如FPC、TAB捲帶、或TCP附接至其的模組；具有將印刷佈線板設置於其尖端之TAB捲帶或TCP的模組；以及藉由COG法將積體電路（IC）直接載置在顯示元件上的模組。

設置在第一基材201上方的像素部及掃描線驅動器電路包括複數個電晶體，並可施用在實施例1中描述成範例的該電晶體。

可將液晶元件（也指稱為液晶顯示元件）、或發光元件（也指稱為發光顯示元件）使用為設置在顯示裝置中的該顯示元件。該發光元件在其類別中包括其亮度係由電流或電壓控制的元件，且在其類別中具體地包括無機電致發光（EL）元件、及有機EL元件等。此外，可使用其對比係藉由電效應改變的顯示媒體，諸如電子墨水。

將參考圖7、圖8、以及圖9描述半導體裝置的一實施例。圖7、圖8、以及圖9對應於沿著圖6B中的虛線M-N取得的橫剖面圖。

如圖7、圖8、以及圖9所描繪的，半導體裝置包括連接終端電極215及終端電極216。經由各向異性導電層219將連接終端電極215及終端電極216電性連接至包括在FPC 218中的終端。

連接終端電極215係以與第一電極層230相同的導電層形成。終端電極216係以與電晶體210及211之源極電極及汲極電極相同的導電層形成。

設置在第一基材201上方的像素部202及掃描線驅動器電路204各者包括複數個電晶體。在圖7、圖8、以及圖9中，將包括在像素部202中的電晶體210及包括在掃描線驅動器電路204中的電晶體211描繪為範例。

在此實施例中，可將描述於實施例1中之任何電晶體施用為電晶體210及211。電晶體210及211係包括氧化物半導體層並具有高場效遷移率的電晶體。因此，在參考圖7、圖8、以及圖9描述的此實施例中，可提供具有高場效遷

移率之半導體裝置的製造方法。

將設置在像素部202中的電晶體210電性連接至顯示元件，以形成顯示面板。只要可實施顯示，可將各種顯示元件使用為該顯示元件。

於圖7中描繪將液晶元件使用為顯示元件之液晶顯示裝置的範例。在圖7中，液晶元件213係包括第一電極層230、第二電極層231、以及液晶層208的顯示元件。須注意將作為配向層使用的絕緣層232及絕緣層233設置成使得液晶層208夾於其間。將第二電極層231形成在第二基材206側上。以液晶層208夾於其間的方式堆疊第一電極層230及第二電極層231。

間隔器235係藉由選擇性地蝕刻絕緣層而得到的圓柱形間隔器，並設置其以控制液晶層208的厚度（胞元間隙）。或者，可能使用球形間隔器。

在將液晶元件使用為顯示元件的情形中，可使用熱致液晶、低分子量液晶、高分子量液晶、聚合物分散液晶、鐵電液晶、或反鐵電液晶等。此種液晶材料依據條件呈現膽固醇相、層列相、立方晶相、掌性向列相、或各向同性相等。

或者，可能使用無需配向層之呈現藍相的液晶。藍相係在膽固醇狀液晶之溫度增加時，就在膽固醇相改變為各向同性相之前產生的液晶相之一。因為藍相僅出現在窄溫度範圍中，將混合5重量百分比或以上之掌性材料的液晶組成物用於液晶層，以改善溫度範圍。包括呈現藍相之液

晶及掌性劑的液晶組成物具有1msec或以下的短反應時間並具有光學各向同性，其使配向處理變得不必要並使視角依存性變小。此外，因為不必設置配向層且研磨處理係不必要的，可防止由研磨處理所導致的靜電放電損壞，並可在製程中降低液晶顯示裝置的缺陷及損壞。因此，可增加該液晶顯示裝置的生產性。

該液晶材料的特定電阻率為 $1 \times 10^9 \Omega \cdot \text{cm}$ 或以上， $1 \times 10^{11} \Omega \cdot \text{cm}$ 或以上為佳， $1 \times 10^{12} \Omega \cdot \text{cm}$ 或以上更佳。須注意在此說明書中的該特定電阻率係在 20°C 量測。

設置在液晶顯示裝置中之儲存電容器的尺寸係慮及設置在像素部等中之電晶體的漏電流而設定，使得可將電荷保持預定週期。因為使用包括高純度氧化物半導體層的電晶體，設置具有各像素之液晶電容的 $1/3$ 或以下， $1/5$ 或以下為佳，之電容的儲存電容器即可。

在使用於此實施例中之使用已純化氧化物半導體層的電晶體中，可使截止狀態中的電流（截止狀態電流）變小。因此，當電力開啓時，可將諸如影像訊號的電訊號保持長週期，並可將寫入間距設長。因此，可降低復新操作的頻率，其導致抑制電力消耗的效果。

使用在此實施例中之包括其內側或至少其表面係以鹵素元素為封端的已純化氧化物半導體層之電晶體可具有高場效遷移率，因此高速度係可能的。因此，藉由將電晶體使用在液晶顯示裝置之像素部中，可提供高品質影像。此外，因為可將該等電晶體分離地設置在一基材上方的驅動

器電路及像素部中，可降低液晶顯示裝置的組件數量。

可將扭曲向列（TN）模式、橫向電場驅動（IPS）模式、邊緣電場切換（FFS）模式、軸對稱排列微胞（ASM）模式、光學補償雙折射（OCB）模式、鐵電液晶（FLC）模式、或反鐵電液晶（AFLC）模式等用於該液晶顯示裝置。

常態黑液晶顯示裝置，諸如使用垂直配向（VA）模式的透射液晶顯示裝置，係較佳的。垂直配向模式係控制液晶顯示面板的液晶分子之配向的方法之一。垂直配向模式係當未施加電壓時，將液晶分子垂直地對面板表面配向的模式。將部分範例提供為垂直配向模式。例如，可提供多區域垂直配向（MVA）模式、圖像垂直配向（PVA）模式、及ASV模式等。此外，可能使用稱為區域倍增或多區域設計的方法，其中將像素分割為一些區域（次像素）且該等區域中的分子在不同方向上配向。

在該顯示裝置中，視情況設置黑矩陣（遮光層）、及光學構件（光學基材），諸如偏振構件、延遲構件、或抗反射構件等。例如，可能藉由使用偏振基材及延遲基材使用圓形偏振。此外，可能將背光、或側光等使用為光源。

此外，將複數個發光二極體（LED）使用為背光，可使用分時顯示方法（場色序驅動法）。使用場色序驅動法，彩色顯示可不使用彩色濾波器實施。

可將連續法、或交錯法等使用為像素部中的顯示方法。彩色顯示時在像素中控制的彩色成份並未受限於三種色

彩：R、G、以及B（R、G、以及B分別對應於紅色、綠色、以及藍色）。例如，可使用R、G、B、以及W（W對應於白色）、或R、G、B、及黃、青、及洋紅等之一或多者。顯示區域的尺寸可能在彩色成份的個別點之間不同。須注意本發明並未受限於應用至用於彩色顯示的顯示裝置，也可施用至用於單色顯示的顯示裝置。

或者，可將使用電致發光之發光元件使用為包括在顯示裝置中的顯示元件。使用電致發光的發光元件係根據發光材料是否為有機化合物或無機化合物而分類。通常，前者稱為有機EL元件，且後者稱為無機EL元件。

在有機EL元件中，藉由將電壓施加至發光元件，電子及電洞分別從一對電極注入至包含發光有機化合物的層中，且電流流動。此等載子（電子及電洞）再結合，且因此該發光有機化合物受激發。該發光有機化合物從激發態回到基態，因此發射光。因為此種機制，將此發光元件稱為電流激發發光元件。

無機EL元件係根據彼等之元素結構而分類為分散型無機EL元件及薄膜無機EL元件。分散型無機EL元件具有發光層，其中發光材料的粒子分散在黏結劑中，且其發光機制係使用施體能階及受體能階的施體-受體重結合型發光。薄膜無機EL元件具有發光層包夾在介電層之間的結構，彼等另外包夾在電極之間，且其發光機制係使用金屬離子之內層電子變遷的局部型發光。須注意本文描述作為發光元件之有機EL元件的範例。

爲了取得從該發光元件發射之光，只要該對電極之至少一者係透明的即可接受。發光元件可具有發射光係經由與基材相對的表面取得的頂發射結構；發射光係經由基材側上的表面取得的底發射結構；或發射光係經由相對於基材的表面及在基材側上之表面取得的雙重發射結構，並可使用具有任何此等發射結構的發光元件。

於圖8中描繪將發光元件使用爲顯示元件之發光裝置的範例。將係顯示元件之發光元件243電性連接至設置在像素部202中的電晶體210。發光元件243的結構並未受限於包括第一電極層230、電致發光層241、以及第二電極層231的堆疊結構，其描繪於圖8中。發光元件243的結構可依據自發光元件243得到光的方向等而視情況改變。

分隔壁240係使用有機絕緣材料或無機絕緣材料形成。分隔壁240使用光敏樹脂材料形成以在第一電極層230上方具有開口，使得該開口的側壁形成爲具有連續曲率之傾斜表面特佳。

電致發光層241可能使用單層或複數堆疊層之任一者形成。

可能將保護層形成在第二電極層231及分隔壁240上方，以防止氧、氫、濕氣、或二氧化碳等進入發光元件243。可將氮化矽層、氧化氮化矽層、或DLC層等形成爲該保護層。將填充劑244設置並緊密地密封在以第一基材201、第二基材206、以及密封劑205密封的空間中。以此種方式，使用保護膜（諸如層壓膜或紫外光固化樹脂膜）或具有

高氣密性及些許脫氣性的覆蓋材料封裝（密封）發光元件，使得該發光元件不曝露在外側空氣中為佳。

作為填充劑 244，可使用惰性氣體，諸如氮或氬，以外的可紫外光固化樹脂或熱塑性樹脂，並可使用聚氯乙烯（PVC）、丙烯酸、聚醯亞胺、環氧樹脂、聚矽氧樹脂、聚乙烯縮丁醛（PVB）、或乙烯醋酸乙烯酯（EVA）等。例如，可將氮使用為該填充劑。

若有必要，可能視情況將光學膜，諸如偏振板、圓形偏振板（包括橢圓形偏振板）、延遲板（四分之一波板或二分之一波板）、或彩色濾波器，設置在該發光元件之發光側的表面上。另外，該偏振板或該圓形偏振板可能設有抗反射層。例如，可實施反射光可藉由表面上之凸起及凹陷而散射以減少該閃爍的抗閃爍處理。

可將電子墨水於其中受驅動的電子紙提供為該顯示裝置。電子紙也稱為電泳顯示裝置（電泳顯示器）並具有與普通紙相同之可讀性等級的優點，其比其他顯示裝置消耗更少電力，並可將其設定成具有輕薄形式。

電泳顯示裝置可具有各種模式。電泳顯示裝置包含分散在溶劑或溶質中的複數個微膠囊，各微膠囊包含正充電之第一粒子及負充電的第二粒子。藉由施加電場至微膠囊，微膠囊中的粒子在彼此相反的方向上移動，且僅顯示集中在一側之粒子的顏色。須注意第一粒子及第二粒子各者包含色素且在無電場時不移動。此外，第一粒子及第二粒子具有不同顏色（其可能係無色的）。

因此，電泳顯示裝置係使用所謂電泳效應的顯示器，具有高介電常數的物質藉由電泳效應移至高電場區域。

將上述微膠囊散佈於溶劑中的溶液稱為電子墨水。此電子墨水可列印在玻璃、塑膠、布、或紙等的表面上。此外，彩色顯示也可藉由使用彩色濾波器或具有色素的粒子實現。

須注意在該等微膠囊中的該等第一粒子及該等第二粒子各者可能以選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電材料、電致發光材料、電色材料、以及電泳材料之單一材料、或彼等任一者之複合材料形成。

可將使用扭轉球顯示法的顯示裝置使用為電子紙。該扭轉球顯示法係指將以黑白色著色之球形粒子各者配置在係用於顯示元件之電極層的第一電極層及第二電極層之間，並在該第一電極層及該第二電極層之間產生電位差以控制該等球形粒子之方位，使得實施顯示的方法。

圖9顯示係半導體裝置之一實施例的主動式矩陣電子紙。圖9中的電子紙係使用扭轉球顯示方法之顯示裝置的範例。

在連接至電晶體210的第一電極層230及設置在第二基材206上的第二電極層231之間，設置包括黑色區域255a、白色區域255b、以及在該等區域周圍以液體填充之洞252的各球形粒子253。球形粒子253周圍的空間係以填充劑254填充，諸如樹脂。第二電極層231對應於共同電極（對

向電極)。第二電極層231電性連接至共同電位線。

須注意在圖7、圖8、以及圖9中，可將可撓基材及玻璃基材使用為第一基材201及第二基材206。例如，可使用具有光透射性質的塑膠基材。可將玻璃纖維強化塑膠（FRP）板、聚氟乙烯（PVF）膜、聚酯膜、或丙烯酸樹脂膜使用為塑膠。也可使用具有將鋁箔夾於PVF膜或聚酯膜間之結構的薄片。

絕緣層221可使用有機絕緣材料或無機絕緣材料形成。須注意可將具有耐熱性的有機絕緣材料，諸如丙烯酸樹脂、聚醯亞胺、苯環丁烯基質樹脂、聚醯胺、或環氧樹脂，使用為平坦化絕緣層為佳。除了此等有機絕緣材料外，可能使用低介電常數材料（低k材料）、矽氧烷基質樹脂、磷矽酸鹽玻璃（PSG）、或硼磷矽酸鹽玻璃（BPSG）等。絕緣層221可能藉由堆疊由此等材料形成之複數層絕緣層而形成。

用於形成絕緣層221的方法並無特別限制，且絕緣層221可依據其材料藉由濺鍍法、旋轉塗佈法、浸漬法、噴濺塗佈法、液滴排放法（例如，噴墨法、絲網列印、或平版印刷）、滾筒塗佈法、簾幕塗佈法、或刮刀塗佈法等形成。

該顯示裝置藉由來自光源的透射光或顯示元件實施顯示。因此，設置於透射光之該像素部中的該等基材及該等薄膜，諸如絕緣層及導電層，具有相關於可見光波長範圍中之光的光透射性質。

用於供應電壓至該顯示元件的第一電極層及第二電極層（彼等各者可能稱為像素電極層、共同電極層、或對向電極層等）可能具有光透射性質或光反射性質，取決於取得光之方向、設置該電極層的位置、及該電極層的型樣結構等。

光透射導電材料，諸如含氧化錫的氧化銦、含氧化錫的氧化銦鋅、含氧化鈦的氧化銦、含氧化鈦的氧化銦錫、氧化銦錫（在下文中指稱為ITO）、氧化銦鋅、或將二氧化矽加至其的氧化銦錫，可用於第一電極層230及第二電極層231。

第一電極層230及第二電極層231可使用選自，諸如錫（W）、鉬（Mo）、鋯（Zr）、鈦（Hf）、釩（V）、鈮（Nb）、鉭（Ta）、鉻（Cr）、鈷（Co）、鎳（Ni）、鈦（Ti）、鉑（Pt）、鋁（Al）、銅（Cu）、或銀（Ag），之一種或複數種的金屬；或彼等之合金；及彼等之氮化物形成。

可將包含導電高分子（也指稱為導電聚合物）的導電組成物用於第一電極層230及第二電極層231。可將所謂的 π -電子複合導電聚合物使用為該導電高分子。可將聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、以及苯胺、吡咯、以及噻吩或其衍生物之二或多者的共聚物提供為範例。

因為電晶體易由於靜電等而破裂，設置用於保護驅動器電路之保護電路為佳。該保護電路使用非線性元件形成

為佳。

如上文所述，藉由使用在實施例1中描述為範例的任何電晶體，可製造能高速操作的半導體裝置。須注意在實施例1中描述為範例的電晶體不僅可施用至具有上述顯示功能的半導體裝置，也可施用至具有各種功能的半導體裝置，諸如載置在電源電路上的電力裝置、半導體積體電路，諸如LSI、以及具有讀取物件的資訊之影像感測器功能的半導體裝置。

描述於此實施例中的方法及結構可視情況與描述於其他實施例中的任何方法及結構組合。

（實施例3）

可將根據本發明之一實施例的半導體裝置製造方法施用於其的半導體裝置施用至各種電子器具（包括遊戲機）。電子器具的範例係電視機（也稱為電視或電視接收器）、電腦等的監視器、攝影機，諸如數位相機或數位視訊攝影機、數位相框、行動電話手機（也稱為行動電話或行動電話裝置）、可攜式遊戲機、可攜式資訊終端、音訊再生裝置、及大尺寸遊戲機等，諸如小鋼珠遊戲機。將描述包括於上述實施例中描述的半導體裝置之各電子器具的範例。

圖10A描繪膝上型個人電腦，其包括主體301、外殼302、顯示部303、及鍵盤304等。藉由施用描述於實施例1中的半導體裝置製造方法，可提供包括能高速操作之電晶

體的膝上型個人電腦。

圖 10B 描繪將顯示部 313、外部介面 315、及操作鈕 314 等包括在主體 311 中的可攜式資訊終端 (PDA)。將觸控筆 312 包括為用於操作的週邊。藉由施用描述於實施例 1 中的半導體裝置製造方法，可提供包括能高速操作之電晶體的可攜式資訊終端 (PDA)。

圖 10C 描繪電子書閱讀器的範例。例如，電子書閱讀器 320 包括二外殼，外殼 321 及外殼 322。外殼 321 及外殼 322 係以轉軸 325 組合，使得電子書閱讀器 320 可將轉軸 325 使用為軸心而開啓及關閉。使用此種結構，電子書閱讀器 320 可像紙質書似地操作。

顯示部 323 及顯示部 324 分別合併在外殼 321 及外殼 322 中。顯示部 323 及顯示部 324 可能顯示一影像或不同影像。當顯示部 323 及顯示部 324 顯示不同影像時，例如，可將文字顯示在右側的顯示部上 (圖 10C 中的顯示部 323)，並可將圖顯示在左側的顯示部上 (圖 10C 中的顯示部 324)。藉由施用描述於實施例 1 中的半導體裝置製造方法，可提供包括能高速操作之電晶體的電子書閱讀器。

圖 10C 描繪外殼 321 設有操作部等的範例。例如，外殼 321 設有電源開關 326、操作鍵 327、及揚聲器 328 等。可使用操作鍵 327 翻頁。須注意也可能將鍵盤、或指標裝置等設置在顯示部設置於其上之外殼的表面上。此外，可能將外部連接終端 (耳機終端、或 USB 終端等)、及記錄媒體插入部等設置在該外殼的背表面或側表面上。另外，電子

書閱讀器 320 可能具有電子字典的功能。

電子書閱讀器 320 可能具有能無線地傳輸及接收資料的組態。經由無線通訊，可從電子書伺服器購買及下載所期望的書籍資料等。

圖 10D 描繪行動電話，其包括二外殼，外殼 330 及外殼 331。外殼 331 包括顯示面板 332、揚聲器 333、微音器 334、指標裝置 336、相機鏡頭 337、及外部連接終端 338 等。此外，外殼 330 包括具有充電行動電話之功能的太陽能電池 340、及外部記憶體插槽 341 等。此外，將天線併入外殼 331 中。藉由施用描述於實施例 1 中的半導體裝置製造方法，可提供包括能高速操作之電晶體的行動電話。

另外，顯示面板 332 設有觸控面板。在圖 10D 中，藉由虛線描繪顯示為影像的複數個操作鍵 335。須注意也包括輸出自太陽能電池 340 的電壓係藉由其而增加至對個別電路足夠高之電壓的昇壓器電路。

在顯示面板 332 中，顯示定向可依據使用模式視情況改變。另外，該行動電話在與顯示面板 332 相同的表面上設有相機鏡頭 337，且因此可使用為視訊電話。可將揚聲器 333 及微音器 334 用於視訊電話、記錄及播放聲音等，以及語音電話。此外，開啓成如圖 10D 所描繪之狀態的外殼 330 及 331 係可滑動的，使得一者與另一者重疊；因此，可減少該行動電話的尺寸，其使該行動電話適於攜帶。

可將外部連接終端 338 連接至 AC 配接器及各種類型的纜線，諸如 USB 纜線，且使用個人電腦充電及資料通訊係

可能的。此外，更大量的資料可藉由插入記錄媒體至外部記憶體插槽 341 而儲存及移動。

另外，除了上述功能外，可能提供紅外線通訊功能、或電視接收功能等。

圖 10E 描繪數位視訊攝影機，其包括主體 351、顯示部 (A) 357、目鏡 353、操作開關 354、顯示部 (B) 355、及電池 356 等。藉由施用描述於實施例 1 中的半導體裝置製造方法，可提供包括能高速操作之電晶體的數位視訊攝影機。

圖 10F 描繪電視機的範例。在電視機 360 中，將顯示部 363 併入外殼 361 中。顯示部 363 可顯示影像。此處，外殼 361 係藉由腳架 365 支撐。藉由施用描述於實施例 1 中之半導體裝置的製造方法，電視機 360 能高速操作。

電視機 360 可藉由外殼 361 或分離式遙控器的操作開關操作。此外，該遙控器可能設有用於顯示從該遙控器輸出之資料的顯示部。

須注意電視機 360 設有接收器、及數據機等。使用該接收器，可接收一般的電視廣播。此外，當該電視機經由數據機使用或不使用佈線連接至通訊網路時，可實施單向（從傳送器至接收器）或雙向（例如，在傳送器及接收器之間或在接收器之間）資訊通訊。

描述於此實施例中的結構、及方法等可視情況與描述在其他實施例中之任何結構、及方法等組合。

[範例 1]

在此範例中，將描述係本發明之實施例的半導體裝置製造方法以及藉由本發明之實施例的半導體裝置製造方法得到的電晶體之電特徵的量測結果。

將此範例中之電晶體的結構描繪於圖 11 中。將參考圖 11 於下文描述製造方法。

在描繪於圖 11 的電晶體 510 中，將絕緣層 502 形成在基材 500 上方。將具有 0.7mm 之厚度的玻璃基材使用為基材 500，並使用濺鍍設備將具有 300nm 之厚度的氧化矽層形成為絕緣層 502。

其次，將氧化物半導體層 506 形成在絕緣層 502 上方。氧化物半導體層 506 係使用濺鍍設備在下列條件下形成：Ar 的流動率為 30sccm、O₂ 的流動率為 15sccm、電功率為 0.5kW (DC)、壓力為 0.4 帕、T-S 距離為 60mm、基材溫度為 200℃、且厚度為 30nm。將具有下列組成率的金屬氧化物靶材使用為濺鍍靶材：In₂O₃ : Ga₂O₃ : ZnO = 1 : 1 : 2 [莫耳比率]。

在氧化物半導體層 506 形成後，使用烤爐以 450℃ 在氮大氣中實施一小時的熱處理。

然後，在氧化物半導體層 506 上實施使用包括鹵素元素之氣體的電漿處理。在下列條件下使用乾蝕刻設備實施使用包括鹵素元素之氣體的電漿處理：NF₃ 的流動率為 20sccm、N₂ 的流動率為 80sccm、電功率為 2kW (RF)、壓力為 0.67 帕、環境溫度為 40℃、且處理時間為 10 秒。

其次，使用具有100nm之厚度的鎢層形成源極電極508a及汲極電極508b。

然後，將閘極絕緣層512形成在氧化物半導體層506、源極電極508a、以及汲極電極508b上方。使用電漿CVD設備將具有15nm之厚度的氮氧化矽層形成爲閘極絕緣層512。須注意氮氧化矽層的介電常數(ϵ)爲4.1。

其次，將閘極電極514形成在閘極絕緣層512上方。閘極電極514係使用濺鍍設備在真空中藉由形成具有20nm之厚度的氮化鉬層，然後連續地將具有180nm之厚度的鎢層形成在該氮化鉬層上方而形成。

然後，將保護絕緣層516形成在閘極絕緣層512及閘極電極514上方。使用濺鍍設備將具有300nm之厚度的氧化矽層形成爲保護絕緣層516。

然後，藉由光微影法將具有期望形狀的遮罩形成在保護絕緣層516上方，並使用乾蝕刻設備形成到達源極電極508a及汲極電極508b的開口。

其次，形成經由形成在保護絕緣層516及閘極絕緣層512中的開口連接至源極電極508a及汲極電極508b的源極佈線518a及汲極佈線518b。使用濺鍍設備藉由形成具有50nm之厚度的鈦層、將具有100nm之厚度的鋁層形成在該鈦層上方、並將具有5nm之厚度的鈦層形成在該鋁層上方而形成源極佈線518a及汲極佈線518b。須注意源極佈線518a及汲極佈線518b具有鈦層、鋁層、以及鈦層的三層結構，且該等三層係在真空中連續地形成。

經由上述處理，形成電晶體 510。在形成電晶體 510時，使用包括鹵素元素之氣體的電漿處理係在氧化物半導體層 506形成後實施，其抑制氧化物半導體層 506及源極及汲極電極 508a及 508b之間的接觸電阻增加。

在此範例中製造的電晶體 510上，實行汲極電流 (I_d) - 閘極電壓 (V_g) 量測。將量測結果顯示於圖 12中。該受量測電晶體的通道長度 L 為 $10\mu m$ ，且通道寬度 W 為 $20\mu m$ 。將電晶體的源極電極及汲極電極之間的電壓 (V_d) 設定為 $3V$ 。

圖 12中的實線 600顯示當源極電極及汲極電極之間的電壓 (V_d) 為 $3V$ ，並以 $0.1V$ 的間距將閘極電壓 (V_g) 從 $-6V$ 改變至 $6V$ 時的汲極電流 (I_d)。此外，虛線 601顯示當源極電極及汲極電極之間的電壓 (V_d) 為 $3V$ ，並以 $0.1V$ 的間距將閘極電壓 (V_g) 從 $-6V$ 改變至 $6V$ 時的場效遷移率 (μ_{FE})。

根據圖 12，在源極電極及汲極電極之間的電壓 (V_d) 為 $3V$ 且閘極電壓 (V_g) 從 $-6V$ 改變至 $6V$ 的情形中，此範例之電晶體在飽和區域中的最大場效遷移率 (μ_{FE}) 為 $13.6cm^2/Vs$ 。

(比較範例)

其次，製造用於與此範例的電晶體比較之在氧化物半導體層 506形成後不實施使用包括鹵素元素之氣體的電漿處理之比較電晶體。然後，以與電晶體 510之方式相似的

方式實行比較電晶體的汲極電流（ I_d ）-閘極電壓（ V_g ）量測。將量測結果顯示於圖 13 中。受量測之比較電晶體的通道長度 L 為 $10\mu m$ ，且通道寬度 W 為 $50\mu m$ ；通道寬度 W 與電晶體 510 的通道寬度不同。比較電晶體在結構上與圖 11 描繪之電晶體 510 相同，且不同處僅在於在氧化物半導體層 506 形成後不實施使用包括鹵素元素之氣體的電漿處理。

圖 13 中的實線 610 顯示當源極電極及汲極電極之間的電壓（ V_d ）為 $3V$ ，並以 $0.1V$ 的間距將閘極電壓（ V_g ）從 $-6V$ 改變至 $6V$ 時的汲極電流（ I_d ）。此外，虛線 611 顯示當源極電極及汲極電極之間的電壓（ V_d ）為 $3V$ ，並以 $0.1V$ 的間距將閘極電壓（ V_g ）從 $-6V$ 改變至 $6V$ 時的場效遷移率（ μ_{FE} ）。

根據圖 13，在源極電極及汲極電極之間的電壓（ V_d ）為 $3V$ 且閘極電壓（ V_g ）從 $-6V$ 改變至 $6V$ 的情形中，比較電晶體在飽和區域中的最大場效遷移率（ μ_{FE} ）為 $10.3 cm^2/Vs$ 。

從上文發現此範例的電晶體 510 具有比未實施使用包括鹵素元素之氣體的電漿處理之比較電晶體更高的場效遷移率。

本申請案基於 2010 年 7 月 2 日向日本特許廳申請的日本專利申請案編號第 2010-151641 號，該專利之教示全文以提及之方式併入本文中。

【圖式簡單說明】

在該等隨附圖式中：

圖 1A 至 1C 係描繪係本發明之實施例的半導體裝置之範例的平面圖及橫剖面圖；

圖 2A 及 2B 各者係描繪係本發明之實施例的半導體裝置之範例的橫剖面圖；

圖 3A 至 3E 係描繪係本發明之實施例的半導體裝置製造處理之範例的橫剖面圖；

圖 4A 至 4E 係描繪係本發明之實施例的半導體裝置製造處理之範例的橫剖面圖；

圖 5A 至 5E 係描繪係本發明之實施例的半導體裝置製造處理之範例的橫剖面圖；

圖 6A 至 6C 各者係描繪係本發明之實施例的半導體裝置之範例的平面圖；

圖 7 係描繪係本發明之實施例的半導體裝置之範例的橫剖面圖；

圖 8 係描繪係本發明之實施例的半導體裝置之範例的橫剖面圖；

圖 9 係描繪係本發明之實施例的半導體裝置之範例的橫剖面圖；

圖 10A 至 10F 描繪係本發明之實施例的半導體裝置之模式；

圖 11 描繪使用本發明之實施例製造的半導體裝置；

圖 12 係使用本發明之實施例製造的半導體裝置之圖；

且

圖 13 係用於與本發明之實施例比較而製造的半導體裝置之圖。

【主要元件符號說明】

100、500：基材

102：基底絕緣層

106、506：氧化物半導體層

108a、508a：源極電極

108b、508b：汲極電極

112、512：閘極絕緣層

114、514：閘極電極

122a：源極區域

122b：汲極區域

124、516：保護絕緣層

126：通道區域

151、154、155、210、211、510：電晶體

201：第一基材

202：像素部

203：訊號線驅動器電路

204：掃描線驅動器電路

205：密封劑

206：第二基材

208：液晶層

213：液晶元件

215：連接終端電極

216：終端電極

218、218a、218b：可撓性印刷電路

219：各向異性導電層

221、232、233、502：絕緣層

230：第一電極層

231：第二電極層

235：間隔器

240：分隔壁

241：電致發光層

243：發光元件

244、254：填充劑

252：洞

253：球形粒子

255a：黑色區域

255b：白色區域

301、351：主體

302、311、321、322、330、331、361：外殼

303、313、323、324、355、357、363：顯示部

304：鍵盤

312：觸控筆

314：操作鈕

315：外部介面

320：電子書閱讀器

325：轉軸

326：電源開關

327、335：操作鍵

328、333：揚聲器

332：顯示面板

334：麥克風

336：指標裝置

337：相機鏡頭

338：外部連接終端

340：太陽能電池

341：外部記憶體插槽

353：目鏡

354：操作開關

356：電池

360：電視機

365：腳架

518a：源極佈線

518b：汲極佈線

600、610：實線

601、611：虛線

I_d ：汲極電流

V_g ：閘極電壓

七、申請專利範圍：

1. 一種半導體裝置製造方法，包含下列步驟：

將氧化物半導體層形成在基材上方；

使用包括鹵素元素的氣體在該氧化物半導體層上實施電漿處理；

在該氧化物半導體層上方形成與其接觸的源極電極及汲極電極；

將閘極絕緣層形成在該源極電極及該汲極電極上方；
以及

將閘極電極形成在該閘極絕緣層上方。

2. 一種半導體裝置製造方法，包含下列步驟：

將閘極電極形成在基材上方；

將閘極絕緣層形成在該閘極電極上方；

將氧化物半導體層形成在該閘極絕緣層上方；

使用包括鹵素元素的氣體在該氧化物半導體層上實施電漿處理；以及

在該氧化物半導體層上方形成與其接觸的源極電極及汲極電極。

3. 如申請專利範圍第 1 或 2 項之半導體裝置製造方法，其中使用包括選自 Al、Cr、Cu、Ta、Ti、Mo、以及 W 之元素的金屬形成與該氧化物半導體層接觸的該源極電極及該汲極電極。

4. 如申請專利範圍第 1 或 2 項之半導體裝置製造方法，其中在形成該源極電極及該汲極電極時，蝕刻該氧化

物半導體層在該源極電極及該汲極電極之間的部分。

5. 一種半導體裝置製造方法，包含下列步驟：

將氧化物半導體層形成在基材上方；

將閘極絕緣層形成在該氧化物半導體層上方；

將閘極電極形成在該閘極絕緣層上方；

藉由將該閘極電極使用為遮罩將源極區域及汲極區域形成在該氧化物半導體層的區域中；

將保護絕緣層形成在該氧化物半導體層及該閘極電極上方；

將開口形成在與該保護絕緣層之該源極區域及該汲極區域重疊的區域中；以及

在該氧化物半導體層之該源極區域及該汲極區域上使用包括鹵素元素的氣體實施電漿處理。

6. 一種半導體裝置製造方法，包含下列步驟：

將氧化物半導體層形成在基材上方；以及

使用包括鹵素元素的氣體在該氧化物半導體層上實施電漿處理。

7. 如申請專利範圍第 1、2、5 及 6 項中任一項之半導體裝置製造方法，其中該氧化物半導體層具有低於 $1 \times 10^{-14} \text{ cm}^{-3}$ 的載體濃度。

8. 如申請專利範圍第 1、2、5 及 6 項中任一項之半導體裝置製造方法，其中使用在該電漿處理中之包括鹵素元素的該氣體包括 F、Cl、Br、以及 I 之任何一元素。

9. 如申請專利範圍第 1、2、5 及 6 項中任一項之半導

體裝置製造方法，其中使用在該電漿處理中之包括鹵素元素
的該氣體係 NF_3 。

圖 1A

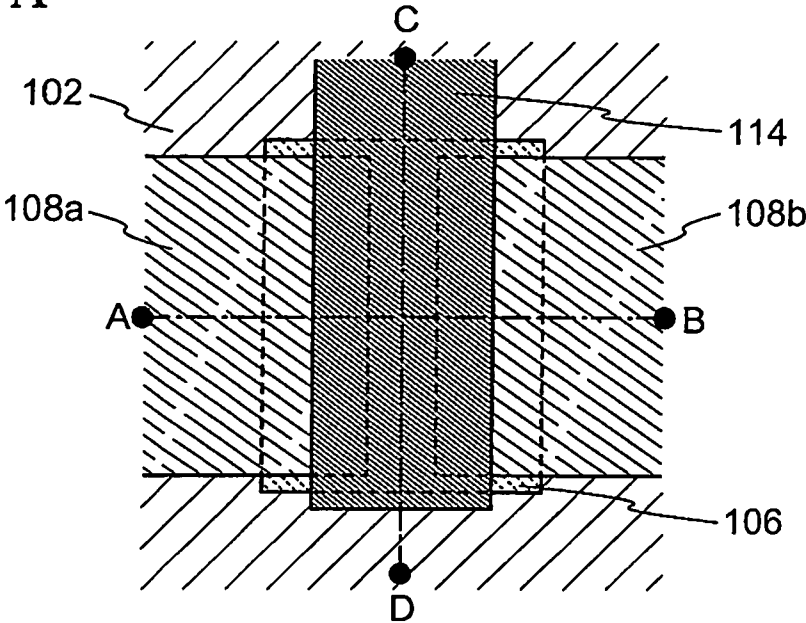


圖 1B

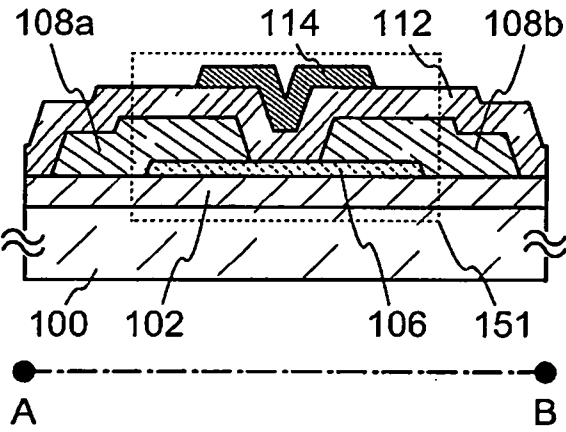


圖 1C

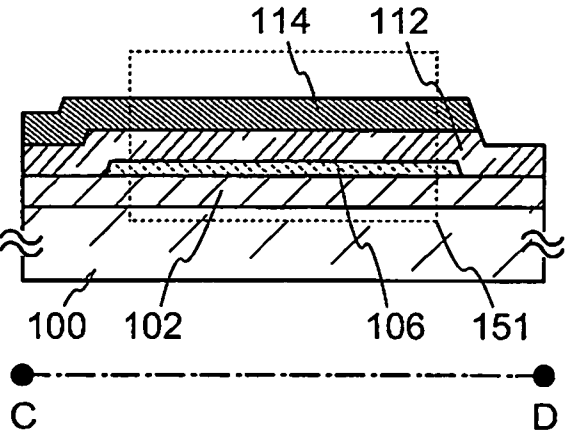


圖 2A

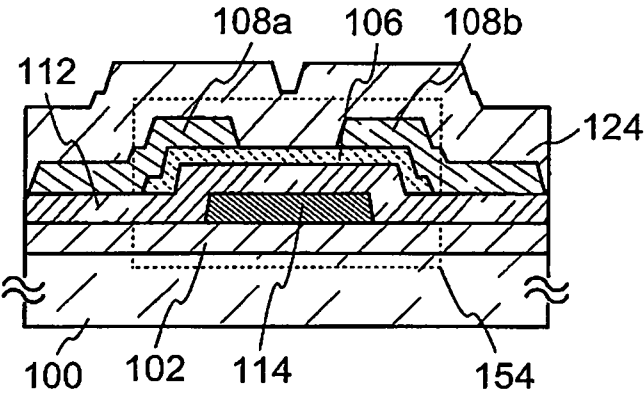


圖 2B

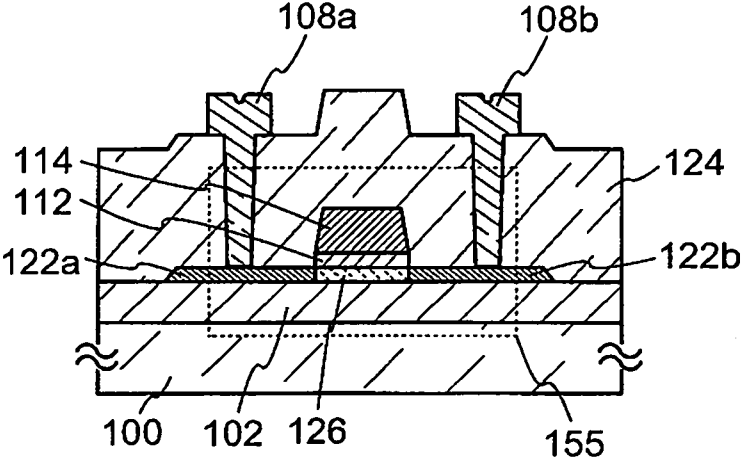


圖 3A

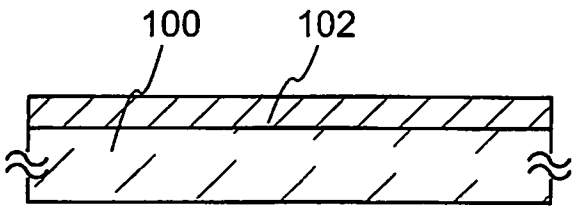


圖 3B

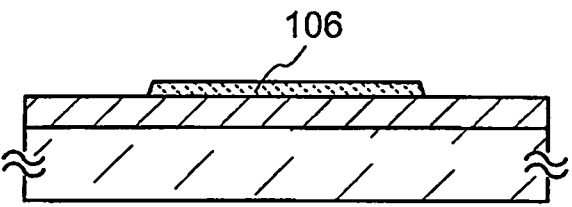


圖 3C

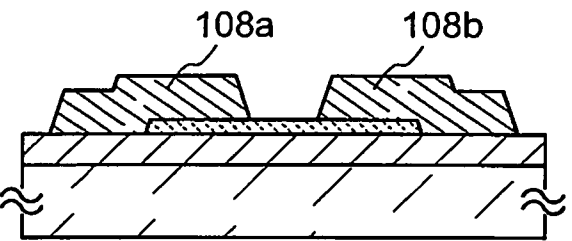


圖 3D

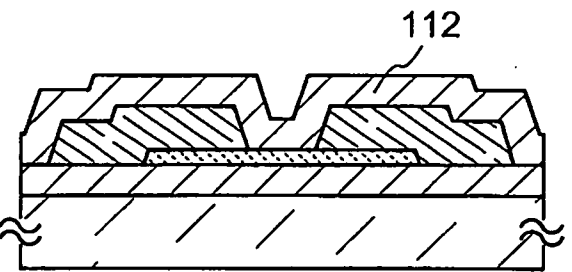


圖 3E

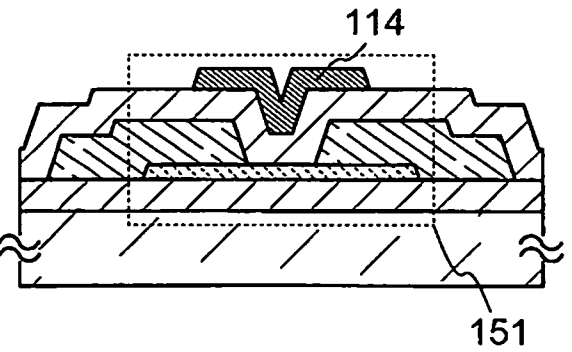


圖 4A

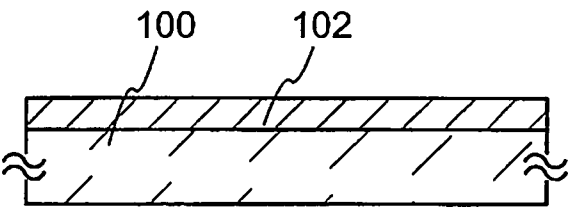


圖 4B

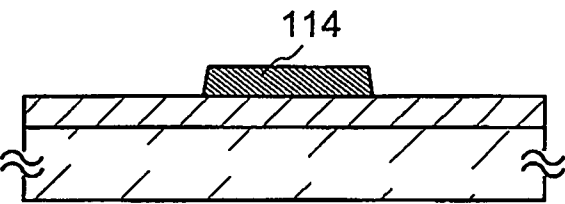


圖 4C

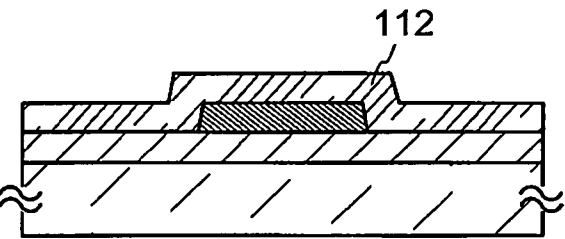


圖 4D

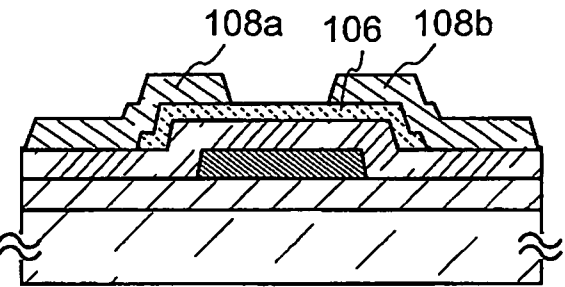


圖 4E

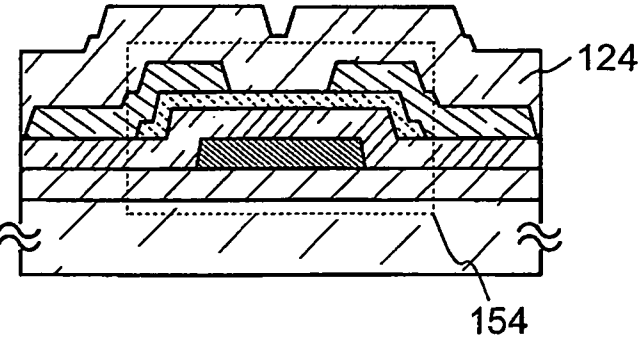


圖 5A

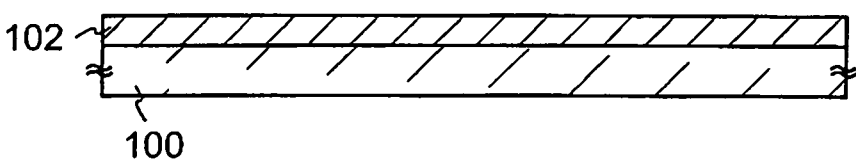


圖 5B

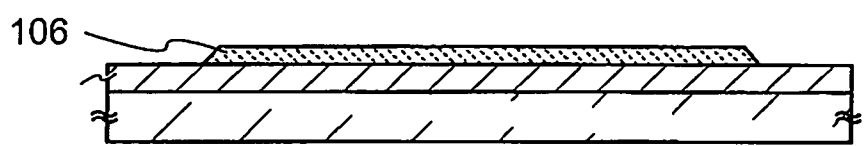


圖 5C

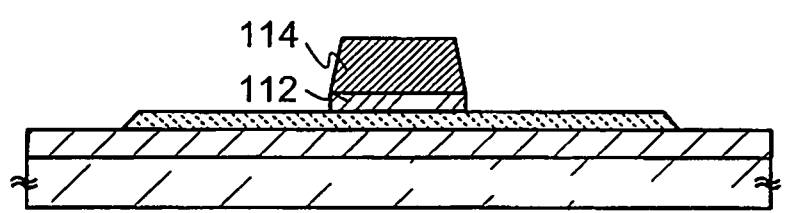


圖 5D

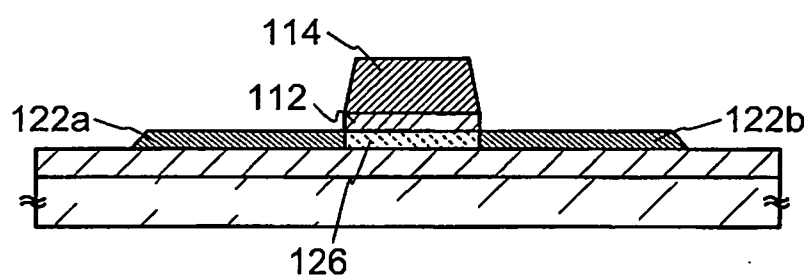


圖 5E

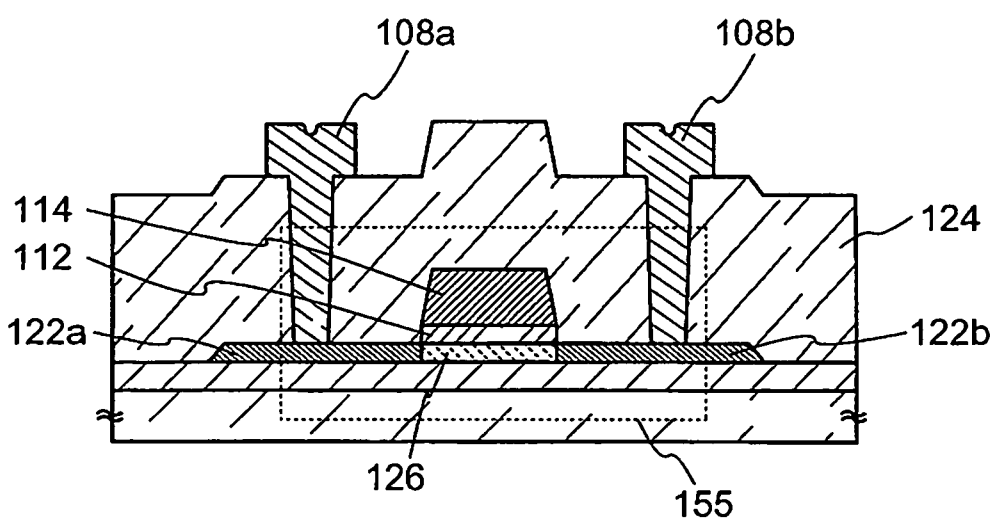


圖 6A

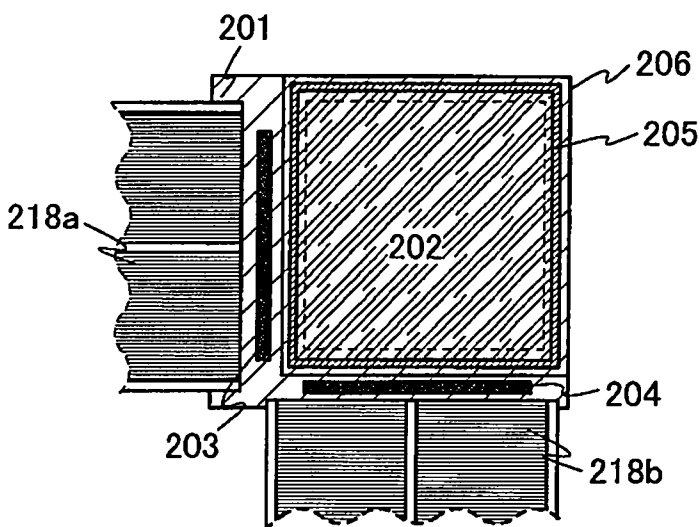


圖 6B

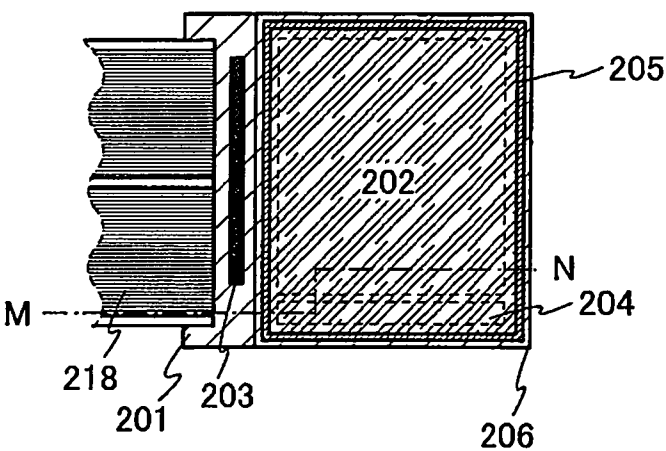


圖 6C

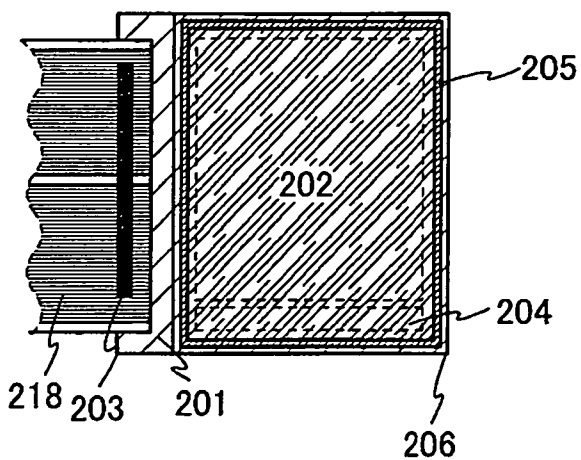


圖7

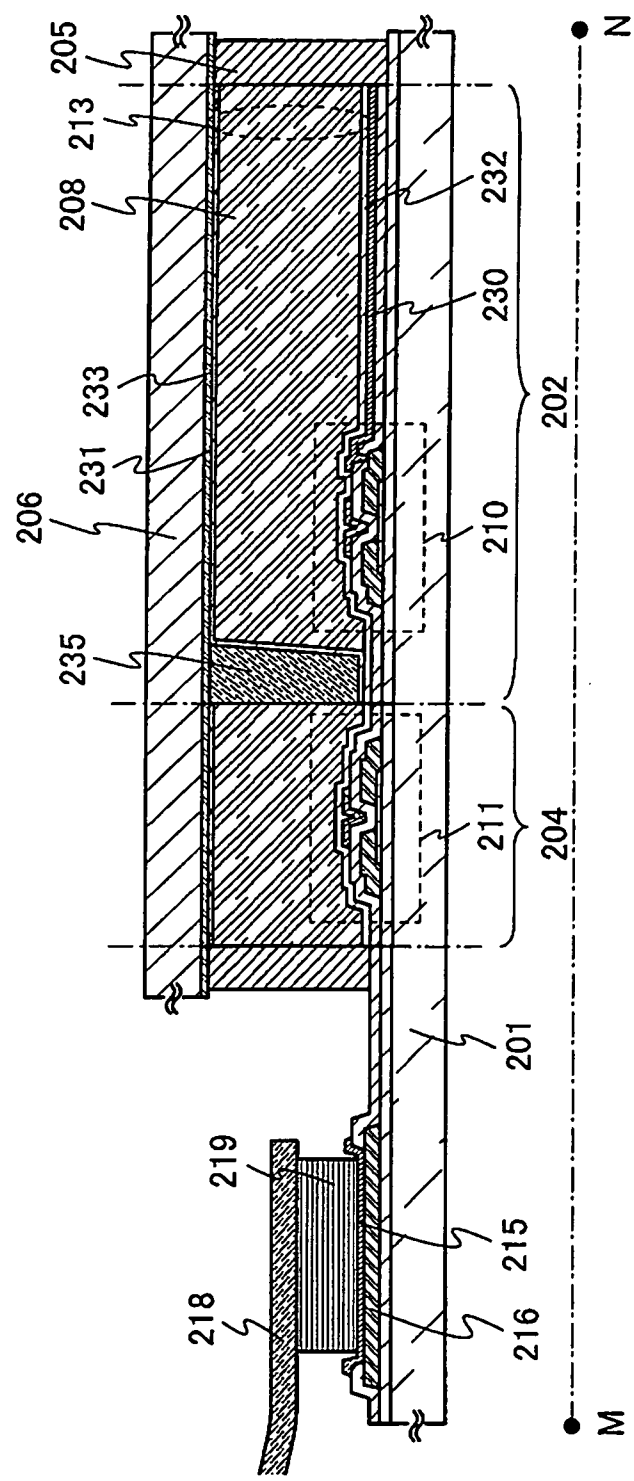


圖8

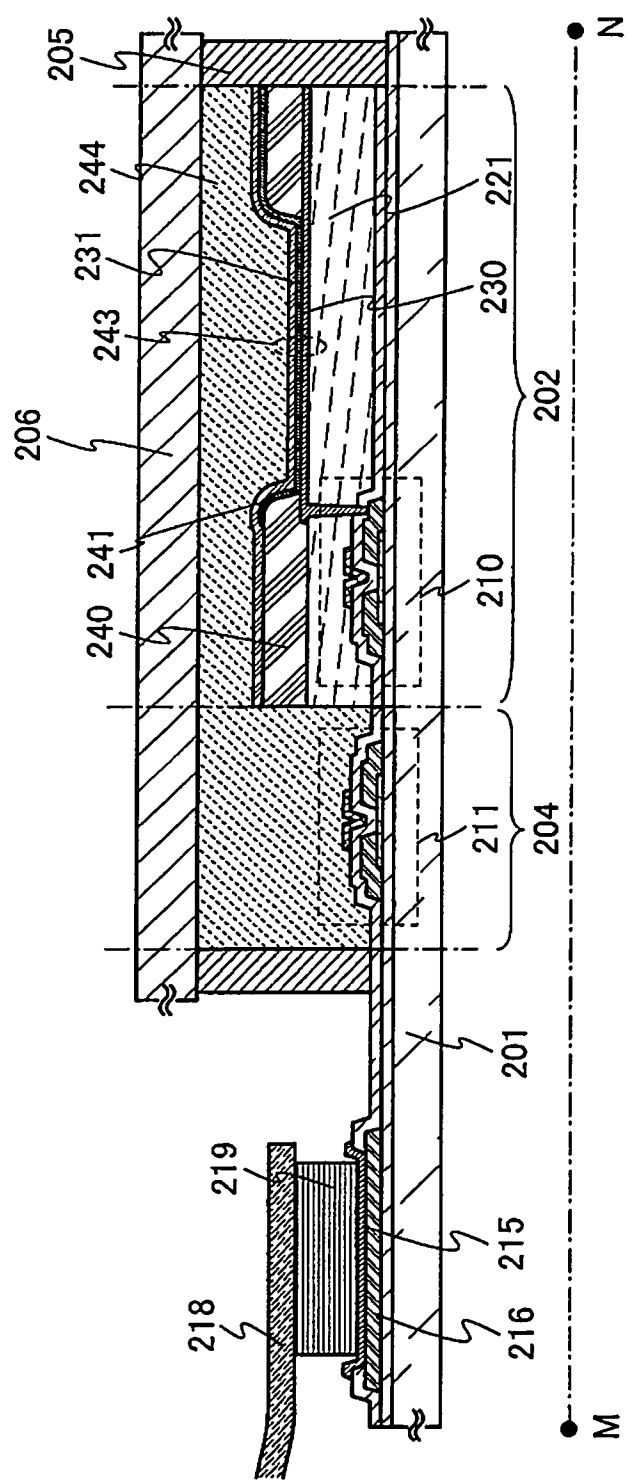


圖9

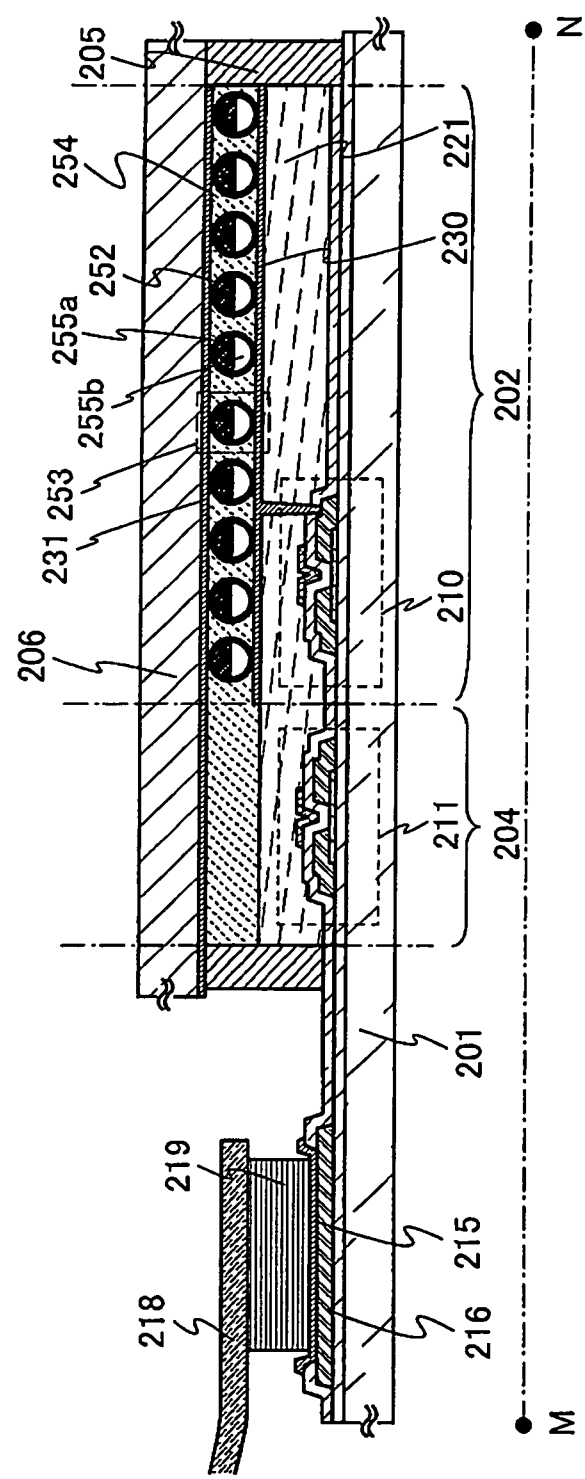


圖 10A

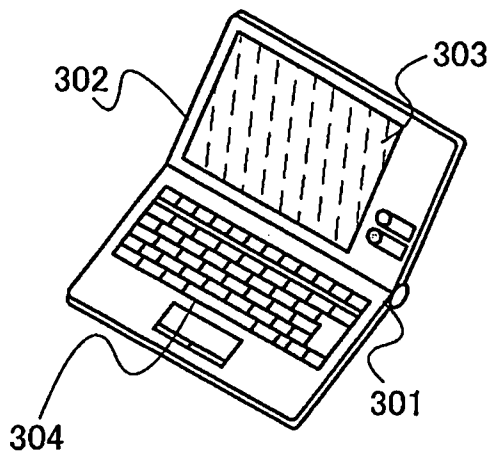


圖 10B

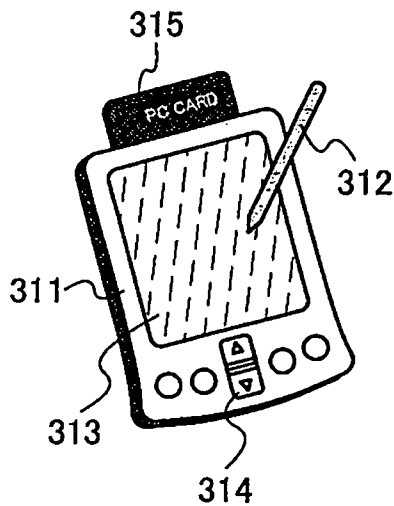


圖 10C

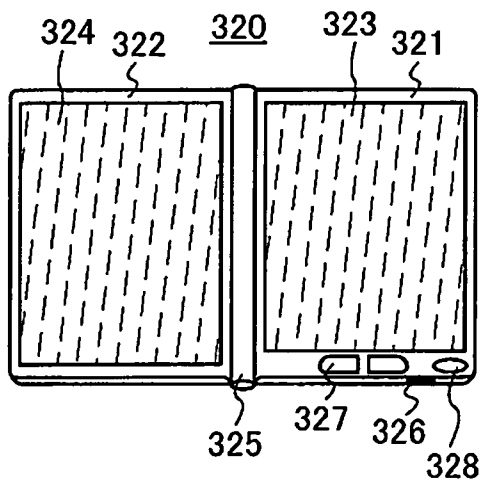


圖 10D

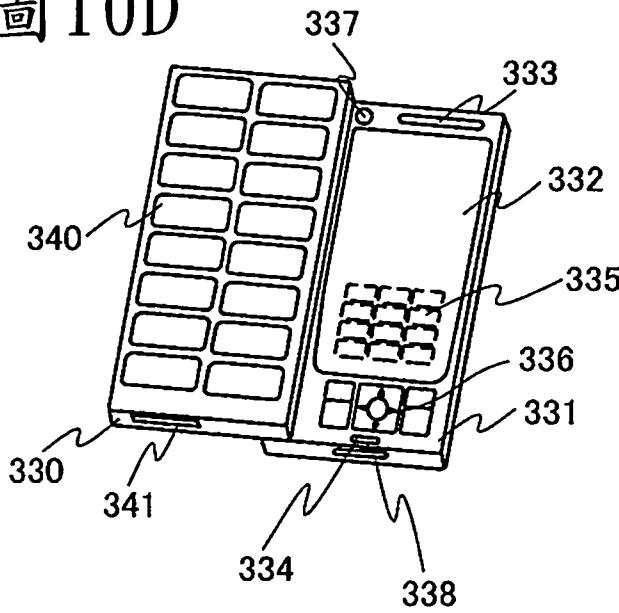


圖 10E

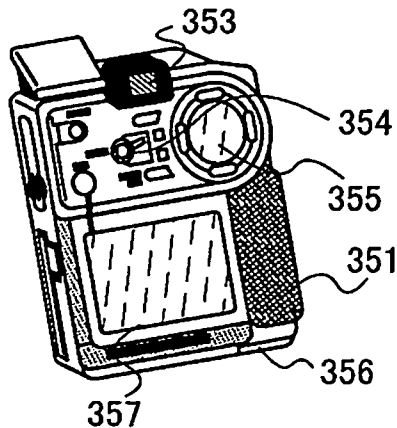


圖 10F

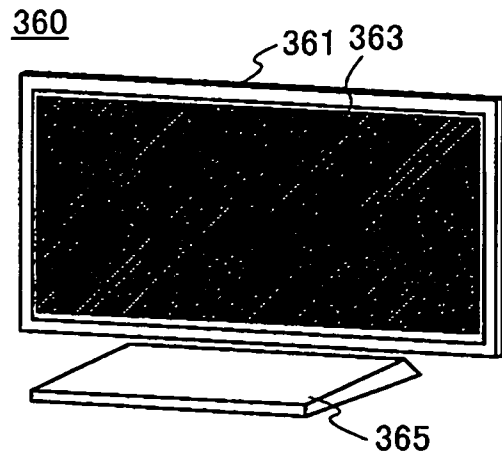


圖 11

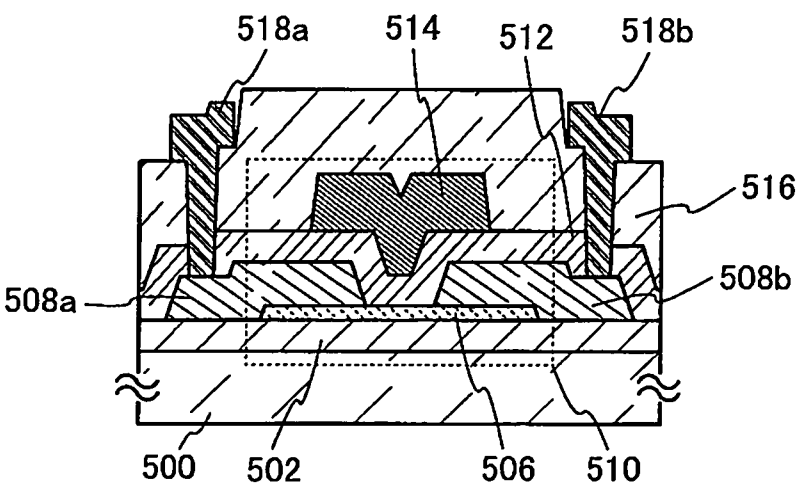


圖12

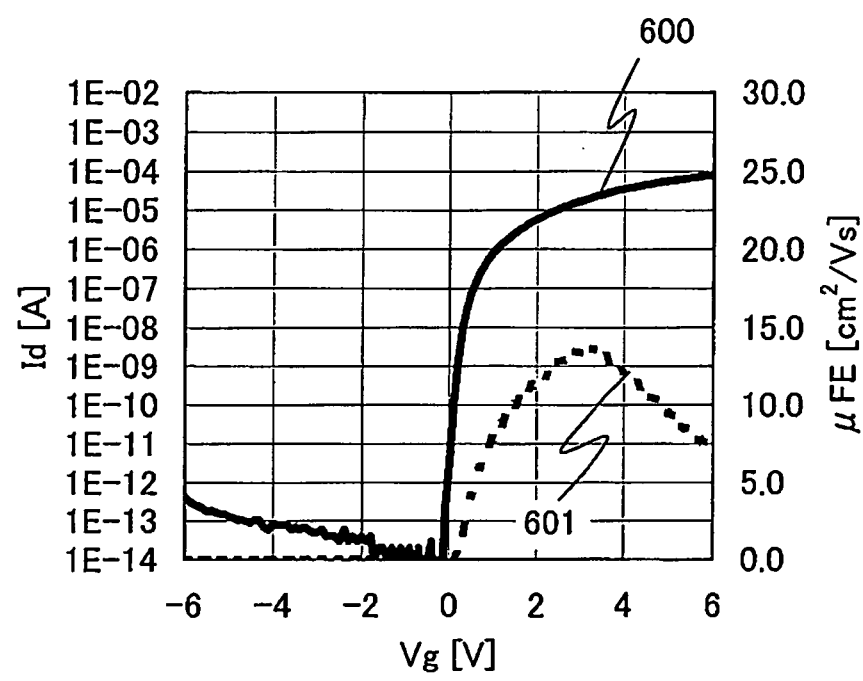


圖 13

