

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5218018号
(P5218018)

(45) 発行日 平成25年6月26日(2013.6.26)

(24) 登録日 平成25年3月15日(2013.3.15)

(51) Int.Cl.		F I			
GO 1 D	5/12	(2006.01)	GO 1 D	5/12	K
B 6 O R	21/00	(2006.01)	B 6 O R	21/00	6 1 O Z

請求項の数 7 (全 15 頁)

(21) 出願番号	特願2008-322723 (P2008-322723)	(73) 特許権者	000004260 株式会社デンソー
(22) 出願日	平成20年12月18日(2008.12.18)		愛知県刈谷市昭和町1丁目1番地
(65) 公開番号	特開2010-145243 (P2010-145243A)	(74) 代理人	100081776 弁理士 大川 宏
(43) 公開日	平成22年7月1日(2010.7.1)	(72) 発明者	稲本 高志 愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内
審査請求日	平成22年12月27日(2010.12.27)	審査官	岡田 卓弥

最終頁に続く

(54) 【発明の名称】 センサ装置

(57) 【特許請求の範囲】

【請求項1】

ECU装置に設けられる主通信器と一対の通信線を介して接続されて相互通信及び電力供給を可能とされた従通信器と、所定の物理量を検出して電気信号をアナログ出力するセンサと、前記センサの出力信号をA/D変換し変換後のデジタル値をA/Dレジスタに格納するA/D変換器とを備え、前記A/Dレジスタに格納された前記デジタル値を前記従通信器から前記一対の通信線を介して前記ECU装置へ送信するように構成されたセンサ装置であって、

前記センサが出力したのと同様の信号を疑似信号として生成する疑似信号生成手段と、

前記A/D変換器への入力を前記センサの出力信号と前記疑似信号生成手段の前記疑似信号とで切替える切替え手段と、

前記切替え手段による切替えを介して前記疑似信号生成手段の前記疑似信号を前記A/D変換器へ入力すると共に、前記A/DレジスタよりA/D変換後のデジタル値を読み出し、前記疑似信号に対応する所定範囲内の値が否かを判定することで前記A/Dレジスタのビット異常を検出するビット異常検出手段と、を備える、

ことを特徴とするセンサ装置。

【請求項2】

前記疑似信号生成手段は、電圧レベルを所定の範囲内で順次変化させながら前記疑似信号を生成し、

前記異常検出手段は、前記疑似信号生成手段より入力された前記疑似信号に基づくA/

10

20

D変換後のデジタル値を前記A/Dレジスタより順次読み出し、前記各疑似信号に対応する所定範囲内の値か否かを判定する、

ことを特徴とする請求項1に記載のセンサ装置。

【請求項3】

ECU装置に設けられる主通信器と一对の通信線を介して接続されて相互通信及び電力供給を可能とされた従通信器と、所定の物理量を検出して電気信号をアナログ出力するセンサと、前記センサの出力信号をA/D変換し変換後のデジタル値をA/Dレジスタに格納するA/D変換器とを備え、前記A/Dレジスタに格納された前記デジタル値を前記従通信器から前記一对の通信線を介して前記ECU装置へ送信するように構成されたセンサ装置であって、

10

前記A/Dレジスタの出力ビット長に対応する所定のデジタル値を検査値として生成する検査値生成手段と、

前記A/D変換器への入力を前記センサの出力信号と前記検査値生成手段の前記検査値とで切替える切替え手段と、

前記切替え手段による切替えを介して前記検査値生成手段の前記検査値を前記A/Dレジスタへ書込むと共に、前記A/Dレジスタよりデジタル値を読み出して前記検査値との一致を判定することで前記A/Dレジスタのビット異常を検出するビット異常検出手段と、を備える、

ことを特徴とするセンサ装置。

【請求項4】

20

前記検査値は、前記A/Dレジスタの出力ビット長に対応する第1の固定値と、前記第1の固定値の補数関係にある第2の固定値とを含む、

ことを特徴とする請求項3に記載のセンサ装置。

【請求項5】

前記センサの駆動電源は、前記従通信器を介して供給された電力に基づいて生成される、

ことを特徴とする請求項1～4の何れか一項に記載のセンサ装置。

【請求項6】

前記一对の通信線を介して電源投入された後の初期化処理の中で、前記異常検出手段による前記A/Dレジスタのビット異常検出が行われる、

30

ことを特徴とする請求項1～5の何れか一項に記載のセンサ装置。

【請求項7】

前記ECU装置と共に車両に搭載されるものであって、

前記センサは、加速度検知センサ又は圧力検知センサ、超音波センサ、音響センサ、若しくは光ファイバセンサの何れか一のセンサで構成される、

ことを特徴とする請求項1～6の何れか一項に記載のセンサ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、車両に搭載可能なセンサ装置であって、特に、ECU装置に設けられる主通信器と一对の通信線を介して接続されて相互通信の構築及びセンサ装置への電力供給を可能とする従通信器を備え、所定の物理量を検出して電気信号をアナログ出力するセンサと、前記センサの出力信号をA/D変換し変換後のデジタル値をA/Dレジスタに格納するA/D変換器とを備え、前記A/Dレジスタに格納された前記デジタル値を前記従通信器から前記一对の通信線を介して前記ECU装置へ送信するように構成されたセンサ装置に関する。

40

【背景技術】

【0002】

近年、車両制御の高技術化や高機能化等に伴い、車両内外情報を取得するための様々なセンサ装置が車両に搭載されており、その設置部位は制御目的に合わせて複数箇所に配設さ

50

れている。このようなセンサ装置としては、例えば、加速度検知センサや圧力検出センサ、超音波センサ、音響センサ、光ファイバセンサ等を備えるセンサ装置が該当し、該センサ装置で検出された検知情報は、同装置内に備えられた変換器によってアナログ信号からデジタル信号に変換された後、電子制御装置（ECU装置）へ伝達され、所定の制御目的を達成するための制御情報量に資されることとなる。一例として、車両との衝突衝撃を検知可能とするよう車両内に配設される加速度検知センサと、伝達された該検知センサの出力信号に基づき、衝突衝撃等を算出（ECU装置に組み込まれた演算処理機能による）して作動する乗員保護装置（エアバックシステム等）が挙げられる。そして、制御目的に基づき所定のセンサ装置とて構成される車両制御手段において、ECU装置/センサ装置間の配線接続は、一対の通信線を用いた差動通信路を形成し、ECU装置を主機能、センサ装置を従機能とする主従通信（マスタ/スレーブ通信）を構成することが公知であり、例えば、特開2003-46655号広報（引用文献1）には、ECU装置をマスタノード、センサ装置をスレーブノードとする相互通信及びECU装置からセンサ装置へ電力を供給可能とする2線式の差動通信装置が示されている。

10

【0003】

ここで、上述したように一対の通信線を介して主従通信関係を構成可能とする、ECU装置/センサ装置間で送受信される信号形式は、アナログ検出量をデジタル信号に変換したものであり、車両内での配線引き回しや運用時の耐環境性（耐ノイズ性、電磁環境性等）への配慮が為されたものである。しかし、所定のセンサによって検出されたアナログ信号を所定量のデジタル信号に変換する際には、A/D変換後のデジタル出力値が異常値を示すことに起因する問題（例えば乗員保護装置の誤動作等）が生じる可能性がある。具体的には、A/D変換後の出力レジスタの特定ビットが、入力値の如何に因らず「0」若しくは「1」に固定される、所謂ビット固着が生ずる可能性がある為である。このような、A/D変換に関する故障検出方法について、特開2003-37501号公報（引用文献2）が公知であり、A/D入力回路に対して電源電圧Vcc及びグランド電圧Eに相当する電圧源を印加可能なマルチプレクサを複数有し、A/D変換後のレジスタビットの固着を検出する方法が開示されている。

20

【特許文献1】特開2003-46655号広報

【特許文献2】特開2003-37501号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0004】

引用文献2に開示されたビット固着の検出方法では、A/D変換器の電源電圧Vccとグランド電圧Eとに正確に一致する電圧を複数のマルチプレクサから印加させることにより、変換後のデジタルデータを“全ビットが「1」”若しくは“全ビットが「0」”の状態とすることで出力されるデジタルデータに関し、ビット固着を検出できるという利点がある。

【0005】

しかしながら、引用文献2に開示された技術では、変換後のデジタル出力値が、“全ビットが「1」”若しくは“全ビットが「0」”の2値で判定しているため、例えばA/D変換器側のノイズ等の混入によって印加電圧値が変動した場合には、ビット固着を誤って検出してしまう可能性がある。

40

【0006】

本発明は、上記課題に鑑みて為されたものであり、ECU装置に設けられる主通信器と一対の通信線を介して接続されて相互通信の構築及びセンサ装置への電力供給を可能とする従通信器を備え、所定の物理量を検出して電気信号をアナログ出力するセンサと、前記センサの出力信号をA/D変換し変換後のデジタル値をA/Dレジスタに格納するA/D変換器とを備え、前記A/Dレジスタに格納された前記デジタル値を前記従通信器から前記一対の通信線を介して前記ECU装置へ送信するように構成されたセンサ装置であっても、検出精度を向上させたビット固着検出を可能とするセンサ装置の提供を目的とする。

50

【課題を解決するための手段】

【0007】

上記課題を解決するためになされた請求項1記載の発明は、ECU装置に設けられる主通信器と一对の通信線を介して接続されて相互通信及び電力供給を可能とされた従通信器と、所定の物理量を検出して電気信号をアナログ出力するセンサと、前記センサの出力信号をA/D変換し変換後のデジタル値をA/Dレジスタに格納するA/D変換器とを備え、前記A/Dレジスタに格納された前記デジタル値を前記従通信器から前記一对の通信線を介して前記ECU装置へ送信するように構成されたセンサ装置であって、

前記センサが出力したのと同様の信号を疑似信号として生成する疑似信号生成手段と、前記A/D変換器への入力を前記センサの出力信号と前記疑似信号生成手段の前記疑似信号とで切替える切替え手段と、

前記切替え手段による切替えを介して前記疑似信号生成手段の前記疑似信号を前記A/D変換器へ入力すると共に、前記A/DレジスタよりA/D変換後のデジタル値を読み出し、前記疑似信号に対応する所定範囲内の値か否かを判定することで前記A/Dレジスタのビット異常を検出するビット異常検出手段と、を備える、ことを特徴とする。

【0008】

このような構成を備えることにより、ECU装置に設けられる主通信器と一对の通信線を介して接続されて相互通信及び電力供給を可能とされた従通信器と、所定の物理量を検出して電気信号をアナログ出力するセンサと、該センサの出力信号をA/D変換し変換後のデジタル値をA/Dレジスタに格納するA/D変換器とを備え、A/Dレジスタに格納されたデジタル値を従通信器から一对の通信線を介してECU装置へ送信するように構成されたセンサ装置であっても、検出精度を向上させたビット異常(ビット固着)検出を可能とするセンサ装置の提供が実現できる。

【0009】

すなわち、センサ装置を構成するセンサ(アナログ)出力と同様の信号を疑似信号として生成し、センサ出力信号との入力経路切替え手段を介して、この疑似信号出力をA/D変換器へ入力する。そして、A/D変換後のデジタル出力値を読み出し、疑似信号に対応する所定範囲内の値か否かを判定することにより、センサ装置に備えられたA/D変換器のビット異常(ビット固着)が検出できる。加えて、センサで検知された物理量に相当する電圧出力と疑似信号とを入力経路を切替えてA/D変換器へ入力するため、A/D変換器の処理構成を意識せず、アナログ信号入力からデジタル信号出力に至るA/D変換機能としてのビット異常(ビット固着)検出が可能となる。

【0010】

請求項2に記載の発明は、請求項1に記載のセンサ装置において、前記疑似信号生成手段は、電圧レベルを所定の範囲内で順次変化させながら前記疑似信号を生成し、前記異常検出手段は、前記疑似信号生成手段より入力された前記疑似信号に基づくA/D変換後のデジタル値を前記A/Dレジスタより順次読み出し、前記各疑似信号に対応する所定範囲内の値か否かを判定する、ことを特徴とする。

【0011】

このような構成を備えることにより、A/Dレジスタの各ビット毎のビット異常を検出することが可能となり、例えば、車両衝突を検知するように構成されたセンサ装置においては、衝突衝撃を受けたであろうと確定できるセンサ出力領域であっても該当するA/Dレジスタの出力ビット領域に関するビット異常(ビット固着)検出が可能となる。さらに、センサ装置を車両に取付けた後に生じるビット異常をも検出することが可能となる。

【0012】

請求項3に記載の発明は、ECU装置に設けられる主通信器と一对の通信線を介して接続されて相互通信及び電力供給を可能とされた従通信器と、所定の物理量を検出して電気信号をアナログ出力するセンサと、前記センサの出力信号をA/D変換し変換後のデジタル値をA/Dレジスタに格納するA/D変換器とを備え、前記A/Dレジスタに格納された前記デジタル値を前記従通信器から前記一对の通信線を介して前記ECU装置へ送信す

10

20

30

40

50

るように構成されたセンサ装置であって、

前記 A / D レジスタの出力ビット長に対応する所定のデジタル値を検査値として生成する検査値生成手段と、前記 A / D 変換器への入力を前記センサの出力信号と前記検査値生成手段の前記検査値とで切替える切替え手段と、前記切替え手段による切替えを介して前記検査値生成手段の前記検査値を前記 A / D レジスタへ書込むと共に、前記 A / D レジスタよりデジタル値を読み出して前記検査値との一致を判定することで前記 A / D レジスタのビット異常を検出するビット異常検出手段と、を備えることを特徴とする。

【 0 0 1 3 】

このような構成を備えることにより、A / D 変換器のビット異常（ビット固着）検出をデジタルデータで構成される検査値で実施することが可能となり、より一層の検査精度の向上、小型化、低コスト化に適したセンサ装置の提供が実現できる。

10

【 0 0 1 4 】

請求項 4 に記載の発明は、請求項 3 に記載のセンサ装置において、前記検査値は、前記 A / D レジスタの出力ビット長に対応する第 1 の固定値と、前記第 1 の固定値の補数関係にある第 2 の固定値とを含む、ように構成されても良い。このような構成を備えることにより、A / D レジスタの全ビットに対するビット異常（ビット固着）を第 1 及び第 2 の固定値で実行することができるため、ビット異常検出手段を簡便化できる。

【 0 0 1 5 】

請求項 5 に記載の発明は、請求項 1 ~ 4 の何れか一項に記載のセンサ装置において、前記センサの駆動電源は、前記従通信器を介して供給された電力に基づいて生成される、ことを特徴とする。このような構成を備えることにより、センサ装置と E C U 装置との車体グラウンド電位が相違する場合であっても上述したビット異常検出と同等の効果が得られる。

20

【 0 0 1 6 】

請求項 6 に記載の発明は、請求項 1 ~ 5 の何れか一項に記載のセンサ装置において、前記一対の通信線を介して電源投入された後の初期化処理の中で、前記異常検出手段による前記 A / D レジスタのビット異常検出が行われる、ことを特徴とする。車両乗車後の起動時に、ビット異常検出を行うことが可能となり、安全確保が徹底できる。

【 0 0 1 7 】

請求項 7 に記載の発明は、請求項 1 ~ 6 の何れか一項に記載のセンサ装置において、前記 E C U 装置と共に車両に搭載されるものであって、前記センサは、加速度検知センサ又は圧力検知センサ、超音波センサ、音響センサ、若しくは光ファイバセンサの何れか一のセンサで構成される、ことを特徴とする。種々の検出センサに適應することが可能となり、センサ装置としての機能の拡張が図れる。

30

【発明を実施するための最良の形態】

【 0 0 1 8 】

以下、本発明のセンサ装置を具体化した実施形態について図面を参照しつつ具体的に説明する。

【 0 0 1 9 】

< 第一実施形態 >

40

図 1 (a) は、本発明のセンサ装置として加速度検出センサを備えたセンサ装置の車両搭載時の配置概略図であり、図中、上側を車両前方とした上視図である。

【 0 0 2 0 】

図 1 (a) に示されるように、センサ装置 (2 a ~ 2 f) は制御目的に合せ、車両 1 内部の複数箇所に渡って配置されている。本実施例では、車両衝突発生時における乗員保護を目的とした加速度検出センサを備えたセンサ装置 (2 a ~ 2 f) の配置例であるため、車両進行方向前方側に左右 2 箇所 (2 a 、 2 b) 、更に、車両搭乗者の前部着座位置における左右方向への加速度検出のため、車両側方に 2 箇所 (2 c 、 2 d) 、後部着座位置における左右方向への加速度検出のため、車両側方後部側に 2 箇所 (2 e 、 2 f) へセンサ装置が配設されている。

50

【 0 0 2 1 】

車両 1 内部に配設された加速度検出センサを備えたセンサ装置 (2 a ~ 2 f) は、電子制御装置 (E C U 装置) 3 に配線接続されている。車両進行方向前方側に配設されたセンサ装置 (2 a 、 2 b) は、接続配線 (1 0 0 a 、 1 0 0 b) により、前部着座位置における車両側方に配設されたセンサ装置 (2 c 、 2 d) は接続配線 (1 0 0 c 、 1 0 0 d) により、後部着座位置における車両側方に配設されたセンサ装置 (2 c 、 2 d) は接続配線 (1 0 0 c 、 1 0 0 d) により、 E C U 装置 3 へ接続されている。尚、センサ装置 (2 c 、 2 e) 及びセンサ装置 (2 d 、 2 f) は、デイジーチェーン接続されている。

【 0 0 2 2 】

各センサ装置 (2 a ~ 2 f) で検出された加速度量は E C U 装置 3 内部に設けられた演算機能 (図示せず) によって、所定の目的に合せた乗員保護の為の制御指令を生成し、例えば、車両進行方向前方側に配設されたセンサ装置 (2 a 、 2 b) 出力に基づき、車両衝突を検知した場合には運転者保護の為のエアバッグ装置 4 、前部乗員 (助手席着座) 保護の為のエアバック装置 5 や衝突衝撃によって破壊・飛散するガラス片から乗員を保護する為のカーテンエアバッグ装置 (6 a 、 6 b) を作動 (エアバッグ装置のスクイブを点火) させて搭乗者の保護を図ることが可能となる。また、同様に前部 / 後部着座位置における車両側方に配設されたセンサ装置 (2 c ~ 2 f) 出力に基づき、異常状態を検知した場合には例えば、シートベルト・プリ・テンショナー装置 (7 a ~ 7 d) を起動させて前後部座席の搭乗者が車両外に飛び出さない等の安全確保を図ることができる。

【 0 0 2 3 】

本実施形態のように、所定の車両制御目的に合せ、演算機能を備える E C U 装置 3 と制御目的に合せた車両状態を検出するセンサ (圧力検出センサ、超音波センサ、音響センサ、光ファイバセンサ等) を備えたセンサ装置 (2 a ~ 2 f) との接続に当たっては、車両内での配線引き回しや車両運用時の耐環境性 (耐ノイズ性、温度特性、電磁環境性等) を考慮し、所定のセンサによって検出されたアナログ検出量をデジタル信号に変換して伝達するのが一般的であり、センサ装置 (2 a ~ 2 f) 側に備えられる A / D 変換器によって変換された車両状態情報を所定量のデジタルデータによって伝達している。

【 0 0 2 4 】

図 1 (b) には、 E C U 装置 3 とセンサ装置 2 との接続形態を示す概略構成図が示されており、該装置間 (E C U 装置 3 / 複数のセンサ装置 (2 a ~ 2 f)) の接続形態を代表し、一対一の簡易的な接続形態が示されている。

【 0 0 2 5 】

図 1 (b) に示された構成図からも明らかなように、 E C U 装置 3 は主通信器 8 を備えて構成されており、主通信器 8 を介して伝達されたセンサ検出情報 (車両状態情報) に基づいて例えば、乗員保護等を目的とした車両制御演算 (図示せず) を行い、エアバッグ装置等の起動・制御を実行する。

【 0 0 2 6 】

主通信器 8 は、図示しない入出力回路と通信制御回路を含み、複数のセンサ装置 2 に備えられた従通信器 9 との間において、所謂マスタ / スレーブノードの通信関係を形成し、通信マスタノードとして機能する相互通信を実現している。

【 0 0 2 7 】

センサ装置 2 は、図 1 (a) に示されるように、所定の制御目的に合せた車両状態を検出する各種センサ (圧力検出センサ、超音波センサ、音響センサ、光ファイバセンサ等) を有するものであり、本実施形態においては加速度検出センサ 2 1 を備えている。検出された物理量である加速度量 (アナログ信号) は従通信器 9 が備える A / D 変換器 1 1 に入力され、所定のビット量で構成されるデジタル値に変換される。変換されたデジタル値は、一旦、 A / D 変換器 1 1 に含まれるレジスタ 1 1 b (A / D レジスタ) に格納された後、 E C U 装置 3 と主従通信関係をなす従通信器 9 を介して E C U 装置 3 に伝送される。従通信器 9 内には検出センサ 2 1 を駆動するための電源回路 1 0 を備えている。

【 0 0 2 8 】

従通信器 9 は、図示しない入出力回路と通信制御回路を含み、ECU 装置 3 が備える主通信器 8 との間において、所謂マスタノスレーブノードの通信関係を形成し、通信スレーブノードとして機能する相互通信を実現している。

【0029】

ここで、ECU 装置 3 に備えられた主通信器 8 とセンサ装置 2 に備えられた従通信器 9 とは、接続端子 (8 a、8 b) 及び接続端子 (9 a、9 b) を介し、一对の通信線 100 によって配線接続されることにより、差動方式による相互通信を可能としている。そして、主通信器 8 と従通信器 9 との間では、ECU 装置 3 に備えられた電源回路 (図示せず) の給電可能な範囲で複数の従通信器 9 に対する電源供給が実行される。尚、主通信器 8 及び従通信器 9 との間での電力供給も一对の通信線 100 を介してセンサ装置 2 側に給電され、この電力に基づいてセンサ装置 2 は作動する。

10

【0030】

このような主通信器 8 及び従通信器 9 間の差動方式による電力供給及び相互通信の模式図が図 2 (a) に示されており、縦軸に電圧値、横軸を時間とした従通信器 9 接続端子 (9 a、9 b) 間に生ずる電位波形が示されている。図 2 (a) に示された模式図からも明らかのように、主通信器 8 から従通信器 9 に対する電力供給が実行された後に主通信器 8 を通信マスタノード及び従通信器 9 を通信スレーブノードとする相互通信が実行される。尚、上述したように主通信器 8 から従通信器 9 への電力供給は、ECU 装置 3 に備えられた電源回路 (図示せず) が給電可能とする範囲で複数のセンサ装置 2 に対して可能であり、図中では 4 台以上のセンサ装置 2 (図 1 (a) に示されたセンサ装置 (2 a ~ 2 f) では 6 台) に対する電力供給及び相互通信の状態が示されている。

20

【0031】

図 1 (b) に示された構成図に戻り、電源回路 10 は、従通信器 9 を介して ECU 装置 3 から給電された電力に基づいて加速度検出センサ 2 1 の駆動電力を生成する電源回路として機能する。

【0032】

加速度検出センサ 2 1 は、公知のセンサであり、電源回路 10 にて生成された電源電力により作動する。図 2 (b) には、加速度検出センサ 2 1 で検出される加速度量 (G) とセンサ出力信号としての電圧値 (アナログ信号) との関係を示すグラフが示されており、縦軸はセンサ出力電圧 (V) 及び横軸は検出加速度量 (G) である。グラフからも明らかのように、センサ出力電圧値は、0 G を中心として正負両側に増減する加速度量 (+X、-X) G に相応して出力され、検出される加速度量の有効領域は一定の傾斜を有する比例領域 (出力電圧と検出される加速度量が比例関係にある) にて制限されている。すなわち、出力電圧値が "0 V" を示していても必ずしも検出量として有効な加速度値を示してはいない。当然の事ながら、加速度センサ 2 1 として有効な出力電圧値 (V) は、" $V_{cc} - y$ " の領域であり、検出される加速度量と出力電圧値は比例関係を有するので、" $V_{cc} / 2$ " が 0 G に対応する。

30

【0033】

一般的に、車両衝突発生時の衝突衝撃を検知する加速度センサにおいては、車両の急発進・急加速や急停車時に検出される加速度値として ~ 数 G 程度であり、一方、乗員保護装置等を作動させる車両衝突時には 10 G 以上の加速度値が検出される。

40

【0034】

従って、図 2 (b) に示された出力電圧 / 検出加速度のグラフにおいては、0 G に相対する " $V_{cc} / 2$ " 近傍よりもむしろ、衝突衝撃を受けたであろうと確定できる -X / +X に相対する "Z" 及び " $V_{cc} - y$ " 近傍の電圧値を確実に検知することが安全保護の観点からも重要となる。

【0035】

再び図 1 (b) に示された構成図に戻り、加速度検出センサ 2 1 の出力電圧値は A / D 変換器 1 1 に入力されて、出力電圧値に相対したデジタル量に変換される。A / D 変換器 1 1 は公知の変換器であり、入力された電圧値を所定のタイミングでサンプリングを行う

50

サンプルホールド 1 1 a と変換されたデジタル量を記憶・格納するレジスタ 1 1 b を備え、近年では衝突発生時の加速度検出精度を高めるために 1 0 ビット程度の変換器が用いられている。

【 0 0 3 6 】

従って、上述したように、車両衝突発生時の衝突衝撃を検知する加速度センサを備えるセンサ装置 2 においては、0 G に相対する“ V c c / 2 ” 近傍の電圧値よりもむしろ、車両の急発進・急加速や急停車時に検出される数 G 以上の加速度量を確実に検知することが重要である。すなわち、A / D 変換器 1 1 においては、0 G 近傍に相対するデジタル量よりもむしろ、所定量以上の加速度量を確実に変換し出力することが重要となり、さらに、車両衝突発生時以外では出力されないようなビット領域の異常（ビット固着）を低減する事が通常運行時における安全確保にも重要となる。言い換えれば、A / D 変換器のビット異常（ビット固着）を検出することが非常時（衝突発生時等）の安全確保には必要であり、正常時（通常走行時）における誤作動（通常運行時における乗員保護装置等の誤作動）防止のために必要である。

10

【 0 0 3 7 】

次に、図 3 (a) 及び図 4 に示された図面を参照にして、本発明の第一実施形態について詳細に説明する。尚、図 3 (a) 中に示された符号において図 1 (b) と同一の符号が付されている構成は共通な構成であり、以下の説明においては相違する符号を付した構成を中心に説明する。

【 0 0 3 8 】

図 3 (a) には、第一実施形態における E C U 装置 3 と疑似信号生成部 1 2 を備えたセンサ装置 2 との一对一の接続形態を示す概略構成図である。図 4 には、本実施形態におけるビット異常（ビット固着）検出手段のフローチャートが示されている。

20

【 0 0 3 9 】

図 3 (a) に示されるように、疑似信号生成部 1 2 は予め所定のデータが書込まれた記憶メモリ 1 2 a と記憶メモリ 1 2 a のデジタル出力値を対応するアナログ電圧値に変換する D / A 変換器 1 2 b と切替器 (S W 1 、 S W 2) とから構成される。ここで、記憶メモリ 1 2 a と D / A 変換器 1 2 b とは、請求項に記載される疑似信号生成手段として機能し、切替器 (S W 1 、 S W 2) は、A / D 変換器 1 1 へ入力されるセンサ信号 / 疑似信号の経路を切替える切替手段として機能する。

30

【 0 0 4 0 】

記憶メモリ 1 2 a には、予め A / D 変換器 1 1 の各ビット量に対応したデジタルデータが記憶されており、例えば E P R O M 等の汎用の記憶メモリで構成される。予め記憶されたデジタルデータは、A / D 変換後のレジスタ出力値に相対するものであり、一例として、A / D 変換器 1 1 に含まれるレジスタ 1 1 b (A / D レジスタ) が 1 0 ビット量である場合には、“ 0 0 1 h 、 0 0 2 h 、 0 0 4 h 、 0 0 8 h 、 0 1 0 h 、 0 2 0 h 、 0 4 0 h 、 0 8 0 h 、 1 0 0 h 、 2 0 0 h ” の如く各ビットが “ 1 ” となる値が書込まれる。

【 0 0 4 1 】

D / A 変換器 1 2 b は、記憶メモリ 1 2 a のデジタル出力値を対応するアナログ電圧値に変換し生成する機能を有する汎用品で構成されている。生成されたアナログ信号 (電圧値) は、A / D 変換器 1 1 に含まれるサンプルホールド 1 1 a に印加される。

40

【 0 0 4 2 】

切替器 (S W 1 、 S W 2) はシリコンスイッチ等の汎用品で構成され、A / D 変換器 1 1 への信号入力経路切替え、すなわち、疑似信号生成部 1 2 で生成された疑似信号 (アナログ信号) と加速度検出センサ 2 1 の出力信号とを切替える切替手段として機能する。

【 0 0 4 3 】

このように、疑似信号生成部 1 2 をセンサ装置 2 に備えることにより、加速度検出センサ 2 1 で検知された物理量である加速度量に対応する電圧出力と、A / D 変換器 1 1 のレジスタ 1 1 b が有するビット量に相当する疑似信号の電圧出力とを切替えてサンプルホー

50

ルド11aに印加することにより、A/D変換器12(サンプルホールド11a入力からレジスタ11bに至る系)の変換処理機能としてのビット異常(ビット固着)検出が可能となる。

【0044】

次に、本実施形態の疑似信号生成部12を用いたビット異常検出手段について、図4に示されるフローチャートに従って説明する。

【0045】

本実施形態におけるセンサ装置2は、図2(a)にも示されるように、一对の通信線100を介して接続されたECU装置3により、作動に要する電源電力が供給される。従って、図4に示されたフローチャートは少なくとも図2(a)に示される給電フェーズ実施後に実行される通信フェーズ期間で実行される。

【0046】

本発明が解決課題とするA/D変換器11のビット固着は、主にA/D変換器自身の初期不良に起因しており、図2(b)に示されるグラフからも明らかなように、0G近傍に相対するビット固着については、車両1へのセンサ装置2取付け工程において高確度で検出され、除去される。しかしながら、衝突衝撃を受けたであろうと確定できる“-X/+X”近傍の領域においては、10G以上の加速度量を必要とするため、相対するビット領域の固着検出を見過ごす虞があり、また、センサ装置2の取付け後においても、他の組立工程中にビット固着が生ずる虞がある。

【0047】

従って、このようなビット異常(ビット固着)を確実に検知するために、図4に示されるビット異常検出手段は図2(a)に示される通信フェーズの開始直後(給電フェーズ完了直後)に実行されることが望ましい。具体的には、給電フェーズ完了直後の、主通信器8と従通信器9との間で実施される相互通信確立時の初期化处理の中で実行されることが望ましい。車両シートに着座後の運転者がエンジン起動する初動操作(例えばイグニッションキーの回動操作)の段階でビット異常を検知することが可能となり、早時の安全確保が実現できる。

【0048】

図4に示されるフローチャートに戻り、センサ装置2とECU装置3との間にて上述した給電フェーズが完了し、主通信器8と従通信器9との間にマスタ/スレーブによる相互通信関係の確立に移行されたことがビット異常検出手段の起動となる(ステップS1、“START”)。

【0049】

所定の確立処理の成立後に、ビット異常検出のための実行コマンドがECU装置3から送信され、所定のプロトコルに基づき従通信器9が該実行コマンドを受信する(ステップS2)。実行コマンドを受信した従通信器9は、図3(a)に示された疑似信号生成部12を構成する切替器(SW1、SW2)を、該疑似信号生成部12によって生成される疑似信号(電圧値)がA/D変換器11に印加されるように入力経路の切替え(SW1/OFF、SW2/ON;ステップS3)を行い、予め記憶メモリ12aに書込まれたデジタルデータ(A/D変換器11の各ビット値に対応)に基づいて相対するアナログ信号(電圧値)をD/A変換器12bを介して生成する(ステップS4)。

【0050】

D/A変換器12bによって生成された疑似信号のアナログ信号(電圧値)は、センサ装置2が備えるA/D変換器11のサンプルホールド11aに入力され、所定のタイミングでサンプリングされ、変換されたデジタルデータがレジスタ11bに格納・保持される。レジスタ11bに格納・保持されたデジタルデータは従通信器9を介してECU装置3に伝送され(ステップS5)、出力されたデータが規定値以内であるか否かを判断する(ステップS6)。ここで、規定値以内とは、例えば通信経路等に重畳されるノイズ変動等を考慮した範囲である。

【0051】

10

20

30

40

50

ステップS6で規定値以内でない場合(ステップS6、“NO”)には、ビット異常(ビット固着)が検出されたと判断し、A/D変換器11の製品不良と判定する(ステップS8、“異常検出”)。

【0052】

ステップS6に示された判定をA/D変換器11の全ビット長に亘って実行する。すなわち、疑似信号の電圧レベルを所定の範囲内で順次変化させながら疑似信号を生成し、入力された疑似信号に基づくA/D変換後のデジタル値をレジスタ11bより順次読み出し、各疑似信号に対応する所定範囲内の値か否かを判定(ステップS6、“YES”~ステップS7、“NO”)する。全ビット長に亘ってビット異常検出が完了した場合(ステップS7、“YES”)には、ステップS3にて切替えた信号入力経路をセンサ検出信号側に戻し(SW1/ON、SW2/OFF;ステップS9)、終了する(ステップS10、“END”)。

10

【0053】

ビット異常(ビット固着)が検出されたセンサ装置2は、所定(例えば使用部品の交換等)の整備が行われることにより、ビット異常(ビット固着)を起因とする非常時(衝突発生時等)の安全確保及び正常時(通常走行時)の誤作動(通常運行時における乗員保護装置等の誤作動)防止が達成できる。

【0054】

すなわち、センサ装置2に疑似信号生成部12と、一对の通信線100を介して供給される電力供給後に実施されるビット異常検出手段とを備えることにより、センサ装置2を車両1へ取付けた後であっても、センサ装置2に含まれるA/D変換器11のビット異常(ビット固着)を検出することが可能となる。そして、ビット異常の検出は、A/D変換器11に含まれるレジスタ11bの全ビット長に亘って実行されるため、レジスタ11bの各ビット毎にビット異常の検出が可能となる。結果、衝突衝撃を受けたであろうと確定できる“-X/+X”近傍の領域に対応する値を持つビット異常をも検出することが可能なセンサ装置2が実現できる。

20

【0055】

本発明は上述した実施の形態に限定されるものではなく、本発明の主旨を逸脱しない範囲で種々の変更を施すことが可能であることは云うまでもない。次に、本実施形態の変形例について説明する。

30

【0056】

<第一実施形態の変形例>

第一実施形態の変形例として、例えば、疑似信号生成部12では予め所定のデータが書込まれた記憶メモリ12aを備えているが、この記憶メモリは従通信器9に含まれる通信制御回路が有する記憶領域と共用するものであっても良い。また、A/D変換器11へのアナログ信号入力切替え器(SW1、SW2)として、SPDT等の汎用の切替え器で構成してもよい。同様に、記憶メモリ12aに予め書込まれるデータを、ECU装置2/センサ装置3間の通信関係確立後に該装置間でデータの受け渡しを実行しても良い。加えて、取得されたA/D変換値に対するビット異常検出手順をセンサ装置2側に含ませた上で、ECU装置3に対しては図4に示される、検出結果(ステップS8に示される異常検出)のみを通知するものとしても良い。何れの変形例であっても第一実施例と同等の効果が奏功され、小型化、低コスト化、省スペース化に寄与することが期待できる。

40

【0057】

<第二実施形態>

次に、図3(b)及び図5に示された図面を参照にして、本発明の第二実施形態について詳細に説明する。尚、図3(b)中に示された符号において図1(b)と同一の符号が付されている構成は共通な構成であり、以下の説明においては相違する符号を付した構成を中心に説明する。

【0058】

図3(b)には、第二実施形態におけるECU装置3と疑似信号生成部12を備えたセ

50

ンサ装置 2 との一对一の接続形態を示す概略構成図が示されている。図 5 には、本実施形態におけるビット異常検出手段のフローチャートが示されている。

【 0 0 5 9 】

本実施形態においては、図 3 (b) に示されるように、疑似信号生成部 1 2 は予め所定のデジタルデータ (検査値) が書込まれた記憶メモリ 1 2 c と切替え器 (S W 1、S W 2) とから構成され、第一実施形態が A / D 変換器 1 1 の各ビット量に相対するアナログ信号 (電圧値) を疑似信号として生成・印加するのに対し、第二実施形態は記憶メモリ 1 2 c に予め書込まれたデジタルデータ (所定の検査値) を直接 (サンプルホールド 1 1 a を介さず) レジスタ 1 1 b (A / D レジスタ) に入力する形態であることが相違する。ここで、記憶メモリ 1 2 c は請求項に記載の、A / D レジスタに格納されるのと同様の所定のデジタル値を検査値として生成する検査値生成手段として機能し、切替え器 (S W 1、S W 2) は、A / D 変換器 1 1 への入力経路を加速度検知センサ 2 1 の出力信号と記憶メモリ 1 2 c に予め書込まれた検査値とで切替える切替え手段として機能する。

10

【 0 0 6 0 】

従って、A / D 変換器 1 1 に備えられたレジスタ 1 1 b の入力側に直接、デジタルデータを入力する為、回路規模を増大させず、より一層の検査精度の向上、小型化、低コスト化を図る利点がある。

【 0 0 6 1 】

記憶メモリ 1 2 c は、例えば E P R O M 等の汎用の記憶メモリで構成され、予め記憶されたデジタルデータは、A / D 変換器 1 1 の全ビット長に対応した、互いに補数関係にあるデータが記憶されている。10 ビット長の検査値の一例として、第 1 の固定値として “ (M S B) 1 0 1 0 1 0 1 0 1 0 1 (L S B) : 1 5 5 h ” 及び補数関係にある第 2 の固定値として “ (M S B) 0 1 0 1 0 1 0 1 0 1 0 (L S B) : 2 A A h ” となる値が書込まれる。

20

【 0 0 6 2 】

次に、本実施形態の疑似信号生成部 1 2 を用いたビット異常検出手段について、図 5 に示されるフローチャートに従って説明する。尚、E C U 装置 3 とセンサ装置 2 との間の給電フェーズ及び通信フェーズに関し、本実施形態も第一実施形態も同様の関係を有するので、ステップ 1 ~ 3 迄の手順は第一実施形態と共通である。

【 0 0 6 3 】

ステップ 3 に示された処理によって、A / D 変換器 1 1 への入力経路を加速度検知センサ 2 1 の出力信号と記憶メモリ 1 2 c に予め書込まれた検査値との間で切替え終了後、予め記憶メモリ 1 2 c に書込まれたデジタル値 (検査値) を A / D 変換器 1 1 の A / D レジスタであるレジスタ 1 1 b に出力する (ステップ 1 1)。レジスタ 1 1 b は出力された該データを格納・保持し、所定のタイミングで従通信器 9 に出力する。従通信器 9 は、レジスタ 1 1 b から出力されたデジタルデータを E C U 装置 3 に伝送 (ステップ 1 2) し、レジスタ 1 1 b から出力されたデータが予め記憶メモリ 1 2 c に書込まれた検査値のデータと一致するか否かを判断する (ステップ S 1 3)。

30

【 0 0 6 4 】

ステップ S 1 3 において、データが不一致の場合 (ステップ S 1 3、“ N O ”) には、ビット異常 (ビット固着) が検出されたと判断し、A / D 変換器 1 1 の製品不良と判定する (ステップ S 8、“ 異常検出 ”)。

40

【 0 0 6 5 】

ステップ S 1 3 に示された判定を補数関係にある第 2 の固定値である 10 ビット長の検査値を用いて再び実行 (ステップ S 1 3、“ Y E S ” ~ ステップ S 1 4、“ N O ”) する。このように、互いに補数関係にある第 1 の固定値及び第 2 の固定値によってビット異常検出が完了した場合 (ステップ S 1 4、“ Y E S ”) には、ステップ S 3 にて切替えた信号入力経路をセンサ検出信号側に戻し (S W 1 / O N、S W 2 / O F F ; ステップ S 9)、終了する (ステップ S 1 0、“ E N D ”)。

【 0 0 6 6 】

50

本実施形態に示されるように、アナログ信号を用いずともA/D変換器11に備えられるレジスタ11bのビット異常(ビット固着)が検出できる。そして、第一実施形態と同様に、ビット異常(ビット固着)が検出されたセンサ装置2は、所定(例えば使用部品の交換等)の整備が行われることにより、ビット異常(ビット固着)を起因とする非常時(衝突発生時等)の安全確保及び正常時(通常走行時)の誤作動(通常運行時における乗員保護装置等の誤作動)防止が達成できる。

【0067】

本発明は上述した実施の形態に限定されるものではなく、本発明の主旨を逸脱しない範囲で種々の変更を施すことが可能であることは云うまでもない。次に、本実施形態の変形例について説明する。

【0068】

<第二実施形態の変形例>

第二実施形態の変形例として、例えば、疑似信号生成部12では予め所定のデータが書込まれた記憶メモリ12cを備えているが、この記憶メモリは従通信器9に含まれる通信制御回路が有する記憶領域と共用するものであっても良い。また、この際には検査値の読み出すタイミングを押し量ることができるから、例えばSW2の切替え器を省くことが可能と成る。同様に、記憶メモリ12cに予め書込まれるデータを、ECU装置2/センサ装置3間の通信関係確立後に該装置間でデータの受け渡しを実行しても良い。加えて、取得されるA/D変換値(レジスタ12b出力値)に対するビット異常検出手順をセンサ装置2側に含ませた上で、ECU装置3に対しては図4に示される、検出結果(ステップS8に示される異常検出)のみを通知するものとしても良い。何れの変形例であっても第二実施例と同様の効果が奏功され、小型化、低コスト化、省スペース化に寄与することが期待できる。

【図面の簡単な説明】

【0069】

【図1】図1(a)は、本発明のセンサ装置として加速度検出センサを備えたセンサ装置の車両搭載時の配置概略図であり、図中、上側を車両前方とした上視図である。図1(b)には、ECU装置3とセンサ装置2との一対一の簡易的な接続形態を示す概略構成図である。

【図2】図2(a)は、主通信器8及び従通信器9間の差動方式による電力供給及び相互通信の模式図であり、縦軸に電圧値、横軸を時間とした従通信器9接続端子(9a、9b)間に生ずる電位波形のグラフである。図2(b)は、加速度検出センサ21で検出される加速度量(G)とセンサ出力信号としての電圧値(アナログ信号)との関係を示すグラフである。

【図3】図3(a)は、第一実施形態におけるECU装置3と疑似信号生成部12を備えたセンサ装置2との一対一の接続形態を示す概略構成図である。図3(b)は、第二実施形態におけるECU装置3と疑似信号生成部12を備えたセンサ装置2との一対一の接続形態を示す概略構成図である。

【図4】図4は、第一実施形態におけるビット異常検出手段のフローチャートである。

【図5】図5は、第二実施形態におけるビット異常検出手段のフローチャートである。

【符号の説明】

【0070】

1：車両、 2、2a~2f：センサ装置、 3：ECU装置、
 4、5：エアバッグ装置、 6a、b：カーテンエアバッグ装置、7a~7d：シートベルト・プリ・テンショナー装置、
 8：主通信器、 8a、b：接続端子、 9：従通信器、 9a、b：接続端子、
 10：電源回路、 11：A/D変換器、 11a：サンプルホールド、 11b：レジスタ、
 12：疑似信号生成部、 12a、c：記憶メモリ、 12b：D/A変換器、
 21：加速度検出センサ、 100、100a~100f：接続配線、

10

20

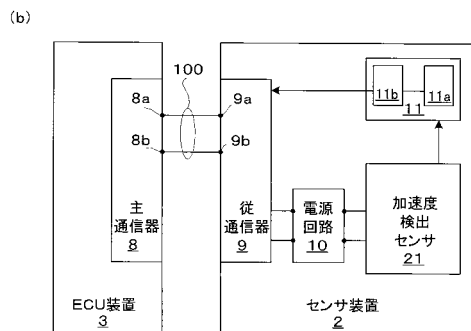
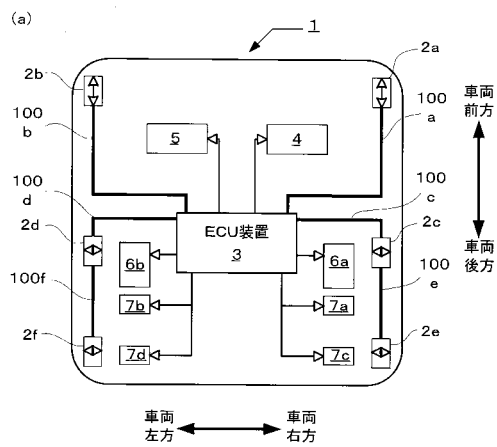
30

40

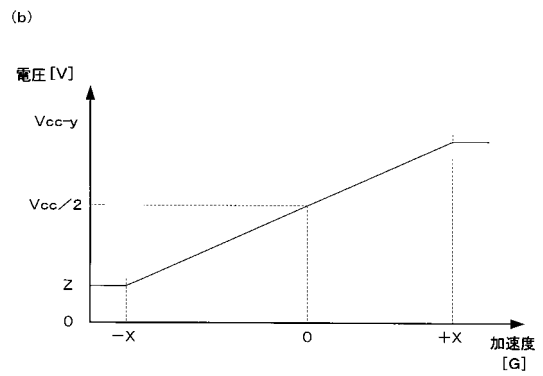
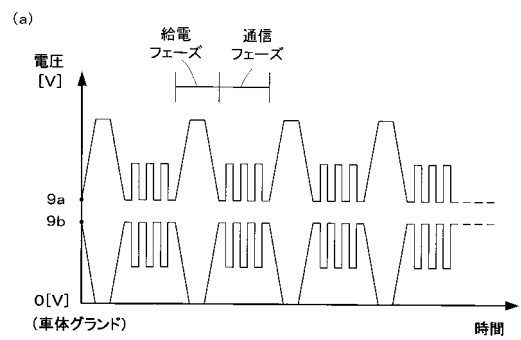
50

SW 1、SW 2：切替え器

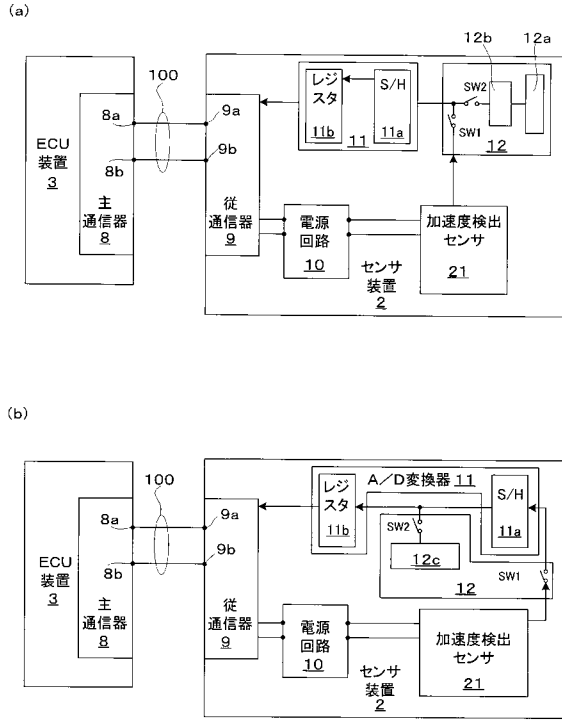
【図 1】



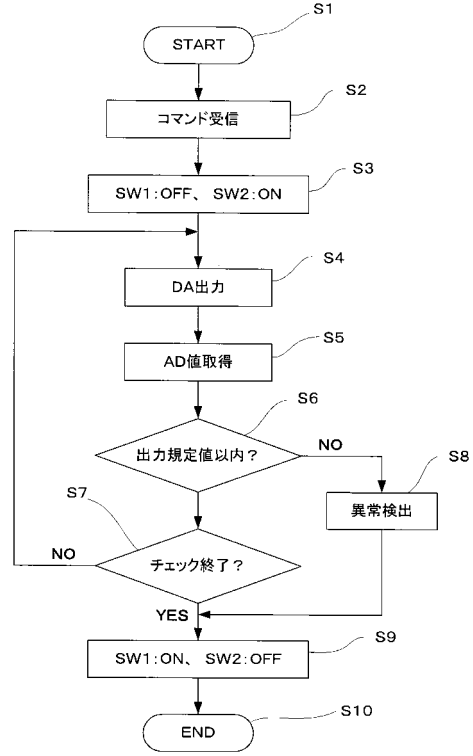
【図 2】



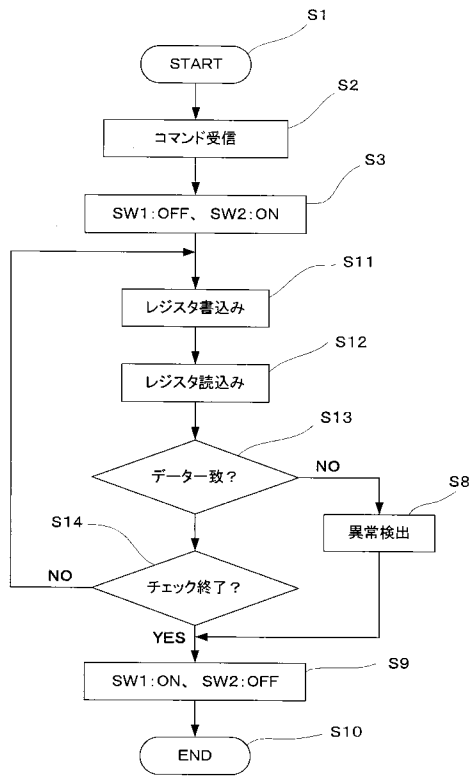
【図3】



【図4】



【図5】



フロントページの続き

- (56)参考文献 特開2008-82959(JP,A)
特表2006-525912(JP,A)
特開2003-37501(JP,A)
特開平10-83321(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01D 5/00 - 5/62
G01D18/00 - 21/02
B60R21/00