(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)公表番号
特表2024-512805
(P2024-512805A)
(43)公表日　令和6年3月19日(2024.3.19)

(51)国際特許分類			FI		
H01L	*21/50*	*(2006.01)*	H01L	21/50	A
H01L	*23/32*	*(2006.01)*	H01L	23/32	D
H01L	*21/02*	*(2006.01)*	H01L	21/02	C

審査請求　未請求　予備審査請求　未請求　（全28頁）

(21)出願番号　特願2023-561117(P2023-561117)
(86)(22)出願日　令和4年3月30日(2022.3.30)
(85)翻訳文提出日　令和5年11月29日(2023.11.29)
(86)国際出願番号　PCT/US2022/022532
(87)国際公開番号　WO2022/212492
(87)国際公開日　令和4年10月6日(2022.10.6)
(31)優先権主張番号　63/169,658
(32)優先日　令和3年4月1日(2021.4.1)
(33)優先権主張国・地域又は機関
米国(US)
(81)指定国・地域　AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,
最終頁に続く

(71)出願人　523375065
テレサーキッツ コーポレーション
アメリカ合衆国 カリフォルニア ９４０
４３ マウンテン ビュー ノース バーナード アベニュー ３１９
(74)代理人　110002860
弁理士法人秀和特許事務所
(72)発明者　シーツ，ジェイナ
アメリカ合衆国 カリフォルニア ９４０
４３ マウンテン ビュー ノース バーナード アベニュー ３１９

(54)【発明の名称】　集積回路アセンブリ埋め込み用に使用されるアセンブリ並びにその用途及び製造方法

(57)【要約】
集積回路の製造に使用されるアセンブリ及び積層板並びにその製造方法及び使用方法について説明する。前記アセンブリは、剥離層又は多孔質基材に適用される真空によって所定の位置に保持される密集したコンポーネント、及びパッドを含むコンポーネントの側面をコーティングしないままにして、コンポーネントを封入するために堆積された少なくとも１つの埋め込み材料を含み、それにより前記コンポーネント及び前記埋め込み材料の積層体を形成し得る。

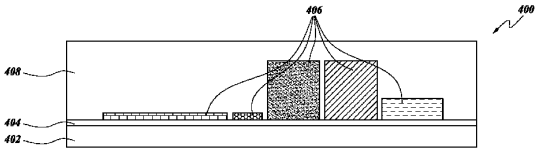


FIG. 4

【特許請求の範囲】
【請求項１】
集積回路の製造に使用されるアセンブリであって、
基板、
前記基板上に配置された剥離層、
前記剥離層の上に配置された複数のコンポーネントであって、前記複数のコンポーネントのそれぞれが前記剥離層と接触する活性面を備える、前記複数のコンポーネント、及び
前記複数のコンポーネントを封入する埋め込み材料層、を備える、アセンブリ。
【請求項２】
前記コンポーネントの前記活性面のそれぞれが、前記埋め込み材料と実質的に接触しない、請求項１に記載のアセンブリ。
【請求項３】
前記埋め込み材料層が複数の埋め込み材料副層を備える、請求項１又は２に記載のアセンブリ。
【請求項４】
前記埋め込み材料層がアマルガムを含む、請求項１～３のいずれか一項に記載のアセンブリ。
【請求項５】
前記アマルガムが、約－５ｐｐｍ／℃～約５ｐｐｍ／℃の熱膨張係数（ＣＴＥ）を有する低ＣＴＥアマルガムである、請求項４に記載のアセンブリ。
【請求項６】
前記アマルガムが、マトリックス金属、合金化金属、及び低ＣＴＥ材料を含む、請求項４又は５に記載のアセンブリ。
【請求項７】
前記マトリックス金属がガリウム（Ｇａ）を含む、請求項６に記載のアセンブリ。
【請求項８】
前記合金化金属が、銅（Ｃｕ）、ニッケル（Ｎｉ）、銀（Ａｇ）、セリウム（Ｃｅ）、及びそれらの組み合わせからなる群から選択される、請求項６又は７に記載のアセンブリ。
【請求項９】
前記低ＣＴＥ材料が、ZrW_2O_8（タングステン酸ジルコニウム）、HfW_2O_8、$Sc_2W_3O_{12}$、及びそれらの組み合わせからなる群から選択される、請求項６～８のいずれか一項に記載のアセンブリ。
【請求項１０】
前記アマルガムが、追加の低ＣＴＥ材料、不動態化材料、液体、還元剤、及びそれらの組み合わせからなる群から選択される元素をさらに含む、請求項４～９のいずれか一項に記載のアセンブリ。
【請求項１１】
前記剥離層が、前記剥離層と前記複数のコンポーネントのうちの少なくとも１つのコンポーネントとの間に位置するアンダーカット領域を備える、請求項１～１０のいずれか一項に記載のアセンブリ。
【請求項１２】
前記アンダーカット領域が、堆積材料を含む、請求項１１に記載のアセンブリ。
【請求項１３】
前記基板が細孔を有する、請求項１～１２のいずれか一項に記載のアセンブリ。
【請求項１４】
請求項１～１３のいずれか一項に記載のアセンブリの製造方法であって、
前記複数のコンポーネントを前記剥離層上に堆積させ、前記剥離層は基板上に配置する工程、及び
前記複数のコンポーネントを前記埋め込み材料層で包み込む工程、

を含む、製造方法。
【請求項１５】
前記複数のコンポーネントを前記埋め込み材料層で包み込む工程が、スプレー法によって行われる、請求項１４に記載の製造方法。
【請求項１６】
アセンブリを集積回路に統合する方法であって、
請求項１～１３のいずれか一項に記載のアセンブリの前記埋め込み材料層によって封入された前記複数のコンポーネントから前記剥離層を分離して、積層体を形成する工程、及び
前記複数のコンポーネントの前記露出表面のそれぞれの上に相互接続材料を堆積させて、配線された積層体を形成する工程、
を含む、方法。
【請求項１７】
前記配線された積層体をデバイス内に配置する工程、及び
前記配線された積層体を前記デバイスに電気的に接続する工程
をさらに含む、請求項１６に記載の方法。
【請求項１８】
回路デバイスに統合するための積層体であって、
複数の封入表面と１つの露出表面とをそれぞれ含む複数のコンポーネント、及び
前記複数のコンポーネントの前記複数の封入表面を封入する埋め込み材料、
を含む、積層体。
【請求項１９】
前記露出表面のそれぞれがパッドを含む、請求項１８に記載の積層体。
【請求項２０】
前記露出表面のそれぞれが、互いに実質的に同一平面上にある、請求項１８又は１９に記載の積層体。
【請求項２１】
前記露出表面のそれぞれの上に配置された相互接続材料をさらに含む、請求項１８～２０のいずれか一項に記載の積層体。
【請求項２２】
前記埋め込み材料がアマルガムを含む、請求項１８～２１のいずれか一項に記載の積層体。
【請求項２３】
前記アマルガムが、マトリックス金属、合金化金属、及び低ＣＴＥ材料を含む、請求項２２に記載の積層体。
【請求項２４】
前記アマルガムが、約－５ｐｐｍ／℃～約５ｐｐｍ／℃の熱膨張係数（ＣＴＥ）を有する低ＣＴＥアマルガムである、請求項２２又は２３に記載の積層体。
【発明の詳細な説明】
【技術分野】
【０００１】
優先権出願の参照による援用
本出願と共に提出されたアプリケーションデータシート又は請求（Ｒｅｑｕｅｓｔ）において外国又は国内の優先権主張が特定されているあらゆる出願は、アメリカ合衆国特許規則連邦規則法典３７巻§１．５７（３７ ＣＦＲ １．５７）並びにＰＣＴ規則４．１８及び２０．６（Ｒｕｌｅｓ ４．１８ ａｎｄ ２０．６）に基づいて参照により本明細書に援用される。２０２１年４月１日に出願された米国仮出願第６３／１６９６５８号は、その全体が参照により本明細書に援用される。
【０００２】
本発明は、マイクロ電子部品のアセンブリの形成を対象とする。

【背景技術】
【０００３】
パッケージ化された集積回路、コンデンサ、抵抗器、及びインダクタなどのコンポーネントは、通常、プリント基板（「ＰＣＢ」）上に配置される。プリント基板には、ランディングパッドで終端する事前形成配線の多層があり、各層ははんだによって前記コンポーネントに接続される。典型的には、集積回路（「ＩＣ」）パッケージの入力／出力（「Ｉ／Ｏ」）端子上のはんだボール又はバンプは、ＰＣＢ上にプリントされたはんだペースト上に位置合わせされて配置される。次に、アセンブリはリフローオーブンと呼ばれるオーブンに通され、はんだが溶けて接合部が形成される。パッシブコンポーネントには比較的大きな金属メッキ端子があり、同様にＰＣＢ上のスクリーンプリントされたはんだペーストパターン上に位置合わせして配置される。
【０００４】
この方法にはいくつかの欠点がある。前記アセンブリは、はんだ（例えば、９６．５％の錫（Ｓｎ）、３％の銀（Ａｇ）、０．５％の銅（Ｃｕ）という通常の組成を有する「ＳＡＣ」などのはんだ）を溶かすために約２５０～２６０℃の温度に加熱される必要があり、その後、２２０℃を超える温度を１分間以上適用して、はんだがパッド上を自由に流れるようにする必要がある。基板が冷えると、様々な材料（特にはんだ、ＰＣＢ内のポリマー、銅（Ｃｕ）、及びケイ素（Ｓｉ））の熱膨張係数（ＣＴＥ）が大きく異なるため、深刻な応力が発生する傾向がある。周囲温度付近（ガラス転移温度を超えると、実質的に高くなる場合がある）において、ＣＴＥは、ケイ素（Ｓｉ）では２．７ｐｐｍ／℃、銅（Ｃｕ）では１７ｐｐｍ／℃、ＳＡＣでは約２３ｐｐｍ／℃、ＦＲ４（ＰＣＢ構築に使用される一連のシリカ充填エポキシ複合材料の名称）では約１４～１６ｐｐｍ／℃、並びにアンダーフィルポリマー及び／又は様々なエポキシでは約１５～３０超ｐｐｍ／℃である。これらの応力は、はんだ接合部の破損やコンポーネント（例えば、ＩＣ）パッドからのはんだの剥離による回路の故障を引き起こす場合があり、実際にその原因となることがよくある。さらに故障の機会は、使用中の熱サイクル中に発生する。例えば、動作時の発熱によりＩＣの温度が８５℃以上に上昇する場合がある。
【０００５】
したがって、そのような欠点や故障を緩和しないアーキテクチャ及び製造方法が有益である場合がある。
【発明の概要】
【０００６】
本開示及び従来技術に対して達成される利点を要約する目的で、本開示の特定の目的及び利点が本明細書に記載される。そのような目的又は利点の全てがいかなる特定の実施形態で達成されるわけではない。したがって、例えば、当業者は、本発明が、本明細書で教示又は示唆され得る他の目的又は利点を必ずしも達成することなく、本明細書で教示された１つの利点又は利点の群を達成する又は最適化する方法で具体化又は実行され得ることを認識するであろう。
【０００７】
一態様では、集積回路製造に使用されるアセンブリが開示される。前記アセンブリは、基板、前記基板上に配置された剥離層、前記剥離層の上に配置された複数のコンポーネントであって、前記複数のコンポーネントのそれぞれが前記剥離層と接触する活性面を備える前記複数のコンポーネント、及び前記複数のコンポーネントを封入する埋め込み材料層、を備える。
【０００８】
いくつかの実施形態では、前記コンポーネントの前記活性面のそれぞれが、前記埋め込み材料と実質的に接触しない。いくつかの実施形態では、前記埋め込み材料層は、複数の埋め込み材料副層を備える。いくつかの実施形態では、前記埋め込み材料層は、アマルガムを含む。いくつかの実施形態では、前記アマルガムは、約－５ｐｐｍ／℃～約５ｐｐｍ／℃の熱膨張係数（ＣＴＥ）を有する低ＣＴＥアマルガムである。いくつかの実施形態で

は、前記アマルガムは、マトリックス金属、合金化金属、及び低ＣＴＥ材料を含む。いくつかの実施形態では、前記マトリックス金属はガリウム（Ｇａ）を含む。いくつかの実施形態では、前記合金化金属は、銅（Ｃｕ）、ニッケル（Ｎｉ）、銀（Ａｇ）、セリウム（Ｃｅ）、及びそれらの組み合わせからなる群から選択される。いくつかの実施形態では、前記低ＣＴＥ材料は、ZrW_2O_8（タングステン酸ジルコニウム）、HfW_2O_8、$Sc_2W_3O_{12}$、及びそれらの組み合わせからなる群から選択される。いくつかの実施形態では、前記アマルガムは、追加の低ＣＴＥ材料、不動態化材料、液体、還元剤、及びそれらの組み合わせからなる群から選択される元素をさらに含む。いくつかの実施形態では、前記剥離層は、前記剥離層と前記複数のコンポーネントのうちの少なくとも１つのコンポーネントとの間に位置するアンダーカット領域を備える。いくつかの実施形態では、前記アンダーカット領域は、堆積材料を含む。いくつかの実施形態では、前記基板は、細孔を有する。

【０００９】

別の態様では、前記アセンブリの製造方法が説明される。前記製造方法は、複数のコンポーネントを剥離層上に堆積させ、前記剥離層は基板上に配置する工程、及び前記複数のコンポーネントを埋め込み材料層で包み込む工程、を含む。

【００１０】

いくつかの実施形態では、前記複数のコンポーネントを前記埋め込み材料層で包み込む工程が、スプレー法によって行われる。

【００１１】

別の態様では、アセンブリを集積回路に統合する方法が説明される。前記方法は、アセンブリの埋め込み材料層によって封入された複数のコンポーネントから剥離層を分離して、積層体を形成する工程、及び前記複数のコンポーネントの露出表面のそれぞれの上に相互接続材料を堆積させて、配線された積層体を形成する工程、を含む。

【００１２】

いくつかの実施形態では、前記配線された積層体をデバイス内に配置する工程、及び前記配線された積層体を前記デバイスに電気的に接続する工程をさらに含む。

【００１３】

別の態様では、回路デバイスに統合するための積層体が説明される。前記積層体は、複数の封入表面と１つの露出表面とを含むそれぞれの複数のコンポーネント、及び前記複数のコンポーネントの複数の封入表面を封入する埋め込み材料、を含む。

【００１４】

いくつかの実施形態では、前記露出表面のそれぞれがパッドを含む。いくつかの実施形態では、前記露出表面のそれぞれが、互いに実質的に同一平面上にある。いくつかの実施形態では、前記積層体が、前記露出表面のそれぞれの上に配置された相互接続材料をさらに含む。いくつかの実施形態では、前記埋め込み材料は、アマルガムを含む。いくつかの実施形態では、前記アマルガムは、マトリックス金属、合金化金属、及び低ＣＴＥ材料を含む。いくつかの実施形態では、前記アマルガムは、約－５ｐｐｍ／℃～約５ｐｐｍ／℃の熱膨張係数（ＣＴＥ）を有する低ＣＴＥアマルガムである。

【図面の簡単な説明】

【００１５】

本開示のこれら及び他の特徴、態様、並びに利点は、特定の実施形態の図面を参照して説明されるが、これらは特定の実施形態を説明することを意図しており、本発明を限定するものではない。

【００１６】

【図１】図１は、様々な温度におけるガリウムアマルガムの硬化反応速度を示す折れ線グラフである。

【図２】図２は、アマルガムの噴霧堆積のためのネブライザシステム及び使用方法を示した図である。

【図３】図３は、アマルガムの噴霧堆積に使用され得るネブライザを示した図である。

【図４】図４は、いくつかの実施形態による、コンポーネントを封入する埋め込み材料を備えたアセンブリを示した図である。
【図５】図５は、いくつかの実施形態による、コンポーネントを封入する複数の埋め込み材料を備えたアセンブリを示した図である。
【図６】図６は、いくつかの実施形態による、コンポーネント下のアンダーカット領域に埋め込み材料が堆積されたアセンブリを示した図である。
【図７】図７は、いくつかの実施形態による、コンポーネント及び多孔質基板上に堆積された埋め込み材料を備え、多孔質基板に真空が適用されたアセンブリを示した図である。
【発明を実施するための形態】
【００１７】
特定の実施形態及び例を以下に説明するが、当業者であれば、本発明が、具体的に開示された実施形態及び／又は使用、並びにそれらの明白な修正及び均等物を超えて拡張されることを理解するであろう。したがって、本明細書に開示される本発明の範囲は、以下に説明するいかなる特定の実施形態によっても限定されるべきではないことが意図されている。
【００１８】
コンポーネントを含むアセンブリ及び積層体、並びにそれらの使用及び製造方法が提供される。前記アセンブリは、剥離層又は多孔質基材に適用される真空によって所定の位置に保持される密集したコンポーネント、及びパッドを含むコンポーネントの側面をコーティングしないままにして、コンポーネントを封入するために堆積された少なくとも１つの埋め込み材料を含み、それにより前記コンポーネント及び前記埋め込み材料の積層体を形成し得る。前記積層体が形成されると、基板及び剥離層から分離して、相互接続の追加及び／又はデバイスへの統合などのさらなる処理を行い得る。前記埋め込み材料は、好ましいＣＴＥ、電気絶縁性／導電性、及び／又は熱伝導性の特性を有するように選択され得る。また、そのようなアセンブリには、１つのコンポーネントを別のコンポーネントから絶縁する堆積材料が含まれてもよい。
【００１９】
はんだのスクリーンプリント用のサイズのランディングパッドを備えた配線済みＰＣＢ上にコンポーネントを配置することは、約５０μｍ未満の解像度でプリントすることが比較的困難である。さらに、このようなプロセスで、典型的には圧延銅箔（例えば、厚さ１７μｍ又は３５μｍ）からパターン化された配線を使用すると、通常、コンポーネント間のＩ／Ｏ端子の分離が少なくとも１ミリメートルになる。パッケージがベアダイの最大１．３倍の大きさである、チップスケールパッケージ（ＣＳＰ）が使用されている場合でも、Ｉ／Ｏトランジスタ端子から最も近いコンポーネント（例えば、バイパスコンデンサ）までの距離は少なくとも１ｍｍになる可能性が高い。より一般的には、２つのＩＣの端子間の距離は数センチメートルになることがある。コンポーネント間のこれらの分離距離には、ＩＣ付近の不要なインダクタンスだけでなく、抵抗損失も伴う。
【００２０】
さらに、相互接続のサイズは、使用されるパターニング技術によって影響を受ける場合がある。比較的大きなアスペクト比を利用する銅（Ｃｕ）層のパターニングに使用される方法では、通常、等方性ウェットエッチングで満足のいく形状を実現するために、トレース（配線部分）は高さよりも幅が広く、相互接続トレースの幅が数十μｍ（例えば、多くの場合、少なくとも１０００分の２又は３インチ以上）になるように強制される。このような相互接続の制限により、面密度が増加し、必要な相互接続層の数が増加する。
【００２１】
横方向に比較的大きいことに加えて、得られる構造は厚くて硬い（例えば、ＰＣＢの厚さは通常約１ｍｍ、パッケージ化されたＩＣの厚さは約０．５ｍｍ以上である）。さらに、ケイ素（Ｓｉ）の熱伝導率の０．０１％程度の有機ポリマーを使用しているため、ＩＣパッケージ材料及びＰＣＢを介した熱放散は比較的不十分である。
【００２２】

同様の問題は、集積回路をパッケージングする工程でも発生する。従来、処理されたウエハーの個片化の後、ベアダイ（Ｓｉ）がピックアンドプレース機によって、パッケージ基板上に配置される。前記パッケージ基板には、ＰＣＢと同様に、ＩＣのＩ／Ｏパッドをパッケージのパッドに接続するための配線が事前に形成されていてもよく、これらのパッドは典型的にはＩＣのＩ／Ｏパッドに比べてより大きく、より広い間隔で配置されている。相互接続を形成した後（例えば、はんだリフロー、ワイヤボンディング、又は別の技術によって）、ダイ並びにその基板及び配線を射出成形によって保護ポリマー内に封入してもよい。これらのプロセスには、材料のＣＴＥの不一致や相互接続の余分な長さなど、同様の問題の多くが存在する。

【００２３】

これらの問題のいくつかを解決する試みとして、様々なソースウエハーからのシリコンダイスを剥離層タイプの接着剤を使用して一時的な基板上に配置し、ウエハー形式のエポキシ成形材料に埋め込む再構成ウエハーを利用する場合もある。このような「再構成ウエハー」は、その後、基板から剥離され、最終的なパッケージ化されたマルチダイ製品を形成する前に、相互接続を追加するためにさらに処理される。この概念のいくつかのバリエーションが作成されており、ＳＴＡＴＳＣｈｉｐＰＡＣ社、Ａｍｋｏｒ社、ＡＳＥ社、及びその他の企業によるものも含まれる。しかしながら、エポキシパッケージでは依然としてＣＴＥの不一致が大きく、構造はこれらの要因による大きな反りの影響を受けやすくなっている。熱除去も問題である。パッケージ化されたマルチダイシステムは、他のパッケージ化されたＩＣ及びコンポーネントとともにＰＣＢ上に配置される必要があり、これまでに説明した問題と同様の問題が生じる。

【００２４】

望ましいアーキテクチャは、回路に必要な全てのＩＣ及びその他のコンポーネントが、そのサイズに関係なく、露出した（ベア）形態で可能な限り近くに配置される（例えば、好ましくはそれらの間の間隔が数μｍ以下）と共に、１つの表面（例えば、底面）を除く全てが、ＣＴＥがケイ素（Ｓｉ）に類似し表面がＩＣと同一平面上にある熱伝導性の埋め込み媒体又は材料によって囲まれたものである。ＩＣが薄ければ（例えば、５０μｍ未満）、製品は薄くなり、いくつかの実施形態では柔軟になる。幅数μｍ及び高さ２５０μｍの空間に固化性材料を均一に流すことは難しいため、このような薄さは連続した埋め込み層又は封入層の作成を容易にし得る。また、薄さにより、材料のＣＴＥの不一致により部分的にＩＣの法線方向の応力が最小限に抑えられ、薄い一方で熱伝導性の高い埋め込み媒体により効率的な熱除去が可能になる。

【００２５】

ＩＣが相互にマイクロメートル以内に配置されている場合、各ＩＣ内の相互接続の最終層とほぼ同じサイズの相互接続トレースを埋め込み媒体の平らな表面上に直接製造することで有利に形成されることもあり得る。２以上のこのようなＩＣ、又はいくつかの比較的小さなパッシブコンポーネントを備えたＩＣは、事実上１つの大きなＩＣとして機能する。そのようなアーキテクチャは、歩留まりの低下及びリソグラフィ装置のサイズ制限により、リソグラフィを利用して製造することが困難又は不可能である。特定の電気的要件に応じて、直接隣接していない２つのＩ／Ｏパッドを接続するトレースの幅及び厚さは、隣接するパッドを接続するものよりも大きくなる場合がある。但し、電流が流れることになる距離が短いため、２つのＩ／Ｏパッドのこのようなトレースは、一般的なＰＣＢトレースよりも依然として比較的小さくなりやすい。例えば、ＩＣの最上層の相互接続は厚さ約２μｍ及び幅４～５μｍ程度であるため、これらのコンポーネント間のトレースは従来の技術よりも一桁以上小さくなり、よりコンパクトなルーティングが可能になり、トレースが短いため電気的性能が向上し、回路面積がさらに節約される。

【００２６】

必要な数の相互接続層（誘電体層で分離）が製造された時点で、積層体を１又は複数の保護層で封入して、製品で使用できる状態にする。これらの層は典型的には、特定の要件に従って選択され、金属（例えば、アルミニウム又は銅）、セラミック（例えば、酸化物

及び窒化物）、ポリイミド、ポリエステル（ポリエチレン又はポリエチレンテレフタラート）、ポリウレタンなどの当技術分野で周知の材料を使用して形成され得る。他のコンポーネントへの接続は、必要に応じて、基板のエッジで終端し最終パッケージで覆われていない金属トレースによって、又は保護封入化を通して形成されるビアを介して行われ得る。本発明によれば、完全な機能回路が１つのユニット内に製造され得るため、比較的少数のＩ／Ｏ接続が必要とされる可能性が高い。

【００２７】

このような構造は、従来単一チップ内に含まれていた回路から現在大きなＰＣＢを占有している回路まで、あらゆる程度の集積化に使用できる。用途の１つは、いわゆる「マルチダイパッケージ」又は「システム・イン・パッケージ」デバイスである。これは、１つのパッケージ内に数個又は複数のＩＣダイを含む場合があるが、依然として他のチップと共に従来のＰＣＢ上に配置され、最終的な機能システムを形成することを意図している。別の用途は、ハイエンドのマイクロプロセッサ、フィールド・プログラマブル・ゲート・アレイなどの比較的大きくて複雑なチップ用である。これらは、機能ＩＣのサブユニットであるため、単独では機能しない「チップレット」から製造される場合があり、自立回路を形成するために適切に組み合わせられる。例えば、そのようなサブユニットは、マイクロプロセッサのブロック図の要素（例えば、コア、Ｉ／Ｏセクション、ダイレクトメモリアクセス（「ＤＭＡ」）コントローラ、タイミングセクションなど）であることもあり得る。このようなアーキテクチャの利点には、チップ全体に完全に新しいマスクを作成することなく、特定のサブシステムを改善してシステムを簡単にアップグレードできること、新しいシステムを迅速に設計できること、並びに／又は長い相互接続トレースによる消費電力及び信号の劣化を低減できることが含まれる。

【００２８】

いくつかの実施形態では、埋め込み材料流体は、一時的剥離層の上に配置された一組のコンポーネントの上にコーティングされ、前記流体がコンポーネント間のミクロンスケールの隙間に浸透し、低温で硬化して固体（例えば、柔軟な固体）埋め込み材料となり、前記コンポーネントを封入化できる。流体組成及び固体組成は、シリコンと同等又はほぼ一致する熱伝導率及びＣＴＥを有するように選択してもよく、導電性又は絶縁性のいずれかとしてもよい。

【００２９】

剥離層及びその使用方法については、あらゆる目的で参照により本明細書に援用される米国特許第６，９４６，１７８号及び米国特許第７，１４１，３４８号で検討されている。トリガープロセスを使用して、コンポーネントを剥離層から分離してもよい。米国特許第６，９４６，１７８号に記載されるように、トリガープロセスには、単一工程で剥離層を熱と光に曝露して、剥離層を劣化させる工程が含まれる。光（例えば、化学光）の照射は、同じ基板上の他のコンポーネントを非活性化したままにしつつ、ユーザーが転写したいコンポーネントの下の剥離層の化合物（例えば、ポリマー）を選択的に活性化するために使用され得る。剥離層の化合物（デジタル剥離材料（例えば、デジタル剥離接着剤（「ＤＲＡ」）とも称される）を適切な温度（例えば、約１５０℃未満）に加熱すると、剥離層が蒸発して、非活性化デバイスがドナー基板に取り付けられたまま、コンポーネントが放出され得る。この方法によって、前記部品は剥離層によって所定の位置に近接して保持されてよく、一方で埋め込み材料は剥離層に面する面を除く全ての面でコンポーネントを封入化し、続いて前記剥離層が分解されてアセンブリを転写し、及び／又は相互接続を適用するために前記コンポーネントの封入化されていない側を露出させたりしてもよい。いくつかの実施形態では、転写方法には、フォトポリマー・コンポーネント・アセンブリ（「ＰＣＡ」）及び光誘起前方転写（「ＬＩＦＴ」）が含まれる。

【００３０】

いくつかの実施形態では、前記埋め込み材料は、ガリウムと別の金属（例えば、銅及び／又はニッケル）の粒子とのアマルガム混合物を含む。このようなアマルガムは、最初に混合した時には流体であり得るが、元素が相互拡散すると高融点の固体が形成される。例

えば、約６５％のガリウム（Ｇａ）、３０％の銅（Ｃｕ）、及び５％のニッケル（Ｎｉ）の合金の融点は、５００℃超で融解するが、周囲温度（例えば、約２５℃又は約３０℃）では流体混合物から凝固する。このようなアマルガムは、例えば、あらゆる目的のためにその全体が参照により援用される米国特許第５，０５３，１９５号及び「Ａｍａｌｇａｍｓ ｆｏｒ Ｉｍｐｒｏｖｅｄ Ｅｌｅｃｔｒｏｎｉｃｓ Ｉｎｔｅｒｃｏｎｎｅｃｔｉｏｎ」（ＩＥＥＥ Ｍｉｃｒｏ，ｐｐ．４６－５８，１９９３）に記載されている。

【００３１】

いくつかの流体アマルガムは、加熱しないと完全に硬化するまでに数日かかる場合がある。図１は、ガリウムアマルガム（５％ニッケル（Ｎｉ）、３０％銅（Ｃｕ））の硬化反応速度を示す。しかしながら、図１に示されるものと同様の硬化結果であるガリウムアマルガムは、典型的には、平均粒径がミクロンから数十ミクロンの範囲内の粉末を利用してきた。アマルガムでは、液体金属原子が粒界に沿って比較的速く拡散することのエビデンスが公開されてはいるが（例えば、Ｔ．Ｏｋａｂｅ ａｎｄ Ｒ．Ｊ．Ｍｉｔｃｈｅｌｌ，ｉｎ“Ｓｅｔｔｉｎｇ Ｒｅａｃｔｉｏｎｓ Ｉｎ Ｄｅｎｔａｌ Ａｍａｌｇａｍ Ｐａｒｔ ２．Ｔｈｅ Ｋｉｎｅｔｉｃｓ Ｏｆ Ａｍａｌｇａｍａｔｉｏｎ”，Ｃｒｉｔｉｃａｌ Ｒｅｖｉｅｗｓ ｏｆ Ｏｒａｌ ａｎｄ Ｂｉｏｌｏｇｉｃａｌ Ｍｅｄｉｃｉｎｅ，ｖｏｌ．７，ｐｐ．２３－３５）、粒子が小さいほど、より均一な混合が得られることが実証されている（例えば、Ａ．Ｂ．Ｓｈｕｂｉｎ，ｅｔ ａｌ．“Ｔｈｅ Ｄｉｆｆｕｓｉｏｎ ｏｆ Ｇａｌｌｉｕｍ ｉｎｔｏ Ｃｏｐｐｅｒ－Ｔｉｎ Ａｌｌｏｙ Ｐａｒｔｉｃｌｅｓ”，Ｄｅｆｅｃｔ ａｎｄ Ｄｉｆｆｕｓｉｏｎ Ｆｏｒｕｍ Ｖｏｌｓ．２８３－２８６（２００９）ｐｐ ２３８－２４２）。そのような小さな粒子は、混合物が急速に硬化して、乳鉢及び乳棒から又はこれらのアマルガム前駆体が形成されたアマルガメーターカプセルから移しにくい傾向があり、したがって取り扱いが難しいため、使用されない場合があった。

【００３２】

早過ぎる硬化を回避し、サブミクロン粒子（例えば、ナノスケール粒子）の使用を可能にするために、いくつかの実施形態では、粒子を超音波ミキサー又は噴射装置内で混合してもよい。超音波スプレーコーター（例えば、ニューヨーク州ミルトンのＳｏｎｏ－ｔｅｋ Ｃｏｒｐｏｒａｔｉｏｎ製コーター）では、液体原料は、コーティングの直前に超音波噴霧器によってエアロゾルに変換される。図２は、あらゆる目的のためにその全体が参照により援用される米国特許第６，３５８，５６７号に記載されているようなスプレー堆積のためのそのようなスプレーコーティング装置（すなわち、ネブライザ）を示す。このシステムは、液体ポンプ４から超音波トランスデューサ６に圧送される液体２を含み、超音波トランスデューサ６は、液体に振動を生じさせて、噴霧された液体を、ヒーター上に配置される基板８上に噴霧されるエアロゾルの小さな（例えば、サブミクロンサイズの）液滴に分解するために使用される。複数の粒子タイプのエアロゾルスプレーを作成するための代替手段が多数ある。いくつかの実施形態では、液体は、混合物（例えば、溶液）中に存在する金属粒子を含んでいてもよい。例えば、ほとんどの金属（例えば、銅（Ｃｕ）及びニッケル（Ｎｉ））は、それら自体に対する反応性よりも相互に対する反応性は高くない。したがって、金属粒子が凝集に対して安定化されている場合、金属粒子を単一の溶液又は分散液中で組み合わせて、所望のエアロゾル粒子流に供給することができる。いくつかの実施形態では、前記液体は、不動態化材料を含む。いくつかの実施形態では、前記金属粒子は、不動態化層を含む。

【００３３】

いくつかの実施形態では、異なる粒子が互いに曝露される時間を最小限に抑えるために、異なる液体の流れがネブライザに入る際に合わされてもよい。図３は、２つの入力される流れが組み合わされる、Ｓｏｎｏ－Ｔｅｋ Ｃｏｒｐｏｒａｔｉｏｎの市販のネブライザ３００を概略的に示す。ネブライザ３００は、マイクロボアチューブ３０４を備える液体Ａ供給チャネル３０２と、液体Ａ供給チャネル３０２及びマイクロボアチューブ３０４を取り囲み、ハウジング３１４内に収容された液体Ｂ供給チャネル３０６とを含む。ネブ

ライザ３００の遠位端では、液体Ａ３０６及び液体Ｂ３１０が霧化面３１２で合わされて、ネブライザ３００の外に噴霧される。いくつかの実施形態では、ガス流を使用して、別々の液体流からのエアロゾル粒子流を互いに向けて混合してもよい。そのような成形流は、例えば、いくつかのスプレーコーティングノズルにおいてＳｏｎｏ－ｔｅｋ社によって使用されており、成形流のいくつかの態様は、その全体が参照により援用される米国特許出願公開第２０１０／００７８４９６号に開示されている。Ｏｐｔｏｍｅｃ社（ニューメキシコ州アルバカーキ）、ｎＳｃｒｙｐｔ社（フロリダ州オーランド）などによって製造されたものなど、他の噴射システムを使用して、混合及び堆積のためのナノ粒子の流れを形成してもよい。いくつかの実施形態では、流体又は液体には、異なる量の溶媒が含まれる場合がある。いくつかの実施形態では、溶媒は、表面から堆積すると素早く蒸発するように低沸点溶媒であってもよい。いくつかの実施形態では、溶媒は、堆積された表面上に均一で密に充填された粒子の分布を生成するのに役立つ場合がある。いくつかの実施形態では、そのようなシステムにおける液滴の速度が数、数十、又は数百ｍ／ｓ（例えば、１～９００ｍ／ｓ）程度である場合、ディスペンサーチップと基板との間の距離は約数ミリメートルで、移動には長くても数ミリ秒かかるため、堆積前に形成されたアマルガムが硬化することなく、比較的小さな金属粒子を使用できる。

【００３４】

金属（例えば、ガリウム）ナノ粒子は、様々な方法で合成され得る。ガリウムナノ粒子の合成方法の一例が、あらゆる目的のためにその全体が参照により援用されるＭ．Ｆ．Ｍｅｌｅ′ｎｄｒｅｚ，ｅｔ ａｌ．（Ｔｈｅ Ｊｏｕｒｎａｌ ｏｆ Ｃｏｌｌｏｉｄ ａｎｄ Ｉｎｔｅｒｆａｃｅ Ｓｃｉｅｎｃｅ，ｖｏｌ．３４６，ｐｐ．２７９－２８７（２０１０））に記載されている。ガリウム（Ｇａ）の融点は約２９℃であるため、粒子は固体の形態で維持されることも、液体として送達されることもある。いくつかの実施形態では、ガリウム（Ｇａ）は、本明細書に記載の超音波ネブライザによってナノ粒子金属と混合されてもよく、これにより、混合後ミリ秒以内に堆積が可能になる。いくつかの実施形態では、ガリウム（Ｇａ）及び他のナノ粒子の薄い層を交互に堆積させてもよい。いくつかの実施形態では、得られたガリウム（Ｇａ）の薄層と他のナノ粒子の薄層とが交互に重なったフィルムを加熱してガリウム（Ｇａ）を溶かし、流体マトリックス内又は隙間を占める流体内での粒子の均一な分布の形成を促進する。

【００３５】

いくつかの実施形態では、多くの地金表面は反応性があり、他の同様の表面に付着する傾向があるため、金属ナノ粒子は凝集に対して安定化されている。低温で除去可能な薄い不動態化コーティングの例が知られており、市販されている。例えば、銅（Ｃｕ）の不動態化コーティングは、ニューヨーク州ロチェスターのＺｅｒｏｖａｌｅｎｔ ＮａｎｏＭｅｔａｌｓ社によって製造されるか、又は金属粒子の外表面を酸化して不動態化コーティングを形成することもできる。いくつかの実施形態では、還元剤を使用して、金属粒子表面に形成された酸化物を除去してもよい。いくつかの実施形態では、フォーミング・ガス（例えば、窒素（N_2）中の４％水素（H_2）及び／又はギ酸）は、塗布デバイス（例えば、ネブライザー）のガス流で使用しても、別の流れで堆積表面に適用してもよい。

【００３６】

超音波エアロゾル発生器及びそれに関連するスプレー堆積を説明したが、ナノ粒子の混合物を形成及び堆積する他の方法を利用してもよい。例えば、粒子表面の適切な不動態化は、酸化物の形成及び／又は比較的不安定な有機リガンドの結合によって達成され得る。いくつかの実施形態では、比較的非反応性の粒子の溶液又は懸濁液は、装置（例えば、急速混合装置）内でガリウム（Ｇａ）粒子の溶液又は懸濁液と混合された後、様々な技術（例えば、スプレーコーティング、スロットダイ（すなわち、メニスカス）コーティング、及び超音波コーティング、並びに圧力下での噴射（例えば、インクジェットプリント））のうちの１つによって堆積され得る。保護不動態化は、熱、化学処理（例えば、フォーミング・ガス、ギ酸など）、及び／又は光分解によって除去され得る。

【００３７】

図１には、対象物を周囲温度（約２５℃）を超える温度に加熱しなくても、高融点固体を形成できることが示されているが、硬化をより迅速に完了するには、アマルガム混合物を加熱する（例えば、約８５℃又は１００℃に）ことが有利な場合がある。このような温度は、通常の動作の結果として電子製品が経験することが多いため、いずれにせよ、回路ではこれらの値に対する逸脱が生じる可能性がある。いくつかの実施形態では、アマルガムのＣＴＥは、典型的なアーキテクチャに対して、これらの逸脱が損傷を引き起こすことを軽減又は防止するために、回路材料（例えば、ケイ素（Ｓｉ））と一致しているか、又は実質的に一致している。

【００３８】

いくつかの実施形態では、低ＣＴＥアマルガムが使用される。いくつかの実施形態では、前記アマルガム（例えば、低ＣＴＥアマルガム）は、マトリックス金属及び合金化金属を含む。いくつかの実施形態では、前記アマルガム（例えば、低ＣＴＥアマルガム）は、低ＣＴＥ材料をさらに含む。いくつかの実施形態では、アマルガム（例えば、低ＣＴＥアマルガム）は、正味、約、少なくとも、又は少なくとも約４０重量％、４５重量％、５０重量％、５５重量％、６０重量％、６５重量％、７０重量％、７５重量％、８０重量％、８５重量％、９０重量％、９２重量％、若しくは９５重量％、又はそれらの間の任意の範囲内の値の量のマトリックス金属を含む。いくつかの実施形態では、前記マトリックス金属はガリウム（Ｇａ）を含む。いくつかの実施形態では、前記合金化金属は、銅（Ｃｕ）、ニッケル（Ｎｉ）、銀（Ａｇ）、セリウム（Ｃｅ）、及びそれらの組み合わせからから選択される。いくつかの実施形態では、前記低ＣＴＥ材料は、ZrW_2O_8（タングステン酸ジルコニウム）、HfW_2O_8、及び／又は$Sc_2W_3O_{12}$から選択される。いくつかの実施形態では、低ＣＴＥアマルガムは、追加の低ＣＴＥ材料をさらに含む。いくつかの実施形態では、前記追加の低ＣＴＥ材料は、二酸化ケイ素（SiO_2）、窒化ケイ素（Si_3N_4）、酸化アルミニウム（Al_2O_3）、ケイ素（Ｓｉ）、それらの非化学量論的バージョン、及びそれらの組合せから選択される。いくつかの実施形態では、前記アマルガム（例えば、低ＣＴＥアマルガム）は、不動態化材料をさらに含む。いくつかの実施形態では、前記アマルガム（例えば、低ＣＴＥアマルガム）は、液体（例えば、溶媒）をさらに含む。いくつかの実施形態では、前記液体は低粘度の液体である。いくつかの実施形態では、前記アマルガム（例えば、低ＣＴＥアマルガム）は、さらに還元剤を含む。

【００３９】

いくつかの実施形態では、前記アマルガム（例えば、ガリウム（Ｇａ）アマルガム）のＣＴＥは、約１５～２０ｐｐｍ／℃で、アマルガムの特定の組成によって異なる場合がある。いくつかの実施形態では、より低いＣＴＥ値が望ましい場合がある。材料によっては、ＣＴＥがゼロに非常に近く（すなわち、ケイ素（Ｓｉ）より小さい）、場合によっては負になる場合もある。例えば、二酸化ケイ素（SiO_2）のＣＴＥは、約０．５ｐｐｍ／℃である。したがって、いくつかの実施形態では、二酸化ケイ素とアマルガムとを適切な割合で混合すると、ＣＴＥを所望の値に近づけることができる。通常、混合物のＣＴＥは成分の質量加重平均と正確には一致しないが、広範囲の組成にわたる質量分率とＣＴＥとの関係は、多くの場合、線形に近いかほぼ線形になる。いくつかの実施形態では、前記アマルガムは、約－２５ｐｐｍ／℃、－２０ｐｐｍ／℃、－１９ｐｐｍ／℃、－１８ｐｐｍ／℃、－１７ｐｐｍ／℃、－１６ｐｐｍ／℃、－１５ｐｐｍ／℃、－１４ｐｐｍ／℃、－１３ｐｐｍ／℃、－１２ｐｐｍ／℃、－１１ｐｐｍ／℃、－１０ｐｐｍ／℃、－９ｐｐｍ／℃、－８ｐｐｍ／℃、－７ｐｐｍ／℃、－６ｐｐｍ／℃、－５ｐｐｍ／℃、－４ｐｐｍ／℃、－３ｐｐｍ／℃、－２ｐｐｍ／℃、－１ｐｐｍ／℃、－０．７５ｐｐｍ／℃、－０．５ｐｐｍ／℃、－０．２５ｐｐｍ／℃、－０．１ｐｐｍ／℃、０ｐｐｍ／℃、０．１ｐｐｍ／℃、０．２５ｐｐｍ／℃、０．５ｐｐｍ／℃、０．７５ｐｐｍ／℃、１ｐｐｍ／℃、１．５ｐｐｍ／℃、２ｐｐｍ／℃、２．５ｐｐｍ／℃、３ｐｐｍ／℃、４ｐｐｍ／℃、５ｐｐｍ／℃、６ｐｐｍ／℃、７ｐｐｍ／℃、８ｐｐｍ／℃、９ｐｐｍ／℃、１０ｐｐｍ／℃、１１ｐｐｍ／℃、１２ｐｐｍ／℃、１３ｐｐｍ／℃、１４ｐｐｍ／℃、１５ｐｐｍ／℃、１６ｐｐｍ／℃、１７ｐｐｍ／℃、１８ｐｐｍ／℃、１９ｐｐｍ／℃、２０ｐｐｍ

／℃、若しくは２５ｐｐｍ／℃、又はそれらの間の任意の範囲内の値のＣＴＥを有する。

【００４０】

負のＣＴＥの一例は、ZrW_2O_8によるものであり、約－７．２ｐｐｍ／℃である。負のＣＴＥと正のＣＴＥを有する材料の混合物が、望ましくない応力を受けることなく、２つの個々の化合物のＣＴＥの間の正味値を有するようにするには、化合物の粒子はできるだけ小さくなければならない（例えば、ナノ粒子）。ZrW_2O_8のナノ粒子が合成されている（例えば、Ｈ．Ｗｕ，“Ｐｈｙｓｉｃａｌ ａｎｄ Ｔｈｅｒｍａｌ Ｐｒｏｐｅｒｔｉｅｓ ｏｆ Ｚｉｒｃｏｎｉｕｍ Ｔｕｎｇｓｔａｔｅ Ｎａｎｏｐａｒｔｉｃｌｅｓ ｗｉｔｈ Ｄｉｆｆｅｒｅｎｔ Ｍｏｒｐｈｏｌｏｇｉｅｓ ｆｒｏｍ Ｈｙｄｒｏｔｈｅｒｍａｌ Ｓｙｎｔｈｅｓｉｓ”，ＭＳ ｔｈｅｓｉｓ，Ｉｏｗａ Ｓｔａｔｅ Ｕｎｉｖｅｒｓｉｔｙ，２０１２及び“Ｏｐｔｉｃａｌ ａｎｄ Ｄｉｅｌｅｃｔｒｉｃ ｓｔｕｄｉｅｓ ｉｎ ｚｉｒｃｏｎｉｕｍ（ＩＶ） ｔｕｎｇｓｔａｔｅ ｎａｎｏｐａｒｔｉｃｌｅｓ ｐｒｅｐａｒｅｄ ｂｙ ｃｈｅｍｉｃａｌ ｃｏ－ ｐｒｅｃｉｐｉｔａｔｉｏｎ ｍｅｔｈｏｄ”，Ｊ．Ｉｒａｎｉａｎ Ｃｈｅｍ．Ｒｅｓ．５（２）（２０１２）１０９－１１８を参照）。

【００４１】

微細回路の埋め込み材料層として有用であるためには、複合アマルガム材料は、回路コンポーネントが耐えられる温度で均一な固体を形成することが好ましい。ZrW_2O_8は１０００℃を超える温度で焼結されるため、単独で使用したり、他の耐熱性材料と組み合わせて使用したりするのは実用的ではない場合がある。米国特許第６，１３２，６７６号に記載されているように、この問題は実際、多くの用途で低ＣＴＥ材料又はゼロＣＴＥ材料の使用を妨げている。しかしながら、適切な量のZrW_2O_8をガリウム（Ｇａ）アマルガム前駆体に混合することによって、低温及び圧力（例えば、大気圧及び１５０℃未満又は１００℃未満の温度）で均一な固体を形成してもよい。アマルガム組成が固体粒子間の空隙を満たすのに充分な初期液体ガリウム（Ｇａ）を含むという条件で、他の組成材料を同様に添加することができる。同じサイズの球状粒子が均一に配列されたときの自由体積は、充填状況にもよるが、全体の約３３％になる。但し、多様（マルチモーダル）な分散を組み合わせることで、空き容量を大幅に削減できる。例えば、３つの粒子サイズの場合、残りの自由体積は約４～５％になる場合がある。

【００４２】

セラミック材料であるZrW_2O_8の熱伝導率は、典型的な金属又はシリコンなどの単体結晶ほど高くはない。Ｃ．Ａ．Ｋｅｎｎｅｄｙ，ｅｔ ａｌ．（Ｓｏｌｉｄ Ｓｔａｔｅ Ｃｏｍｍｕｎｉｃａｔｉｏｎｓ ｖｏｌ．１３４，ｐｐ ２７１－２７６（２００５））によると、ケイ素（Ｓｉ）の１４９Ｗ／ｍ・Ｋ及び銅（Ｃｕ）の４０１Ｗ／ｍ・Ｋと比較して、約１Ｗ／ｍ・Ｋである。但し、アマルガム（例えば、ガリウム（Ｇａ）アマルガム）は、特定の組成に応じて、マトリックス金属（例えば、ガリウム（Ｇａ））単独の熱伝導率を大幅に超える可能性がある。ガリウム（Ｇａ）の熱伝導率は４０．６Ｗ／ｍ・Ｋである。ZrW_2O_8と銅（Ｃｕ）との体積比１：１の混合物を３ＧＰａまで圧縮した後、５００℃まで加熱することにより、Ｘ．Ｌｉ，ｅｔ ａｌ．は、ガリウム（Ｇａ）アマルガムの熱伝導率１６５Ｗ／ｍ・Ｋを得ることができた（“Ｈｉｇｈ－ｐｒｅｓｓｕｒｅ ａｎｄ ｈｉｇｈ－ｔｅｍｐｅｒａｔｕｒｅ ｓｙｎｔｈｅｓｉｓ ａｎｄ ｓｔｕｄｙ ｏｆ ｔｈｅ ｔｈｅｒｍａｌ ｐｒｏｐｅｒｔｉｅｓ ｏｆ ZrW_2O_8／Ｃｕ ｃｏｍｐｏｓｉｔｅｓ”；Ｐｈｙｓｉｃａ Ｂ：Ｐｈｙｓｉｃｓ ｏｆ Ｃｏｎｄｅｎｓｅｄ Ｍａｔｔｅｒ，ｖｏｌ．４８７，ｐｐ．２７－４１（２０１６））。したがって、アマルガム（例えば、ガリウム（Ｇａ）アマルガム）の使用により利用可能なより緊密な界面接触を使用して、マトリックス中のシリコンに近いＣＴＥ及び熱伝導率の両方を達成することが可能である。いくつかの実施形態では、ガリウム（Ｇａ）アマルガムは、Ｇａ－Ｍ（「Ｍ」は、１又は複数の金属原子を表す）及び負のＣＴＥ材料（例えば、ZrW_2O_8）を含む。いくつかの実施形態では、Ｍは、銅（Ｃｕ）、ニッケル（Ｎｉ）、銀（Ａｇ）、セリウム（Ｃｅ）、及びそれらの組み合わせからか

ら選択される。いくつかの実施形態では、前記負のＣＴＥ材料は、ZrW_2O_8（タングステン酸ジルコニウム）、HfW_2O_8、及び／又は$Sc_2W_3O_{12}$から選択される。いくつかの実施形態では、前記ガリウム（Ｇａ）アマルガムは、さらに低ＣＴＥ材料を含む。いくつかの実施形態では、前記低ＣＴＥ材料は、二酸化ケイ素（SiO_2）、窒化ケイ素（Si_3N_4）、酸化アルミニウム（Al_2O_3）、ケイ素（Ｓｉ）、それらの非化学量論的バージョン、及びそれらの組合せから選択される。

【００４３】

マトリックス金属（例えば、ガリウム（Ｇａ））は、通常他の多くの元素と合金を形成するが、マトリックス金属は他の全ての元素と混合しないこともある。例えば、ガリウム（Ｇａ）中のケイ素（Ｓｉ）の溶解度は、約10^{-7}原子％である。いくつかの実施形態では、望ましい機械的特性を得るには、異なる微結晶間の界面が可能な限り強いことが必要である。場合によっては、マトリックス金属の合金（例えば、ガリウム（Ｇａ））が酸化物（例えば、ZrW_2O_8）と明確で強力な結合を形成しない場合がある。但し、原子層堆積法を使用してナノ粒子をコーティングすることにより、ナノ粒子同士の合金形成の適合性を高めてもよい。これは、多くの金属と酸素との間に特異的な結合を形成するのに特に適した技術である。いくつかの実施形態では、前記マトリックス金属は、正味、約、最大で、又は最大で約５ｎｍ、１０ｎｍ、１５ｎｍ、２０ｎｍ、２５ｎｍ、３０ｎｍ、３５ｎｍ、４０ｎｍ、５０ｎｍ、６０ｎｍ、７０ｎｍ、８０ｎｍ、１００ｎｍ、１５０ｎｍ、２００ｎｍ、２５０ｎｍ、３００ｎｍ、４００ｎｍ、５００ｎｍ、６００ｎｍ、７００ｎｍ、８００ｎｍ、９００ｎｍ、若しくは１０００ｎｍ、又はそれらの間の任意の範囲内の値によって定義される粒度分布のＤ５０平均粒子径を有する。いくつかの実施形態では、前記合金化金属は、正味、約、最大で、又は最大で約５ｎｍ、１０ｎｍ、１５ｎｍ、２０ｎｍ、２５ｎｍ、３０ｎｍ、３５ｎｍ、４０ｎｍ、５０ｎｍ、６０ｎｍ、７０ｎｍ、８０ｎｍ、１００ｎｍ、１５０ｎｍ、２００ｎｍ、２５０ｎｍ、３００ｎｍ、４００ｎｍ、５００ｎｍ、６００ｎｍ、７００ｎｍ、８００ｎｍ、９００ｎｍ、若しくは１０００ｎｍ、又はそれらの間の任意の範囲内の値によって定義される粒度分布のＤ５０平均粒子径を有する。いくつかの実施形態では、前記低ＣＴＥ材料は、正味、約、最大で、又は最大で約５ｎｍ、１０ｎｍ、１５ｎｍ、２０ｎｍ、２５ｎｍ、３０ｎｍ、３５ｎｍ、４０ｎｍ、５０ｎｍ、６０ｎｍ、７０ｎｍ、８０ｎｍ、１００ｎｍ、１５０ｎｍ、２００ｎｍ、２５０ｎｍ、３００ｎｍ、４００ｎｍ、５００ｎｍ、６００ｎｍ、７００ｎｍ、８００ｎｍ、９００ｎｍ、若しくは１０００ｎｍ、又はそれらの間の任意の範囲内の値によって定義される粒度分布のＤ５０平均粒子径を有する。いくつかの実施形態では、前記追加の低ＣＴＥ材料は、正味、約、最大で、又は最大で約５ｎｍ、１０ｎｍ、１５ｎｍ、２０ｎｍ、２５ｎｍ、３０ｎｍ、３５ｎｍ、４０ｎｍ、５０ｎｍ、６０ｎｍ、７０ｎｍ、８０ｎｍ、１００ｎｍ、１５０ｎｍ、２００ｎｍ、２５０ｎｍ、３００ｎｍ、４００ｎｍ、５００ｎｍ、６００ｎｍ、７００ｎｍ、８００ｎｍ、９００ｎｍ、若しくは１０００ｎｍ、又はそれらの間の任意の範囲内の値によって定義される粒度分布のＤ５０平均粒子径を有する。いくつかの実施形態では、前記アマルガムには、粒子のマルチモーダル粒度分布が含まれる。

【００４４】

いくつかの実施形態では、純金属の薄層は、結合（例えば、化学結合）を介して基板に強力に付着する原子層堆積（「ＡＬＤ」）によって堆積することもできる。このようにして、ガリウム（Ｇａ）合金との適合性がより高い特定の種類のナノ粒子の表面に金属を結合させることができるため、その後により強い結合が形成され得る。例えば、銅（Ｃｕ）は、ＡＬＤにより堆積されたガリウム（Ｇａ）層と高い適合性を有する金属であるが、例えば、タングステン（Ｗ）、白金（Ｐｔ）、コバルト（Ｃｏ）、鉄（Ｆｅ）、銀（Ａｇ）、及びニッケル（Ｎｉ）を含む他の金属も公知である。流動床技術（例えば、コロラド州ブルームフィールドのＡＬＤ　Ｎａｎｏｓｏｌｕｔｉｏｎｓ社が実施している）を使用して、これらのコーティングをナノ粒子上に塗布することができる。

【００４５】

いくつかの実施形態では、前記アマルガムは導電性であり、例えばマトリックス金属（例えば、ガリウム（Ｇａ））が体積の大部分を占めるアマルガムである。いくつかの実施形態では、前記アマルガムは絶縁性であり、例えば、セラミック材料（例えば、ZrW_2O_8）が体積の大部分を占めるアマルガムである。いくつかの実施形態では、導電性アマルガムの利点は、集積回路のグランドプレーン（ｇｒｏｕｎｄ　ｐｌａｎｅ）として機能し、回路の相互接続部分において１つの層が必要なくなることである。このような実施形態では、導電性アマルガム組成を有する埋め込み材料を適用する前に、絶縁層（例えば、絶縁埋め込み材料）を堆積することによって、コンポーネントを互いに電気的に絶縁されることもあり得る。いくつかの実施形態では、絶縁層は、酸化物の薄層（例えば、最大約１μｍ）、例えば二酸化ケイ素（SiO_2）の層であってもよい。いくつかの実施形態では、絶縁層は、プラズマ化学気相成長法（ＰＥＣＶＤ）又はその他の堆積技術によって形成される。いくつかの実施形態では、絶縁材料及び／又は絶縁アマルガム材料は、ZrW_2O_8、二酸化ケイ素（SiO_2）、酸化アルミニウム（Al_2O_3）、窒化ケイ素（Si_3N_4）、ポリマー材料（例えば、ポリイミド、液晶ポリマー、及びベンゾシクロブテン系ポリマー）、それらの非化学量論比であるもの、及びそれらの組み合わせから選択される誘電材料を含む。

【００４６】

図４に、一時的な基板４０２上に配置された剥離層４０４によって所定の位置に配置され保持される複数のコンポーネント４０６を備え、前記コンポーネント４０６が、単一層の埋め込み材料４０８によって封入されている、アセンブリ４００を示す。いくつかの実施形態では、前記埋め込み材料４０８は、本明細書に記載のアマルガムである。いくつかの実施形態では、前記埋め込み材料４０８は、本明細書に記載の方法（例えば、スプレー堆積法又は多層堆積法）によってコンポーネント４０６を包み込むように堆積される。図４は正確な縮尺で描かれていないが、前記アセンブリ４００の相対的な高さ及び幅は、いくつかの実施形態では大きなアセンブリアスペクト比が存在する場合があることを示すことを意図している。図４に示されるように、複数のコンポーネントのそれぞれは、他のコンポーネントと同じ、類似の、及び／又は異なる高さ、幅、又は形状であってもよい。いくつかの実施形態では、前記コンポーネントは、正味、約、最大で、又は最大で約２μｍ、３μｍ、５μｍ、８μｍ、１０μｍ、１５μｍ、２０μｍ、２５μｍ、３０μｍ、３５μｍ、４０μｍ、４５μｍ、５０μｍ、６０μｍ、７０μｍ、８０μｍ、９０μｍ、１００μｍ、１５０μｍ、２００μｍ、３００μｍ、４００μｍ、５００μｍ、６００μｍ、７００μｍ、８００μｍ、若しくは１０００μｍ、又はそれらの間の任意の範囲内の値の高さを有し得る。例えば、いくつかの実施形態では、高さに関して最も薄いコンポーネントは、高さが２５μｍ程度又はそれよりも薄いものであってもよい。いくつかの実施形態では、２つの隣接するコンポーネント間の間隔は、正味、約、最大で、又は最大で約０．１μｍ、０．５μｍ、１μｍ、２μｍ、３μｍ、４μｍ、５μｍ、６μｍ、７μｍ、８μｍ、９μｍ、１０μｍ、１２μｍ、１５μｍ、若しくは２０μｍ、又はそれらの間の任意の範囲内の値である。例えば、いくつかの実施形態では、２つの隣接するコンポーネント間の間隔は、５～１０μｍ以下であってもよい。いくつかの実施形態では、前記コンポーネントは、正味、約、少なくとも、又は少なくとも約３μｍ、４μｍ、５μｍ、６μｍ、７μｍ、８μｍ、９μｍ、１０μｍ、１２μｍ、１５μｍ、２０μｍ、２５μｍ、３０μｍ、３５μｍ、４０μｍ、４５μｍ、５０μｍ、６０μｍ、７０μｍ、８０μｍ、９０μｍ、１００μｍ、１５０μｍ、２００μｍ、３００μｍ、４００μｍ、５００μｍ、６００μｍ、７００μｍ、８００μｍ、９００μｍ、１ｍｍ、２ｍｍ、３ｍｍ、４ｍｍ、若しくは５ｍｍ、又はそれらの間の任意の範囲内の値である幅を有し得る。例えば、いくつかの実施形態では、コンポーネントの幅は、約２５μｍ～数ｍｍ間になる場合がある。図示されるように、前記コンポーネント４０６は、それらの活性面又は側面（例えば、パッド）が剥離層４０４と接触するように上下逆に配置され、したがって、前記活性面は前記埋め込み材料４０８と接触しないようになる。いくつかの実施形態では、前記埋め込み材料４０８が堆積されると、硬化される。いくつかの実施形態では、硬化は、前記埋め込み材

料を加熱すること及び／又は放置しながら硬化させることによって行われる。いくつかの実施形態では、前記埋め込み材料の堆積及び／又は硬化に続いて、前記コンポーネント４０６及び前記埋め込み材料を含む積層体は、前記剥離層４０４及び前記基板４０２から分離される。いくつかの実施形態では、前記積層体は、前記剥離層から剥離される。いくつかの実施形態では、前記剥離層は（例えば、光及び／又は熱により）分解されて、前記積層体を前記基板４０２から分離する。いくつかの実施形態では、コンポーネントが、パッシブコンポーネントであってもよい。いくつかの実施形態では、パッシブコンポーネントが、コンデンサ又は抵抗器である。いくつかの実施形態では、前記コンポーネントの高さ（すなわち、厚さ）は、約１５０μｍ以上である。いくつかの実施形態では、前記コンポーネントの幅は、高さの約２倍（すなわち、厚さ）である。いくつかの実施形態では、敏感な内部構造を保護する一次パッケージングを備えた微小電気機械システム（「ＭＥＭＳ」）コンポーネントは、高さ（例えば、厚さ）が１００μｍ程度以上、及び／又は幅が数百～数百μｍであってもよい。いくつかの実施形態では、前記埋め込み材料は、液体を含むアマルガムから適用される。いくつかの実施形態では、この液体は低粘度の前駆体液体であり、これによって高さのあるコンポーネント間の狭い亀裂が前記埋め込み材料で完全に埋められてもよい。いくつかの実施形態では、前記アセンブリはさらに、前記アセンブリのエッジにアマルガムを封じ込めるために使用され得る一時的な境界又はダムを備える（例えば、材料が硬化する間）。いくつかの実施形態では、前記剥離層の厚さは、正味又は約０．５μｍ、１μｍ、２μｍ、３μｍ、４μｍ、５μｍ、６μｍ、７μｍ、８μｍ、９μｍ、１０μｍ、１２μｍ、１５μｍ、２０μｍ、若しくは２５μｍ、又はそれらの間の任意の範囲内の値である。例えば、いくつかの実施形態では、前記剥離層の厚さは約１～２μｍであり、これはコンポーネントを平坦な表面上に保持するのに充分であり得る。いくつかの実施形態では、基板表面は、正味、約、最大で、又は最大で約０．０１μｍ、０．０５μｍ、０．１μｍ、０．５μｍ、１μｍ、２μｍ、３μｍ、４μｍ、若しくは５μｍ、又はそれらの間の任意の範囲内の値の平均表面高さのばらつきを有する。

【００４７】

図５に、一時的な基板５０２上に配置された剥離層５０４によって所定の位置に配置され保持される複数のコンポーネント５０６を備え、前記コンポーネント５０６が、埋め込み材料５０８の第一層及び埋め込み材料５１０の第二層によって封入されている、アセンブリ５００を示す。いくつかの実施形態では、前記埋め込み材料５０８の第一層は、表面が流れによって部分的にのみ平坦化される凹み及び／又は亀裂を有していてもよい。いくつかの実施形態では、任意の数の埋め込み材料層、例えば、少なくとも１層、２層、３層、４層、５層、６層、７層、８層、９層、若しくは１０層、又はそれらの間の任意の範囲内の値を使用して、コンポーネントを封入することができる。いくつかの実施形態では、１つの層が、同じ又は異なる組成の２つ以上の副層を含んでいてもよい。いくつかの実施形態では、各埋め込み材料層は、同一、類似、又は異なる相対高さ（すなわち、厚さ）を有していてもよい。いくつかの実施形態では、前記第一層及び／又は第二層の埋め込み材料には、絶縁材料、アマルガム材料、又はそれらの組み合わせが含まれていてもよい。いくつかの実施形態では、前記層の埋め込み材料の少なくとも１つはアマルガム材料を含む。図５のアセンブリ５００の要素及びそのプロセスは、本明細書及び図４に関して説明したものと同様であり得る。

【００４８】

いくつかの実施形態では、前記コンポーネントの封入化は、コンポーネントの活性面に相互接続を形成した後に行われる。いくつかの実施形態では、前記コンポーネントの封入化は、コンポーネントの活性面に相互接続を形成する前に行われる。いくつかの実施形態では、様々な組成の埋め込み材料を適用してコンポーネントを封入できる。いくつかの実施形態では、最初に前記第一層をコンポーネントに適用し、少なくとも部分的に固化させてもよい。いくつかの実施形態では、前記第一層の組成は、熱サイクル中にシリコンＩＣ内及びその周囲の応力ができるだけ小さくなるように、シリコンのＣＴＥにできる限り一致するように選択され得る。いくつかの実施形態では、このような組成は、金属相互接続

線とＩＣのＩ／Ｏパッドとの間の接触の信頼性を高め得る。いくつかの実施形態では、続いて、第二の組成を有する第二層を前記コンポーネントの第一層上に適用してもよい。いくつかの実施形態では、前記第二層の組成は、熱伝導率が高くなるように選択される。いくつかの実施形態では、例えば、少なくとも一部のコンポーネントが前記第一層の高さを超えている場合、シリコンに対する前記第一層のＣＴＥのわずかな不一致は許容され得る。このようなＣＴＥのわずかな不一致は許容される場合がある。例えば、第一層の全ての重要なコンポーネントが層上にあり、前記第一層によって完全には封入されておらず、したがって、重要なコンポーネントが、前記第二層の熱による膨張及び収縮の影響をほぼ均等に受ける場合である。いくつかの実施形態では、前記第一層及び第二層の両方に接触するパッシブデバイス（例えば、抵抗器及びセラミックコンデンサ）などのより幅広又は大型のコンポーネントは、ＣＴＥの不一致の影響を受けにくい場合がある。それらの接触面積が大きいため、相互接続への総接着面積がより大きくなり、故障の影響を受けにくくなるためである。

【００４９】

いくつかの実施形態では、２つの異なる埋め込み材料組成が２つの層で使用される。いくつかの実施形態では、２つの異なる埋め込み材料組成は、デバイス（例えば、回路）の熱膨張の一致及び熱伝導率を同時に最適化するように構成されている。いくつかの実施形態では、各埋め込み材料層の厚さは、柔軟性を考慮して選択及び構成され得る。いくつかの実施形態では、前記複数の層は、同じ、類似、又は異なる相対的な厚さを有していてもよい。いくつかの実施形態では、前記第一層の埋め込み材料は、絶縁体材料（例えば、絶縁性アマルガム材料）であってもよく、これは、一例として、誘電体層の必要性を排除し得る。いくつかの実施形態では、第二層以降の埋め込み材料は導体であってもよく、一例としてグランドプレーンを形成し、場合によっては全てグランドに接続されるバイパスコンデンサなどのパッシブコンポーネントの一部と接触することがある。

【００５０】

いくつかの実施形態では、本明細書に記載の積層体及びアセンブリは、極薄のコンポーネントでの使用に適している場合もあれば、薄くされていない、より厚いコンポーネントでの使用にも適している場合がある。例えば、約２５０μｍ又は５００μｍの厚さを有するコンポーネントが利用されてもよく、これらは市販の製品に見られるシリコンウェハーの厚さの例である。任意のコンポーネント配置プロセスを使用してもよく、例えば、あらゆる目的のためにその全体が参照により本明細書に援用される、米国特許第６，９４６，１７８号及び第７，１４１，３４８号に開示されている従来のピックアンドプレースプロセスを使用することができる。

【００５１】

いくつかの実施形態では、１つの目的は、例えば図４に示すように、その表面がコンポーネント表面と同一平面上にある埋め込み層を提供することである。これにより高解像度の相互接続は、最小限の表面処理で製造され得る。例えば、従来の射出成形埋め込みで生じる問題の１つは、コンポーネントが一時的な剥離層に押し込まれ、その後、成形又は埋め込みコンパウンドを塗布して剥離した後、モールド・フラッシュ（ｍｏｌｄ　ｆｌａｓｈ）と呼ばれる、チップと埋め込み材料との間に高さの不連続性が存在し得る。これは、例えば、あらゆる目的のためにその全体が参照により援用される米国特許第８，９２２，０２１号に記載されている。米国特許第８，９２２，０２１号には、表面を絶縁層で覆い、その後Ｉ／Ｏパッドへのビアを形成することで問題を改善することが記載されている。これにより表面は平坦化されるが、かなりの出費となり、プロセスの複雑さが増す。

【００５２】

いくつかの実施形態では、剥離層（例えば、一時的な接着ポリマー）は、本明細書に記載されるような厚さ（例えば、約１～２μｍ）を有する。剥離層の厚さは、本明細書に記載されるようなコンポーネント（例えば、典型的な表面実装コンポーネント）を基板に一時的に保持するのに充分であるように構成され得る。いくつかの実施形態では、基板は、本明細書に記載されるように、平坦であるか、又は実質的に平坦である（すなわち、平均

表面高さのばらつきが小さい）（例えば、ばらつきが約±１μｍ未満以内）。いくつかの実施形態では、一部の射出成形プロセスとは異なり、埋め込み材料を適用するプロセスには強い横方向の力がかかる。いくつかの実施形態では、剥離層（例えば、ポリマーフィルム）のコンポーネントは、剥離層の厚さに対して、正味、約、最大で、又は最大で約１％、５％、１０％、２０％、３０％、４０％、５０％、６０％、若しくは７０％、又はそれらの間の任意の範囲内の値分浸透する。いくつかの実施形態では、堆積されたコンポーネントのエッジで剥離層に生じる不連続性は、正味、約、最大で、又は最大で約０．０１μｍ、０．０５μｍ、０．１μｍ、０．２μｍ、０．４μｍ、０．５μｍ、０．６μｍ、０．７μｍ、０．８μｍ、０．９μｍ、１μｍ、１．２μｍ、１．５μｍ、若しくは２μｍ、又はそれらの間の任意の範囲内の値である。いくつかの実施形態では、堆積されたコンポーネントのエッジでの剥離層の不連続性は、完成したＩＣに通常存在する形状の変化と同等である。いくつかの実施形態では、本明細書に記載のアセンブリ及びプロセスは、成形中に存在する外乱力（ｄｉｓｔｕｒｂｉｎｇ　ｆｏｒｃｅ）を有利に低減し、それにより、広範囲のコンポーネントの浸透が生じ得る厚い剥離層（例えば、一時的な接着層）の必要性を低減し得る。

【００５３】

いくつかの実施形態では、前記剥離層（例えば、一時的な接着ポリマー）は、露光及び／又は熱現像の結果としてその質量の一部を失うフォトレジストである。いくつかの実施形態では、このようなフォトレジストはマイクロリソグラフィー業界では一般的であり、ｔ－ブトキシカルボニル部分の損失に基づいており、その損失により膜厚の約１５％が失われる場合がある。いくつかの実施形態では、この分解によりガス状の生成物が生成され、フィルムに付着した表面の接着力が（例えば、一時的又は永久的に）低下する。いくつかの実施形態では、分解が起こると、コンポーネントを含む基板及び積層体が層間剥離（例えば、引き離される）する場合がある。いくつかの実施形態では、前記剥離層の分解により、基板とコンポーネントを含む積層体とが分離される。

【００５４】

いくつかの実施形態では、剥離層材料（例えば、フォトレジストポリマー）をエッチング（例えば、画像形成及び現像）して、コンポーネントと剥離層との間に小さな凹みを作製してもよい。図６に、コンポーネント６０８及び６１０それぞれの直下にある、剥離層６０４のアンダーカット領域６０６Ａ及び６０６Ｂの壁上及び内部に堆積された堆積材料６１２を有するアセンブリ６００を示す。いくつかの実施形態では、前記堆積材料は、本明細書で説明されるような埋め込み材料である。いくつかの実施形態では、前記堆積材料は、絶縁材料及び／又は誘電材料である。前記剥離層６０４は基板６０２上に配置され、コンポーネント６０８及び６１０は前記剥離層６０４上に配置される。いくつかの実施形態では、前記基板６０２（例えば、一時的な基板）は、多孔質材料である。いくつかの実施形態では、前記アンダーカット領域６０６Ａ及び６０６Ｂは、前記剥離層６０４の材料（例えば、ポリマー）の露光及び／又は熱現像によって形成され得る。いくつかの実施形態では、前記コンポーネントが前記剥離層（例えば、ポリマー）のアンダーカット領域から張り出す距離は、数マイクロメートルになる場合がある。いくつかの実施形態では、前記コンポーネントが前記剥離層（例えば、ポリマー）のアンダーカット領域から張り出す距離は、正味、約、最大で、又は最大で約０．１μｍ、０．２μｍ、０．５μｍ、１μｍ、２μｍ、３μｍ、４μｍ、５μｍ、６μｍ、７μｍ、８μｍ、９μｍ、１０μｍ、１２μｍ、１５μｍ、若しくは２０μｍ、又はそれらの間の任意の範囲内の値（例えば、約２～１０μｍ）である。図６には、前記アンダーカット領域６０６Ａの厚さが、前記アンダーカット領域６０６Ｂの厚さよりも薄く、前記コンポーネント６０８の直下の剥離層６０４の厚さが、前記コンポーネント６１０の直下の剥離層６０４の厚さよりも薄い場合が示されている。いくつかの実施形態では、前記アンダーカット領域及び／又は剥離層領域の厚さは、コンポーネントのうちの１つが前記剥離層（例えば、ポリマー）内により深く位置する（例えば、押し下げられている又は押し込まれている）ことにより、２つのコンポーネント直下の別のアンダーカット領域及び／又は剥離層領域に比べて減少する場合があ

る。いくつかの実施形態では、前記剥離層内に押し下げられたコンポーネントの深さは、正味、約、最大で、又は最大で約２５ｎｍ、５０ｎｍ、７５ｎｍ、１００ｎｍ、１２５ｎｍ、１５０ｎｍ、２００ｎｍ、２５０ｎｍ、３００ｎｍ、４００ｎｍ、５００ｎｍ、６００ｎｍ、８００ｎｍ、若しくは１０００ｎｍ、又はそれらの間の任意の範囲内の値（例えば、本来の剥離層の厚さが約１～２μｍである場合は約１５０～３００ｎｍ、又は本来の剥離層の厚さが約２～１０μｍである場合は比較的より深い凹みが形成される）。いくつかの実施形態では、剥離層及びアンダーカット領域上にコンポーネントを配置する前に、剥離層に光が照射される。いくつかの実施形態では、前記剥離層の照射により、感光性の剥離層が形成される。いくつかの実施形態では、感光性の剥離層は、充分な熱が加えられると分解する。いくつかの実施形態では、剥離層は感光性剥離層として基板上に堆積される。いくつかの実施形態では、剥離層及びアンダーカット領域上にコンポーネントを配置した後に、剥離層に光が照射される。いくつかの実施形態では、コンポーネントが剥離層及びアンダーカット領域上に配置されると、堆積材料（例えば、誘電体膜）がコンポーネントの壁上及びアンダーカット領域内に堆積される。いくつかの実施形態では、堆積材料の堆積は、スパッタリング又はＰＥＣＶＤによって行われる。いくつかの実施形態では、堆積材料の反応性分子の平均自由行程は充分に小さいので、それらの少なくとも一部は堆積前に張り出した部分の下に拡散し、その結果、図４に示すように、アンダーカット領域にさらに先細りの厚さを有する薄層が得られる。

【００５５】

いくつかの実施形態では、前記堆積材料は、コンポーネントのエッジを横切る滑らかな移行をもたらす。いくつかの実施形態では、前記堆積材料は、鋭利であることにより後に相互接続を製造することを困難にする可能性があるコンポーネントのエッジを覆う。いくつかの実施形態では、前記堆積材料は、後で堆積される相互接続からコンポーネント（例えば、チップ）を絶縁し、例えば、どのような金属構造がエッジ近くのＩＣの一部であるかに関係なく絶縁する可能性がある。いくつかの実施形態では、前記堆積材料のこの滑らかな移行は、剥離層内の成分（例えば、ポリマー）の浸透量の違いによって存在する可能性のある高さの差を相殺し得る。いくつかの実施形態では、前記アセンブリ６００は、前記コンポーネント６０８及び６１０を埋め込み材料で包み込む及び／又は前記コンポーネントを前記剥離層６０４及び基板６０２から放出させるためにさらに処理されてもよい。いくつかの実施形態では、堆積材料（例えば、誘電体）の堆積後、剥離層（例えば、フォトレジストフィルム）が加熱されて、剥離材料（例えば、ｔ－ブトキシカルボニル）が分解し、接着力が低下する。いくつかの実施形態では、前記堆積材料が誘電体の場合、一部のエッジの欠陥やコンポーネントの構造を覆うのに役立つ、より厚い段階的な堆積が形成される。

【００５６】

いくつかの実施形態では、前記剥離層は、あらゆる目的のためにその全体が参照により援用される、米国特許第７，３００，８２４号及び第７，８６３，７６２号に開示されているような熱分解性ポリマーである。いくつかの実施形態では、前記剥離層（例えば、光増感剤を含む又は含まないポリマーフィルム）は、多孔質真空チャックとして機能することができる多孔質基板上に形成され得る。いくつかの実施形態では、例えば、回路の全てのコンポーネントが前記剥離層上に配置され、少なくとも堆積材料（例えば、誘電体層）が堆積された後、前記多孔質真空チャックに真空を適用しながら、前記剥離層を分解温度まで加熱することにより、前記多孔質真空チャックがコンポーネント積層体を所定の位置に保持している間に、前記剥離層の分解生成物が前記多孔質真空チャックの細孔を通って排出される。いくつかの実施形態では、前記埋め込み材料は、前記剥離層の分解前又は分解後に適用されてもよい。

【００５７】

いくつかの実施形態では、前記剥離層は、剥離材料（例えば、誘電体）の堆積前に分解されてもよい。いくつかの実施形態では、前記多孔質真空チャックからの真空により、アンダーカット領域がある場合でも、個々のコンポーネントが所定の位置に保持される。な

ぜならこの領域が総領域のごく一部であり、開放領域にもかかわらず、コンポーネント全体にわたって適切な圧力差が維持され得るからである。いくつかの実施形態では、次いで、堆積材料（例えば、誘電体膜）は、大気圧プロセス（例えば、大気圧ＰＥＣＶＤ）を使用して堆積される。いくつかの実施形態では、コンポーネントの表面は基板（例えば、多孔質真空チャック）の表面と直接接触している。いくつかの実施形態では、前記多孔質真空チャックは、コンポーネントが剥離層（例えば、ポリマー）に浸透した程度の違いに関係なく、平坦な又は実質的に平坦な平面を画定する。そのようなアセンブリ７００の構造が図７に示されている。図７に、剥離層（例えば、一時的な接着層）の除去及び堆積材料（例えば、絶縁誘電体）の堆積後の、基板７０２（例えば、一時的な基板）上に配置されたコンポーネント７０４及び７０６を示す。いくつかの実施形態では、前記絶縁材料は、剥離層（例えば、接着剤）の除去の前又は後に堆積される。いくつかの実施形態では、前記堆積材料（例えば、誘電体膜）と前記基板７０２との間の接触（例えば、接着）は、コンポーネント積層体（例えば、回路積層体）が総面積に対してごく一部しか含まれていないため、剥離する際に分離（例えば、破壊）する場合がある。いくつかの実施形態では、前記基板からのコンポーネントの分離を容易にするために、前記基板は、低表面エネルギーのコーティング（例えば、薄いコーティング）で処理されていてもよい。いくつかの実施形態では、低表面エネルギーコーティングは、プラズマ堆積されたフルオロカーボン膜、フルオロカーボンの自己組織化単層、及びそれらの組み合わせから選択される。いくつかの実施形態では、前記アセンブリ７００は、前記コンポーネント７０４及び７０６を埋め込み材料で包み込む並びに／又は前記コンポーネントを前記基板７０２から放出するためにさらに処理されてもよい。いくつかの実施形態では、前記分離されたコンポーネント積層体は、コンポーネントの活性面に相互接続を追加するためにさらに処理されてもよい。

【００５８】

いくつかの実施形態では、前記多孔質真空チャックは、複数の細孔を備える。いくつかの実施形態では、前記細孔は、ナノメートルスケールの直径及び／又はミクロンスケールの直径を有する。いくつかの実施形態では、前記細孔は、正味、約、最大で、又は最大で約５ｎｍ、１０ｎｍ、２０ｎｍ、３０ｎｍ、４０ｎｍ、５０ｎｍ、７５ｎｍ、１００ｎｍ、１５０ｎｍ、２００ｎｍ、３００ｎｍ、４００ｎｍ、５００ｎｍ、６００ｎｍ、８００ｎｍ、１μｍ、１．５μｍ、２μｍ、３μｍ、５μｍ、若しくは１０μｍ、又はそれらの間の任意の範囲内の値の平均直径を有する。いくつかの実施形態では、前記基板（例えば、多孔質真空チャック）はシリコンを含む。

【００５９】

いくつかの実施形態では、前記剥離層は、コンポーネントの堆積前に多孔質真空チャック上に堆積される。いくつかの実施形態では、例えば、最初は全ての領域が露出しており、最初に配置されたコンポーネントには充分な保持力が付与されないであろうことから、コンポーネント配置プロセス中にコンポーネントを保持するために真空チャックを使用しない場合がある。いくつかの実施形態では、前記剥離層及び前記コンポーネントを基板上に配置された時点で真空を適用可能であり、この真空は、剥離層（例えば、一時的な接着剤）の分解前又は分解後の多孔質真空チャック上の露出面積の減少（例えば、密集したコンポーネント間の露出空間）によりコンポーネントを保持するのに充分である。

【００６０】

特定の実施形態を説明したが、これらの実施形態は、例としてのみ提示されたものであり、本開示の範囲を限定することは意図していない。実際、本明細書に記載の新規な方法及びシステムは、他の様々な形式で具体化されてもよい。さらに、本開示の精神から逸脱することなく、本明細書に記載のシステム及び方法における様々な省略、置換、及び変更を行ってもよい。添付の特許請求の範囲及びその均等物は、本開示の範囲及び精神の範囲内であるような形態又は修正を網羅することを意図している。

【００６１】

特定の態様、実施形態、又は実施例に関連して説明される特徴、材料、特性、又は群は

、それと互換性がない限り、本セクション又は本明細書の他の場所で説明される任意の他の態様、実施形態、又は実施例に適用可能であることが理解されるべきである。本明細書（添付の特許請求の範囲、要約書、及び図面を含む）で開示される全ての特徴、及び／又はそのように開示される任意の方法又はプロセスの全ての工程は、そのような特徴及び／又は工程の少なくとも一部が相互に排他的である組み合わせを除いて、任意の組み合わせで組み合わせてもよい。この保護は、前述の実施形態の詳細に限定されない。この保護は、本明細書（添付の特許請求の範囲、要約書、及び図面を含む）に開示される特徴のいかなる新規の特徴又は新規の組み合わせにまで、又はそのように開示された任意の方法若しくはプロセスの工程のいかなる新規の工程又は新規の組み合わせにまで及ぶ。

【００６２】

さらに、別個の実施の文脈で本開示で説明される特定の特徴は、単一の実施において組み合わせて実施することもできる。逆に、単一の実施の文脈で説明されている様々な特徴は、複数の実施で個別に、又は適切なサブコンビネーションで実施することもできる。さらに、上記の特徴は特定の組み合わせで機能するものとして説明されている場合があるが、場合によっては、特許請求される組み合わせから１又は複数の特徴をその組み合わせから削除することができ、その組み合わせはサブコンビネーション又はサブコンビネーションのバリエーションとして特許請求される場合がある。

【００６３】

さらに、操作は特定の順序で図面に示されるか明細書に記載される場合があるが、望ましい結果を達成するために、そのような操作が示された特定の順序又は連続した順序で実行される必要はなく、あるいは全ての操作が実行される必要もない。図示又は説明されていない他の操作を、例示的な方法及びプロセスに組み込むことができる。例えば、１又は複数の追加の操作を、説明した操作のいずれかの前、後、同時に、又は間に実行することができる。さらに、他の実施では、操作を再配列又は再順序付けしてもよい。当業者であれば、いくつかの実施形態では、図示及び／又は開示されるプロセスで実行される実際の工程が、図に示される工程と異なる場合があることを理解するであろう。実施形態に応じて、上述の工程のうちの特定の工程が削除されてもよく、他の工程が追加されてもよい。さらに、上記で開示した特定の実施形態の特徴及び特性を様々な方法で組み合わせて追加の実施形態を形成してもよく、それらは全て本開示の範囲内に含まれる。また、上記実施における様々なシステムコンポーネントの分離は、全ての実施でそのような分離を必要とするものとして理解されるべきではなく、記載されたコンポーネント及びシステムは通常、単一の製品に一緒に統合されることも、複数の製品にパッケージ化されることもできることを理解されたい。例えば、本明細書に記載されるエネルギー貯蔵システムのコンポーネントのいずれも、エネルギー貯蔵システムを形成するために、別々に提供することも、又は一緒に統合することもできる（例えば、一緒にパッケージする又は一緒に取り付ける）。

【００６４】

本開示の目的のために、特定の態様、利点、及び新規の特徴が本明細書に記載される。必ずしも全てのそのような利点が特定の実施形態に従って達成されるわけではない。したがって、例えば、当業者は、本開示が、本明細書で教示又は示唆され得る他の利点を必ずしも達成することなく、本明細書で教示された１つの利点又は利点の群を達成する方法で具体化又は実行され得ることを認識するであろう。

【００６５】

「～し得る／できる／可能である（ｃａｎ）」、「～できた／こともあり得る（ｃｏｕｌｄ）」、「～可能性がある（ｍｉｇｈｔ）」、又は「～し得る／であってもよい／である場合がある（ｍａｙ）」などの条件付きの文言は、特に明記されていない限り、又は使用される文脈内で理解されない限り、通常、特定の実施形態には特定の特徴、要素、及び／又は工程が含まれるが、他の実施形態には含まれないことを伝えることを意図している。したがって、このような条件付きの文言は、通常、何らかの形で特徴、要素、及び／又は工程が、１若しくは複数の実施形態に必要であることを示唆すること、又は１若しくは

複数の実施形態が、ユーザー入力若しくはプロンプトの有無にかかわらず、これらの特徴、要素、及び／又は工程が特定の実施形態において含まれるか実行されるべきかを決定するためのロジックを必ず含むことを意図したものではない。

【００６６】

「Ｘ、Ｙ、及びＺの少なくとも１つ」などの接続詞は、特に明記されていない限り、通常、項目や用語などが、Ｘ、Ｙ、又はＺのいずれかであり得ることを伝えるために使用される文脈で理解される。したがって、そのような接続詞は、通常、特定の実施形態が、Ｘの少なくとも１つ、Ｙの少なくとも１つ、及びＺの少なくとも１つの存在を必要とすることを暗示することを意図したものではない。

【００６７】

本明細書で使用される用語「およそ（ａｐｐｒｏｘｉｍａｔｅｌｙ）」、「約（ａｂｏｕｔ）」、「通常（ｇｅｎｅｒａｌｌｙ）」、及び「実質的に（ｓｕｂｓｔａｎｔｉａｌｌｙ）」などの程度を示す文言は、所望の機能を実行するか所望の結果を達成する、記載された値、量、又は特性に近い値、量、又は特性を表す。例えば、用語「およそ（ａｐｐｒｏｘｉｍａｔｅｌｙ）」、「約（ａｂｏｕｔ）」、「通常（ｇｅｎｅｒａｌｌｙ）」、及び「実質的に（ｓｕｂｓｔａｎｔｉａｌｌｙ）」は、所望の機能又は所望の結果に応じて、記載された量の１０％未満の範囲内、５％未満の範囲内、１％未満の範囲内、０．１％未満の範囲内、及び０．０１％未満の範囲内である量を意味する。

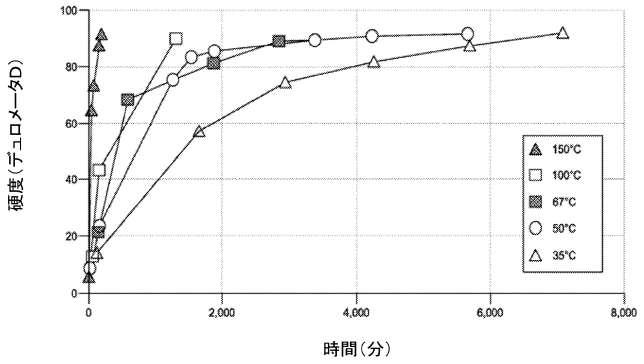
【００６８】

本開示の範囲は、本セクション又は本明細書の他の場所における好ましい実施形態の特定の開示によって限定されることを意図しておらず、本セクション又は本明細書の他の場所に提示される、あるいはは将来提示される特許請求の範囲によって定義される場合がある。特許請求の範囲の文言は、特許請求の範囲で使用される文言に基づいて広く解釈されるものであり、本明細書又は本出願の手続き中に記載される例に限定されず、その例は非排他的であると解釈されるべきである。

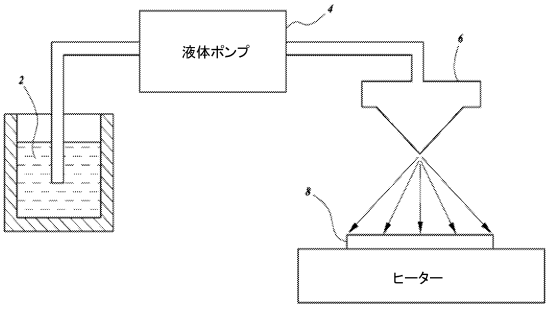
本明細書で提供される見出しは、もしあれば、便宜上のものであり、本明細書で開示されるデバイス及び方法の範囲又は意味に必ずしも影響を与えるものではない。

【図面】

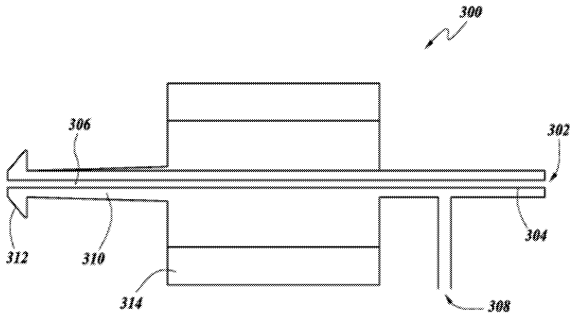
【図１】



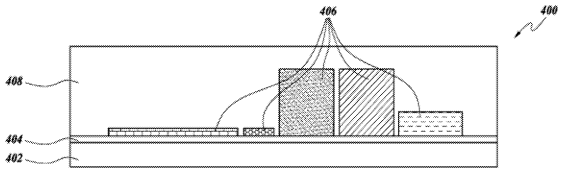
【図２】



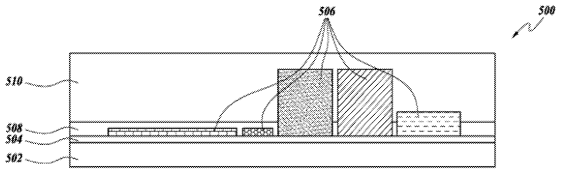
【図３】


300
306
302
312
310
304
314
308

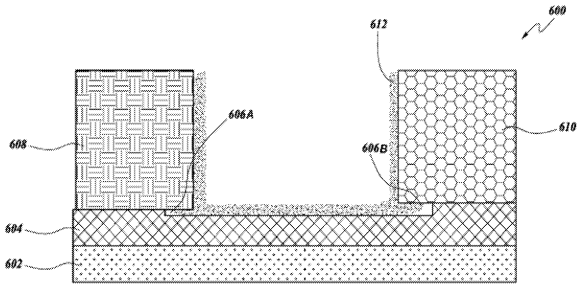
【図４】


406
400
408
404
402

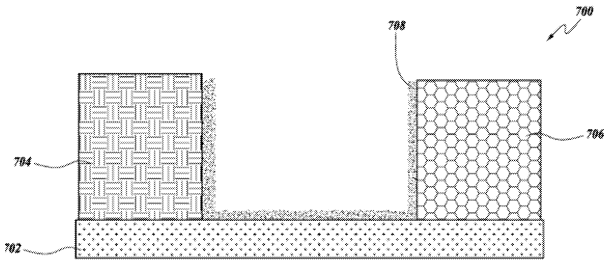
【図５】


506
500
510
508
504
502

【図６】


612
600
606A
608
606B
610
604
602

【図７】


708
700
706
704
702

【国際調査報告】

International application No.
PCT/US2022/022532

INTERNATIONAL SEARCH REPORT

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

see additional sheet

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying an additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims;; it is covered by claims Nos.:
1-3, 14-21

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☐ No protest accompanied the payment of additional search fees.

Form PCT/ISA/210 (continuation of first sheet (2)) (April 2005)

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2022/022532

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L23/29 H01L23/31 H01L21/56 H01L25/065
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2007/040258 A1 (SHEATS JAMES [US]) 22 February 2007 (2007-02-22) figure 3 paragraphs [0029] - [0037]	1-3, 14-21
X	US 2018/130760 A1 (WANG CHAO-JEN [TW] ET AL) 10 May 2018 (2018-05-10) figure 1 paragraphs [0003], [0017] - [0028]	1-3, 14-21
X	US 2021/057300 A1 (YOU JIN-WEI [TW] ET AL) 25 February 2021 (2021-02-25) figure 1 paragraphs [0001] - [0010]	1,2,14, 16-21

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance;; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance;; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
3 August 2022	05/10/2022

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Crampin, Nicola

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2022/022532

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2007040258 A1	22-02-2007	US 2007040258 A1	22-02-2007
		US 2008036066 A1	14-02-2008
US 2018130760 A1	10-05-2018	CN 108074877 A	25-05-2018
		TW 201818519 A	16-05-2018
		US 2018130760 A1	10-05-2018
US 2021057300 A1	25-02-2021	CN 112420651 A	26-02-2021
		TW 202109773 A	01-03-2021
		US 2021057300 A1	25-02-2021

Form PCT/ISA/210 (patent family annex) (April 2005)

International Application No. PCT/US2022/022532

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. claims: 1-3, 14-21

An assembly suitable to be used for integrated circuit manufacturing, comprising a substrate, a release layer disposed over the substrate, a plurality of components disposed over the release layer, the plurality of components each comprising an active face in contact with the release layer, and an embedding material layer encapsulating the plurality of components, wherein the embedding material layer comprises a plurality of embedding material sublayers, and a process of fabricating the assembly.

1.1. claim: 15

A process of fabricating an assembly comprising depositing a plurality of components onto a release layer with an active face of the components in contact with the release layer, wherein the release layer is disposed over a substrate, and encasing the plurality of components with an embedding material layer, wherein encasing the plurality of components with the embedding material layer is performed by a spray process.

1.2. claims: 16, 17, 21

A wired laminate suitable for integrating into a circuit device, comprising a plurality of components each comprising a plurality of encapsulated surfaces and an exposed surface, and an embedding material encapsulating the plurality of encapsulated surfaces of the plurality of components, wherein interconnect materials are disposed over each of the exposed surfaces, and a process of making the wired laminate and integrating it into an integrated circuit

1.3. claims: 18, 19

A laminate suitable for integrating into a circuit device, comprising a plurality of components each comprising a plurality of encapsulated surfaces and an exposed surface, and an embedding material encapsulating the plurality of encapsulated surfaces of the plurality of components, wherein each of the exposed surfaces comprises a pad.

1.4. claim: 20

A laminate suitable for integrating into a circuit device, comprising a plurality of components each comprising a plurality of encapsulated surfaces and an exposed surface, and an embedding material encapsulating the plurality of encapsulated surfaces of the plurality of components, wherein each of the exposed surfaces are substantially coplanar with each other.

International Application No. PCT/US2022/022532

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

---

2. claims: 4-10, 22-24

An assembly suitable to be used for integrated circuit manufacturing, comprising a substrate, a release layer disposed over the substrate, a plurality of components disposed over the release layer, the plurality of components each comprising an active face in contact with the release layer, and an embedding material layer encapsulating the plurality of components, and a laminate suitable for integrating into a circuit device comprising the plurality of components and the embedding material encapsulating the plurality of encapsulated surfaces of the plurality of components whilst leaving a surface of each component exposed, wherein the embedding material layer comprises an amalgam.

---

3. claims: 11, 12

An assembly suitable to be used for integrated circuit manufacturing, comprising a substrate, a release layer disposed over the substrate, a plurality of components disposed over the release layer, the plurality of components each comprising an active face in contact with the release layer, and an embedding material layer encapsulating the plurality of components, wherein the release layer comprises an undercut region positioned between the release layer and at least one component of the plurality of components.

---

4. claim: 13

An assembly suitable to be used for integrated circuit manufacturing, comprising a substrate, a release layer disposed over the substrate, a plurality of components disposed over the release layer, the plurality of components each comprising an active face in contact with the release layer, and an embedding material layer encapsulating the plurality of components, wherein the substrate comprises pores.

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW