



(12) 发明专利

(10) 授权公告号 CN 109254942 B

(45) 授权公告日 2021. 10. 08

(21) 申请号 201810862354.5

(22) 申请日 2018.08.01

(65) 同一申请的已公布的文献号  
申请公布号 CN 109254942 A

(43) 申请公布日 2019.01.22

(73) 专利权人 中国科学院微电子研究所  
地址 100029 北京市朝阳区北土城西路3号

(72) 发明人 杨晶晶 柴旭荣 郭瑞 邱昕

(74) 专利代理机构 北京华沛德权律师事务所  
11302

代理人 房德权

(51) Int. Cl.

G06F 13/42 (2006.01)

H03K 5/01 (2006.01)

(56) 对比文件

CN 102870386 A, 2013.01.09

CN 102870386 A, 2013.01.09

CN 101201807 A, 2008.06.18

CN 102187542 A, 2011.09.14

CN 206481278 U, 2017.09.08

CN 103229473 A, 2013.07.31

审查员 黄晓亮

权利要求书2页 说明书8页 附图3页

(54) 发明名称

一种用于调整总线信号的方法及装置

(57) 摘要

本发明提供了一种用于调整总线信号的方法及装置,所述方法包括:接收目标器件通过总线通信链路反馈的总线信号;判断接收到的所述总线信号是否失真,若确定所述总线信号失真,则基于预设的调整规则对失真的所述总线信号进行调整;如此,当确定总线信号失真时,直接利用预设的调整规则对失真的总线信号进行自适应调整,这样相比人工调整,简化了调整的步骤,缩短了调整的时间,提高了调整效率,并且调整精度也可以得到保证。



1. 一种用于调整总线信号的方法,其特征在于,所述方法包括:
  - 接收目标器件通过总线通信链路反馈的总线信号;
  - 按照预设的判断规则判断接收到的所述总线信号是否失真,若确定所述总线信号失真,则基于预设的调整规则对失真的所述总线信号进行调整;其中,
    - 所述接收目标器件通过总线通信链路反馈的总线信号之后,包括:
      - 获取所述总线信号中的数据流标识SID信息,所述SID信息包括:第一参考电平A、第二参考电平B、高频信号的第一幅值 $h_{up}$ 、低频信号的第二幅值 $h_{down}$ 以及第一幅值持续的第一时间宽度 $t_{up}$ 及第二幅值持续的第二时间宽度 $t_{down}$ ;
      - 所述按照预设的判断规则判断接收到的所述总线信号是否失真,包括:
        - 若确定 $h_{up} > A$ 且 $t_{up} > T/4$ ;或者,
        - 若确定 $h_{up} < A$ 且 $t_{up} < T/4$ ;或者,
        - 若确定 $h_{down} > B$ 且 $t_{down} < T/4$ 时,则确定所述总线信号失真;所述T为预设的时间周期。
2. 如权利要求1所述的方法,其特征在于,所述接收目标器件通过总线通信链路反馈的总线信号之前,包括:
  - 建立源器件与所述目标器件之间的总线通信链路。
3. 如权利要求1所述的方法,其特征在于,所述获取所述总线信号中的数据流标识SID信息,包括:
  - 获取所述总线信号的波形;
  - 根据所述总线信号的波形确定所述总线通信链路的总线协议;
  - 按照所述总线协议对所述总线信号进行解析,获取所述总线信号中的数据流标识SID信息。
4. 如权利要求1或3所述的方法,其特征在于,所述基于预设的调整规则对失真的所述总线信号进行调整,包括:
  - 基于所述总线信号的SID信息获取所述总线信号中的高频信号;
  - 基于预设的第一参考电平调整所述高频信号的第一幅值,使得所述高频信号与所述第一参考电平保持一致。
5. 如权利要求4所述的方法,其特征在于,所述基于预设的调整规则对失真的所述总线信号进行调整,包括:
  - 基于所述总线信号的SID信息获取所述总线信号中的低频信号;
  - 基于预设的第二参考电平调整所述低频信号的第二幅值,使得所述低频信号与所述第二参考电平保持一致。
6. 如权利要求5所述的方法,其特征在于,所述基于预设的调整规则对失真的所述总线信号进行调整,包括:
  - 基于预设的参考时间宽度,调整所述第一幅值持续的第一时间宽度及所述第二幅值持续的第二时间宽度,使得所述第一时间宽度及所述第二时间宽度与所述预设的参考时间宽度保持一致。
7. 一种用于调整总线信号的装置,其特征在于,所述装置包括:
  - 接收单元,用于接收目标器件通过总线通信链路反馈的总线信号;

判断单元,用于按照预设的判断规则判断接收到的所述总线信号是否失真;

调整单元,用于确定所述总线信号失真时,基于预设的调整规则对失真的所述总线信号进行调整;其中,

所述判断单元,用于获取所述总线信号中的数据流标识SID信息,所述SID信息包括:第一参考电平A、第二参考电平B、高频信号的第一幅值 $h_{up}$ 、低频信号的第二幅值 $h_{down}$ 以及第一幅值持续的第一时间宽度 $t_{up}$ 及第二幅值持续的第二时间宽度 $t_{down}$ ;

所述按照预设的判断规则判断接收到的所述总线信号是否失真,包括:

若确定 $h_{up} > A$ 且 $t_{up} > T/4$ ;或者,

若确定 $h_{up} < A$ 且 $t_{up} < T/4$ ;或者,

若确定 $h_{down} > B$ 且 $t_{down} < T/4$ 时,则确定所述总线信号失真;所述T为预设的时间周期。

8. 如权利要求7所述的装置,其特征在于,所述装置还包括:建立单元,用于接收目标器件通过总线通信链路反馈的总线信号之前,建立源器件与所述目标器件之间的总线通信链路。

9. 如权利要求7所述的装置,其特征在于,所述接收单元还用于:

获取所述总线信号的波形;

根据所述总线信号的波形确定所述总线通信链路的总线协议;

按照所述总线协议对所述总线信号进行解析,获取所述总线信号中的数据流标识SID信息。

10. 如权利要求7或9所述的装置,其特征在于,所述调整单元具体用于:

基于所述总线信号的SID信息获取所述总线信号中的高频信号;

基于预设的第一参考电平调整所述高频信号的第一幅值,使得所述高频信号与所述第一参考电平保持一致。

## 一种用于调整总线信号的方法及装置

### 技术领域

[0001] 本发明属于数据传输技术领域,尤其涉及一种用于调整总线信号的方法及装置。

### 背景技术

[0002] 总线互联技术作为一种通用的器件互联技术,广泛应用于通信系统中。随着总线传输速率不断地提高,总线在通信系统的传输中,由于受到干扰等因素,传输线上的数据会畸变,产生大量的误码,给研发人员调试总线工作带来了极大的困难。

[0003] 现有技术中,依然采用传统的人工调节总线信号的方式,来降低总线的误码率,但人工调节时实际操作步骤复杂,需要人工干预较多,人工成本高且调节效率低。

### 发明内容

[0004] 针对现有技术存在的问题,本发明实施例提供了一种用于调整总线信号的方法及装置,用于解决现有技术中人工调节总线信号时,成本高且效率低的技术问题。

[0005] 本发明提供一种用于调整总线信号的方法,所述方法包括:

[0006] 接收目标器件通过总线通信链路反馈的总线信号;

[0007] 按照预设的判断规则判断接收到的所述总线信号是否失真,若确定所述总线信号失真,则基于预设的调整规则对失真的所述总线信号进行调整。

[0008] 上述方案中,所述接收目标器件通过总线通信链路反馈的总线信号之前,包括:

[0009] 建立源器件与所述目标器件之间的总线通信链路。

[0010] 上述方案中,所述接收目标器件通过总线通信链路反馈的总线信号之后,包括:

[0011] 获取所述总线信号的波形;

[0012] 根据所述总线信号的波形确定所述总线通信链路的总线协议;

[0013] 按照所述总线协议对所述总线信号进行解析,获取所述总线信号中的SID信息。

[0014] 上述方案中,所述基于预设的调整规则对失真的所述总线信号进行调整,包括:

[0015] 基于所述总线信号的SID信息获取所述总线信号中的高频信号;

[0016] 基于预设的第一参考电平调整所述高频信号的第一幅值,使得所述高频信号与所述第一参考电平保持一致。

[0017] 上述方案中,所述基于预设的调整规则对失真的所述总线信号进行调整,包括:

[0018] 基于所述总线信号的SID信息获取所述总线信号中的低频信号;

[0019] 基于预设的第二参考电平调整所述低频信号的第二幅值,使得所述低频信号与所述第二参考电平保持一致。

[0020] 上述方案中,所述基于预设的调整规则对失真的所述总线信号进行调整,包括:

[0021] 基于预设的参考时间宽度,调整所述第一幅值持续的第一时间宽度及所述第二幅值持续的第二时间宽度,使得所述第一时间宽度及所述第二时间宽度与所述预设的参考时间宽度保持一致。

[0022] 本发明实施例还提供一种用于调整总线信号的装置,所述装置包括:

- [0023] 接收单元,用于接收目标器件通过总线通信链路反馈的总线信号;
- [0024] 判断单元,用于按照预设的判断规则判断接收到的所述总线信号是否失真;
- [0025] 调整单元,用于确定所述总线信号失真时,基于预设的调整规则对失真的所述总线信号进行调整。
- [0026] 上述方案中,所述装置还包括:建立单元,用于接收目标器件通过总线通信链路反馈的总线信号之前,建立源器件与所述目标器件之间的总线通信链路。
- [0027] 上述方案中,所述接收单元还用于:
- [0028] 获取所述总线信号的波形;
- [0029] 根据所述总线信号的波形确定所述总线通信链路的总线协议;
- [0030] 按照所述总线协议对所述总线信号进行解析,获取所述总线信号中的SID信息。
- [0031] 上述方案中,所述调整单元具体用于:
- [0032] 基于所述总线信号的SID信息获取所述总线信号中的高频信号;
- [0033] 基于预设的第一参考电平调整所述高频信号的第一幅值,使得所述高频信号与所述第一参考电平保持一致。
- [0034] 本发明提供了一种用于调整总线信号的方法及装置,所述方法包括:接收目标器件通过总线通信链路反馈的总线信号;判断接收到的所述总线信号是否失真,若确定所述总线信号失真,则基于预设的调整规则对失真的所述总线信号进行调整;如此,当确定总线信号失真时,直接利用预设的调整规则对失真的总线信号进行自适应调整,这样相比人工调整,简化了调整的步骤,缩短了调整的时间,提高了调整效率,并且调整精度也可以得到保证。

## 附图说明

- [0035] 图1为本发明实施例一提供的用于调整总线信号的方法流程示意图;
- [0036] 图2为本发明实施例一提供的第一幅值大于第一参考电平的幅值A且第一时间宽度 $t_{up}$ 大于 $T/4$ 时的信号波形图;
- [0037] 图3为本发明实施例一提供的第一幅值小于第一参考电平的幅值A且第一时间宽度 $t_{up}$ 小于 $T/4$ 时的信号波形图;
- [0038] 图4为本发明实施例一提供的第二幅值大于第二参考电平的幅值B且第二时间宽度 $t_{down}$ 小于 $T/4$ 时的信号波形图;
- [0039] 图5为本发明实施例二提供的用于调整总线信号的装置结构示意图。

## 具体实施方式

- [0040] 为了解决现有技术中人工调节总线信号时,成本高且效率低的技术问题,本发明提供了一种用于调整总线信号的方法及装置,所述方法包括:接收目标器件通过总线通信链路反馈的总线信号;判断接收到的所述总线信号是否失真,若确定所述总线信号失真,则基于预设的调整规则对失真的所述总线信号进行调整。
- [0041] 下面通过附图及具体实施例对本发明的技术方案做进一步的详细说明。
- [0042] 实施例一
- [0043] 本实施例提供一种用于调整总线信号的方法,如图1所示,所述方法包括:

[0044] S110,接收目标器件通过总线通信链路反馈的总线信号;

[0045] 本实施例中目标器件是用于接收源器件发送的总线信号的器件,比如目标器件可以包括模拟数字转换器(ADC,Analog-to-Digital Converter)、数字模拟转换器(DAC,Digital-to-Analog Converter)或者其他高速器件。源器件可以包括现场可编程门阵列(FPGA,Field-Programmable Gate Array)或者其他可编程处理器件,源器件与目标器件之间传输的数据是高速信号。

[0046] 这里,在接收目标器件通过总线通信链路反馈的总线信号之前,包括:建立源器件与所述目标器件之间的总线通信链路。

[0047] 作为可选的一种实施例,所述建立源器件与所述目标器件之间的总线通信链路,包括:首先将源器件与目标器件之间的代码组进行同步:目标器件向源器件发送同步请求,同时将同步信号sync置低;

[0048] 当源器件检测到同步信号sync置低时,连续向目标器件发送K码的控制字符 $K=K28.5$ ;当目标器件接收到至少连续四个无错误的 $K=K28.5$ 符号时,进行同步,并将同步信号sync置高。

[0049] 当代码组同步结束之后,源器件检测到同步信号sync置高时,停止发送K符号,在下一个本地多帧边界启动初始通道对齐同步ILAS,开始发送初始通道对齐序列,初始化通道对齐序列是一个多帧序列,需要至少发送4个多帧序列,每个多帧序列分别标记R/A/Q/K控制字符。R字符代表多帧开始,A字符代表通道对齐,Q字符代表链路配置数据开始,K字符代表组同步。

[0050] 通过初始化通道对齐之后,所有的链路通道会保持对齐。目标器件进行链路对齐时利用缓存器对所有的链路信号进行缓存,以使得后续可以方便提取链路信号。其中,初始通道对齐同步ILAS用于验证链路参数,以及确定帧和多帧边界在输入数据流中的位置。

[0051] 初步通道对齐同步结束之后,源器件就可以利用该总线通信链路进行数据传输,并利用多帧计数器(LMFC,Local Multi Frame Clock)进行计数,以能利用多帧计数器检测需要传输的数据帧是否传输完毕。

[0052] S111,按照预设的判断规则判断接收到的所述总线信号是否失真,若确定所述总线信号失真,则基于预设的调整规则对失真的所述总线信号进行调整;

[0053] 当源器件接收到目标器件反馈的总线信号后,需要对总线信号进行解析,获取总线信号的SID信息,具体实现如下:

[0054] 获取所述总线信号的波形;根据所述总线信号的波形确定所述总线通信链路的总线协议;这里,因每种类型的总线协议对应的波形是不一样的,因此可以根据波形来确定相应的总线协议,具体包括:在源器件内部建有总线类型K码库,源器件发送不同的K码(波形)给目标器件,当目标器件响应,返回同步信号时,说明这种K码(波形)是符合当前传输的源器件和目标器件之前的总线协议的,那么在总线类型K码库中找到对应的总线类型,就可以确定所述总线通信链路的总线协议。其中,总线类型可以包括:JESD总线、RAPIDIO总线或LVDS总线。

[0055] 获取到总线协议后,按照所述总线协议对所述总线信号进行解析,获取所述总线信号中的数据流标识(SID,STREAM ID)信息。SID信息包括:第一参考电平A、第二参考电平B、高频信号的第一幅值 $h\_up$ 、低频信号的第二幅值 $h\_down$ 以及第一幅值持续的第一时间宽

度 $t_{up}$ 及第二幅值持续的第二时间宽度 $t_{down}$ 。其中,第一参考电平可称为正参考电平,第二参考电平可以称为负参考电平。

[0056] 作为可选的一种实施例,基于预设的判断规则判断接收到的总线信号是否失真,包括:

[0057] 判断第一幅值 $h_{up}$ 是否大于第一参考电平的幅值 $A$ 且第一时间宽度 $t_{up}$ 是否大于 $T/4$ ,所述 $T$ 为预设的时间周期。如图2所示,若 $h_{up}>A$ 且 $t_{up}>T/4$ ,则确定总线信号失真。

[0058] 那么基于预设的调整规则对失真的所述总线信号进行调整,包括:基于预设的第一参考电平的幅值 $A$ 调节源器件中的去加重寄存器,调整高频信号的第一幅值 $h_{up}$ (降低第一幅值 $h_{up}$ ),增加第一时间宽度 $t_{up}$ ,使得高频信号的第一幅值 $h_{up}$ 与所述第一参考电平的幅值 $A$ 保持一致,第一时间宽度 $t_{up}$ 满足预设的周期 $T$ 。

[0059] 或者,判断第一幅值 $h_{up}$ 是否小于第一参考电平的幅值 $A$ 且第一时间宽度 $t_{up}$ 是否小于 $T/4$ ,如图3所示,若 $h_{up}<A$ 且 $t_{up}<T/4$ ,则确定总线信号失真。

[0060] 那么基于预设的调整规则对失真的所述总线信号进行调整,包括:基于预设的第一参考电平的幅值 $A$ 调整高频信号的第一幅值 $h_{up}$ (增加第一幅值 $h_{up}$ ),增加第一时间宽度 $t_{up}$ ,使得高频信号的第一幅值 $h_{up}$ 与所述第一参考电平的幅值 $A$ 保持一致,第一时间宽度 $t_{up}$ 满足预设的周期 $T$ 。

[0061] 或者,判断第二幅值 $h_{down}$ 是否大于第二参考电平的幅值 $B$ 且第二时间宽度 $t_{down}$ 是否小于 $T/4$ ,如图4所示,若 $h_{down}>B$ 且 $t_{down}<T/4$ ,则确定总线信号失真。

[0062] 那么基于预设的调整规则对失真的所述总线信号进行调整,包括:基于预设的第二参考电平的幅值 $A$ 调整低频信号的第二幅值 $h_{down}$ (降低第二幅值 $h_{down}$ ),增加第二时间宽度 $t_{down}$ ,使得低频信号的第二幅值 $h_{down}$ 与所述第二参考电平的幅值 $B$ 保持一致,第二时间宽度 $t_{down}$ 满足预设的周期 $T$ 。

[0063] 需要说明的是,当确定总线信号失真时,降低总线通信链路的传输速率,使得当前总线通信链路的传输速率降至原来传输速率一半。

[0064] 对失真的总线信号进行调整后,此时总线信号已经已被调整至无码间串扰和失真,这时会将总线通信的传输速率调整至原来的传输速率,并将调整后的总线信号发送至目标器件。这样通过自适应调整的方式降低了现有的人工调节总线的调试难度和节省了大量的调试时间,通过在可编程器件中实现根据各类高速总线的特性自适应调整其信号完整性,使高速总线在其通道上实现无畸变无误码的运输。

[0065] 并且这种调节方式能灵活地运用在各种高速总线上,而不像人工调节总线的方法只拘泥于某种特定的总线形式上;其次,它是已经根据各种可能出现的畸变和误码的高速信号波形来进行调节,所以在人工调节总线还在反复校对调整比例和测量调节结果时,自适应调整总线将各种情况都纳入其范围,反复校对调整寄存器和测量波形的结果这些步骤交给可编程逻辑语言去完成,而源器件(比如FPGA)处理数据的时间可达纳秒级,确保了调试的速度和精度。

[0066] 这里,源器件和目标器件之间传输的数据包的数据格式如表1所示:

[0067] 表1

Address (Bytes)	Length (Bytes)	Payload 有效载荷
0	8	数据调整包头 Data Adjust Header (DA-HDR)
8	8	时间戳 Fractional Time (Optional!)
8/16	-	Data

[0069] 其中,Header (DA-HDR) 的定义如表2所示:

[0070] 表2

Bits	Meaning
63:62	Packet Type
61	Has fractional time stamp (1: Yes) (是否带有时间戳)
60	End-of-burst or error flag (突发操作结束标志或错误标志)

	束标志或错误标志)
59:48	12-bit sequence number (12bit 的数据流标识)
47:32	Total packet length in Bytes (包长度以字节为单位)
31:0	Stream ID (SID). For the format of SID

[0073] 可以看出,DA-HDR Header提供了所有必要的数据包的处理信息,比如:Packet Type为总线类型信息,SID信息中提供了第一参考电平A、第二参考电平B、高频信号的第一幅值h<sub>up</sub>、低频信号的第二幅值h<sub>down</sub>以及第一幅值持续的第一时间宽度t<sub>up</sub>及第二幅值持续的第二时间宽度t<sub>down</sub>。

[0074] 基于同样的发明构思,本文还提供了一种用于调整总线信号的装置,该装置可设置在源器件中,如图5所示,装置包括:接收单元51、判断单元52及调整单元53;

[0075] 接收单元51用于接收目标器件通过总线通信链路反馈的总线信号;本实施例中目标器件是用于接收源器件发送的总线信号的器件,比如目标器件可以包括模拟数字转换器(ADC, Analog-to-Digital Converter)、数字模拟转换器(DAC, Digital-to-Analog Converter)或者其他高速器件。源器件可以包括现场可编程门阵列(FPGA, Field-

Programmable Gate Array)或者其他可编程处理器件,源器件与目标器件之间传输的数据是高速信号。

[0076] 作为可选的一种实施例,装置还包括:建立单元54,在接收目标器件通过总线通信链路反馈的总线信号之前,建立单元54用于:建立源器件与所述目标器件之间的总线通信链路。

[0077] 作为可选的一种实施例,建立单元54具体用于:首先将源器件与目标器件之间的代码组进行同步:目标器件向源器件发送同步请求,同时将同步信号sync置低;

[0078] 当源器件检测到同步信号sync置低时,连续向目标器件发送K码的控制字符 $K=K28.5$ ;当目标器件接收到至少连续四个无错误的 $K=K28.5$ 符号时,进行同步,并将同步信号sync置高。

[0079] 当代码组同步结束之后,源器件检测到同步信号sync置高时,停止发送K符号,在下一个本地多帧边界启动初始通道对齐同步ILAS,开始发送初始通道对齐序列,初始化通道对齐序列是一个多帧序列,需要至少发送4个多帧序列,每个多帧序列分别标记R/A/Q/K字符。R字符代表多帧开始,A字符代表通道对齐,Q字符代表链路配置数据开始,K字符代表组同步。

[0080] 通过初始化通道对齐之后,所有的链路通道会保持对齐。目标器件进行链路对齐时利用缓存器对所有的链路信号进行缓存,以使得后续可以方便提取链路信号。其中,初始通道对齐同步ILAS用于验证链路参数,以及确定帧和多帧边界在输入数据流中的位置。

[0081] 初步通道对齐同步结束之后,源器件就可以利用该总线通信链路进行数据传输,并利用多帧计数器LMFC进行计数,以能利用多帧计数器检测需要传输的数据帧是否传输完毕。

[0082] 当源器件接收到目标器件反馈的总线信号后,接收单元51具体用于:

[0083] 获取所述总线信号的波形;根据所述总线信号的波形确定所述总线通信链路的总线协议;这里,因每种类型的总线协议对应的波形是不一样的,因此可以根据波形来确定相应的总线协议,具体包括:在源器件内部建有总线类型K码库,源器件发送不同的K码(波形)给目标器件,当目标器件响应,返回同步信号时,说明这种K码(波形)是符合当前传输的源器件和目标器件之前的总线协议的,那么在总线类型K码库中找到对应的总线类型,就可以确定所述总线通信链路的总线协议。其中,总线类型可以包括:JESD总线、RAPIDIO总线或LVDS总线。

[0084] 获取到总线协议后,按照所述总线协议对所述总线信号进行解析,获取所述总线信号中的SID信息。SID信息包括:第一参考电平A、第二参考电平B、高频信号的第一幅值 $h_{up}$ 、低频信号的第二幅值 $h_{down}$ 以及第一幅值持续的第一时间宽度 $t_{up}$ 及第二幅值持续的第二时间宽度 $t_{down}$ 。其中,第一参考电平为正参考电平,第二参考电平可以为负参考电平。

[0085] 判断单元52用于按照预设的判断规则判断接收到的所述总线信号是否失真;调整单元53用于确定所述总线信号失真时,基于预设的调整规则对失真的所述总线信号进行调整。

[0086] 具体地,判断单元52判断第一幅值 $h_{up}$ 是否大于第一参考电平的幅值A且第一时间宽度 $t_{up}$ 是否大于 $T/4$ ,所述T为预设的时间周期。如图2所示,若 $h_{up}>A$ 且 $t_{up}>T/4$ ,则确

定总线信号失真。

[0087] 那么调整单元53基于预设的调整规则对失真的所述总线信号进行调整,包括:基于预设的第一参考电平的幅值A调节源器件中的去加重寄存器,调整高频信号的第一幅值 $h_{up}$ (降低第一幅值 $h_{up}$ ),增加第一时间宽度 $t_{up}$ ,使得高频信号的第一幅值 $h_{up}$ 与所述第一参考电平的幅值A保持一致,第一时间宽度 $t_{up}$ 满足预设的周期T。

[0088] 或者,判断单元52判断第一幅值 $h_{up}$ 是否小于第一参考电平的幅值A且第一时间宽度 $t_{up}$ 是否小于 $T/4$ ,如图3所示,若 $h_{up} < A$ 且 $t_{up} < T/4$ ,则确定总线信号失真。

[0089] 那么调整单元53基于预设的调整规则对失真的所述总线信号进行调整,包括:基于预设的第一参考电平的幅值A调整高频信号的第一幅值 $h_{up}$ (增加第一幅值 $h_{up}$ ),增加第一时间宽度 $t_{up}$ ,使得高频信号的第一幅值 $h_{up}$ 与所述第一参考电平的幅值A保持一致,第一时间宽度 $t_{up}$ 满足预设的周期T。

[0090] 或者,判断单元52判断第二幅值 $h_{down}$ 是否大于第二参考电平的幅值B且第一时间宽度 $t_{up}$ 是否小于 $T/4$ 。如图4所示,若 $h_{down} > B$ 且 $t_{up} < T/4$ ,则确定总线信号失真。

[0091] 那么调整单元53基于预设的调整规则对失真的所述总线信号进行调整,包括:那么基于预设的调整规则对失真的所述总线信号进行调整,包括:基于预设的第二参考电平的幅值A调整低频信号的第二幅值 $h_{down}$ (降低第二幅值 $h_{down}$ ),增加第二时间宽度 $t_{down}$ ,使得低频信号的第二幅值 $h_{down}$ 与所述第二参考电平的幅值B保持一致,第二时间宽度 $t_{down}$ 满足预设的周期T。

[0092] 需要说明的是,当确定总线信号失真时,调整单元53还用于:降低总线通信链路的传输速率,使得当前总线通信链路的传输速率降至原来传输速率一半。

[0093] 对失真的总线信号进行调整后,此时总线信号已经被调整至无码间串扰和失真,这时调整单元53还用于将总线通信的传输速率调整至原来的传输速率,并将调整后的总线信号发送至目标器件。

[0094] 这里,源器件和目标器件之间传输的数据包的数据格式如表1所示:

[0095] 表1

Address (Bytes)	Length (Bytes)	Payload 有效载荷
0	8	数据调整包头 Data Adjust Header (DA-HDR)
8	8	时间戳 Fractional Time (Optional!)
8/16	-	Data

[0097] 其中,Header (DA-HDR) 的定义如表2所示:

[0098] 表2

Bits	Meaning
63:62	Packet Type
61	Has fractional time stamp (1: Yes) (是否带有时间戳)
60	End-of-burst or error flag (突发操作结束标志或错误标志)
59:48	12-bit sequence number (12bit 的数据流标识)
47:32	Total packet length in Bytes (包长度以字节为单位)
31:0	Stream ID (SID). For the format of SID

[0101] 可以看出, DA-HDR Header 提供了所有必要的数据包的处理信息, 比如: Packet Type 为总线类型信息, SID 信息中提供了第一参考电平A、第二参考电平B、高频信号的第一幅值 $h_{up}$ 、低频信号的第二幅值 $h_{down}$ 以及第一幅值持续的第一时间宽度 $t_{up}$ 及第二幅值持续的第二时间宽度 $t_{down}$ 。

[0102] 本发明实施例提供的用于调整总线信号的方法及装置能带来的有益效果至少是:

[0103] 本发明提供了一种用于调整总线信号的方法及装置, 所述方法包括: 接收目标器件通过总线通信链路反馈的总线信号; 判断接收到的所述总线信号是否失真, 若确定所述总线信号失真, 则基于预设的调整规则对失真的所述总线信号进行调整; 如此, 当确定总线信号失真时, 直接利用预设的调整规则对失真的总线信号进行自适应调整, 这样相比人工调整, 简化了调整的步骤, 缩短了调整的时间, 提高了调整效率, 并且调整精度也可以得到保证。

[0104] 以上所述, 仅为本发明的较佳实施例而已, 并非用于限定本发明的保护范围, 凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等, 均应包含在本发明的保护范围之内。

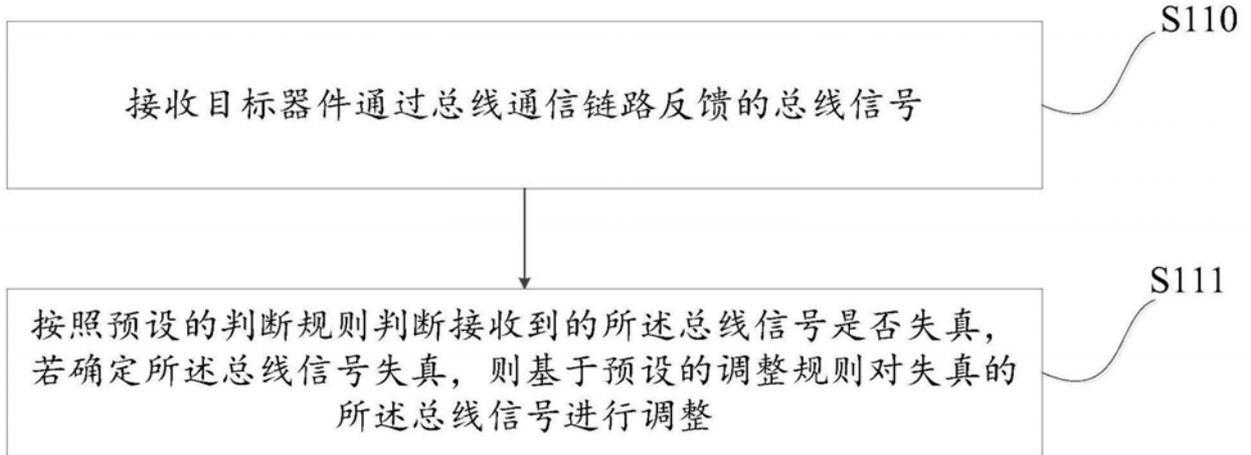


图1

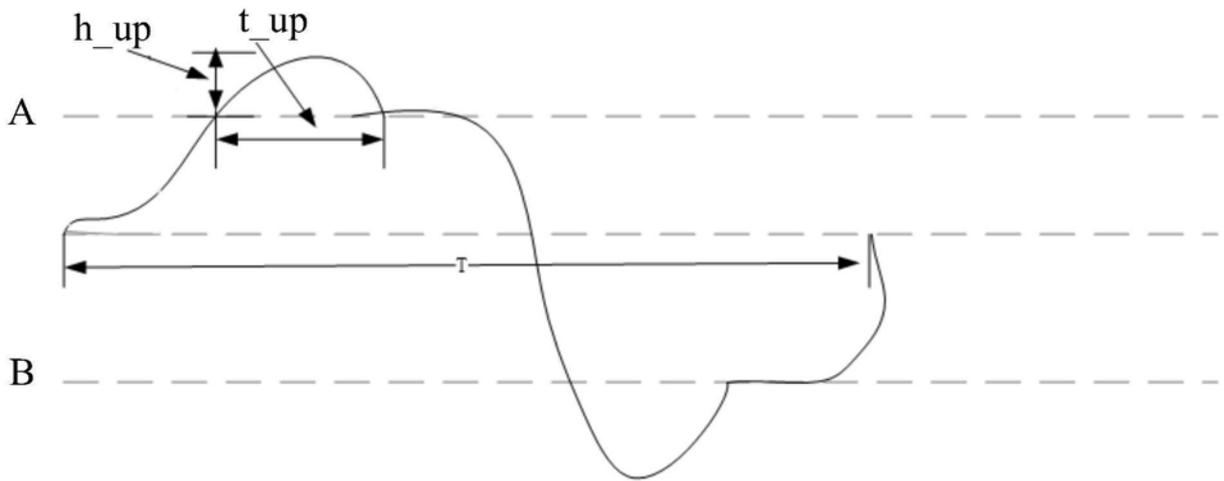


图2

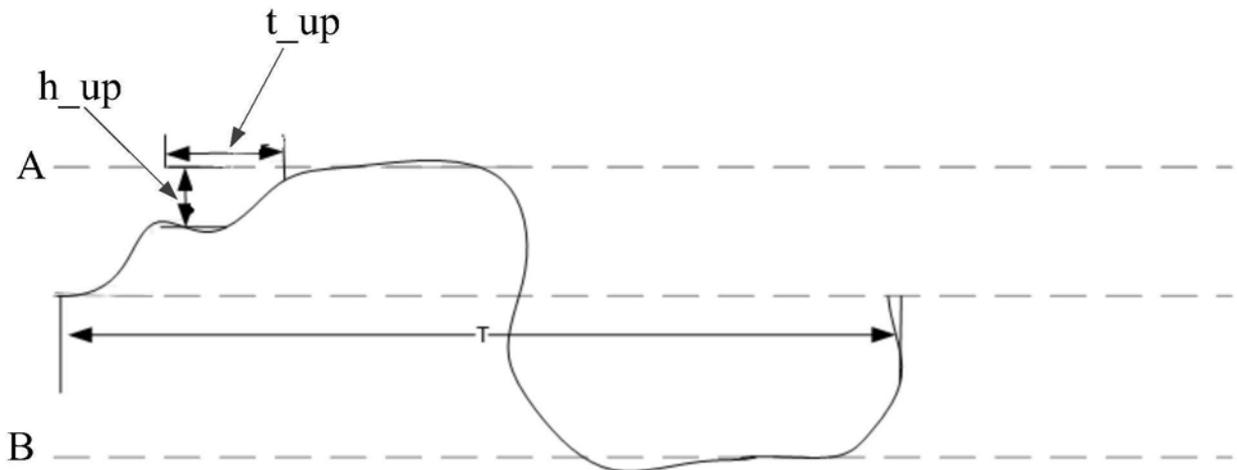


图3

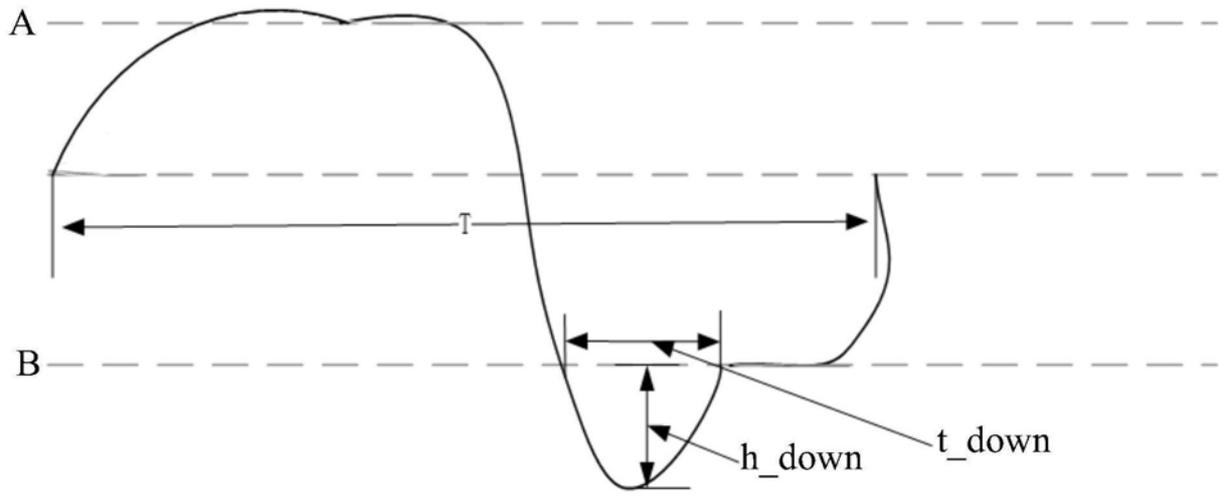


图4

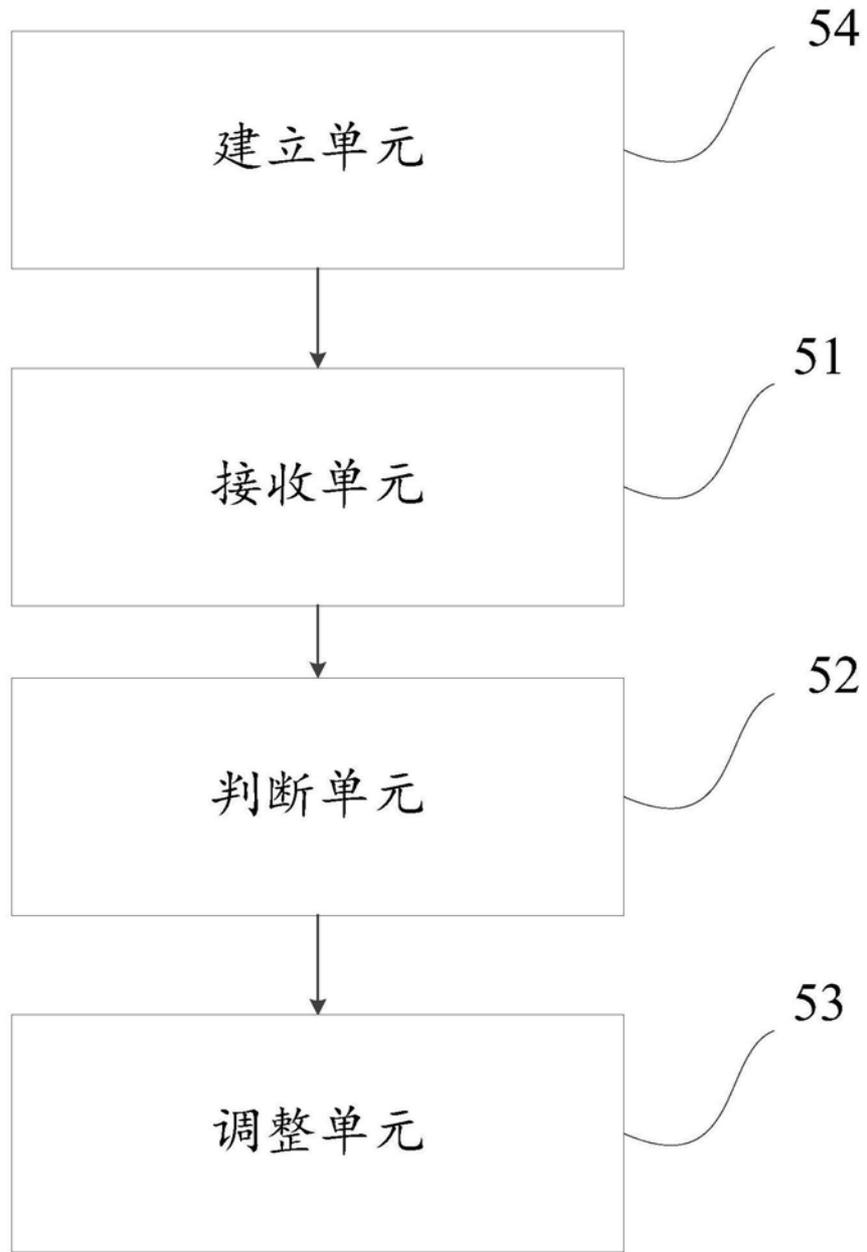


图5