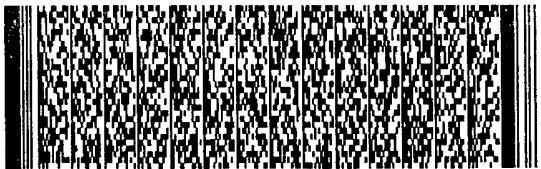


# 公告本

申請日期：89 12 27	案號：89 128 028
類別：401L 29/186	

(以上各欄由本局填註)

發明專利說明書		471181
一、 發明名稱	中文	廣視角平面顯示器面板單元之製造方法
	英文	
二、 發明人	姓名 (中文)	1. 陳建志 2. 陳志宏 3. 戴亞翔
	姓名 (英文)	1. 2. 3.
	國籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 新竹縣竹東鎮三重里9鄰中興路二段260巷25號五樓 2. 新竹縣竹東鎮康莊街26巷136號 3. 新竹市牛埔南路142巷45號四樓
三、 申請人	姓名 (名稱) (中文)	1. 財團法人工業技術研究院
	姓名 (名稱) (英文)	1. INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹縣竹東鎮中興路四段一九五號
	代表人 姓名 (中文)	1. 林信義
代表人 姓名 (英文)	1.	
		

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 五、發明說明 (1)

本發明係有關於一種廣視角平面顯示器面板之製造方法，用以進一步將製程所需之光罩數目降低，以減少成本之浪費。

近來所發展之邊緣電場切換(fringe field switch ; FFS)模式，其畫素電極(pixel electrode)與共電極(common electrode)均係以透明的銦錫氧化物(indium-tin-oxide ; ITO)電極來製造，可大幅增加液晶顯示器之亮度。FFS模式之電極結構中，畫素電極係呈現梳齒狀(comb shape)、或指狀(finger shape)之結構，共電極則呈平板狀之結構。此外，梳齒狀、或指狀之畫素電極結構一般係設置於平板狀共電極之上方。

FFS模式之電極結構亦廣泛地應用於廣視角液晶平面顯示器面板中；例如，以同平面切換(in-plane switch ; IPS)模式、或是FOP(finger on panel)型態來實作廣視角液晶顯示器。就FOP型態之電極結構需要兩次之銦錫氧化物之製作程序，所以也無可避免地使廣視角液晶顯示器製作所需要之光罩數目增加，而導致製造成本之增加。

第1A圖至第1G圖顯示，在習知技術中，以FOP電極型態來實作廣視角液晶顯示器之單一畫素單元之製造流程剖面圖。

首先，形成第一金屬層(M1)於一基板100；上述基板100，例如為玻璃基板。再以微影製程(第1道光罩)，定義、蝕刻上述第一金屬層(M1)，以形成閘極層101、和下電極層102於上述基板100上，如第1A圖所示。



## 五、發明說明 (2)

形成第一絕緣層103於上述基板100上方。接著，再形成主動層於上述第一絕緣層103上；上述主動層，例如為非晶矽(amorphous silicon)層、或是複晶矽(polysilicon)層。

以微影製程(第2道光罩)，定義、蝕刻上述主動層，以形成島狀層104覆蓋於上述閘極層101之上；如第1B圖所示。

形成第二金屬層(M2)於上述基板100上方。

再以微影製程(第3道光罩)，定義、蝕刻上述第二導電層(M2)，以形成第一及第二源/汲極電極(105、106)、一上電極層107、及一共同接觸(common contact)層108；如第1C圖所示。

其中，上述第一、第二源/汲極電極(105、106)分別重疊於上述島狀層104之兩側部分；上述第一、第二源/汲極電極(105、106)之間露出有上述島狀層104。上述下電極層102、上電極層107、及位於兩者間之第一絕緣層103構成上述顯示器單元之貯存電容器(storage capacitor； $C_{st}$ )。

形成第二絕緣層(或稱平坦化絕緣層)109於上述基板100上方。

再以微影製程(第4道光罩)，定義、蝕刻上述第二絕緣層(109)，以露出上述第一源/汲極105和上電極層107；如第1D圖所示。

形成第一ITO層於上述第二絕緣層109上。



## 五、發明說明 (3)

再以微影製程(第5道光罩)，定義、蝕刻上述第一ITO層，以形成共電極層110，如第1E圖所示；其中，上述共電極層110與上述第一源/汲極電極105和上電極層107均構成電性接觸。

接著，依序形成平坦化絕緣層111、及TEOS層112，於上述基板100上方。然後，以微影製程(第6道光罩)，定義、蝕刻上述TEOS層112、及平坦化絕緣層111，以露出上述共同接觸層108，如第1F圖所示。

形成第二ITO層於上述TEOS層112上；再以微影製程(第7道光罩)，定義、蝕刻上述第二ITO層，以形成複數(指狀、或梳狀)之畫素電極113，如第1G圖所示。

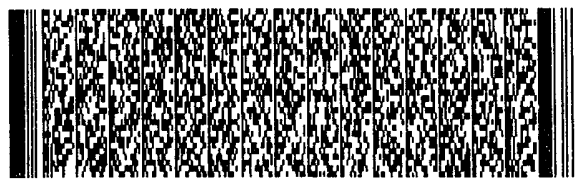
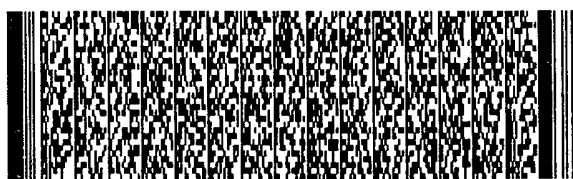
由上述清楚可知，使用傳統FOP電極結構來製作液晶平面顯示器所需之光罩數目(共7道)，由於比一般薄膜電晶體液晶顯示器(TFT LCD)與以FFS模式…等製造者，需要更多之光罩數，故而有浪費成本、及降低競爭力…等問題產生。

有鑑於此，本發明之目為提出一種廣視角平面顯示器面板單元之製造方法，將傳統技術中原本需兩道光罩才能完成之絕緣層開孔程序，合併成僅需一道光罩即可完成，藉此達到減少光罩數目，降低生產成本之目的。

為達成上述目的，本發明提出之廣視角平面顯示器面板單元之製造方法，包括如下步驟：

(a) 形成第一導電層於一基板上；

(b) 以微影製程定義、蝕刻上述第一導電層，以形成



## 五、發明說明 (4)

開極層、和下電極層於上述基板上；

(c) 形成第一絕緣層於上述基板上；

(d) 形成主動層於上述第一絕緣層上；

(e) 以微影製程定義、蝕刻上述主動層，以形成島狀層覆蓋於上述開極層之上；

(f) 形成第二導電層於上述基板上方；

(g) 以微影製程定義、蝕刻上述第二導電層，以形成第一及第二源/汲極電極、一上電極層、及一共同接觸層；其中，上述第一、第二源/汲極電極分別重疊於上述島狀層之兩側部分；上述第一、第二源/汲極電極之間露出有上述島狀層；上述下電極層、上電極層、及位於兩者間之第一絕緣層構成上述顯示器單元之貯存電容器；

(h) 形成第二絕緣層於上述基板上方；

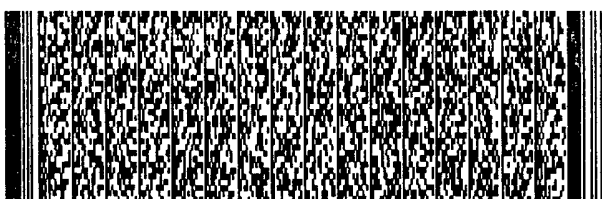
(i) 形成第三導電層於上述第二絕緣層之上；

(j) 以微影製程定義、蝕刻上述第三導電層，以形成共電極層；

(k) 形成第三絕緣層於上述基板上方；

(l) 以微影製程定義、蝕刻上述第三、第二絕緣層，以形成第一至第四開孔、和至少一個第五開孔；其中，上述第一開孔中，露出上述第一源/汲極電極；上述第二、第三開孔中，分別露出上述共電極層；上述第四開孔中，露出上述上電極層；上述第五開孔中，露出上述共同接觸層；

(m) 形成第四導電層於上述第三絕緣層上，並分別填



## 五、發明說明 (5)

入上述第一至第五開孔中；

(n) 以微影製程定義、蝕刻上述第四導電層，以形成複數畫素電極、一第一連接層、及一第二連接層於上述第三絕緣層上；其中，上述第一連接層連接上述第一、第二開孔中之第四導電層，使上述第一開孔中之第一源/汲極電極和上述共電極層構成電性連接；上述第二連接層連接上述第三、第四開孔中之第四導電層，使上述共電極層和上述上電極層構成電性連接；上述複數畫素電極透過上述第五開孔中之第四導電層而與上述共同接觸層構成電性連接。

圖式之簡單說明：

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，做詳細說明如下：

第1A圖至第1G圖顯示以FOP電極型態來實作廣視角液晶顯示器之單一畫素單元之製造流程剖面圖；

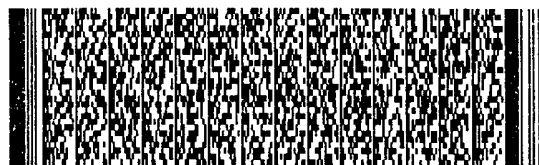
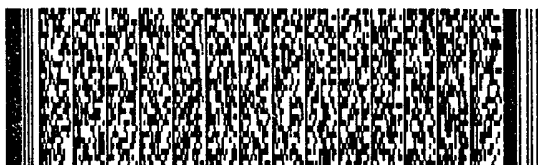
第2圖係顯示本發明廣視角平面顯示面板單元之一實施例之電路佈局圖；

第3A圖至第3F圖顯示本發明廣視角平面顯示器面板單元之一實施例之製造方法。

符號說明：

100~基板；101~開極層；102~下電極層；103~絕緣層；

104~島狀層；105~第一源/汲極電極；106~第一源/汲



## 五、發明說明 (6)

極電極；

107~上電極層；108~共同接觸；109~絕緣層；110~共電極層；

111~絕緣層；112~TEOS層；113~畫素電極；201~薄膜電晶體；202~掃描線；203~資料線；204~共電極層；

205~畫素電極；206~第一連接部；207~第一源/汲極；

208~第二連接部；209~貯存電容器；300~基板；

301~閘極層；302~下電極層；303~絕緣層；304~島狀層；

305~第一源/汲極電極；306~第二源/汲極電極；

307~上電極層；308~共同接觸層；309~絕緣層；

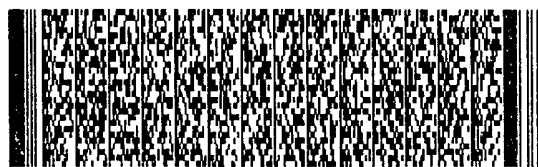
310~共電極層；311~絕緣層；312~畫素電極；

313~第一連接層；314~第二連接層；

op1-op5~第一至第五開孔。

實施例：

第2圖係顯示本發明廣視角平面顯示面板單元之電路佈局示意圖。參照第2圖，在單一畫素單元中，有一作為開關元件之薄膜電晶體201位於掃描線202和資料線203之交越區附近。此一畫素單元中，下層之共電極層204係呈平板狀結構，而上層之複數畫素極205係呈現指狀或是梳狀之配置；其中，上述複數畫素極205係彼此平行地配置，透過至少一共同接觸層(未圖示於第2圖中)，而互相構成電性連接。共電極層204透過第一連接部206而與薄膜





## 五、發明說明 (7)

電晶體201之第一源/汲極207構成電性連接。貯存電容器209之上電極透過第二連接部208而與共電極層204構成電性連接。

第3A圖至第3F圖顯示本發明廣視角平面顯示器面板單元之一實施例之製造方法。第3A至第3F圖中，第I區係為薄膜電晶體所在之區域，對應於第2圖中沿A-A'方向之剖面；第II區係電極結構所在之區域，對應於第2圖中沿B-B'方向之剖面；第III區係貯存電容所在之區域，對應於第2圖中沿C-C'方向之剖面；第IV區係共同接觸層所在之區域。

依據本發明實施例之製造方法，包括如下之步驟。

首先，形成第一金屬層(metal-1)於一基板300上；上述基板300例如為玻璃、或石英。

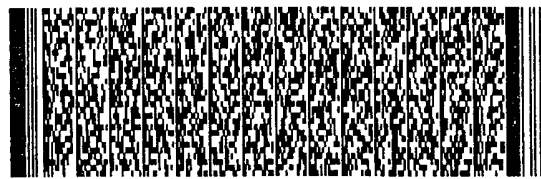
進行微影製程定義(使用第1道光罩)，並蝕刻上述第一金屬層(metal-1)，以形成閘極層301、和下電極層302於上述基板300上，如第3A圖所示。

接著，形成絕緣層303於上述基板300上；再形成主動層於上述第一絕緣層303上。其中，上述主動層係為非晶矽(amorphous silicon)層或是複晶矽(polysilicon)層。

進行微影製程定義(使用第2道光罩)，並蝕刻上述主動層，以形成島狀層304覆蓋於上述閘極層301之上，如第3B圖所示。

再形成第二金屬層(metal-2)於上述基板300上方。

進行微影製程定義(使用第3道光罩)，並蝕刻上述第



## 五、發明說明 (8)

二金屬層(metal-2)，以形成第一及第二源/汲極電極(305、306)、一上電極層307、及一共同接觸層308，如第3C圖所示。

其中，上述第一、第二源/汲極電極(305、306)分別重疊於上述島狀層304之兩側部分；上述第一、第二源/汲極電極(305、306)之間露出有上述島狀層(作為薄膜電晶體之通道區)；上述下電極層302、上電極層307、及位於兩者間之第一絕緣層303構成顯示器單元之貯存電容器(storage capacitor)。

形成絕緣層309於上述基板300上方。再形成導電層(IT01)於上述絕緣層309之上；其中，上述導電層IT01為銦錫氧化物(ITO)層。

進行微影製程定義(使用第4道光罩)，並蝕刻上述導電層IT01，以形成共電極層310，如第3D圖所示。

再形成絕緣層311於上述基板300上方。

進行微影製程定義(使用第5道光罩)，並以微影製程定義、蝕刻上述絕緣層311和309，以形成第一至第四開孔(op1 ~ op4)、和至少一個第五開孔(op5)，如第3E圖所示。

其中，上述第一開孔(op1)中，露出上述第一源/汲極電極305；上述第二、第三開孔(op2、op3)中，分別露出上述共電極層310；上述第四開孔(op4)中，露出上述上電極層307；上述第五開孔(op5)中，露出上述共同接觸層308。



## 五、發明說明 (9)

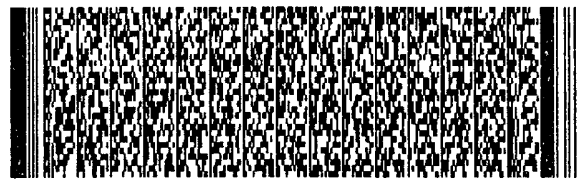
接著，形成導電層(IT02)於上述絕緣層311上，並分別填入上述第一至第五開孔(op1 ~ op5)中。上述導電層IT02為銻錫氧化物層。

進行微影製程定義(使用第6道光罩)，並蝕刻上述導電層IT02，以形成複數畫素電極312、一第一連接層313、及一第二連接層314於上述絕緣層311上，如第3F圖所示。

其中，上述第一連接層313連接上述第一、第二開孔(op1、op2)中之導電層IT02，使上述第一開孔(op1)中之第一源/汲極電極305和上述共電極層310構成電性連接。上述第二連接層314連接上述第三、第四開孔(op3、op4)中之導電層IT02，使上述共電極層310和上述上電極層307構成電性連接。上述複數畫素電極312透過上述第五開孔(op5)中之導電層IT02而與上述共同接觸層308構成電性連接。

由上述可知，本發明在形成絕緣層309後，先不做挖接觸孔(開孔)之動作，在形成絕緣層311後，再將一同合併挖出所需之接觸孔，並在導電層IT02之非畫素非透光區處，定義所需之線路；藉此，而達成僅需6道光罩之製作流程，以減少浪費並降低生產成本。

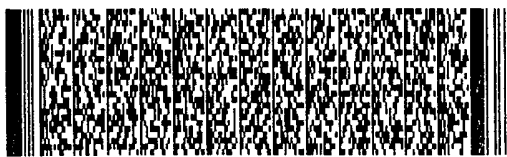
雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟悉本項技藝者，在不脫離本發明之精神和範圍內，當可做些許之更動和潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 四、中文發明摘要 (發明之名稱：廣視角平面顯示器面板單元之製造方法)

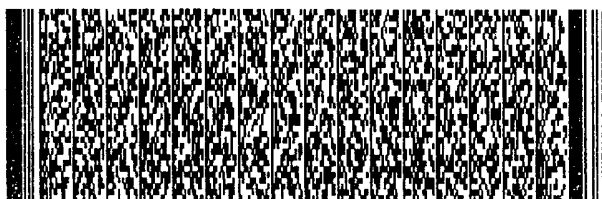
一種廣視角平面顯示面板單元之製造方法，主要係將傳統技術中，原本需兩道光罩才能完成之絕緣層開孔程序，合併成僅需一道光罩即可完成；藉此，在製作FOP型態之液晶平面顯示面板時，原本需使用到七道光罩，本發明之方法可減少為六道光罩，因此可減少製作之成本。

## 英文發明摘要 (發明之名稱：)



## 六、申請專利範圍

1. 一種廣視角平面顯示面板單元之製造方法，包括：
  - 形成第一導電層於一基板上；
  - 以微影製程定義、蝕刻上述第一導電層，以形成閘極層、和下電極層於上述基板上；
  - 形成第一絕緣層於上述基板上；
  - 形成主動層於上述第一絕緣層上；
  - 以微影製程定義、蝕刻上述主動層，以形成島狀層覆蓋於上述閘極層之上；
  - 形成第二導電層於上述基板上方；
  - 以微影製程定義、蝕刻上述第二導電層，以形成第一及第二源/汲極電極、一上電極層、及一共同接觸層；其中，上述第一、第二源/汲極電極分別重疊於上述島狀層之兩側部分；上述第一、第二源/汲極電極之間露出有上述島狀層；上述下電極層、上電極層、及位於兩者間之第一絕緣層構成上述顯示器單元之貯存電容器；
  - 形成第二絕緣層於上述基板上方；
  - 形成第三導電層於上述第二絕緣層之上；
  - 以微影製程定義、蝕刻上述第三導電層，以形成共電極層；
  - 形成第三絕緣層於上述基板上方；
  - 以微影製程定義、蝕刻上述第三、第二絕緣層，以形成第一至第四開孔、和至少一個第五開孔；其中，上述第一開孔中，露出上述第一源/汲極電極；上述第二、第三開孔中，分別露出上述共電極層；上述第四開孔中，露出



## 六、申請專利範圍

上述上電極層；上述第五開孔中，露出上述共同接觸層；  
形成第四導電層於上述第三絕緣層上，並分別填入上述第一至第五開孔中；

以微影製程定義、蝕刻上述第四導電層，以形成複數畫素電極、一第一連接層、及一第二連接層於上述第三絕緣層上；其中，上述第一連接層連接上述第一、第二開孔中之第四導電層，使上述第一開孔中之第一源/汲極電極和上述共電極層構成電性連接；上述第二連接層連接上述第三、第四開孔中之第四導電層，使上述共電極層和上述上電極層構成電性連接；上述複數畫素電極透過上述第五開孔中之第四導電層而與上述共同接觸層構成電性連接。

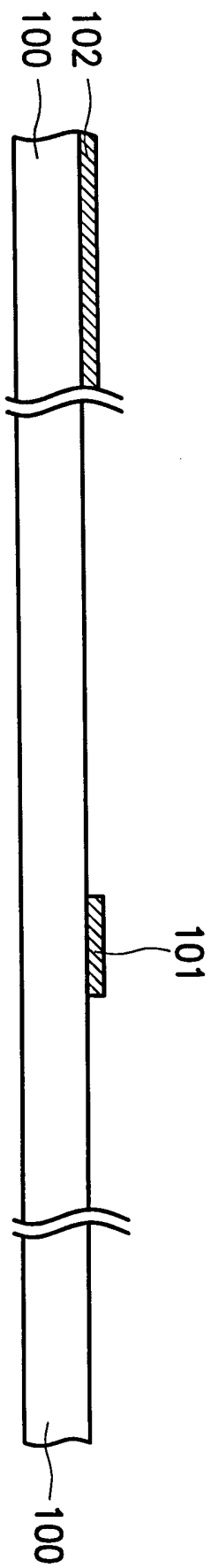
2. 如申請專利範圍第1項所述之製造方法，其中，上述第一、第二導電層係為金屬層。

3. 如申請專利範圍第1項所述之製造方法，其中，上述第三、第四導電層係為銻錫氧化物層。

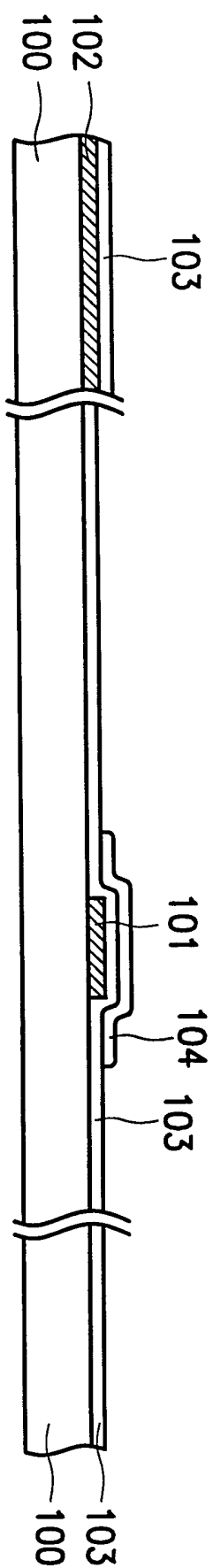
4. 如申請專利範圍第1項所述之製造方法，其中，上述第一、第二導電層係為金屬層。

5. 如申請專利範圍第1項所述之製造方法，其中，所形成之上述複數畫素電極係配置成指狀。

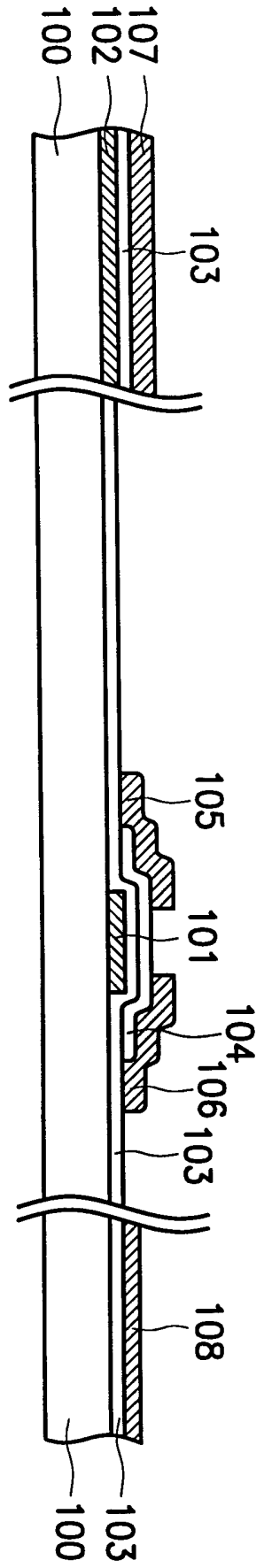




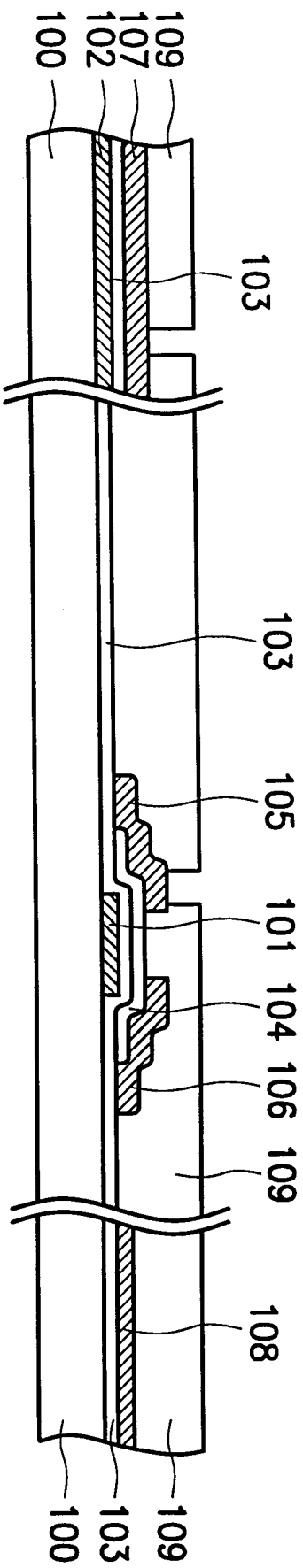
第1A圖



第1B圖

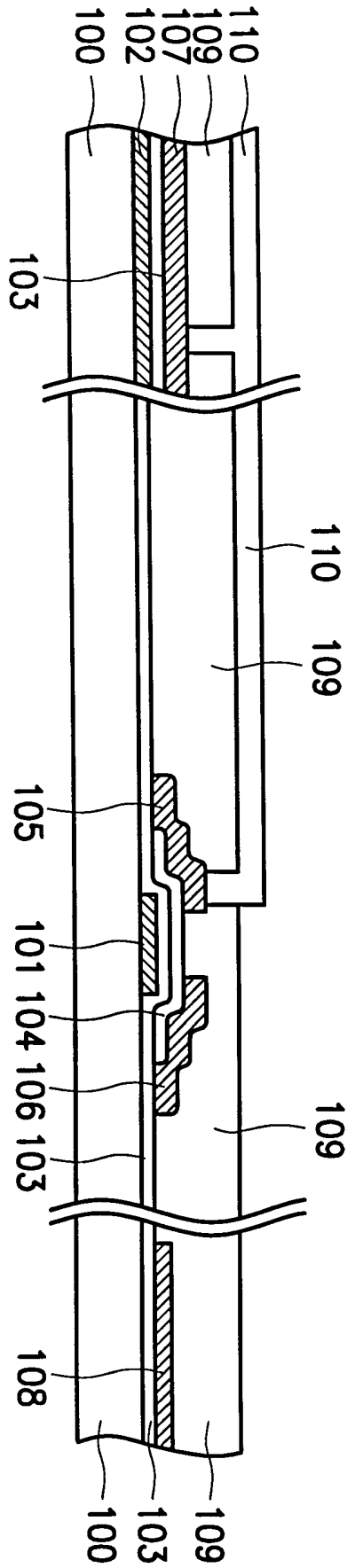


第1C圖

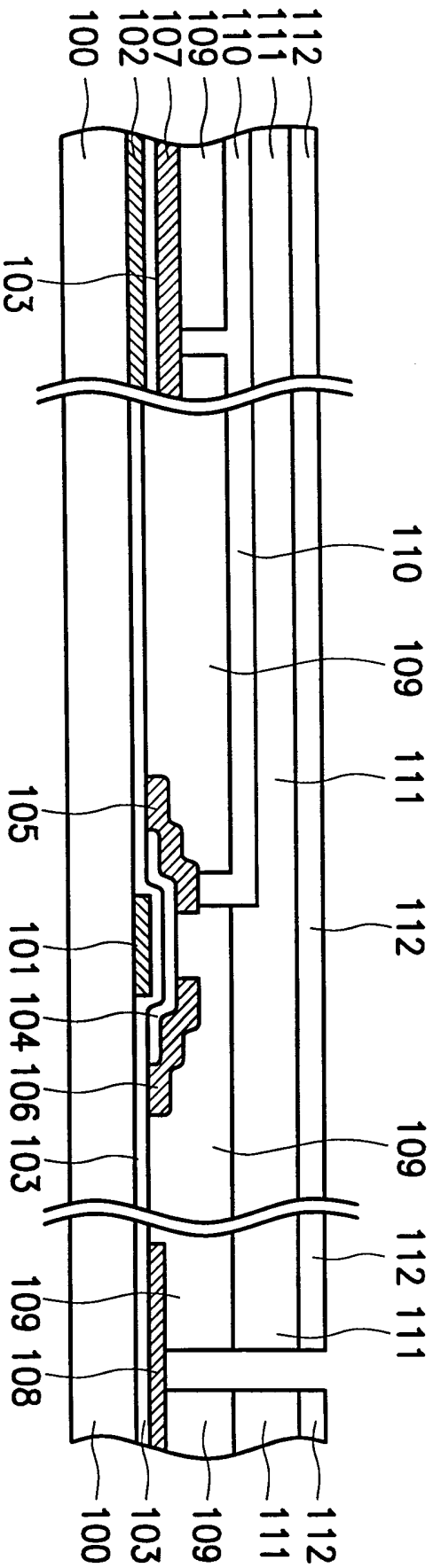


第1D圖

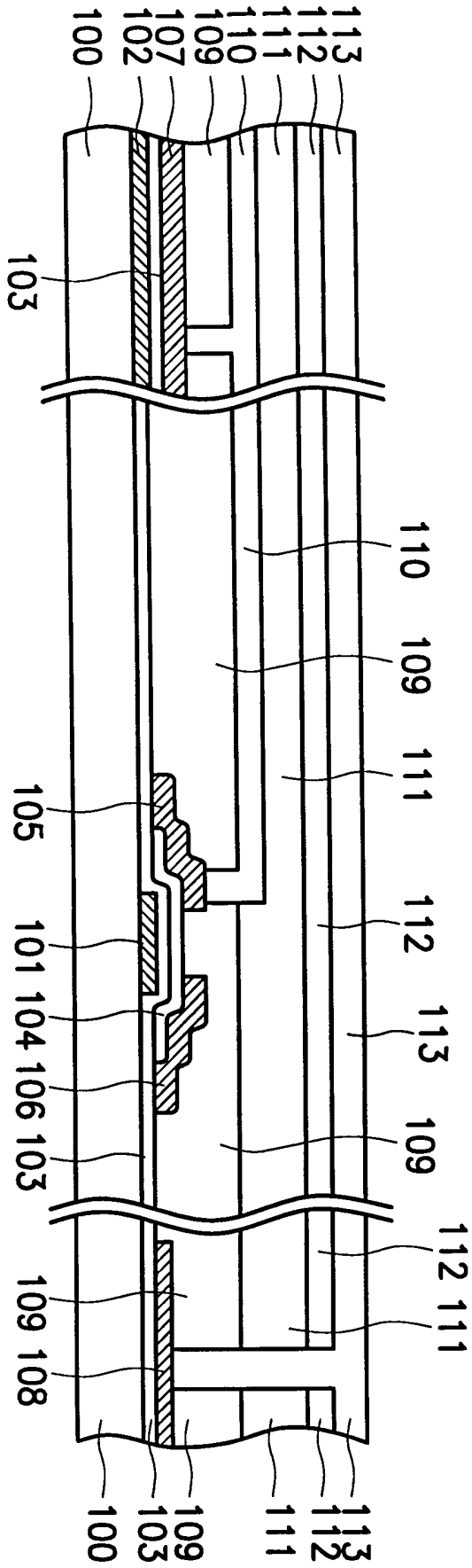




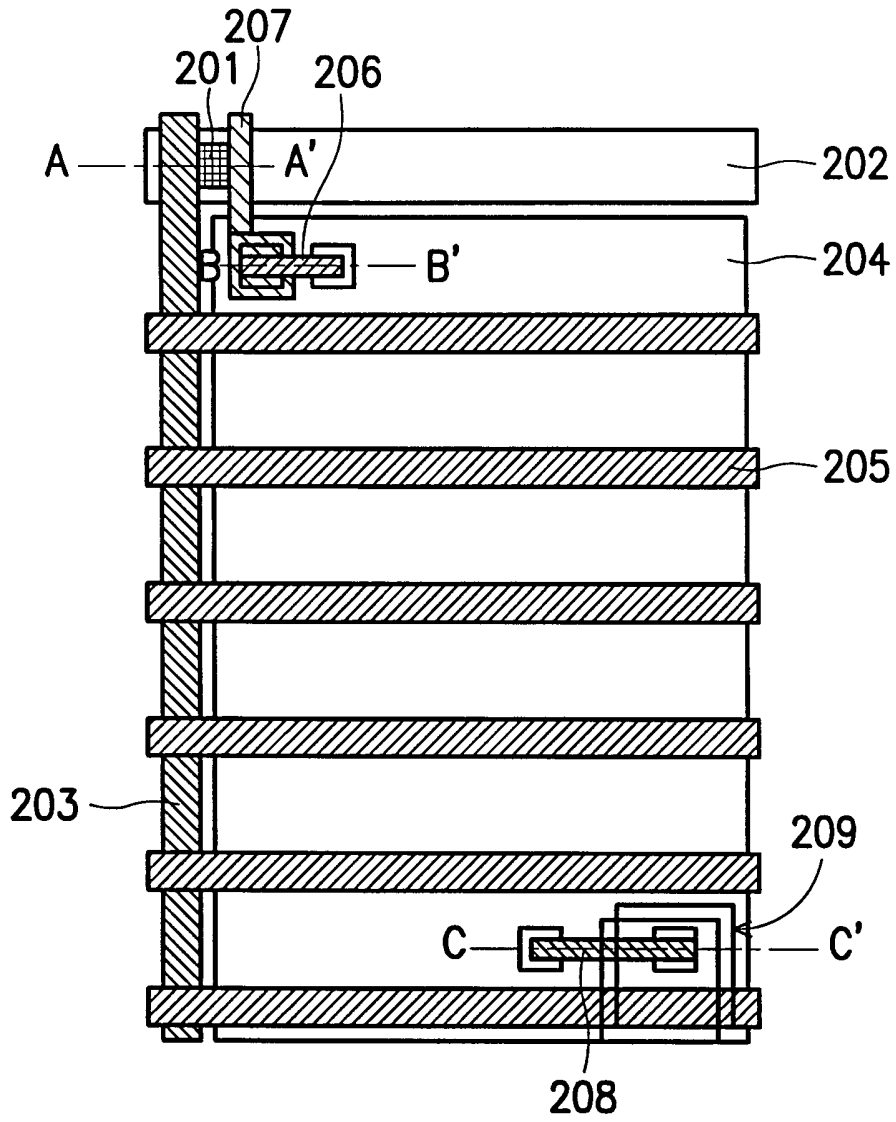
第1E圖



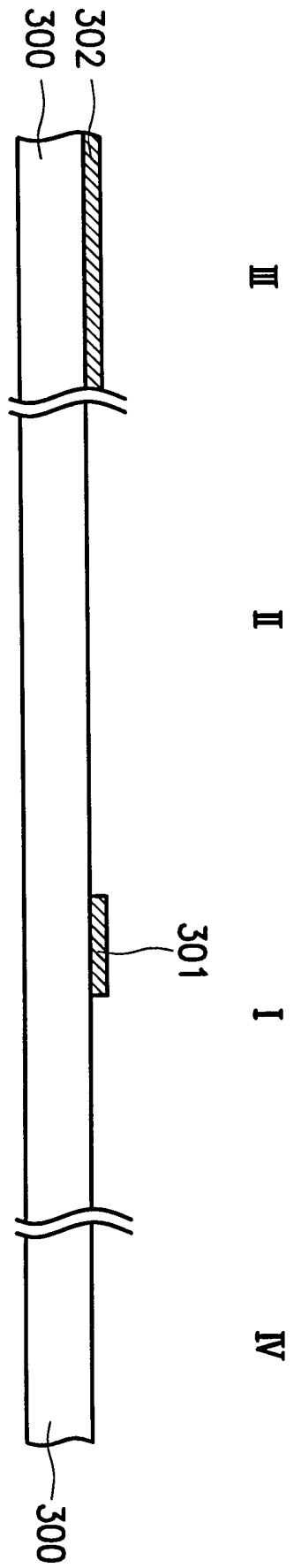
第1F圖



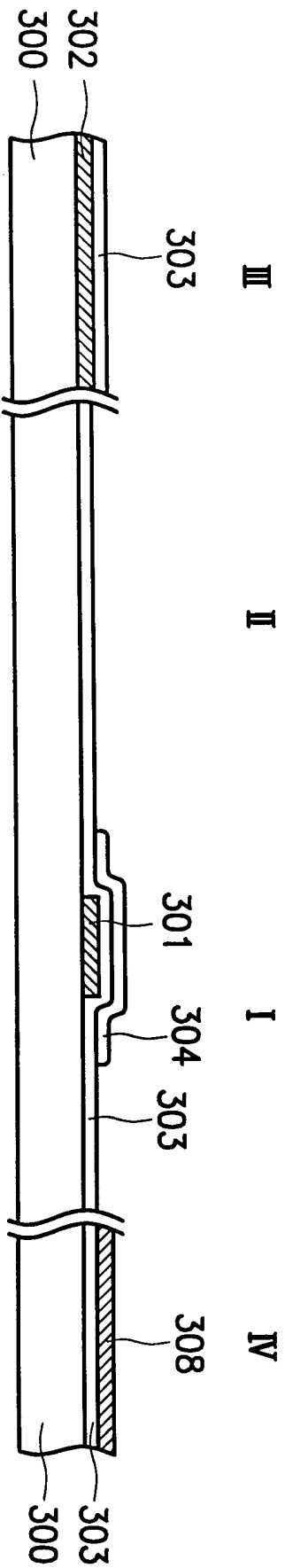
第1G圖



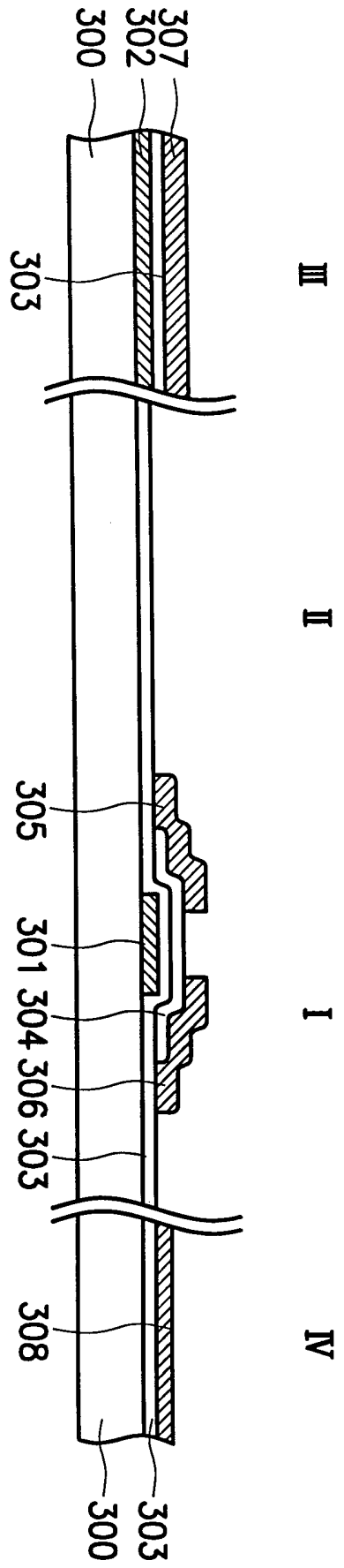
第 2 圖



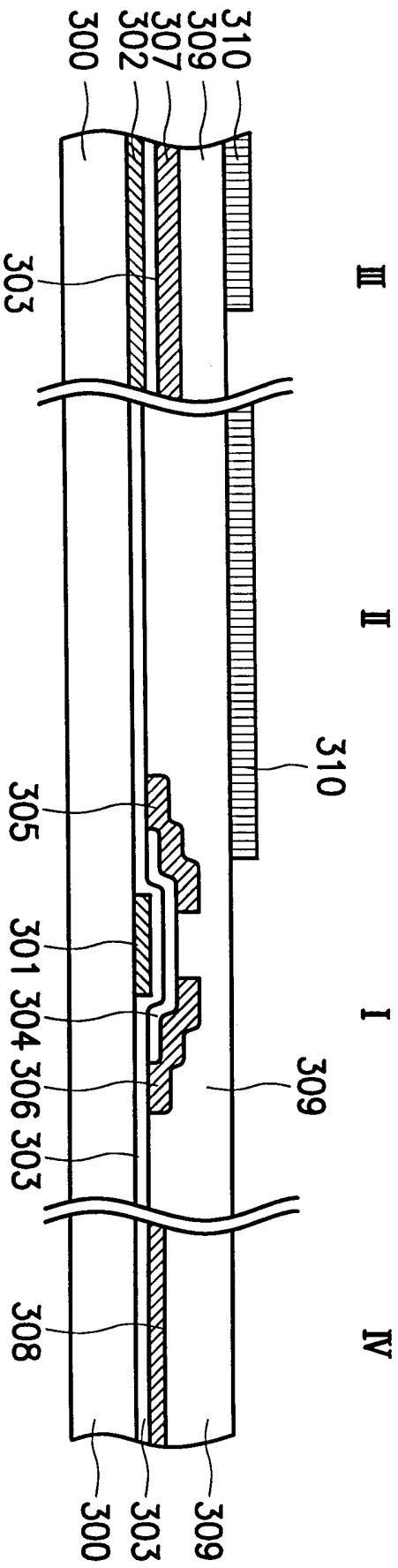
第3A圖



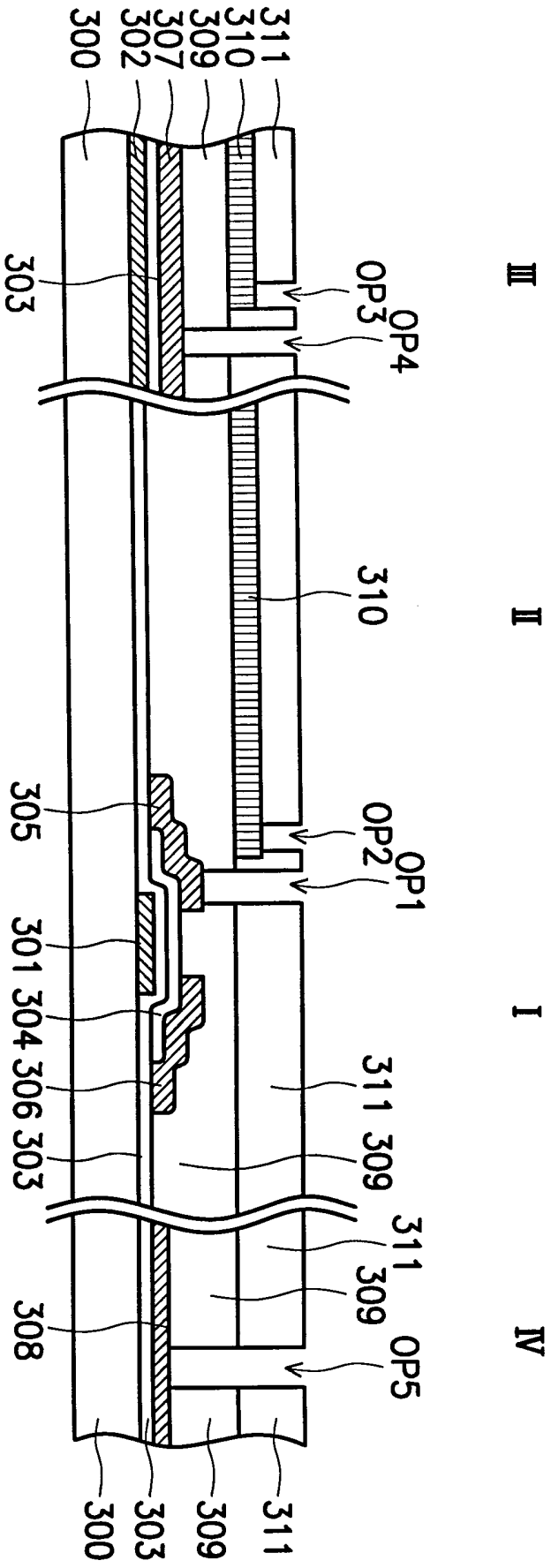
第3B圖



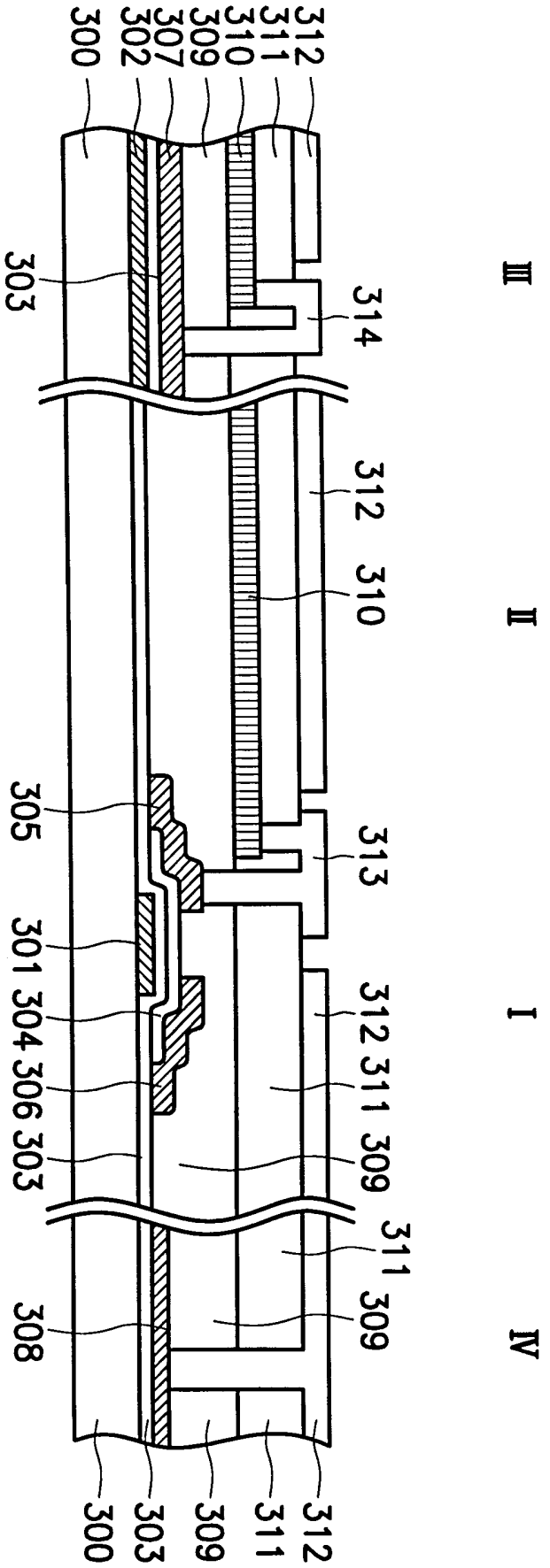
第3C圖



第3D圖



第3E圖



第3F圖