(19) RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication : **2 596 897**
(à n'utiliser que pour les commandes de reproduction)

(21) N° d'enregistrement national : **87 04969**

(51) Int Cl⁴ : G 06 K 19/06, 7/06; G 06 F 15/30.

(12) DEMANDE DE BREVET D'INVENTION A1

(22) **Date de dépôt** : 8 avril 1987.

(30) **Priorité** : JP, 8 avril 1986, n° 80832/86.

(43) **Date de la mise à disposition du public de la demande** : BOPI « Brevets » n° 41 du 9 octobre 1987.

(60) **Références à d'autres documents nationaux apparentés** :

(71) **Demandeur(s)** : *Société dite : CASIO COMPUTER CO., LTD.* — JP.

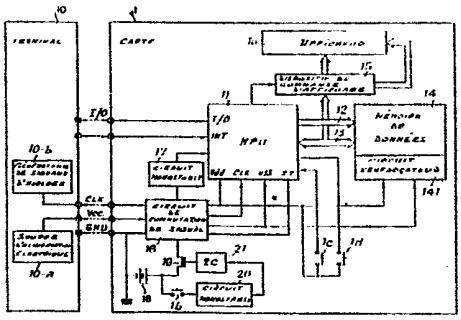
(72) **Inventeur(s)** : Akio Kondo.

(73) **Titulaire(s)** :

(74) **Mandataire(s)** : Cabinet Beau de Loménie.

(54) Carte à circuit intégré et système utilisant une telle carte.

(57) Une carte à circuit intégré 1 et un système à carte à circuit intégré 1, 10 utilisant cette carte peuvent indépendamment être activés par une pile 18 incorporée à la carte à circuit intégré. La carte 1 et son système 1, 10 peuvent détecter l'application d'une alimentation électrique provenant du terminal 10 à cartes et utilisent un signal d'horloge comme signal d'activation provenant du terminal 10 au moment de la détection. Sinon, un signal d'horloge possédant une fréquence basse, produit dans une section génératrice de signal d'horloge appartenant à la carte, est utilisé comme signal d'activation, ce qui permet de réduire au minimum la consommation d'énergie électrique de la pile 18 incorporée à la carte.



FR 2 596 897 - A1

La présente invention concerne une carte à circuit intégré du type dit intelligent contenant au moins un circuit intégré et une pile électrique permettant la sélection d'une application, ainsi qu'un système à carte à circuit intégré utilisant la carte à circuit intégré du type intelligent.

Nous entrons aujourd'hui dans une "ère sans argent", et les consommateurs pourront acheter les articles qu'ils désirent en utilisant une carte founie par une compagnie de crédit sans devoir verser de l'argent liquide.

Les cartes actuellement existantes sont les cartes en matière plastique, les cartes gravées en relief, les cartes à bande magnétique, etc. Ces cartes peuvent facilement être contrefaites et sont souvent utilisées de manière illégitime.

Il a été proposé une carte détentrice d'information, appelée carte à circuit intégré dans laquelle un circuit intégré destiné à emmagasiner un "mot de passe" est incorporé dans la carte, le mot de passe ne pouvant pas être facilement lu. Un système à carte à circuit intégré a été mis au point qui consiste à combiner l'emploi d'une telle carte avec un terminal.

Un tel système à carte à circuit intégré classique ne possède pas de source d'alimentation électrique. La carte ne peut pas fonctionner par les moyens dont elle dispose. Pour cette raison, toutes les applications devant être indiquées dans la carte à circuit intégré sont emmagasinées dans un terminal. Toutefois, en pratique, lorsque ces applications sont emmagasinées dans le terminal, l'information emmagasinée dans le terminal augmente fortement. Ceci rend peu pratique le système à carte à circuit intégré. Dans un système à carte à circuit intégré classique, on perd la souplesse d'utilisation de la carte à circuit intégré et du terminal, ce qui constitue un inconvénient.

Récemment, il a été proposé une carte à circuit intégré d'un type dit intelligent. Une source d'alimentation électrique est incorporée à la carte à circuit intégré afin de permettre l'indication d'une application dans celle-ci, et l'information d'indication est délivrée par la carte à circuit intégré à un terminal.

Puisque une carte à circuit intégré possède une forme mince, la source d'alimentation électrique est constituée par une pile au papier de petite capacité. La consommation électrique de la carte détermine la durée de service de la pile. Dans le pire des cas, on peut perdre même les possibilités pratiques d'utilisation de la carte.

L'invention a été faite en considération de la situation ci-dessus exposée et elle a pour objet de fournir une carte à circuit intégré pratique du type intelligent fonctionnant à pile et un système à carte à circuit intégré utilisant cette carte, où la consommation électrique interne de la carte présente une diminution afin de prolonger la durée de service de la pile.

Selon l'invention, il est proposé une carte à circuit intégré possédant au moins un circuit intégré, qui comprend un moyen faisant fonction de source d'alimentation électrique et servant à fournir du courant électrique audit circuit intégré, un moyen de détection servant à détecter la délivrance d'une alimentation électrique à ladite carte à circuit intégré depuis l'extérieur afin d'exciter ladite carte à circuit intégré, un moyen générateur de signal d'horloge qui produit un premier signal d'horloge afin d'exciter ledit circuit intégré, et un moyen de sélection de signal d'horloge qui sélectionne un signal d'horloge, entre ledit premier signal d'horloge délivré par ledit moyen générateur de signal d'horloge et un deuxième signal d'horloge délivré depuis l'extérieur de ladite carte à circuit intégré, sur la base d'un résultat de détection produit par ledit moyen de détection et qui délivre un signal d'horloge sélectionné audit circuit intégré.

La description suivante, conçue à titre d'illustration de l'invention, vise à donner une meilleure compréhension de ses caractéristiques et avantages ; elle s'appuie sur les dessins annexés, parmi lesquels :

- les figures 1A et 1B sont des vues en perspective montrant une carte à circuit intégré selon un premier mode de réalisation de l'invention ;

- la figure 2 est un schéma de principe montrant un ensemble de circuit selon le premier mode de réalisation ;

- la figure 3 est un schéma de circuit détaillé d'un circuit de commutation de signal utilisé dans le premier mode de réalisation ;

- la figure 4 est un organigramme servant à expliquer le fonctionnement du premier mode de réalisation ;

- les figures 5A à 5H sont des diagrammes temporels servant à expliquer le fonctionnement du premier mode de réalisation ; et

- la figure 6 est un schéma de circuit montrant la partie principale d'un deuxième mode de réalisation de l'invention.

Sur les figures 1A et 1B, on peut voir l'aspect extérieur d'une carte à circuit intégré du type intelligent.

Comme indiqué sur les figures 1A et 1B, le numéro de référence 1a désigne un corps de carte. Un circuit intégré et une pile sont incorporés dans le corps 1a. Comme indiqué sur la figure 1A, une touche de marche-arrêt d'alimentation électrique 1b, une touche d'indication d'application 1c, et une touche d'exécution 1d sont disposées sur la face supérieure du corps de carte 1a. Un afficheur à cristaux liquides (LCD) 1e est également disposé sur la face supérieure du corps 1a. On place la touche 1b en position de marche en y appliquant une première pression, puis on la place dans l'état arrêt en appliquant une deuxième pression. La touche 1c permet à l'utilisateur de choisir cycliquement l'une des applications prévues, telles que passer des commandes à domicile, faire des opérations banquaires à domicile et demander des réservations à domicile, à chaque enfoncement de la touche. L'application choisie est affichée sur l'afficheur à cristaux liquides 1e. La touche 1d entraîne l'exécution de l'application affichée. Le corps de carte 1a possède des contacts de connexion externes 1f à sa surface inférieure, comme indiqué sur la figure 1b. Le nombre des contacts 1f est 8 (soit 4 contacts x 2 rangées), qui sont destinés à huit broches.

La figure 2 montre l'ensemble de circuit de la carte à circuit intégré représenté sur les figures 1A et 1B. Comme le montre la figure 2, le numéro de référence 1 désigne une carte à circuit intégré, et le numéro de référence 10 désigne un terminal destiné à recevoir la carte 1. La carte 1 comporte un microprocesseur (MPU) 11.

Le MPU 11 comprend une section de commande, une section de mémoire, et une section de calcul, ou unité arithmétique.

Une mémoire de données 14 est connectée au MPU 11 ayant la structure ci-dessus indiquée par l'intermédiaire d'une ligne d'adresse 12 et d'une ligne de données 13. La mémoire de données 14 comprend par exemple une mémoire morte programmable électriquement effaçable, ou EEP-ROM. Divers codes tels qu'un code d'identification de carte, une information telle qu'une donnée d'état, et des codes d'application correspondant à certaines applications sont emmagasinés dans la mémoire de données 14. Les codes d'applications sont des codes correspondant respectivement aux applications visées, à savoir passer des commandes à domicile, faire des opérations banquaires à domicile, et demander des réservations à domicile.

La mémoire de données 14 comporte un circuit renforçateur 141. Le circuit renforçateur 141 est utilisé dans le mode d'écriture de données de la mémoire de données 14.

Un dispositif de commande d'affichage 15 est connecté à la ligne de donnée 13. Le dispositif de commande 15 reçoit un signal de commande de la part du MPU 11. L'afficheur à cristaux liquide 1e décrit en relation avec la figure 1A est connecté au dispositif de commande 15. L'afficheur à cristaux liquide 1e reçoit un signal commun LCD et un signal de données d'affichage de la part du dispositif de commande 15.

Les contacts de connexion externes 1f devant être connectés au terminal 10 comportent la borne I/O d'entrée-sortie, la borne R de repositionnement, la borne CLK d'horloge, la borne d'application de tension Vcc, et la borne d'application de tension de terre GND. La borne I/O d'entrée-sortie de la carte à circuit intégré est connectée à la borne I/O du MPU 11. La borne R de repositionnement est connectée à la borne INT, à savoir la borne d'interruption, du MPU 11. Les bornes CLK, Vcc et GND de la carte 1 sont connectées à un circuit 16 de commutation de signal.

Le terminal 10 est utilisé pour échanger des données avec la carte à circuit intégré 1 et il est écrit en détail dans les demandes de brevets des Etats-Unis d'Amérique n° 884 279 et 884 280 déposées

par la demanderesse le 10 juillet 1986. Le teminal 10 comporte une source d'alimentation électrique 10a et un générateur de signal d'horloge 10b.

La carte à circuit intégré 1 et le terminal 10 exécutent une application indiquée après qu'un prétraitement, par exemple une opération de réponse à un repositionnement et une commande d'attribut, a été effectué selon un protocole prédéterminé (décrit ci-après).

L'ensemble détaillé du circuit de commutation de signal 16 est présenté sur la figure 3. Lorsque la tension d'alimentation électrique Vcc (+5 V) est délivrée par la source d'alimentation électrique 10a du terminal 10 au circuit de commutation de signal 16, la tension au borne de la résistance R1, entre les bornes Vcc et GND, apparaît sous la forme des tensions Vdd et Vee via la diode D1. Les tensions Vdd et Vee sont délivrées à la borne Vdd du MPU 11 et la borne Vee du circuit renforçateur 141 de la figure 1. La tension d'alimentation électrique Vcc présente sur la borne Vcc est également appliquée via la diode D1 à un circuit monostable 17 de la figure 2. Dans ce cas, le circuit monostable 17 produit un signal monostable qui est ensuite appliqué à la borne R du MPU 11, de manière à initialiser le MPU 11.

Les tensions présentes sur le côté GND de la résistance R1 sont respectivement délivrées, sous la forme des tensions Vss et Vgg, à la borne Vss du MPU 11 et a la borne Vgg du circuit renforçateur.

La tension d'excitation Vcc présente sur la borne Vcc est délivrée à un détecteur de tension 161. Le détecteur 161 comprend deux inverseurs INV0 et INV1. L'inverseur INV0 comprend des transistors CMOS. Lorsqu'une tension d'alimentation électrique Vcc dépassant un niveau de seuil prédéterminé est appliquée au côté grille de l'inverseur INV0, il est produit un signal de niveau logique "0". Sinon, l'inverseur INV0 produit un signal de niveau logique "1". Le signal de sortie de l'inverseur INV0 est inversé par l'inverseur INV1.

Un signal de détection venant du détecteur de tension 161 est délivré à une première borne d'entrée d'une porte NON-ET N1 et à

une première borne d'entrée d'une porte NON-ET N2 via l'inverseur INV2.

Un signal d'horloge externe est délivré via la borne CLK par le générateur de signal d'horloge 10-b à l'autre borne d'entrée de la porte NON-ET N1. Dans ce cas, le signal d'horloge possède une fréquence de 4,9152 MHz définie suivant les normes ISO. Un signal d'horloge venant d'un oscillateur auto-excité (par exemple un oscillateur à CR 162) faisant fonction de moyen générateur de signal d'horloge est délivré à l'autre borne d'entrée de la porte NON-ET N2. L'oscillateur 162 comprend un condensateur C, une résistance R2, des inverseurs INV3, INV4 et INV5, ainsi qu'une porte NON-ET N3, et il produit un signal d'horloge possédant une fréquence prédéterminée par auto-oscillation. Dans ce cas, la fréquence d'oscillation est suffisamment inférieure à celle du signal d'horloge externe et tombe dans l'intervalle de 30 à 100 kHz. L'oscillateur 162 démarre en réponse à un signal ST délivré par la borne ST du MPU 11.

Les signaux de sortie des portes NON-ET N1 et N2 sont délivrés à la porte NON-ET N4, et la porte N4 produit le signal d'horloge CLK1. Le signal CLK1 est délivré à la borne CLK du MPU 11.

Un circuit série formé de la pile interne 18 et de l'élément de commutation 19 est connecté entre la borne GND et le circuit de commutation de signal 16. La pile 18 comprend une pile mince du type papier possédant une tension (d'environ 1,5 V ou 3 V) inférieure à la tension d'alimentation électrique Vcc. L'élément de commutation 19 comprend un transistor MOS à canal n qui reçoit alternativement des signaux de niveaux logiques "0" et "1" via le circuit monostable 20 et le compteur binaire 21 lorsque l'on enfonce la touche de marche-arrêt d'alimentation électrique 1b décrite en relation avec la figure 1A. L'élément de commutation 19 devient conducteur lorsque la valeur de comptage du compteur 21 est "1". Le niveau de sortie de la pile 18, qui est délivré à l'élément de commutation de signal 16 via l'élément de commutation 19 lorsque l'on enfonce la touche 1b fait fonction de générateur des tensions Vdd et Vee qui sont respectivement délivrées à la borne Vdd

du MPU 11 et à la borne Vee du circuit renforçateur 141 via la diode D2. Le niveau de sortie de la pile 18 est également délivré au circuit monostable 17 afin d'initialiser le MPU 11.

On revient à la figure 2. Les lignes de sortie Vdd et Vcc sont connectées à une première borne de la touche d'indication d'application 1c et à une première borne de la touche d'exécution 1d représentées sur la figure 1A. Les autres bornes des touches 1c et 1d sont connectées au MPU 11.

On va maintenant décrire ci-dessous le fonctionnement du mode de réalisation présenté ci-dessus.

Comme indiqué dans l'organigramme de la figure 4, on met sous tension la carte à circuit intégré 1 lors de l'étape A1. Dans ce cas, l'utilisateur enfonce la touche marche-arrêt d'alimentation électrique 1b représentée sur la figure 1A. Lors de l'enfoncement de la touche 1b, un signal de sortie est produit par le circuit monostable 20 de la figure 2 et est délivré au compteur binaire 21. Le contenu du compteur 21 varie dans l'ordre "0", "1", "0" à chaque signal d'entrée. Si la valeur de comptage du compteur 21 est positionnée sur "0", la valeur de comptage est remise à jour à "1" en réponse au signal de sortie du circuit monostable 20. Ainsi, l'élément de commutation 19 est rendu conducteur, et une alimentation électrique est fournie par la pile 18 au circuit de commutation de signal 16. Comme représenté sur la figure 3, les tensions Vdd et Vee sont respectivement appliquées à la borne Vdd du MPU 11 et à la borne Vee du circuit renforçateur 141 via la diode D2.

On passe maintenant à l'étape A2. Puisque la carte à circuit intégré est excitée par la pile 18 au cours de l'étape A1, le circuit monostable 17 est également alimenté au cours de l'étape A2. Un signal de sortie du circuit monostable 17 est produit et délivré à la borne R de repositionnement du MPU 11, ce qui a pour effet d'initialiser le MPU 11.

Ensuite, le signal ST est produit par la borne ST du MPU 11 et est délivré à l'oscillateur à CR 162. L'oscillateur 162 commence à fonctionner. A cet instant, le signal de sortie de l'oscillateur 162 possède la forme d'onde représentée sur la figure 5C. Aucun

signal d'entrée n'est délivré aux bornes Vcc et CLK de la figure 3. Ainsi, le signal de sortie de niveau logique "1" est délivré par l'inverseur INV2 à la première borne d'entrée de la porte NON-ET N2. Lorsque le signal de sortie de l'oscillateur 162 est délivré à la porte NON-ET N2, le signal de sortie présenté sur la figure 5G est produit par la porte NON-ET N2. Ce signal de sortie est délivré à la porte NON-ET N4. Dans le même temps, la porte NON-ET N4 reçoit un signal de sortie de niveau logique "1" de la part de la porte NON-ET N1. Ainsi, la porte NON-ET N4 produit le signal de sortie représenté sur la figure 5H, et ce signal de sortie est délivré comme signal d'horloge CLK1 au MPU 11.

Le programme passe aux étapes A3 et A4. Au cours des étapes A3 et A4, l'utilisateur indique une application à l'aide de la touche 1c d'indication d'applications. Plus spécialement, lorsque l'utilisateur enfonce la touche 1c montrée sur la figure 1A, un signal d'entrée de touche est délivré au MPU 11. Une première donnée d'application est lue dans la mémoire de données 14 en réponse à une instruction de commande venant du MPU 11. Cette donnée est affichée sur l'afficheur à cristaux liquides 1e via le dispositif de commande d'affichage 15.

Si l'utilisateur estime que le contenu d'affichage apparaissant sur l'afficheur à cristaux liquides 1e n'est pas souhaitable, il enfonce de nouveau la touche 1c. Comme indiqué ci-dessus, un autre signal d'entrée de touche est délivré au MPU 11, et la donnée d'application suivante est lue dans la mémoire de données 14. Cette donnée est affichée sur l'afficheur à cristaux liquides 1e. Comme ci-dessus décrit, les opérations des étapes A3 et A4 sont répétées.

Dans ce cas, si l'utilisateur estime que le contenu de l'affichage se trouvant sur l'afficheur à cristaux liquides 1e est celui qu'il désire, il enfonce la touche d'exécution 1d. Le programme passe alors aux étapes A5 et A6. Un signal d'entrée de touche venant de la touche d'exécution 1d est délivré au MPU 11 représenté sur la figure 2. Dans le même temps, la donnée d'application affichée sur l'afficheur 1e est emmagasinée. Par exemple, la donnée

emmagasinée est "00000001" pour le code du passage de commande à domicile, "00000010" pour le code de la pratique d'opérations banquaires à domicile, ou "00000011" pour le code de la demande de réservation à domicile.

L'application est donc indiquée par la carte à circuit intégré 1.

Le programme passe ensuite à l'étape A7. A l'étape A7, l'utilisateur insère la carte dans le terminal 10 tandis que l'alimentation électrique de la carte 1 est maintenue une fois achevée la désignation de l'application. Lorsque la carte 1 est entièrement montée dans le terminal 10, les bornes I/O, R, CLK, Vcc et GND de la carte 1 sont respectivement connectées aux bornes I/O, R, CLK, Vcc et GND du terminal 10, comme représenté sur la figure 2.

Lorsque la carte à circuit intégré 1 est montée dans le terminal 10, un signal d'initialisation est envoyé par le terminal 10 à la carte à circuit intégré 1. En réponse au signal d'initialisation, la borne I/O se positionne sur un niveau haut (H), la borne R passe d'un niveau bas (L) à un niveau H, le signal d'horloge CLK de fréquence prédéterminée, par exemple 4,9152 MHz, représenté sur la figure 5B, est délivré à la borne CLK, et la tension d'alimentation Vcc, par exemple 5 V, telle que représentée sur la figure 5A, est délivrée à la borne Vcc.

Sur le flanc antérieur du signal d'entrée (figure 5D), le détecteur de tension 161 du circuit de commutation de signal 16 produit un signal de sortie de niveau logique "1", comme indiqué sur la figure 5E. Dès réception du signal d'horloge CLK en provenance de la borne CLK, la porte NON-ET N1 délivre un signal de sortie (figure 5F) à la porte NON-ET N4. Dans ce cas, puisque la porte NON-ET N2 reçoit un signal de sortie de niveau logique "0" de la part de l'inverseur INV2, le signal de sortie de la porte NON-ET N2 est fixé au niveau logique "1", indépendamment du signal de sortie de l'oscillateur 162. Le signal de sortie représenté sur le côté droit de la figure 5H est produit par la porte NON-ET N4 et est délivré comme signal d'horloge CLK1 au MPU 11.

Dans cet état, la carte à circuit intégré 1 recommence à fonctionner selon les conditions de fonctionnement, en fonction du

signal d'initialisation. A l'étape A8, le signal d'entrée de la borne R de repositionnement de la carte à circuit intégré 1 est délivré à la borne INT du MPU 11. A l'étape A9, une opération d'interruption est exécutée. Au cours de cette opération, tout le contenu du MPU 11, à l'exception du code d'application indiqué par la touche d'exécution 1d est effacé. Dans cet état, la tension Vcc présente sur la borne Vcc est appliquée, pour constituer les tensions Vdd et Vee, au MPU 11 et au circuit renforçateur 141 de la mémoire de données 14. A l'étape A10, la donnée de réponse au repositionnement est lue et est envoyée au terminal 10 via la borne I/O.

A l'étape A11, le code d'application est envoyé au terminal 10, et un traitement est exécuté dans le terminal 10 sur la base de ce code. Dans ce cas, la donnée de réponse au repositionnement est envoyée de la carte à circuit intégré 1 au terminal 10, et le terminal 10 détermine que cette donnée est correcte. Dans cet état, le terminal 10 extrait un code ENQ (interrogation) qui est envoyé à la carte 1. Le MPU 11 détermine si le code ENQ peut être reçu dans l'état de fonctionnement normal. Si la réponse est OUI à cette étape, un code ACK (accusé de réception) est extrait. Sinon, un code NON est extrait. Le code extrait est envoyé au terminal 10 via la borne I/O. Lorsque le terminal 10 détermine que la carte 1 fonctionne normalement, un code TC est envoyé à la carte 1. La carte 1 extrait la donnée d'application, et la donnée d'application est renvoyée au terminal 10 via la borne I/O. Le terminal 10 détermine l'application correspondant au code et extrait un code d'instruction sur la base de cette détermination. Le code d'instruction est renvoyé à la carte 1. De toute manière, lorsque le code d'instruction est extrait, le signal d'entrée de mot de passe introduit au niveau du terminal 10 est comparé avec le code d'identification personnel PIN qui est préemmagasiné dans la carte 1. Si la coïncidence est vérifiée, un traitement par échanges d'information, par exemple une transaction, est exécuté. Le traitement ci-dessus est décrit en détail dans les demandes de brevets des Etats-Unis d'Amérique n° 884 279 et 884 280.

Avec la structure ci-dessus décrite, dans la carte à circuit intégré du type intelligent possédant une pile et conçu pour indiquer une application par elle-même, un moyen de détection est prévu pour détecter l'application d'une tension d'alimentation électrique Vcc par le terminal 10. Lorsque la tension d'alimentation électrique Vcc est déterminée par ce moyen, le signal d'horloge externe est reçu comme signal de fonctionnement. Sinon, c'est-à-dire si la tension d'alimentation Vcc appliquée par le terminal 10 n'est pas détectée pendant l'utilisation indépendante de la carte, le signal d'horloge venant de l'oscillateur à CR interne est reçu comme signal de fonctionnement. En particulier, puisque la fréquence du signal d'horloge venant de l'oscillateur à CR interne est plus basse que celle du signal d'horloge externe, il est possible de réduire la consommation électrique dans la carte. On peut éliminer une influence s'exerçant sur la durée de service d'une pile de faible capacité, par exemple une pile mince du type papier. Si la fréquence du signal d'horloge venant de l'oscillateur à CR interne est identique à celle (4,9152 MHz) du signal d'horloge externe, un courant d'environ 20 mA est délivré dans le circuit interne de la carte. Si on utilise une pile au papier de 40 mA·h, la durée de service ne sera que de 2 h. De plus, il faut que l'oscillateur soit synchronisé avec le signal d'horloge externe. Pour cette raison, il faut une précision élevée et l'on doit utiliser comme source d'oscillation, un oscillateur à quartz, ou un "Céralock" (un oscillateur de céramique), ce qui entraîne un coût élevé et réduit les possibilités pratiques d'utilisation de la carte. Toutefois, avec la structure de l'invention ci-dessus décrite, on peut résoudre tous les problèmes ci-dessus exposés.

La présente invention ne se limite pas au premier mode de réalisation ci-dessus décrit. On peut y apporter diverses variantes et modifications en restant dans l'esprit et l'étendue de l'invention. Dans le mode de réalisation ci-dessus, lorsque la tension d'alimentation électrique Vcc présente sur la borne Vcc est détectée, les portes NON-ET N1 et N2 commutent. Toutefois, comme représentée sur la figure 6, on peut prévoir une bascule FF à l'intérieur d'un détecteur de tension 161 suivant un deuxième mode de réalisation,

et celle-ci peut être entraînée en réponse à des signaux d'horloge d'échantillonnage dans ce cas, même si du bruit est mélangé à la tension venant de la borne Vcc, il est possible d'éliminer l'influence du bruit.

Selon la présente invention, dans la carte à circuit intégré du type intelligent qui peut être utilisée de manière singulière, lorsque l'on utilise la carte indépendamment, la fréquence du signal d'horloge est modifiée par le moyen de commutation de signal pour prendre une fréquence plus basse que celle du signal d'horloge externe, et le signal d'horloge possédant une fréquence plus basse est employé comme signal de fonctionnement, ce qui prolonge la durée de service de la batterie.

Bien entendu, l'homme de l'art sera en mesure d'imaginer, à partir des dispositifs dont la description vient d'être donnée à titre simplement illustratif et nullement limitatif, diverses autres variantes et modifications ne sortant pas du cadre de l'invention.

REVENDICATIONS

1. Carte à circuit intégré possédant au moins un circuit intégré, caractérisée en ce qu'elle comprend :

- un moyen formant une source d'alimentation électrique (18) qui est destiné à délivrer une alimentation électrique audit circuit intégré (11, 14) ;

- un moyen de détection (161) servant à détecter la délivrance de l'alimentation électrique depuis l'extérieur de ladite carte à circuit intégré de façon à exciter ladite carte à circuit intégré ;

- un moyen générateur de signal d'horloge (162) servant à produire un premier signal d'horloge afin d'exciter ledit circuit intégré (11, 14) ; et

- un moyen de sélection de signal d'horloge (N1, INV2, N2) servant à sélectionner un signal,entre ledit premier signal d'horloge délivré par ledit moyen générateur de signal d'horloge (162) et un deuxième signal d'horloge délivré depuis l'extérieur de ladite carte à circuit intégré, sur la base du résultat obtenu par ledit moyen de détection (161) et servant à délivrer un signal d'horloge sélectionné audit circuit intégré (11, 14).

2. Carte selon la revendication 1, caractérisée en ce que ledit moyen de sélection de signal d'horloge (N1, INV2, N2) choisit ledit premier signal d'horloge produit par ledit moyen générateur de signal d'horloge (162) et le délivre audit circuit intégré lorsque le moyen de détection (161) détecte la délivrance de l'alimentation depuis l'extérieur de ladite carte à circuit intégré.

3. Carte selon la revendication 2, caractérisée en ce que ledit moyen de détection (161) comporte un premier et un deuxième inverseur (INV0, INV1), si bien que ledit moyen de sélection de signal d'horloge (N1, INV2, N2) est commandé en réponse au signal de sortie dudit deuxième inverseur (INV1).

4. Carte selon la revendication 3, caractérisée en ce que l'alimentation électrique délivrée depuis l'extérieur de ladite carte à circuit intégré possède un niveau de tension plus élevé que celui de l'alimentation électrique produit par ledit moyen formant une source d'alimentation électrique (18), la carte comportant en outre

un moyen (D1, D2) servant à interrompre l'alimentation électrique fournie par ledit moyen formant une source d'alimentation électrique (18) audit circuit intégré (11, 14) lorsque l'alimentation électrique délivrée depuis l'extérieur de ladite carte à circuit intégré est délivrée audit circuit intégré (11, 14).

5. Carte selon la revendication 2, caractérisée en ce que la fréquence dudit premier signal d'horloge produit par ledit moyen générateur de signal d'horloge (162) est inférieure à celle dudit deuxième signal d'horloge délivré depuis l'extérieur de ladite carte à circuit intégré.

6. Carte selon la revendication 5, comportant en outre :

- un moyen d'affichage (1e, 15) servant à afficher au moins des données de transaction ; et

- un moyen d'introduction par touches (1c, 1d) servant à introduire un signal d'instruction afin de commander ledit circuit intégré (11, 14).

7. Système à carte à circuit intégré, caractérisé en ce qu'il comprend :

- un moyen formant une carte à circuit intégré (1) possédant au moins un circuit intégré (11, 14) et comportant un moyen formant une première source d'alimentation électrique (18) servant à délivrer une alimentation électrique audit circuit intégré (11, 14), et un moyen générateur d'un premier signal d'horloge (162) servant à produire un premier signal d'horloge afin d'exciter ledit circuit intégré (11, 14) ; et

- un moyen formant un terminal (10), dans lequel ledit moyen formant une carte à circuit intégré (1) est inséré, servant à effectuer une transmission de données avec ledit moyen formant une carte à circuit intégré (1), ledit moyen formant un terminal (10) comportant un moyen formant une deuxième source d'alimentation électrique (10-a) servant à délivrer l'alimentation électrique audit moyen formant une carte à circuit intégré (1), et un moyen générateur d'un deuxième signal d'horloge (10-b) servant à produire un deuxième signal d'horloge afin de le délivrer audit moyen formant une carte à circuit intégré (1),

- ledit moyen formant une carte à circuit intégré (1) comportant en outre un moyen de détection (161) servant à détecter l'alimentation électrique provenant dudit moyen formant un terminal (10) et un moyen (N1, INV2, N2) servant à sélectionner un signal, entre ledit premier signal d'horloge produit par ledit moyen générateur de signal d'horloge (162) et ledit deuxième signal d'horloge délivré par ledit moyen générateur d'un deuxième signal d'horloge (10-b) contenu dans ledit moyen formant un terminal (10), sur la base du résultat obtenu par ledit moyen de détection (161).

8. Système selon la revendication 7, caractérisé en ce que ledit moyen de sélection de signal d'horloge (NI, INV2, N2) choisit ledit premier signal d'horloge et le délivre audit circuit intégré (11, 14) lorsque ledit moyen de détection (161) détecte que ledit moyen formant une carte à circuit intégré (1) est inséré dans ledit moyen formant un terminal (10) et que l'alimentation électrique est délivrée par ledit moyen formant un terminal (10) audit moyen formant une carte à circuit intégré (1).

9. Système selon la revendication 8, caractérisé en ce que ledit moyen de détection (161) comporte un premier inverseur (INV0) et un deuxième inverseur (INV1), si bien que ledit moyen de sélection de signal d'horloge (N1, INV2, N2) est commandé par le signal de sortie dudit deuxième inverseur (INV1).

10. Système selon la revendication 8, caractérisé en ce que la fréquence dudit premier signal d'horloge produit par ledit moyen générateur du premier signal d'horloge (162) est inférieure à celle dudit deuxième signal d'horloge produit par ledit moyen générateur du deuxième signal d'horloge (10-b).

11. Système selon la revendication 7, caractérisé en ce que le niveau de l'alimentation électrique dudit moyen formant la deuxième source d'alimentation électrique (10-a) contenu dans ledit moyen formant un terminal (10) est supérieur à celui dudit moyen formant une première source d'alimentation électrique (18) contenu dans ledit moyen formant une carte à circuit intégré (1), le système comportant en outre un moyen (D1, D2) servant à interrompre l'alimentation électrique fournie par ledit moyen formant une première

source d'alimentation électrique (18) audit circuit intégré (11, 14) lorsque l'alimentation électrique est délivrée par ledit moyen formant une deuxième source d'alimentation électrique (10-a) audit moyen formant une carte à circuit intégré (1).

FIG. 1A

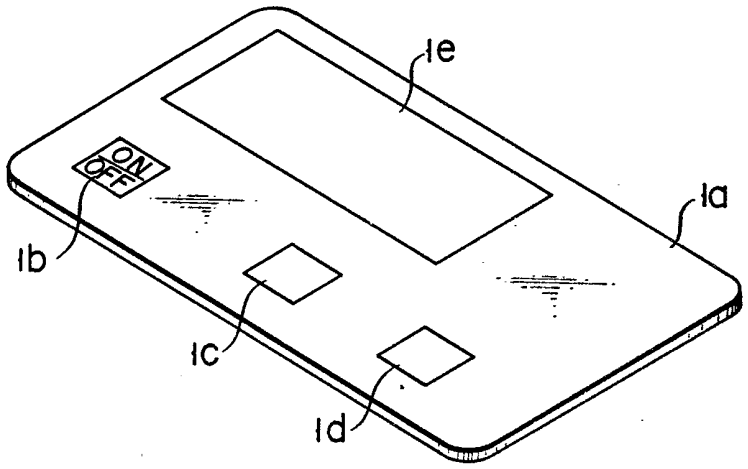


FIG. 1B

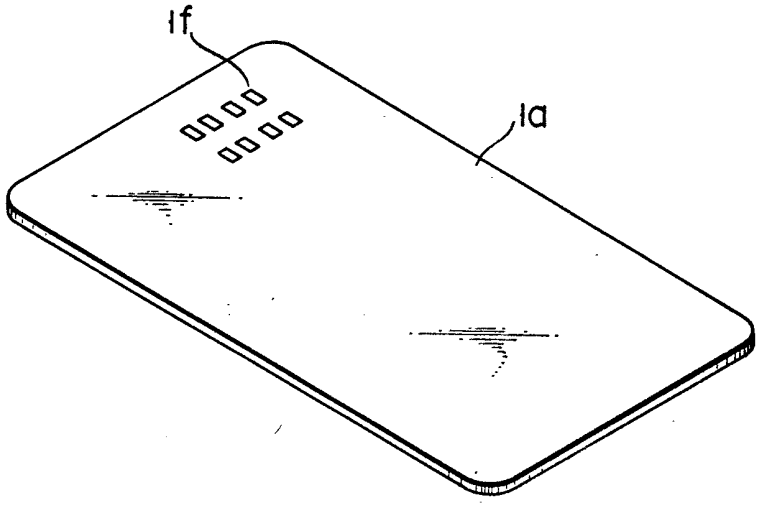


FIG. 2

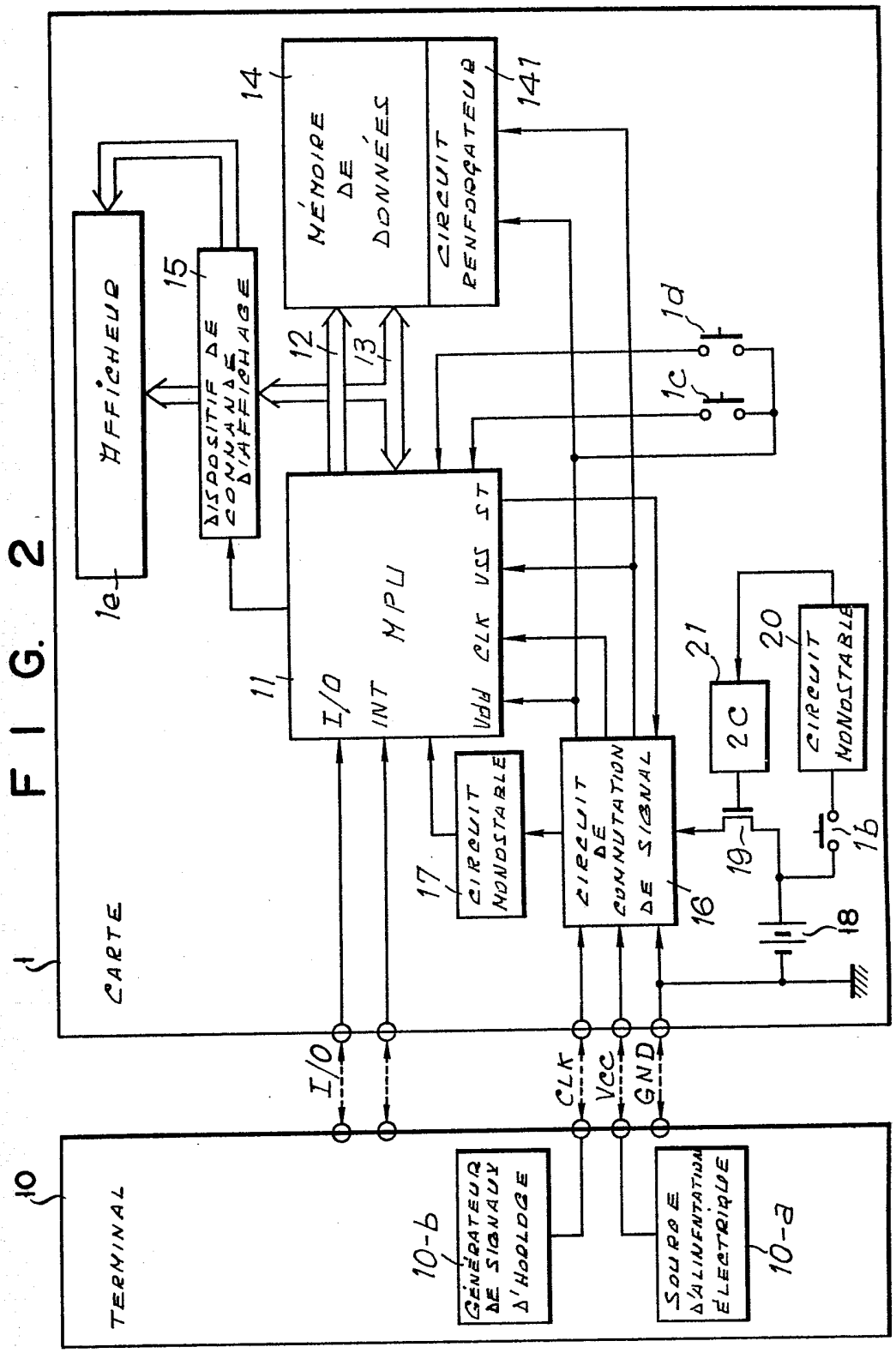

CARTE
1
AFFICHEUR
1e
DISPOSITIF DE COMMANDE D'AFFICHAGE
15
MÉMOIRE DE DONNÉES
14
CIRCUIT REINFORÇATEUR
141
12
13
1d
1c
I/O
INT
MPU
Vdd
CLK
Vss
ST
11
CIRCUIT MONOSTABLE
17
CIRCUIT DE COMMUTATION DE SIGNAL
16
2C
21
CIRCUIT MONOSTABLE
20
19
18
1b
I/O
CLK
Vcc
GND
TERMINAL
10
GÉNÉRATEUR DE SIGNAUX D'HORLOGE
10-b
SOURCE D'ALIMENTATION ÉLECTRIQUE
10-a

FIG. 3

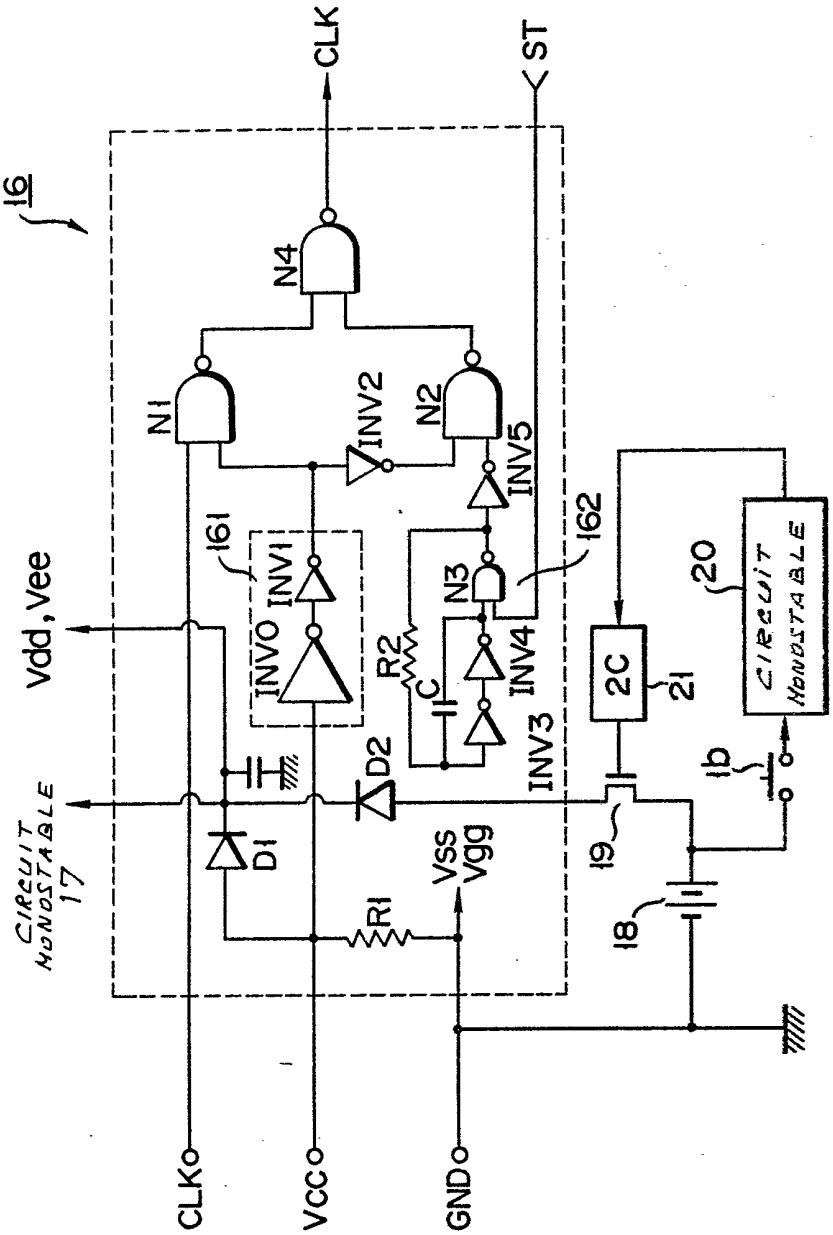
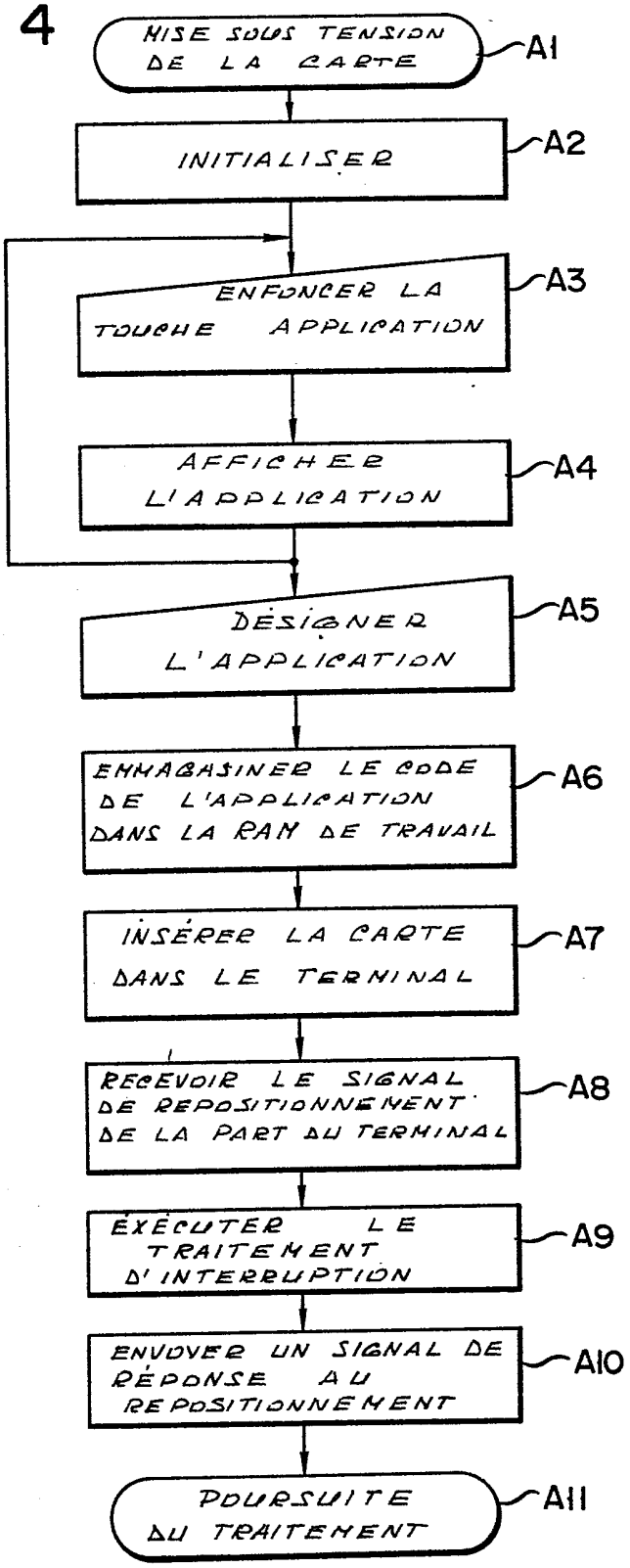

16
CLK
ST
N4
N1
INV2
N2
INV5
161
INV1
INV0
N3
162
Vdd, Vee
R2
C
INV4
INV3
2C
21
20
CIRCUIT MONOSTABLE
D2
1b
CIRCUIT MONOSTABLE 17
D1
Vss Vgg
19
R1
18
CLK
VCC
GND

FIG. 4


MISE SOUS TENSION DE LA CARTE
A1
INITIALISER
A2
ENFONCER LA TOUCHE APPLICATION
A3
AFFICHER L'APPLICATION
A4
DÉSIGNER L'APPLICATION
A5
EMMAGASINER LE CODE DE L'APPLICATION DANS LA RAM DE TRAVAIL
A6
INSÉRER LA CARTE DANS LE TERMINAL
A7
RECEVOIR LE SIGNAL DE REPOSITIONNEMENT DE LA PART DU TERMINAL
A8
EXÉCUTER LE TRAITEMENT D'INTERRUPTION
A9
ENVOYER UN SIGNAL DE RÉPONSE AU REPOSITIONNEMENT
A10
POURSUITE DU TRAITEMENT
A11

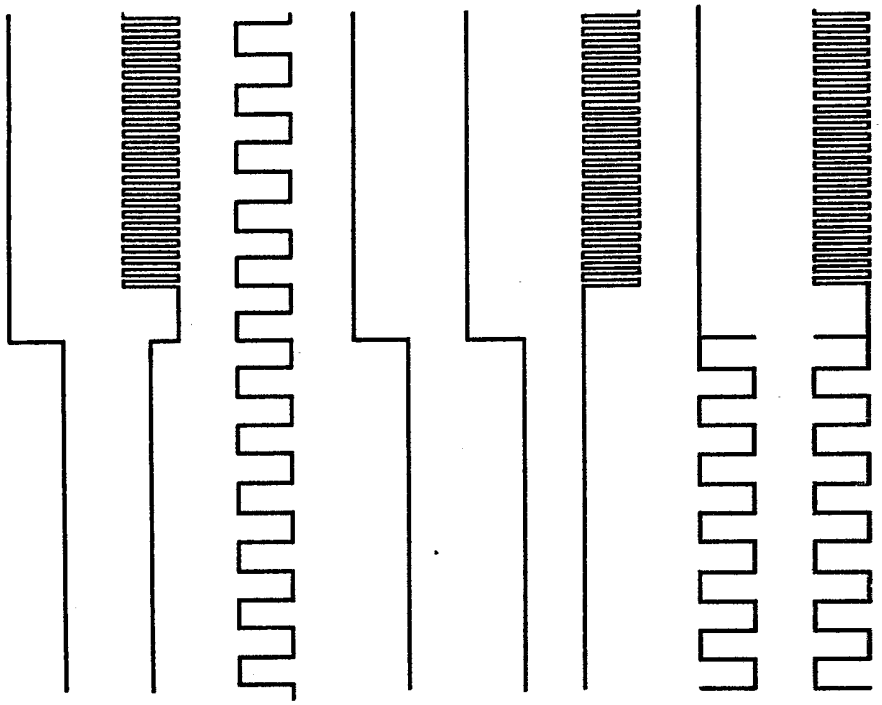


FIG. 5A BORNE VCC

FIG. 5B BORNE CLK

FIG. 5C OSCILLATEUR À C2 162

FIG. 5D ENTRÉE INV_0

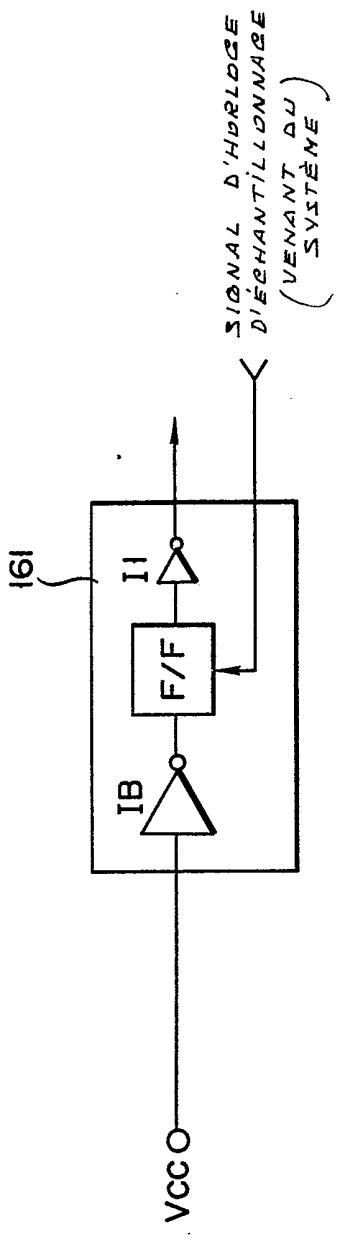
FIG. 5E SORTIE INV_1

FIG. 5F SORTIE N_1

FIG. 5G SORTIE N_2

FIG. 5H SORTIE N_4

FIG. 6


SIGNAL D'HORLOGE
D'ÉCHANTILLONNAGE
(VENANT DU
SYSTÈME)
161
I1
F/F
IB
VCC