



О П И С А Н И Е ИЗОБРЕТЕНИЯ

(11) 828424

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

- (61) Дополнительное к авт. свид-ву —
(22) Заявлено 26.06.79 (21) 2787876/18-09
с присоединением заявки № —
(23) Приоритет —
(43) Опубликовано 07.05.81. Бюллетень № 17
(45) Дата опубликования описания 07.05.81

(51) М. Кл.³
Н 04В 1/10

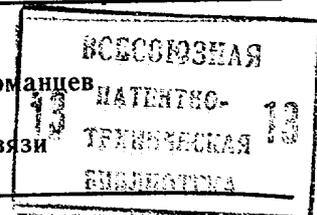
(53) УДК 621.396.62
(088.8)

(72) Авторы
изобретения

А. Н. Гридасов, А. Л. Пейсихман и В. П. Романцев

(71) Заявитель

Одесский электротехнический институт связи
им. А. С. Попова



(54) УСТРОЙСТВО ОБРАБОТКИ ШИРОКОПОЛОСНЫХ СИГНАЛОВ С ЧАСТОТНОЙ МОДУЛЯЦИЕЙ

1

Изобретение относится к технике электрической связи и может найти применение в системах связи с использованием широкополосных сигналов с линейной или линейно-ступенчатой частотной модуляцией, работающих в многолучевых каналах.

Известно устройство для приема частотно-временных сигналов, содержащее линейный тракт, блок синхронизации, набор кинематических фильтров, амплитудные детекторы, фильтры нижних частот, ключевые элементы, блоки запоминания, сумматор, решающий блок и устройства селекции и подавления аддитивных помех [1].

Однако это устройство не обладает достаточно высокой помехоустойчивостью вследствие отсутствия разделения и весового сложения лучей сигналов с линейной или линейно-ступенчатой частотной модуляцией.

Целью изобретения является повышение помехоустойчивости.

Для этого в устройстве обработки широкополосных сигналов с частотной модуляцией, содержащем линейный тракт, выход которого соединен с входом блока синхронизации, два согласованных фильтра, каждый из которых состоит из N каналов фильтрации, подключенных через соответствующий сумматор к входам решающего

2

блока, а каждый канал фильтрации содержит коммутируемый полосовой фильтр, один из входов которого соединен с первым выходом блока синхронизации, амплитудный детектор, интегратор и запоминающее устройство, между выходом линейного тракта и входом каждого согласованного фильтра включены перемножители, другие входы которых через соответствующий опорный генератор соединены с другими выходами блока синхронизации, а в каждом канале фильтрации согласованных фильтров между выходом коммутируемого полосового фильтра и входом амплитудного детектора включен взвешивающий блок, причем к выходу амплитудного детектора подключены последовательно интегратор и запоминающее устройство, другие входы которых соединены с первым выходом блока синхронизации.

На фиг. 1 приведена структурная электрическая схема устройства обработки широкополосных сигналов с частотной модуляцией; на фиг. 2 — временные диаграммы, поясняющие работу устройства.

Устройство содержит линейный тракт 1, блок синхронизации 2, согласованный фильтр 3, согласованный с символом «1», согласованный фильтр 4, согласованный с символом «0», перемножители 5, опорные

генераторы 6. Каждый согласованный фильтр содержит N каналов фильтрации, состоящих из коммутируемого полосового фильтра 7, взвешивающего блока 8, амплитудного детектора 9, интегратора 10 и запоминающего устройства 11 и подключенных к входам сумматора 12. Выходы сумматоров согласованных фильтров 3 и 4 подключены к входам решающего блока 13.

Известно, что для сигналов с линейной или линейно-ступенчатой частотной модуляцией задержка принимаемых сигналов во времени, (после свертки) преобразуется в расстройку по частоте с параметрами, которые однозначно определяются величиной задержки.

Рассмотрим обработку сигнала соответствующего символу «1» (здесь предполагается, что сигнал «0» отличается от «1» средней частотой, причем спектры сигналов не перекрываются). На фиг. 2а показана частота f_r опорного генератора 6, сдвинутая относительно принимаемого на промежуточную частоту f_0 , и частоты принимаемых сигналов f_{c1} и f_{c2} , запаздывающих относительно опорного (первый луч приходит в момент t_1 , второй — в момент t_2).

Величины задержек сигналов однозначно определяют расстройку их в приемнике относительно частоты f_0 : первый луч в интервале t_1-t_3 расстроен (см. фиг. 2б) на величину:

$$\Delta f_1 = \Delta t_{31} \cdot \frac{\Delta f_m}{T},$$

где Δt_{31} — запаздывание первого луча, Δf_m — максимальный разнос частот ЧМ-сигнала; T — длительность элемента,

в момент t_3 расстройка скачкообразно меняется, в интервале $t_3-t'_1$ составляет

$$\Delta f'_1 = (T - \Delta t_{31}) \cdot \frac{\Delta f_m}{T} = \Delta f_m - \Delta f_1,$$

для второго луча (см. фиг. 2в) имеет соответственно в интервале t_2-t_3 :

$$\Delta f_2 = \Delta t_{32} \cdot \frac{\Delta f_m}{T};$$

в интервале $t_3-t'_2$:

$$\Delta f'_2 = (T - \Delta t_{32}) \cdot \frac{\Delta f_m}{T} = \Delta f_m - \Delta f_2,$$

где Δt_{32} — запаздывание второго луча.

Таким образом, сигналы каждого луча выделяются соответствующим фильтром, настройка которого и моменты ее изменения однозначно определяется величиной запаздывания луча. Располагая фильтрами, соответствующими всем задержкам сигнала, получаем возможность разделения лучей

(аналогично отводам линии задержки), взвешивания интенсивности каждого луча с любым заданным временем усреднения, и последующего сложения энергии с соответствующим весом. Эти операции и выполняются каналами фильтрации.

Работа интегратора 10 и запоминающего устройства 11 иллюстрируется на фиг. 2г, д и 2е, ж для первого и второго лучей соответственно. Моменты включения t_1 и t_2 , а также разряда интегратора 10 на запоминающее устройство 11 t_1 и t_2 индивидуальны для каждого канала фильтрации (для каждого луча) и определяются блоком синхронизации 2.

Считывание напряжения всех каналов фильтрации, пропорциональных энергии соответствующих лучей, их сложение в сумматоре 12 и подача на решающий блок 13 производится одновременно в момент t_4 .

Обработка сигнала, соответствующего символу «0», осуществляется аналогично.

Таким образом, обработка широкополосного сигнала с частотной модуляцией обеспечивает высокую помехоустойчивость.

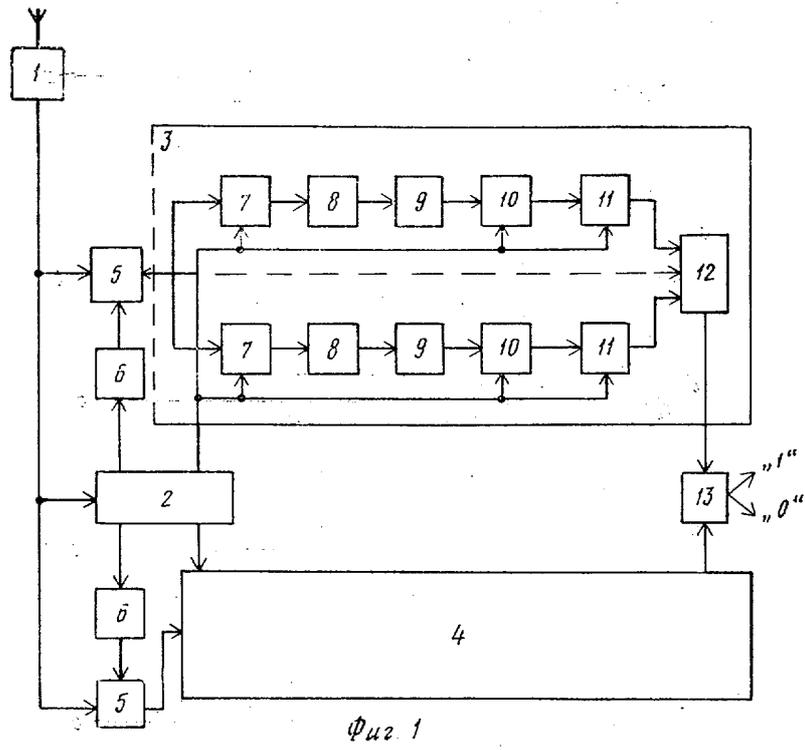
Формула изобретения

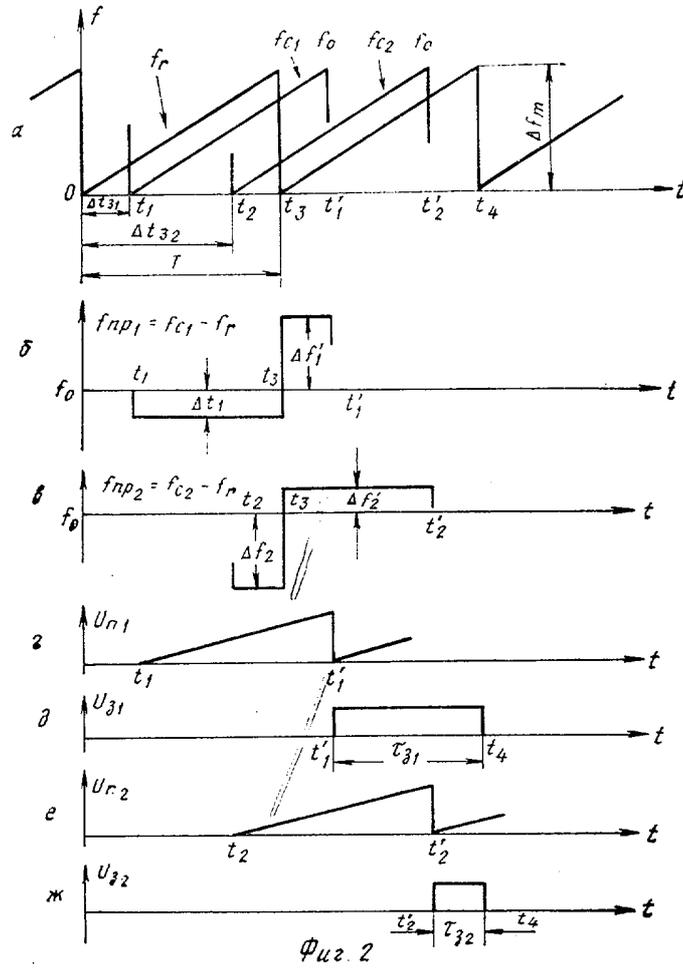
Устройство обработки широкополосных сигналов с частотной модуляцией, содержащее линейный тракт, выход которого соединен с входом блока синхронизации, два согласованных фильтра, каждый из которых состоит из N каналов фильтрации, подключенных через соответствующий сумматор к входам решающего блока, а каждый канал фильтрации содержит коммутируемый полосовой фильтр, один из входов которого соединен с первым выходом блока синхронизации, амплитудный детектор, интегратор и запоминающее устройство, отличающееся тем, что, с целью повышения помехоустойчивости, между выходом линейного тракта и входом каждого согласованного фильтра включены перемножители, другие входы которых через соответствующий опорный генератор соединены с другими выходами блока синхронизации, а в каждом канале фильтрации согласованных фильтров между выходом коммутируемого полосового фильтра и входом амплитудного детектора включен взвешивающий блок, причем к выходу амплитудного детектора подключены последовательно интегратор и запоминающее устройство, другие входы которых соединены с первым выходом блока синхронизации.

Источники информации,

принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 333713, кл. Н 04В 1/10, 1970 (прототип).





Составитель Т. Афанасьева

Редактор Т. Зубкова

Техред И. Заболотнова

Корректоры: Л. Слепая
и Р. Беркович

Заказ 1002/2 Изд. № 339 Тираж 712 Подписное
 НИО «Поиск» Государственного комитета СССР по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Типография, пр. Сапунова, 2