

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】平成22年8月5日(2010.8.5)

【公開番号】特開2010-110210(P2010-110210A)

【公開日】平成22年5月13日(2010.5.13)

【年通号数】公開・登録公報2010-019

【出願番号】特願2010-3303(P2010-3303)

【国際特許分類】

H 02 H 7/18 (2006.01)

H 02 J 7/00 (2006.01)

H 01 M 10/42 (2006.01)

【F I】

H 02 H	7/18	
H 02 J	7/00	S
H 01 M	10/42	P

【手続補正書】

【提出日】平成22年6月21日(2010.6.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ロード端子での抵抗を検出する第1の検出器と、

前記ロード端子と前記ロード端子に接続されるバッテリーに対して電力を供給する電源との間に設けられ、常時ON状態にあって充電制御信号と放電制御信号とを出力するセルフプロテクション制御ユニットと、

予め設定された最大値と前記検出された抵抗とを比較して、前記抵抗が前記予め設定された最大値を上回る場合には第1の出力信号を生成し、前記抵抗が前記予め設定された最大値を下回る場合には第2の出力信号を生成する第1のコンパレータと、

予め設定された最小値と前記検出された抵抗とを比較して、前記抵抗が前記予め設定された最小値を下回る場合には第3の出力信号を生成し、前記抵抗が前記予め設定された最小値を上回る場合には第4の出力信号を生成する第2のコンパレータと、

前記第1及び第2のコンパレータに接続され、前記検出された抵抗が前記最大値と前記最小値との間の所定の範囲内に存在する場合に所定の制御信号を生成する第2の検出器と、

前記放電制御信号に従って前記バッテリーの放電を制御する第1のスイッチと、

前記電源と前記第1のスイッチとの間に設けられ前記放電制御信号に従って前記バッテリーの放電を制御する第2のスイッチと、

前記所定の信号の入力がある場合には前記放電制御信号を前記第2のスイッチに供給し、前記所定の信号の入力がない場合には、前記電源と前記ロード端子との接続を遮断する第3のスイッチと、

を具備することを特徴とするバッテリー保護回路。

【請求項2】

前記第1のスイッチ乃至前記第3のスイッチの少なくともいずれかは、n-チャネル電界効果トランジスタ(FET)を具備することを特徴とする請求項1記載のバッテリー保護回路。

【請求項 3】

前記第1のスイッチ乃至前記第3のスイッチの少なくともいずれかは、p-チャネル電界効果トランジスタ(FET)を具備することを特徴とする請求項1記載のバッテリー保護回路。

【請求項 4】

ロード端子での抵抗を検出する第1の検出器と、

前記ロード端子と前記ロード端子に接続されるバッテリーに対して電力を供給する電源との間に設けられ、常時ON状態にあって充電制御信号と放電制御信号とを出力するセルフプロテクション制御ユニットと、

予め設定された最大値と前記検出された抵抗とを比較して、前記抵抗が前記予め設定された最大値を上回る場合には第1の出力信号を生成し、前記抵抗が前記予め設定された最大値を下回る場合には第2の出力信号を生成する第1のコンパレータと、

予め設定された最小値と前記検出された抵抗とを比較して、前記抵抗が前記予め設定された最小値を下回る場合には第3の出力信号を生成し、前記抵抗が前記予め設定された最小値を上回る場合には第4の出力信号を生成する第2のコンパレータと、

前記第1及び第2のコンパレータに接続され、前記検出された抵抗が前記最大値と前記最小値との間の所定の範囲内に存在する場合に所定の制御信号を生成する第2の検出器と、

前記放電制御信号に従って前記バッテリーの放電を制御する第1のスイッチと、

前記電源と前記第1のスイッチとの間に設けられ前記放電制御信号に従って前記バッテリーの放電を制御する第2のスイッチと、

前記所定の信号の入力がある場合には前記放電制御信号を前記第1のスイッチに供給し、前記所定の信号の入力がない場合には、前記電源と前記ロード端子との接続を遮断する第3のスイッチと、

前記所定の信号の入力がある場合には前記充電制御信号を前記第2のスイッチに供給し、前記所定の信号の入力がない場合には、前記電源と前記ロード端子との接続を遮断する第4のスイッチと、

を具備することを特徴とするバッテリー保護回路。

【請求項 5】

前記第1のスイッチ乃至前記第4のスイッチの少なくともいずれかは、n-チャネル電界効果トランジスタ(FET)を具備することを特徴とする請求項4記載のバッテリー保護回路。

【請求項 6】

前記第1のスイッチ乃至前記第4のスイッチの少なくともいずれかは、p-チャネル電界効果トランジスタ(FET)を具備することを特徴とする請求項4記載のバッテリー保護回路。

【請求項 7】

前記第1及び第2のコンパレータのそれぞれは、第1及び第2の入力を有し、前記各コンパレータの前記第1の入力は前記検出された抵抗に接続されており、前記回路は、前記第1のコンパレータの前記第2の出力に接続された第1の電圧リファレンスと、前記第2のコンパレータの第2の入力に接続された第2の電圧リファレンスと、を有すること、を特徴とする請求項1乃至6のうちいずれか一項記載のバッテリー保護回路。

【請求項 8】

前記第1及び第2の電圧リファレンスのそれぞれは、電圧駆動回路を具備することを特徴とする請求項7記載のバッテリー保護回路。

【請求項 9】

前記第2の検出器は、ORゲートを具備することを特徴とする請求項1乃至8のうちいずれか一項記載のバッテリー保護回路。