

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 4 月 6 日 (06.04.2017)



(10) 国际公布号
WO 2017/054271 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2015/092792
- (22) 国际申请日: 2015 年 10 月 26 日 (26.10.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510641280.9 2015 年 9 月 30 日 (30.09.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。
- (72) 发明人: 许勇 (XU, Yong); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ,

[见续页]

(54) Title: LOW-TEMPERATURE POLY-SILICON TFT SUBSTRATE

(54) 发明名称: 低温多晶硅 TFT 基板

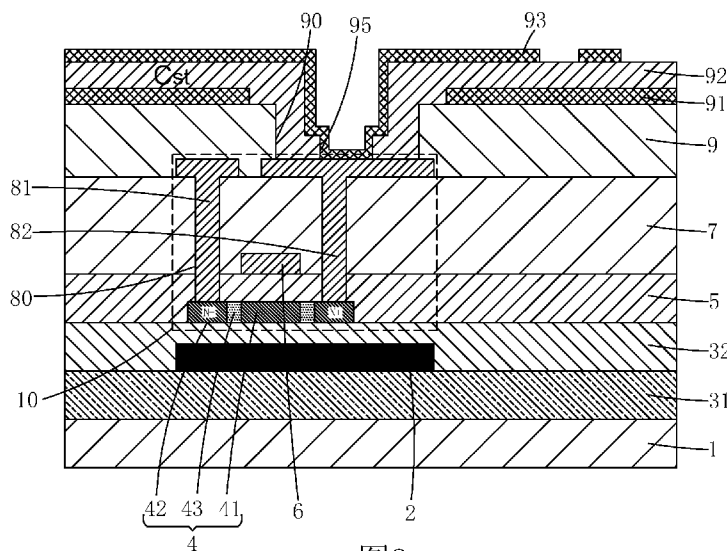


图2

(57) Abstract: Provided is a low-temperature poly-silicon TFT substrate. A black matrix (2) of said substrate is located on a first buffer layer (31) of the low-temperature poly-silicon TFT substrate (1). A TFT device is located in the region covered by the black matrix (2). This can prevent the TFT device from being influenced by illumination, ensuring the stability of the TFT device. Moreover, the process of manufacturing a shielding metal layer is left out, and a photo-mask is retrenched, saving the production cost, such that the black matrix, instead of a shielding metal layer in the prior art, can further shield the TFT device from light while achieving the black matrix's own effect (shielding light leakage of the pixel), achieving double effects.

(57) 摘要: 提供一种低温多晶硅 TFT 基板, 其黑色矩阵 (2) 位于低温多晶硅 TFT 基板 (1) 的第一缓冲层 (31) 上, TFT 器件位于被黑色矩阵 (2) 遮盖的区域, 可避免 TFT 器件受到光照影响, 确保 TFT 器件的稳定性; 并且省去了一道遮光金属层的制程, 减少一道光罩, 节约了生产成本, 使得黑色矩阵在实现自身作用 (遮挡像素漏光) 的同时, 还可以代替现有技术中的遮光金属层实现对 TFT 器件的遮光, 实现了双重作用。



WO 2017/054271 A1



BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

低温多晶硅 TFT 基板

技术领域

本发明涉及显示技术领域，尤其涉及一种低温多晶硅 TFT 基板。

5

背景技术

低温多晶硅（Low Temperature Poly-silicon, LTPS）薄膜晶体管（Thin Film Transistor, TFT）在高分辨率有源液晶显示器（Active Matrix Liquid Crystal Display, AMLCD）以及有机发光二极管（Active-Matrix Organic Light

10

Emitting Diode, AMOLED）显示器领域有很大的应用价值和潜力。
与非晶硅（a-Si）技术相比，LTPS TFT 的迁移率高，器件稳定性好。LTPS TFT 的迁移率可达几十至几百 cm^2/Vs ，可以满足高分辨率 AMLCD 及 AMOLED 显示器的要求。因此，低温多晶硅显示器的反应速度较快，且有高亮度、高解析度与低耗电量等优点。除了作为像素开关，LTPS TFT 还可以构建周边驱动电路，实现片上集成系统。

15

但是多晶硅受光照影响会造成器件不稳定，漏电流增大，造成面板显示不正常，因此一般在制作 TFT 器件之前要制作一道遮光金属层（Shielding Metal）进行遮光。

请参阅图 1，为一种现有的低温多晶硅 TFT 基板的剖面结构示意图。
在制作 TFT 器件 300 之前，先在基板 100 上制作遮光金属层 200，然后制作 TFT 器件 300，所述遮光金属层 200 可以实现对 TFT 器件 300 所在的区域进行遮光，避免了 TFT 器件 300 中的多晶硅层 400 受到光照影响，保证了 TFT 器件 300 的稳定性。

20

但是，单独制作一道遮光金属层 200 就意味着需要在制程中多使用一道光罩，这样既增加了制程，降低了生产效率，同时也造成了生产成本的提升。

25

发明内容

本发明的目的在于提供一种低温多晶硅 TFT 基板，采用黑色矩代替遮光金属层对 TFT 器件进行遮盖，保证 TFT 器件的性能稳定，同时节约了生产成本。

30

为实现上述目的，本发明提供一种低温多晶硅 TFT 基板，包括基板、设于所述基板上的第一缓冲层、设于所述第一缓冲层上的黑色矩阵、设于

所述第一缓冲层与黑色矩阵上的第二缓冲层、设于所述第二缓冲层上的多晶硅层、设于所述多晶硅层上的栅极绝缘层、设于所述栅极绝缘层上的栅极、设于所述栅极绝缘层与栅极上的层间绝缘层、设于所述层间绝缘层上的源极与漏极、设于所述层间绝缘层、源极、及漏极上的平坦层、设于所述平坦层上的公共电极、设于所述公共电极上的钝化层、及设于所述钝化层上的像素电极；

其中，所述源极、漏极、栅极、及多晶硅层构成一 TFT 器件，所述黑色矩阵遮盖所述 TFT 器件所在的区域，避免 TFT 器件受光照影响。

所述多晶硅层包括位于中间的沟道区、位于两端的 N 型重掺杂区、及位于所述沟道区与 N 型重掺杂区之间的 N 型轻掺杂区。

所述栅极绝缘层、及层间绝缘层上对应所述 N 型重掺杂区的上方形成有第一过孔，所述源极与漏极分别经由所述第一过孔与所述 N 型重掺杂区相接触。

所述平坦层上对应所述漏极的上方形成有第二过孔，所述钝化层包覆该第二过孔，并且所述钝化层位于该第二过孔底部的部分上形成有第三过孔，所述像素电极经由所述第三过孔与所述漏极相接触。

所述公共电极与像素电极之间形成存储电容。

所述基板为玻璃基板；所述第一缓冲层为氧化硅层；所述第二缓冲层为氮化硅层。

所述多晶硅层的材料为低温多晶硅；所述栅极绝缘层为氮化硅层、氧化硅层、或二者的复合层。

所述栅极、源极、漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

所述层间绝缘层为氮化硅层、氧化硅层、或二者的复合层。

所述公共电极、及像素电极的材料均为 ITO。

本发明还提供一种低温多晶硅 TFT 基板，包括基板、设于所述基板上的第一缓冲层、设于所述第一缓冲层上的黑色矩阵、设于所述第一缓冲层与黑色矩阵上的第二缓冲层、设于所述第二缓冲层上的多晶硅层、设于所述多晶硅层上的栅极绝缘层、设于所述栅极绝缘层上的栅极、设于所述栅极绝缘层与栅极上的层间绝缘层、设于所述层间绝缘层上的源极与漏极、设于所述层间绝缘层、源极、及漏极上的平坦层、设于所述平坦层上的公共电极、设于所述公共电极上的钝化层、及设于所述钝化层上的像素电极；

其中，所述源极、漏极、栅极、及多晶硅层构成一 TFT 器件，所述黑色矩阵遮盖所述 TFT 器件所在的区域，避免 TFT 器件受光照影响；

其中，所述多晶硅层包括位于中间的沟道区、位于两端的 N 型重掺杂区、及位于所述沟道区与 N 型重掺杂区之间的 N 型轻掺杂区；

其中，所述平坦层上对应所述漏极的上方形成有第二过孔，所述钝化层包覆该第二过孔，并且所述钝化层位于该第二过孔底部的部分上形成有第三过孔，所述像素电极经由所述第三过孔与所述漏极相接触；

其中，所述公共电极与像素电极之间形成存储电容；

其中，所述基板为玻璃基板；所述第一缓冲层为氧化硅层；所述第二缓冲层为氮化硅层；

其中，所述多晶硅层的材料为低温多晶硅；所述栅极绝缘层为氮化硅层、氧化硅层、或二者的复合层。

本发明的有益效果：本发明提供一种低温多晶硅 TFT 基板，黑色矩阵位于低温多晶硅 TFT 基板的第一缓冲层上，TFT 器件位于被黑色矩阵遮盖的区域，可避免 TFT 器件受到光照影响，确保 TFT 器件的稳定性；并且省去了一道遮光金属层的制程，减少一道光罩，节约了生产成本，使得黑色矩阵在实现自身作用（遮挡像素漏光）的同时，还可代替现有技术中的遮光金属层实现对 TFT 器件的遮光，实现了双重作用。

附图说明

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

图 1 为一种现有的低温多晶硅 TFT 基板的剖面结构示意图；

图 2 为本发明的低温多晶硅 TFT 基板的剖面结构示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

请参阅图 2，本发明提供一种低温多晶硅 TFT 基板，包括基板 1、设于所述基板 1 上的第一缓冲层 31、设于所述第一缓冲层 31 上的黑色矩阵 2、设于所述第一缓冲层 31 与黑色矩阵 2 上的第二缓冲层 32、设于所述第二缓冲层 32 上的多晶硅层 4、设于所述多晶硅层 4 上的栅极绝缘层 5、设于所述栅极绝缘层 5 上的栅极 6、设于所述栅极绝缘层 5 与栅极 6 上的层间绝缘层 7、设于所述层间绝缘层 7 上的源极 81 与漏极 82、设于所述层间绝缘层

7、源极 81、及漏极 82 上的平坦层 9、设于所述平坦层 9 上的公共电极 91、设于所述公共电极 91 上的钝化层 92、及设于所述钝化层 92 上的像素电极 93;

其中, 所述源极 81、漏极 82、栅极 6、及多晶硅层 4 构成一 TFT 器件 10, 所述黑色矩阵 2 遮盖所述 TFT 器件 10 所在的区域, 避免 TFT 器件 10 受光照影响, 确保 TFT 器件 10 的稳定性。所述黑色矩阵 2 在实现自身作用 (遮挡像素漏光) 的同时, 还可代替现有技术中的遮光金属层实现对 TFT 器件 10 的遮光, 实现了双重作用, 并且省去了一道遮光金属层的制程, 减少一道光罩, 节约了生产成本。

具体的, 所述多晶硅层 4 包括位于中间的沟道区 41、位于两端的 N 型重掺杂区 42、及位于所述沟道区 41 与 N 型重掺杂区 42 之间的 N 型轻掺杂区 43。

具体的, 所述栅极绝缘层 5、及层间绝缘层 7 上对应所述 N 型重掺杂区 42 的上方形形成有第一过孔 80, 所述源极 81 与漏极 82 分别经由所述第一过孔 80 与所述 N 型重掺杂区 42 相接触。

具体的, 所述平坦层 9 上对应所述漏极 82 的上方形形成有第二过孔 90, 所述钝化层 92 包覆该第二过孔 90, 并且所述钝化层 92 位于该第二过孔 90 底部的部分上形成有第三过孔 95, 所述像素电极 93 经由所述第三过孔 95 与所述漏极 82 相接触。

具体的, 所述公共电极 91 与像素电极 93 之间形成存储电容 C_{st} 。

优选的, 所述基板 1 为玻璃基板; 所述第一缓冲层 31 为氧化硅 (SiO_2) 层; 所述第二缓冲层 32 为氮化硅 (SiN_x) 层。

所述多晶硅层 4 的材料为低温多晶硅; 所述栅极绝缘层 5 为氮化硅层、氧化硅层、或二者的复合层。

所述栅极 6、源极 81、漏极 82 的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

所述层间绝缘层 7 为氮化硅层、氧化硅层、或二者的复合层。

所述公共电极 91、及像素电极 93 的材料均为 ITO (氧化铟锡)。

综上所述, 本发明提供一种低温多晶硅 TFT 基板, 黑色矩阵位于低温多晶硅 TFT 基板的第一缓冲层上, TFT 器件位于被黑色矩阵遮盖的区域, 可避免 TFT 器件受到光照影响, 确保 TFT 器件的稳定性; 并且省去了一道遮光金属层的制程, 减少一道光罩, 节约了生产成本, 使得黑色矩阵在实现自身作用 (遮挡像素漏光) 的同时, 还可代替现有技术中的遮光金属层实现对 TFT 器件的遮光, 实现了双重作用。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

权 利 要 求

1、一种低温多晶硅 TFT 基板，包括基板、设于所述基板上的第一缓冲层、设于所述第一缓冲层上的黑色矩阵、设于所述第一缓冲层与黑色矩阵上的第二缓冲层、设于所述第二缓冲层上的多晶硅层、设于所述多晶硅层上的栅极绝缘层、设于所述栅极绝缘层上的栅极、设于所述栅极绝缘层与栅极上的层间绝缘层、设于所述层间绝缘层上的源极与漏极、设于所述层间绝缘层、源极、及漏极上的平坦层、设于所述平坦层上的公共电极、设于所述公共电极上的钝化层、及设于所述钝化层上的像素电极；

其中，所述源极、漏极、栅极、及多晶硅层构成一 TFT 器件，所述黑色矩阵遮盖所述 TFT 器件所在的区域，避免 TFT 器件受光照影响。

2、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述多晶硅层包括位于中间的沟道区、位于两端的 N 型重掺杂区、及位于所述沟道区与 N 型重掺杂区之间的 N 型轻掺杂区。

3、如权利要求 2 所述的低温多晶硅 TFT 基板，其中，所述栅极绝缘层、及层间绝缘层上对应所述 N 型重掺杂区的上方形成有第一过孔，所述源极与漏极分别经由所述第一过孔与所述 N 型重掺杂区相接触。

4、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述平坦层上对应所述漏极的上方形成有第二过孔，所述钝化层包覆该第二过孔，并且所述钝化层位于该第二过孔底部的部分上形成有第三过孔，所述像素电极经由所述第三过孔与所述漏极相接触。

5、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述公共电极与像素电极之间形成存储电容。

6、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述基板为玻璃基板；所述第一缓冲层为氧化硅层；所述第二缓冲层为氮化硅层。

7、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述多晶硅层的材料为低温多晶硅；所述栅极绝缘层为氮化硅层、氧化硅层、或二者的复合层。

8、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述栅极、源极、漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

9、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述层间绝缘层为氮化硅层、氧化硅层、或二者的复合层。

10、如权利要求 1 所述的低温多晶硅 TFT 基板，其中，所述公共电极、

及像素电极的材料均为 ITO。

11、一种低温多晶硅 TFT 基板，包括基板、设于所述基板上的第一缓冲层、设于所述第一缓冲层上的黑色矩阵、设于所述第一缓冲层与黑色矩阵上的第二缓冲层、设于所述第二缓冲层上的多晶硅层、设于所述多晶硅层上的栅极绝缘层、设于所述栅极绝缘层上的栅极、设于所述栅极绝缘层与栅极上的层间绝缘层、设于所述层间绝缘层上的源极与漏极、设于所述层间绝缘层、源极、及漏极上的平坦层、设于所述平坦层上的公共电极、设于所述公共电极上的钝化层、及设于所述钝化层上的像素电极；

其中，所述源极、漏极、栅极、及多晶硅层构成一 TFT 器件，所述黑色矩阵遮盖所述 TFT 器件所在的区域，避免 TFT 器件受光照影响；

其中，所述多晶硅层包括位于中间的沟道区、位于两端的 N 型重掺杂区、及位于所述沟道区与 N 型重掺杂区之间的 N 型轻掺杂区；

其中，所述平坦层上对应所述漏极的上方形形成有第二过孔，所述钝化层包覆该第二过孔，并且所述钝化层位于该第二过孔底部的部分上形成有第三过孔，所述像素电极经由所述第三过孔与所述漏极相接触；

其中，所述公共电极与像素电极之间形成存储电容；

其中，所述基板为玻璃基板；所述第一缓冲层为氧化硅层；所述第二缓冲层为氮化硅层；

其中，所述多晶硅层的材料为低温多晶硅；所述栅极绝缘层为氮化硅层、氧化硅层、或二者的复合层。

12、如权利要求 11 所述的低温多晶硅 TFT 基板，其中，所述栅极绝缘层、及层间绝缘层上对应所述 N 型重掺杂区的上方形成有第一过孔，所述源极与漏极分别经由所述第一过孔与所述 N 型重掺杂区相接触。

13、如权利要求 11 所述的低温多晶硅 TFT 基板，其中，所述栅极、源极、漏极的材料为钼、钛、铝、铜中的一种或多种的堆栈组合。

14、如权利要求 11 所述的低温多晶硅 TFT 基板，其中，所述层间绝缘层为氮化硅层、氧化硅层、或二者的复合层。

15、如权利要求 11 所述的低温多晶硅 TFT 基板，其中，所述公共电极、及像素电极的材料均为 ITO。

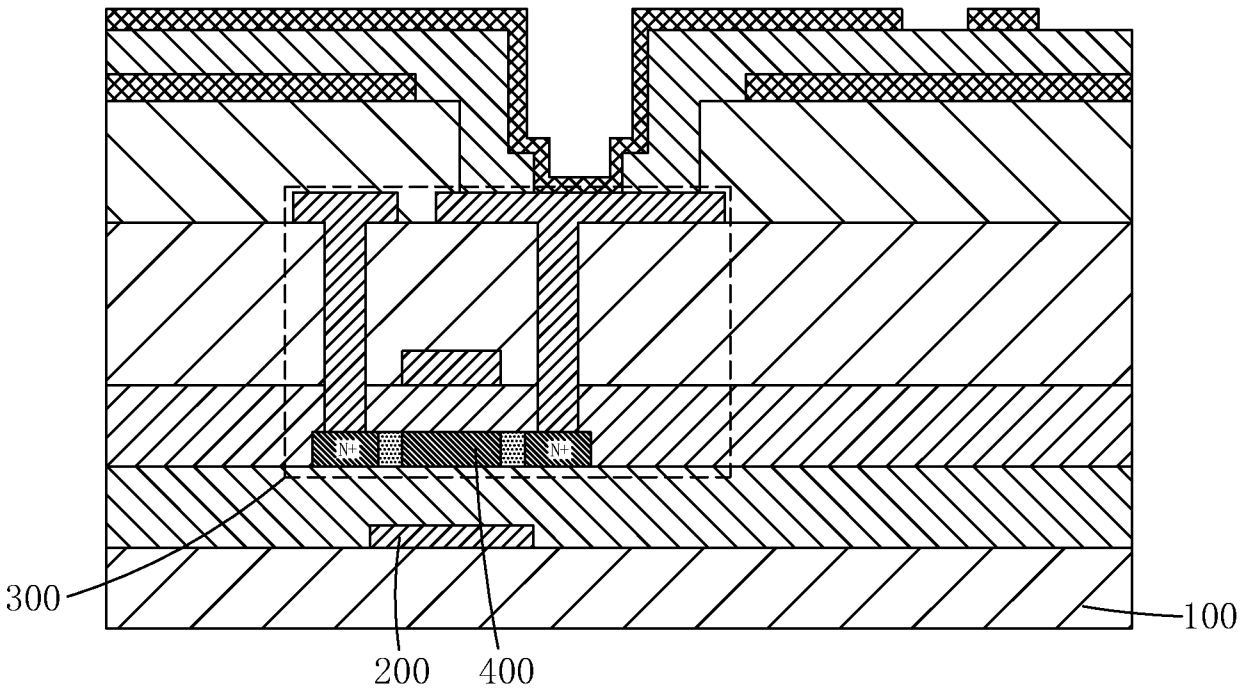


图1

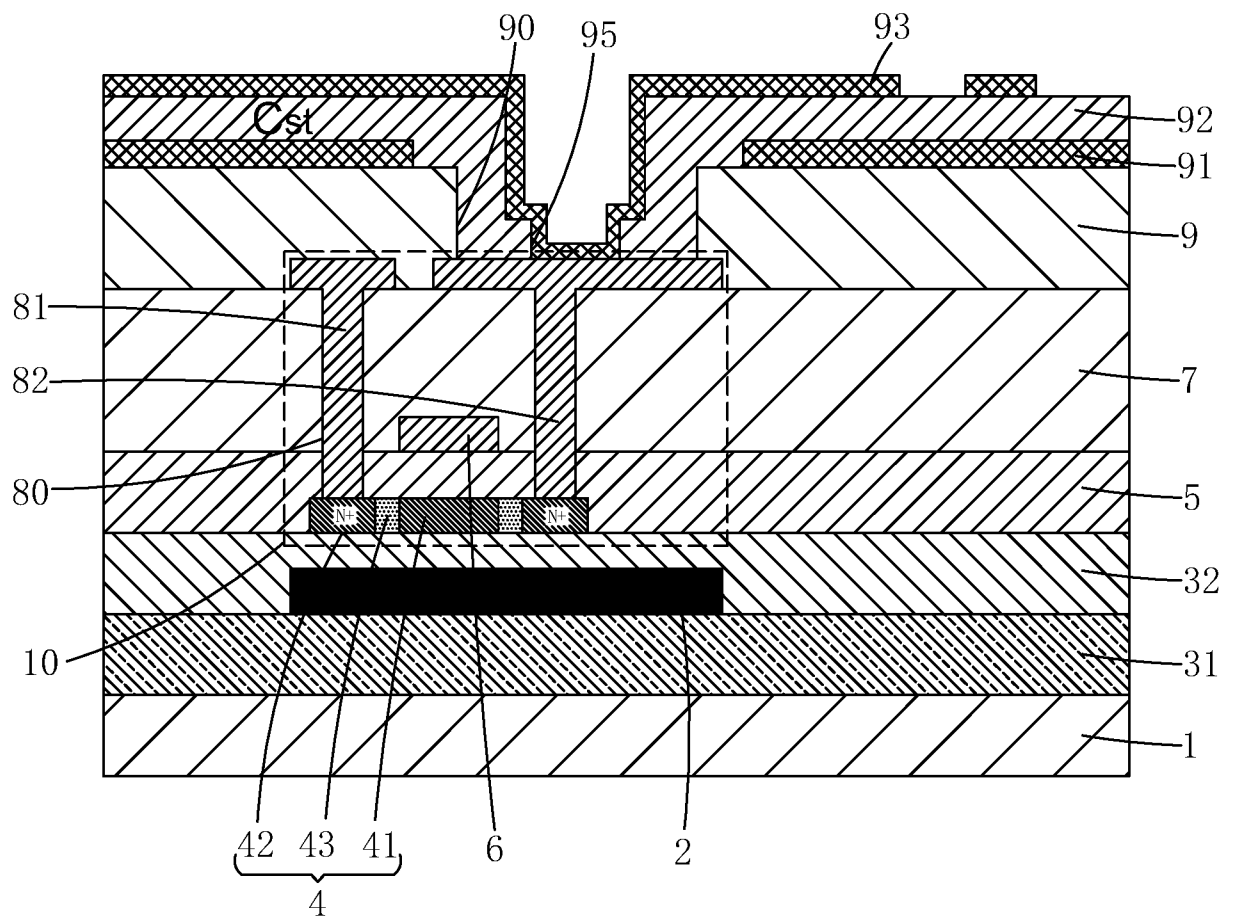


图2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/092792

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 27

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN: TFT, low temperature, polysilicon, occlusion, thin film transistor, black matrix, shade

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104218092 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 17 December 2014 (17.12.2014), description, paragraphs [0047]-[0075], and figure 1	1-15
A	CN 103268878 A (XIAMEN TIANMA MICROELECTRONICS CO. LTD.), 28 August 2013 (28.08.2013), the whole document	1-15
A	CN 104332477 A (BOE TECHNOLOGY GROUP CO., LTD.), 04 February 2015 (04.02.2015), the whole document	1-15
A	CN 102738198 A (SONY CORPORATION), 17 October 2012 (17.10.2012), the whole document	1-15
A	CN 104218093 A (EVERDISPLAY OPTRONICS (SHANGHAI) LIMITED), 17 December 2014 (17.12.2014), the whole document	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 20 June 2016 (20.06.2016)	Date of mailing of the international search report 01 July 2016 (01.07.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer SHANG, Ji'nan Telephone No.: (86-10) 62411019

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/092792

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104218092 A	17 December 2014	WO 2016023305 A1	18 February 2016
CN 103268878 A	28 August 2013	CN 103268878 B	24 February 2016
CN 104332477 A	04 February 2015	WO 2016074373 A1	19 May 2016
		US 2016141425 A1	19 May 2016
CN 102738198 A	17 October 2012	JP 5778961 B2	16 September 2015
		US 2012249401 A1	04 October 2012
		JP 2012208263 A	25 October 2012
CN 104218093 A	17 December 2014	None	

A. 主题的分类 H01L 27/12 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																				
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) H01L27 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNABS, CNTXT, VEN: TFT, 薄膜晶体管, 低温, 多晶硅, 黑色矩阵, 遮光, 遮挡, thin film transistor, black matrix, shade																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 104218092 A (京东方科技集团股份有限公司 等) 2014年 12月 17日 (2014 - 12 - 17) 说明书第[0047]-[0075], 图1</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 103268878 A (厦门天马微电子有限公司) 2013年 8月 28日 (2013 - 08 - 28) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 104332477 A (京东方科技集团股份有限公司) 2015年 2月 4日 (2015 - 02 - 04) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 102738198 A (索尼公司) 2012年 10月 17日 (2012 - 10 - 17) 全文</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>CN 104218093 A (上海和辉光电有限公司) 2014年 12月 17日 (2014 - 12 - 17) 全文</td> <td>1-15</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 104218092 A (京东方科技集团股份有限公司 等) 2014年 12月 17日 (2014 - 12 - 17) 说明书第[0047]-[0075], 图1	1-15	A	CN 103268878 A (厦门天马微电子有限公司) 2013年 8月 28日 (2013 - 08 - 28) 全文	1-15	A	CN 104332477 A (京东方科技集团股份有限公司) 2015年 2月 4日 (2015 - 02 - 04) 全文	1-15	A	CN 102738198 A (索尼公司) 2012年 10月 17日 (2012 - 10 - 17) 全文	1-15	A	CN 104218093 A (上海和辉光电有限公司) 2014年 12月 17日 (2014 - 12 - 17) 全文	1-15
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 104218092 A (京东方科技集团股份有限公司 等) 2014年 12月 17日 (2014 - 12 - 17) 说明书第[0047]-[0075], 图1	1-15																		
A	CN 103268878 A (厦门天马微电子有限公司) 2013年 8月 28日 (2013 - 08 - 28) 全文	1-15																		
A	CN 104332477 A (京东方科技集团股份有限公司) 2015年 2月 4日 (2015 - 02 - 04) 全文	1-15																		
A	CN 102738198 A (索尼公司) 2012年 10月 17日 (2012 - 10 - 17) 全文	1-15																		
A	CN 104218093 A (上海和辉光电有限公司) 2014年 12月 17日 (2014 - 12 - 17) 全文	1-15																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2016年 6月 20日		国际检索报告邮寄日期 2016年 7月 1日																		
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		授权官员 商纪楠 电话号码 (86-10) 62411019																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/092792

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104218092	A	2014年 12月 17日	WO	2016023305	A1	2016年 2月 18日
CN	103268878	A	2013年 8月 28日	CN	103268878	B	2016年 2月 24日
CN	104332477	A	2015年 2月 4日	WO	2016074373	A1	2016年 5月 19日
				US	2016141425	A1	2016年 5月 19日
CN	102738198	A	2012年 10月 17日	JP	5778961	B2	2015年 9月 16日
				US	2012249401	A1	2012年 10月 4日
				JP	2012208263	A	2012年 10月 25日
CN	104218093	A	2014年 12月 17日	无			