

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11C 19/00

G11C 19/28

G09G 3/20



[12] 发明专利申请公开说明书

[21] 申请号 200510001764.3

[43] 公开日 2005 年 7 月 27 日

[11] 公开号 CN 1645517A

[22] 申请日 2005.1.19

[21] 申请号 200510001764.3

[30] 优先权

[32] 2004.1.19 [33] JP [31] 2004-010458

[71] 申请人 精工爱普生株式会社

地址 日本东京

[72] 发明人 石川淳

[74] 专利代理机构 北京康信知识产权代理有限公司

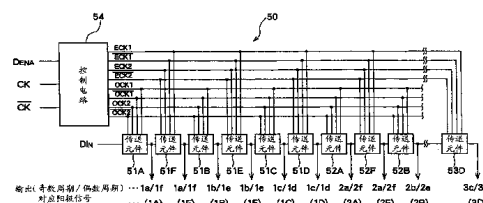
代理人 余刚

权利要求书 4 页 说明书 16 页 附图 10 页

[54] 发明名称 移位寄存器及用其的显示驱动装置、显示装置、电子设备

[57] 摘要

本发明提供一种移位寄存器，其可以用 N 级传送元件，将比传送元件的级数 N 少的 M 个数据用 M 个时钟信号进行跳跃传送。移位寄存器 (50) 包括： M 级传送元件 (51A ~ 51F、52A ~ 52F、53A ~ 53F)，其中， M 为大于等于 3 的整数，用于在一个周期内传送连续输入的 N 个数据信号组，其中， $N < M$ ， N 为大于等于 2 的整数；以及控制电路 (54)，其在一个周期中被输入 N 个时钟信号 CK 和控制信号 D_{ENA} ，根据控制信号，向 M 级传送元件中的 N 级传送元件提供移位用时钟信号，向 M 级传送元件中的 $(M - N)$ 级传送元件提供跳跃用固定逻辑信号。



1. 一种移位寄存器，其特征在于，包括：

M级传送元件，其中，M为大于等于3的整数，用于在一个周期内传送连续输入的N个数据信号组，其中， $N < M$ ，N为大于等于2的整数；

控制电路，其在所述一个周期中被输入N个时钟信号和控制信号，根据所述控制信号，向所述M级传送元件中的N级传送元件提供移位用时钟信号，向所述M级传送元件中的(M-N)级传送元件提供跳跃用固定逻辑信号，

所述N级传送元件中的每个根据所述移位用时钟信号，保持替代已被所述N级传送元件中的每个保持的数据信号的输入数据信号，

所述(M-N)级传送元件中的每个根据所述跳跃用固定逻辑信号，前级侧的传送元件中的一个保持的数据信号经过后级侧的传送元件中的一个。

2. 根据权利要求1所述的移位寄存器，其特征在于，

所述M级传送元件中的每个均包括：

第一时钟控制式倒相器，其设置在所述数据信号的移位方向的上游；

触发器，其在所述移位方向下游与所述第一时钟控制式倒相器串联连接，所述触发器包括回路连接的第二时钟控制式倒相器和第三时钟控制式倒相器。

3. 根据权利要求2所述的移位寄存器，其特征在于，

所述移位用时钟信号具有第一沿和第二沿，

在所述移位用时钟信号的所述第一沿的时序，所述第一时钟控制式倒相器反转输入的数据信号，并传送反转的数据信号，

在所述移位用时钟信号的所述第二沿的时序，所述第二时钟控制式倒相器反转通过所述第一时钟控制式倒相器输入的数据信号，并传送反转的数据信号，以及

在所述第二沿的时序，所述第二时钟控制式倒相器和第三时钟控制式倒相器保持传送的数据信号的逻辑。

4. 根据权利要求2所述的移位寄存器，其特征在于，

所述跳跃用固定逻辑信号具有第一固定逻辑信号和第二固定逻辑信号，所述第一固定逻辑信号被提供给所述第一时钟控制式倒相器，所述第二固定逻辑信号与所述第一固定逻辑信号逆相，被提供给所述触发器，

各个所述(M-N)级传送元件根据所述第一固定逻辑信号和第二固定逻辑信号，前级侧的传送元件保持的数据信号经过后级侧的传送元件。

5. 根据权利要求3所述的移位寄存器，其特征在于，

所述跳跃用固定逻辑信号具有第一固定逻辑信号和第二固定逻辑信号，所述第一固定逻辑信号被提供给所述第一时钟控制式倒相器，所述第二固定逻辑信号与所述第一固定逻辑信号逆相，被提供给所述触发器，

各个所述(M-N)级传送元件根据所述第一固定逻辑信号和第二固定逻辑信号，前级侧的传送元件保持的数据信号经过后级侧的传送元件。

6. 根据权利要求1所述的移位寄存器，其特征在于，

还向所述控制电路输入逆移位信号，用于指定与所述移位方向不同的逆移位方向，

还设置第四时钟控制式倒相器，用于与所述第一时钟控制式倒相器回路连接，

所述移位信号被输入时，所述控制电路提供第三固定逻辑信号，并形成包括第一时钟控制式倒相器和第四时钟控制式倒相器的触发器，所述触发器设置在所述逆移位方向的所述第三时钟控制式倒相器的下游，所述第三固定逻辑信号将第二时钟控制式倒相器设定为打开状态。

7. 根据权利要求1至6任一项所述的移位寄存器，其特征在于，

所述控制电路在所述一个周期之后的下一个周期中，根据所述控制信号，向所述(M-N)级传送元件提供所述移位用时钟信号，向所述M级传送元件提供所述跳跃用固定逻辑信号。

8. 根据权利要求7所述的移位寄存器，其特征在于，

所述M级传送元件设置在奇数级和偶数级的任何一方，所述(M-N)级传送元件设置在奇数级和偶数级的另一方。

9. 一种显示驱动装置，其特征在于，包括：

权利要求1所述的移位寄存器；

门锁电路，其连接在所述移位寄存器的所述N级传送元件的输出线；

驱动电路，其根据在所述门锁电路被锁存的数据信号，输出显示信号；

-
10. 根据权利要求 9 所述的显示驱动装置, 其特征在于, 还包括:
逻辑固定电路, 其根据所述控制信号, 对所述数据信号
经过的所述传送元件的输出强制进行逻辑固定。
11. 一种显示装置, 其特征在于, 包括:
权利要求 9 所述的显示驱动装置;
显示面板, 其被所述显示驱动装置驱动。
12. 根据权利要求 11 所述的显示装置, 其特征在于, 所述显示面
板为荧光显示管, 所述显示驱动装置向所述荧光显示管的多个
阳极线输出显示信号。
13. 一种电子设备, 其特征在于, 包括:
权利要求 11 所述的显示装置。

移位寄存器及用其的显示驱动装置、 显示装置、电子设备

技术领域

本发明涉及一种具有跳跃功能的移位寄存器、使用其的显示驱动装置、显示装置、以及电子设备。

背景技术

现有的移位寄存器，具有在一个周期内传送依次输入的N个数据信号组的N级传送元件。在该移位寄存器中，在一个周期内输入N个时钟信号。各个N级传送元件，根据时钟信号，代替该传送元件保持的数据信号，重新保持输入的数据信号。因此，对于一个时钟依次移位一个位数据。

例如，在驱动荧光显示管时，有必要将显示数据和非显示数据向移位寄存器的传送元件互相写入。

此时，作为N个信号组，显示数据和非显示数据（例如“0”数据）互相输入到移位寄存器，并且，向移位寄存器输入N个时钟信号，传送数据。

如此，需要将非显示数据也写入移位寄存器，增加传送时间。另外，需要进行由于非显示数据的图像处理，增加MPU·CPU的负载。并且，还需要确保对非显示数据的图像处理必须的存储电容。

专利文献 1 (特开平 5 - 19714 号公报) 中记载适用于荧光显示管的线顺序驱动方式, 但对于荧光显示管的上述的驱动没有给出具体例, 对其数据传送也没有提到。

发明内容

本发明以提供一种移位寄存器、使用其的显示驱动装置、显示装置、以及电子设备, 该移位寄存器可以用 M 级传送元件, 用比传送元件的级数 M 少的 N 个数据用 N 个时钟信号进行跳跃传送。

根据本发明的移位寄存器包括: M (M 为大于等于 3 的整数) 级传送元件, 其在一个周期内传送依次被输入的 N ($N < M$, N 为大于等于 2 的整数) 个数据信号组; 控制电路, 其在所述一个周期中被输入 N 个时钟信号和控制信号, 根据所述控制信号, 向所述 M 级中的 N 级传送元件提供移位用时钟信号, 向 $(M-N)$ 级传送元件提供跳跃用固定逻辑信号。

各个所述 N 级传送元件根据所述移位用时钟信号, 代替所述传送元件所保持的数据信号, 重新保持被输入的数据信号。另一方面, 各个所述 $(M-N)$ 级传送元件根据所述跳跃用固定逻辑信号, 将前级侧的传送元件保持的数据信号向后级侧的传送元件经过。这样, 可以用 M 级传送元件, 用比传送元件的级数 M 少的 N 个数据用 N 个时钟信号进行跳跃传送, 缩短数据传送时间。

根据本发明, 各个所述 M 级传送元件包括: 第一时钟控制式倒相器, 其设置在所述数据信号的移位方向的上游; 触发器, 其在所述移位方向的下游串联连接在所述第一时钟控制式倒相器, 所述触发器包括回路连接的第二时钟控制式倒相器和第三时钟控制式倒相器。

在此，所述移位用时钟信号具有第一沿和第二沿。在所述移位用时钟信号的所述第一沿的时序，所述第一时钟控制式倒相器反转输入的数据信号，并传送反转的数据信号。在所述移位用时钟信号的所述第二沿的时序，所述第二时钟控制式倒相器反转通过所述第一时钟控制式倒相器输入的数据信号，并传送反转的数据信号。这样，根据移位用时钟，由传送元件传送数据。另外，在所述第二沿的时序，所述第二时钟控制式倒相器和第三时钟控制式倒相器保持传送的数据信号的逻辑。

所述跳跃用固定逻辑信号具有第一固定逻辑信号和第二固定逻辑信号，所述第一固定逻辑信号被提供给所述第一时钟控制式倒相器，所述第二固定逻辑信号与所述第一固定逻辑信号逆相，被提供给所述触发器。此时，各个所述（M-N）级传送元件根据所述第一固定逻辑信号和第二固定逻辑信号，将前级侧的传送元件保持的数据信号向后级侧的传送元件经过。

根据本发明，可以实现双向移位寄存器。此时，向所述控制电路还输入逆移位信号，其指定与所述移位方向不同的逆移位方向，还设置第四时钟控制式倒相器，其与所述第一时钟控制式倒相器回路连接，所述移位信号被输入时，所述控制电路提供第三固定逻辑信号，并形成包括第一时钟控制式倒相器和第四时钟控制式倒相器的触发器，所述触发器设置在所述逆移位方向的所述第三时钟控制式倒相器的下游，所述第三固定逻辑信号将第二时钟控制式倒相器设定为打开状态。

根据本发明，所述控制电路在所述一个周期之后的下一个周期中，根据所述控制信号，向所述（M-N）级传送元件提供所述移位用时钟信号，向所述M级传送元件提供所述跳跃用固定逻辑信号。这样，在每个周期，将一个传送元件，区分为数据传送用和数据经过用。

根据本发明, 所述 M 级传送元件设置在奇数级和偶数级的任何一方, 所述 $(M-N)$ 级传送元件设置在奇数级和偶数级的另一方, 但并不限于此。

根据本发明的显示驱动装置, 可以包括: 上述的移位寄存器; 门锁电路, 其连接在所述移位寄存器的所述 N 级传送元件的输出线; 驱动电路, 其根据在所述门锁电路被锁存的数据信号, 输出显示信号。

在此, 显示驱动装置还可以包括逻辑固定电路, 其根据所述控制信号, 对所述数据信号经过的所述传送元件的输出强制进行逻辑固定。

根据本发明的显示装置, 可以包括: 上述的显示驱动装置; 显示面板, 其被所述显示驱动装置驱动。当所述显示面板为荧光显示管时, 所述显示驱动装置向所述荧光显示管的多个阳极线输出显示信号。本发明也可以应用在液晶显示装置、EL 显示装置等其他显示方式的显示装置。

根据本发明的电子设备, 可以安装上述的显示装置。其条件是, 驱动各种电子设备的显示面板的显示驱动装置, 包括本发明的移位寄存器。

附图说明

图 1 示出了根据本发明的显示装置 (荧光显示装置)。

图 2 是设置在图 1 的阳极驱动电路内的移位寄存器的框图。

图 3 是图 2 示出的移位寄存器的动作时序图。

图4是示出图2示出的18级传送元件中的2级电路图。

图5是示出构成图4示出的2级传送元件的晶体管的连接图。

图6是示出图1示出的阳极驱动电路的框图。

图7是示出图6示出的逻辑固定电路的一例的电路图。

图8是双向移位寄存器的电路图。

图9是示出构成图8示出的2级传送元件的晶体管的连接图。

图10是示出图8和图9示出的双向移位寄存器的顺移位方向动作使用的时钟信号的波形图。

图11是示出图8和图9示出的双向移位寄存器的逆移位方向动作使用的时钟信号的波形图。

具体实施方式

以下，就本发明的实施方式参照附图进行说明。

(显示装置)

图1示出了作为根据本发明的显示装置的一例的荧光显示装置10。在图1中，该荧光显示装置10包括荧光显示管20和显示驱动器装置30。

荧光显示管20，例如包括7个栅极22(G1~G7)和与这些栅极对置的例如共计54个阳极24。7个栅极22中的每个栅极与一根栅极线26连接。在三级的各个级(段)中分别设置18个阳极24。被设置在各个级的18个阳极24中的每个阳极与6根阳极线28中

任一根连接。任一根阳极线 **28** 共同连接到第 n (n 为从左侧开始的任意的号码, $n = 1 \sim 6$)、 $n + 6$ 、 $n + 12$ 的阳极 **24**。

将提供给第一级 6 根阳极线 **28** 的阳极信号作为 $1A \sim 1F$ 、将提供给第二级 6 根阳极线 **28** 的阳极信号作为 $2A \sim 2F$ 、将提供给第三级 6 根阳极线 **28** 的阳极信号作为 $3A \sim 3F$ 。以第一级为例, 阳极信号 $1A \sim 1F$ 提供给从荧光显示管 **20** 的左侧按顺序排列的阳极 **24**。因此, 提供阳极信号 $1A$ 的阳极线 **28** 共同连接到从左侧开始第一个、第七个、第十三个阳极 **24**。在其他两个级中, 也相同。

显示驱动器装置 **30** 包括阳极驱动电路 **32** 和栅极驱动电路 **34**。阳极驱动电路 **32** 将阳极信号 $1A \sim 1F$ 、 $2A \sim 2F$ 、 $3A \sim 3F$ 的共 18 个阳极信号同时输出给 18 根阳极线 **28**。阳极驱动电路 **32** 包括向图 1 的箭头 A 方向传送数据信号的移位寄存器, 根据该移位寄存器的输出, 生成 18 个阳极信号。

栅极驱动电路 **34** 输出在 7 个栅极 **22** 中选择驱动相邻的两个栅极 **22** 的信号。栅极驱动电路 **34** 包括向图 1 的箭头 B 方向传送扫描信号的移位寄存器, 根据该移位寄存器的输出, 依次选择驱动相邻的两个栅极 **22**。

在图 1 的例中, 根据栅极驱动电路 **34**, 选择对应于用粗的虚线表示的 G3 以及 G4 的两个栅极 **22**。因此, 此时, 在阳极 **24** 中可以点灯显示, 该阳极 **24** 与对应于用粗的虚线表示的 G3 以及 G4 的两个栅极 **22** 对置。

但是, 在荧光显示管 **20** 中, 在图 1 的例中, 将位于两个栅极 **24** (G3、G4) 的中央的 3 列 (A 列、B 列、C 列) $\times$ 3 级共 9 个阳极 **24** 作为点灯像素组, 将虚线框 40 作为点灯像素区域。点灯像素区域 40 的两旁的阳极 **24** (D、E、F) 是非点灯像素。

并且, 在本实施形态中, 假定在各级邻接的三个阳极 **22** 形成一个像素。此时, 作为向邻接的三个阳极 **22** 的供给电位的信号逻辑的 4 种组合, 例如用 (1, 1, 1)、(1, 0, 1)、(0, 1, 0) 以及 (0, 0, 0) 可以实现 4 灰阶。

点灯像素的显示原理是, 在阳极-阴极之间放出的电子碰撞在荧光面而发光。此时, 在点灯像素旁的像素的阳极-阴极之间发生电场时, 点灯像素内的电子旋转碰撞在点灯像素旁的像素的荧光面, 图像变模糊。因此, 将点灯像素区域 **40** 的两旁的阳极 **24** (D、E、F) 形成为非点灯像素, 将提供给这些像素的阳极信号 1D~1F、2D~2F、3D~3F 分别作为非点灯电位。

在此, 阳极驱动电路 **32** 内的数据信号的排列顺序, 在各级顺序分别为 A、F、B、E、C、D, 向点灯像素的信号和向非点灯像素的信号交叉排列。

为了点灯图 1 所示的荧光显示管 **20** 的全部像素, 使选择两个栅极 **22** 的一垂直扫描沿着水平扫描方向 C 反复 6 次, 按 G1 + G2 → G2 + G3 → G3 + G4 → G4 + G5 → G5 + G6 → G6 + G7 扫描就可以。

(移位寄存器)

在阳极驱动电路 **32** 内安装本发明的移位寄存器 **50**。在图 2 中示出该移位寄存器 **50** 的一例。

该移位寄存器 **50** 包括 M (本实施形式中 M = 18) 级传送元件 51A~51F、52A~52F、53A~53F (在图 2 中省略 52C~52E、53A~53C、53E、53F), 其传送在一个周期内依次输入的 N (本实施形式中 N = 9) 个数据信号。本实施形式中, 如图 3 所示的奇数顺序的在一个周期内被传送的 9 个数据信号组, 是如图 3 所示的输入数据信号 1a~1c、2a~2c、3a~3c, 这些相当于阳极信号 1A~1C、2A~

2C、3A~3C。另一方面，如图3所示的偶数顺序的在一个周期内被传送的9个数据信号组，是输入数据信号1d~1f、2d~2f、3d~3f，这些相当于阳极信号1D~1F、2D~2F、3D~3F。

该18级传送元件51A~51F、52A~52F、53A~53F，对应于沿着如图1所示的移位方向A排列而输出的阳极信号1A~1F、2A~2F、3A~3F的排列顺序设置。

即，第一级传送元件51A的输出对应于第一级阳极信号1A，第二级传送元件51F的输出对应于第二级阳极信号1F，最终级传送元件53D的输出对应于第一级阳极信号3D。

并且，从18级传送元件51A~51F、52A~52F、53A~53F的输出不是直接成为阳极信号1A~1F、2A~2F、3A~3F，而在传送元件51A~51F、52A~52F、53A~53F的输出级中设置有参照图6后述的各种电路。

控制电路54传送控制该18级传送元件51A~51F、52A~52F、53A~53F。在控制电路54中，输入控制信号 D_{ENA} 、时钟CK，/CK。

如图3所示，奇数或偶数顺序的一个周期内发生的时钟信号CK的数量为 $N=9$ ，一个周期内传送的数据的数量 N 相同，但比传送元件的级数 $M=18$ 少。

因此，在本实施形式中，在奇数顺序的一个周期内，只有如图2所示的奇数顺序的传送元件51A、51B、51C、52A、52B、52C、53A、53B、53C实施原来的传送动作，即替换该传送元件保持的数据信号，将输入的数据信号重新保持。此时，如图2所示的偶数顺序的传送元件51F、51E、51D、52F、52E、52D、53F、53E、53D，将前级侧的传送元件保持的数据信号经过给后级侧的传送元件。

相反，在偶数顺序的一个周期内，只有如图 2 所示的偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D 实施原来的传送动作，即替换该传送元件保持的数据信号，将输入的数据信号重新保持。此时，如图 2 所示的奇数顺序的传送元件 51A、51B、51C、52A、52B、52C、53A、53B、53C，将前级侧的传送元件保持的数据信号经过给后级侧的传送元件。

在本实施形式中，经过了数据的传送元件也具有保持其数据本身的功能。因此，从第一个和第二个传送元件 51A 和 51F 的输出，在奇数周期中成为数据信号 1a，在偶数周期中成为数据信号 1f，在图 2 中，将第一个和第二个传送元件 51A 和 51F 的输出表示为 1a / 1f。同样，在图 2 中，将各传送元件的输出表示为（在奇数周期的输出） / （在偶数周期的输出）。

控制电路 54 根据控制信号 D_{ENA} 、时钟信号 CK、 $\overline{CK}$ ，对于 18 级传送元件 51A ~ 51F、52A ~ 52F、53A ~ 53F 的各个元件，进行切换数据传送动作 / 数据跳跃动作（数据经过动作）。

控制信号 D_{ENA} 为表示奇数周期或偶数周期的信号。也就是说，控制电路 54 根据控制信号 D_{ENA} ，在奇数周期中，只有在如图 2 所示的奇数顺序的传送元件 51A、51B、51C、52A、52B、52C、53A、53B、53C 中实施传送动作，而在其他的偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D 中实施跳跃动作。相反，控制电路 54 根据控制信号 D_{ENA} ，在偶数周期中，只有在如图 2 所示的偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D 中实施传送动作，而在其他的奇数顺序的传送元件 51A、51B、51C、52A、52B、52C、53A、53B、53C 中实施跳跃动作。

为了切换这些动作，将时钟信号 ECK1、 $\overline{ECK1}$ 、ECK2、 $\overline{ECK2}$

ECK2 提供给偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D。同样，将时钟信号 OCK1、/OCK1、OCK2、/OCK2 提供给奇数顺序的传送元件 51A、51B、51C、52A、52B、52C、53A、53B、53C。

(传送元件的具体结构)

图 4 示出了第一个传送元件 51A 和第二个传送元件 51F。传送元件 51A 包括设置在移位方向 A 的上游的第一时钟控制式倒相器 61 以及与第一时钟控制式倒相器 61 串联连接的在移位方向 A 的下游的触发器 60。将第二时钟控制式倒相器 62 和第三时钟控制式倒相器 63 回路连接而构成该触发器 60。同样，后级的传送元件 51F 包括触发器 70 和第一时钟控制式倒相器 71，将第二时钟控制式倒相器 72 和第三时钟控制式倒相器 73 回路连接而构成该触发器 70。

图 5 是图 4 所示的时钟控制式倒相器 61~63、71~73 的晶体管电路。时钟控制式倒相器 61~63、71~73 具有相同的结构，将两个 P 型晶体管 TR1、TR2 和两个 N 型晶体管 TR3、TR4 串联连接在电源-地之间而形成。P 型晶体管 TR2 和 N 型晶体管 TR3 的栅极连接在共同输入端，而其漏极连接在共同输出端。另外，向 P 型晶体管 TR1 和 N 型晶体管 TR4 的栅极中输入从控制电路 54 的上述时钟信号。

(在奇数周期中的移位动作)

在奇数周期中，如图 3 所示，在奇数周期期间，成为 ECK1 = HIGH (第一固定逻辑信号)、ECK2 = LOW (第二固定逻辑信号)。因此，虽然在图 3 中省略，但 /ECK1 = LOW、/ECK2 = HIGH。将这些称为跳跃用逻辑固定信号。

在输入这些跳跃用逻辑固定信号的偶数顺序的逻辑元件 51F

中,如图 5 所示的三个时钟控制式倒相器 71~73 的 P 型晶体管 TR1 和 N 型晶体管 TR4 通常为导通状态。因此,如图 5 所示的三个时钟控制式倒相器 71~73 的各个时钟控制式倒相器中,输入数据为 HIGH 时输出成为 LOW(N 型晶体管 TR3 为导通),输入数据为 LOW 时输出成为 HIGH(P 型晶体管 TR2 为导通)。

因此,在偶数顺序的逻辑元件 51F 中,输入数据为 HIGH 时第一时钟控制式倒相器 71 的输出成为 LOW,其下游的第二时钟控制式倒相器 72 的输出成为 HIGH,输入数据被直接输出。此时,根据由第二时钟控制式倒相器 72、第三时钟控制式倒相器 73 构成的触发器 70,保持 HIGH 数据。向偶数顺序的逻辑元件 51F 的输入数据为 LOW 时,其被经过而输出数据也成为 LOW,在触发器 70 保持 LOW 数据。以上的数据经过动作,在全部偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D 中实施。

另一方面,输入到第一级传送元件 51A 的时钟信号 OCK1、OCK2 成为与时钟信号 CK 的逆相信号(即,与反转时钟信号 /CK 相同)相同的移位用时钟信号。另外,虽然在图 3 中省略,但反转时钟信号 /OCK1、/OCK2 成为与时钟信号 CK 相同的移位用时钟信号。

移位用时钟信号 OCK1 和 OCK2 具有上升沿(第一沿)和下降沿(第二沿)。奇数顺序的传送元件 51A 的第一时钟控制式倒相器 61,在移位用时钟信号 OCK1 的上升沿(第一沿)的时序,P 型晶体管 TR1 和 N 型晶体管 TR4 为导通状态,在该时序反转输入数据而进行传送。并且,其下游的第二时钟控制式倒相器 62,在移位用时钟信号 OCK2 的下降沿(第二沿)的时序,P 型晶体管 TR1 和 N 型晶体管 TR4 为导通状态,在该时序反转通过第一时钟控制式倒相器 61 输入的数据信号而进行传送。第二时钟控制式倒相器 62 的输出保持在触发器 60。因此,最初的数据信号 3c,在最初的时钟信

号 OCK1 和 OCK2 的下降沿（第二沿）的时序，保持在第一级传送元件 51A。

并且，第二级传送元件 51F 实施如上所述的数据经过动作，因此，最初的数据信号 3c，也可以表示为第二级传送元件 51F 的输出，并保持在第二级传送元件 51F。

在时钟信号 OCK1 的第二个下降沿，第二个数据信号 3b 根据第一级传送元件 51A，第一个数据信号 3c 根据第三级传送元件 51B，分别被传送。此时，第二级传送元件 51F 和第四级传送元件 51E 进行经过动作。

反复之后的动作，在第九个时钟信号 OCK1 和 OCK2 的下降沿，第九个数据信号 1a 被保持在第一级传送元件 51A。此时的 18 级传送元件 51A ~ 51F、52A ~ 52F、53A ~ 53F 的输出状态作为图 2 中的奇数周期的输出表示。

（在偶数周期中的移位动作）

在偶数周期中，如图 3 所示，在偶数周期期间，成为 OCK1 = HIGH（第一固定逻辑信号）、OCK2 = LOW（第二固定逻辑信号）。因此，虽然在图 3 中省略，但 / OCK1 = LOW、/ OCK2 = HIGH。将这些称为跳跃用逻辑固定信号。

因此，在偶数周期中，在奇数顺序的传送元件 51A、51B、51C、52A、52B、52C、53A、53B、53C 中实施数据经过动作。

另一方面，输入到偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D 的时钟信号 ECK1、ECK2 成为与时钟信号 CK 的逆相信号（即，与反转时钟信号 / CK 相同）相同的移位用时钟信号。另外，虽然在图 3 中省略，但反转时钟信号 / ECK1、

/ECK2 成为与时钟信号 CK 相同的移位用时钟信号。

因此，在偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D 中，在时钟信号 ECK1、ECK2 的下降沿的时序，分别被实施数据传送。

在该偶数周期中，在第九个时钟信号 ECK1 和 ECK2 的下降沿，第九个数据信号 1f 被保持在第二级传送元件 51F。此时的 18 级传送元件 51A ~ 51F、52A ~ 52F、53A ~ 53F 的输出状态作为图 2 中的偶数周期的输出表示。

如上所述，在本实施形式中，根据 18 级传送元件的九个时钟信号 CK，可以传送九个数据，可以将数据传送时间成为原来的 $1/2$ 。此时，在邻接的奇数顺序和偶数顺序的传送元件，可以保持相同的数据。因此，本移位寄存器 40，例如在液晶显示装置、EL 显示装置等显示装置中，内插像素数据而放大图像的时候，可以直接利用移位寄存器 40 的输出。

但是，为了驱动如图 1 所示的荧光显示管 20，将点灯数据也输出给图 1 所示的点灯像素区域 40 之外的非点灯像素。因此，在本实施方式中，将图 1 的阳极驱动电路 32 构成为图 6 所示的结构。

（阳极驱动电路）

图 6 示出了阳极驱动电路 32 的框图。图 6 是，例如用于驱动车载用荧光显示管 20 的阳极电路，在移位寄存器 40 的下游，包括逻辑固定电路 80、门锁电路 90、灰阶控制电路 100、选择器 110、电平移位器 120 及驱动器 130。并且，选择器 110 例如与车辆的前灯的点灯等联动而改变辉度。

图 7 示出了逻辑固定电路 80 的一例。图 7 表示逻辑固定电路

80 的一部分，表示第一级传送元件 51A 以及第二级传送元件 51F 的输出级连接的部分。各个传送元件 51A、51F 的输出侧设置有选择各个传送元件 51A、51F 的输出和非显示数据（例如接地电位）的开关电路 **82**。该开关电路 **82** 具有与各个传送元件 51A、51F 的输出线连接的第一传输栅极 82A 和与接地电位连接的第二传输栅极 82B。第一传输栅极 82A 和第二传输栅极 82B，例如根据控制信号 D_{ENA} 的逻辑切换，以使任何一个成为导通。在图 7 中，在奇数周期中控制信号 D_{ENA} 的逻辑为 HIGH，与奇数级传送元件 51A 连接的第一传输栅极 82A 成为导通。因此，从图 2 所示的奇数顺序的传送元件 51A、51B、51C、52A、52B、52C、53A、53B、53C，数据信号 1a~1c、2a~2c、3a~3c 通过逻辑固定电路 **80** 被锁存在闩锁电路 **90** 中。

在奇数周期中，图 7 所示的与偶数级传送元件 51F 连接的第一传输栅极 82A 成为断开。而第二传输栅极 82B 成为导通，输出接地电位（非显示数据“0”）。因此，从图 2 所示的偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D 的输出 1a~1c、2a~2c、3a~3c 阻止通过逻辑固定电路 **80**，而非显示数据“0”被锁存在闩锁电路 **90** 中。

其结果，在对置于选择栅极 G3、G4 的阳极 **24** 中，向图 1 所示的点灯像素区域 **40** 的外侧阳极 **24**（相当于阳极信号 1D~1F、2D~2F、3D~3F）输出非显示数据。因此，可以优选地选择驱动荧光显示管 **20**。

在偶数周期中，控制信号 D_{ENA} 的逻辑为 LOW，从图 2 所示的偶数顺序的传送元件 51F、51E、51D、52F、52E、52D、53F、53E、53D，数据信号 1d~1f、2d~2f、3d~3f 通过逻辑固定电路 **80** 被锁存在闩锁电路 **90** 中。而从图 2 所示的奇数顺序的传送元件 51A、51B、51C、52A、52B、52C、53A、53B、53C 的输出 1d~1f、2d~2f、3d~3f

阻止通过逻辑固定电路 80，而非显示数据“0”被锁存在门锁电路 90 中。因此，即使在偶数周期中，只向点灯像素区域内的像素输出点灯数据，可以优选地选择驱动荧光显示管 20。

(双向移位寄存器)

图 8 和图 9 示出了将图 4 的单向移位寄存器变形的双向移位寄存器的一例。在图 8 中，在传送元件 51A、51F 中分别增加第四时钟控制式倒相器 64、74。

另外，与图 4 不同，提供给传送元件 51A 的第三时钟控制式倒相器 63 的时钟信号定义为 OCK3、/OCK3，提供给传送元件 51F 的第三时钟控制式倒相器 73 的时钟信号定义为 ECK3、/ECK3。向增加的第四时钟控制式倒相器 64 提供时钟信号 OCK4、/OCK4，向增加的第四时钟控制式倒相器 74 提供时钟信号 ECK4、/ECK4。

在此，将移位方向 A 和逆移位方向 D 时的各个时钟信号形态表示在图 10 及图 11。

对于图 10 所示的顺移位方向 A 的移位动作，可以用图 5 的结构实现动作，因此，无需分别使图 8 和图 9 所示的第四时钟控制式倒相器 64、74 动作。因此，如图 10 所示，在奇数周期和偶数周期中，将向第四时钟控制式倒相器 64、74 的时钟信号固定为 $OCK4 = ECK4 = LOW$ ，将反转时钟信号固定为 $/OCK4 = /ECK4 = HIGH$ 。因此，第四时钟控制式倒相器 64、74 的 P 型晶体管 TR1 和 N 型晶体管 TR4 通常断开，第四时钟控制式倒相器 64、74 成为打开状态。并且，将偶数周期的 $OCK1 = HIGH$ 固定、 $/OCK = LOW$ 固定称为第一固定逻辑信号，将 $OCK2 = OCK3 = LOW$ 固定、 $/OCK2 = /OCK3 = HIGH$ 固定称为第二固定逻辑信号，将上述的时钟信号 OCK4、/OCK4、ECK4、/ECK4 称为第三固定逻辑信号。

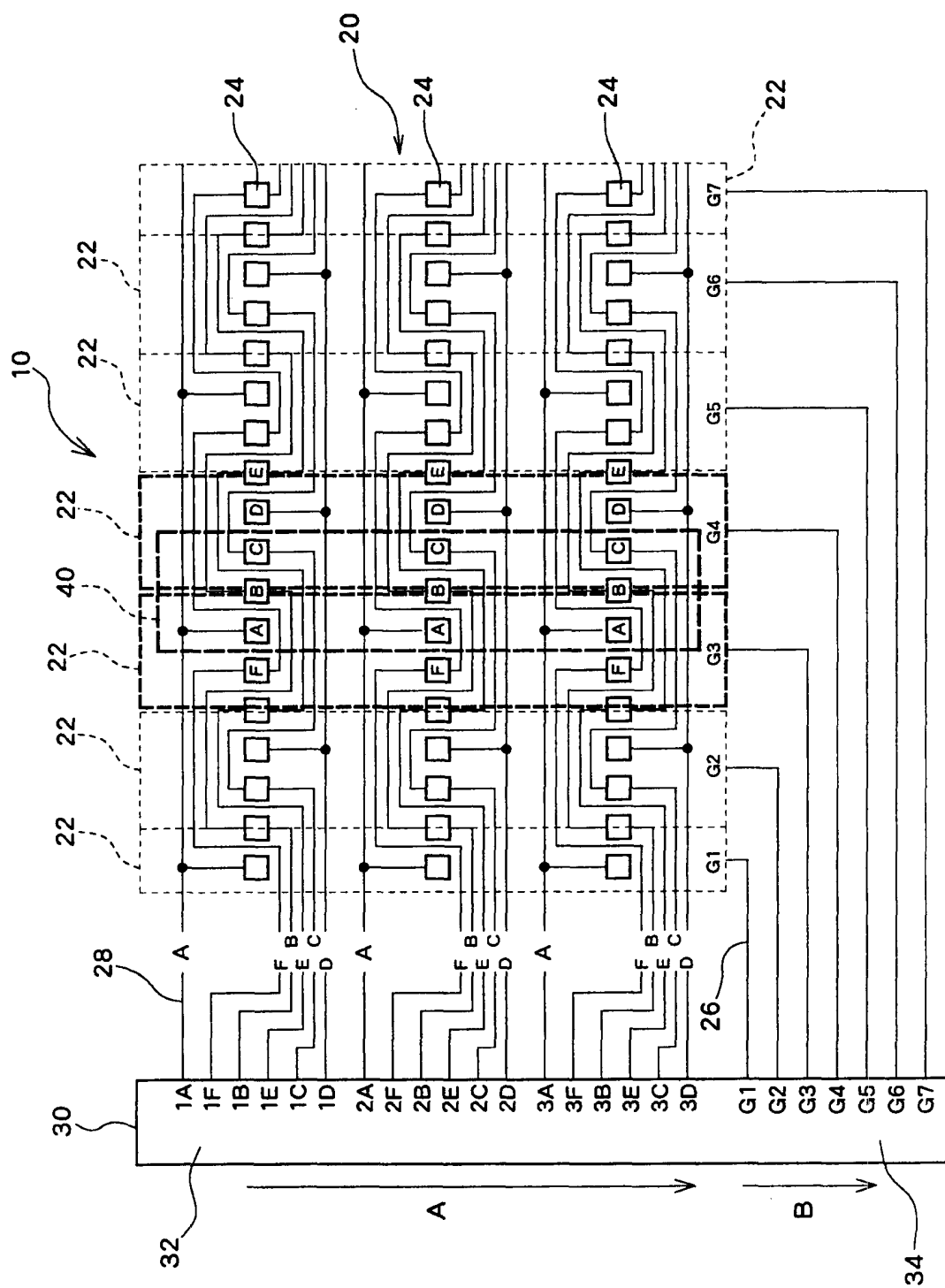
接着,对于图 11 所示的逆移位方向 D 的移位动作,无需分别使图 8 和图 9 所示的第二时钟控制式倒相器 62、72 动作。因此,如图 11 所示,在奇数周期和偶数周期中,将向第二时钟控制式倒相器 62、72 的时钟信号固定为 $OCK2 = ECK2 = HIGH$,将反转时钟信号固定为 $\neg OCK2 = \neg ECK2 = LOW$ 。因此,第二时钟控制式倒相器 62、72 的 P 型晶体管 TR1 和 N 型晶体管 TR4 通常断开,第二时钟控制式倒相器 62、72 成为打开状态。此时,在传送元件 51A 中,第三时钟控制式倒相器 63 起到上游的倒相器的功能,第一和第四时钟控制式倒相器 61、64 起到下游的触发器的功能。在传送元件 51F 中也相同。

为了进行图 10 和图 11 所示的时钟信号的切换,除了图 2 所示的控制信号 D_{ENA} 、时钟 CK, $\neg CK$,还可以向图 2 所示的控制电路 40 输入指定与顺移位方向 A 不同的逆移位方向 D 的逆移位信号。

以上所述仅为本发明的优选实施例而已,并不用于限制本发明,本发明可以有各种更改和变化。

本发明并不限于区别为偶数顺序的传送元件和奇数顺序的传送元件,切换数据移位动作/数据经过动作。也可以设置传送在一个周期内依次被输入的 N (N 为大于等于 2 的整数) 个数据信号组的 M (M > N、M 为大于等于 3 的整数) 级传送元件,在一个周期中被输入 N 个时钟信号和控制信号,根据控制信号,向 M 级中的任意 N 级传送元件提供移位用时钟信号,向剩余的 (M - N) 级传送元件提供跳跃用固定逻辑信号。

另外,本发明的移位寄存器并不限于应用在荧光显示管的驱动,也可以应用在液晶显示装置、EL 显示装置等矩阵型显示装置的数据传送。作为其利用例,可以应用于如上所述的放大显示。



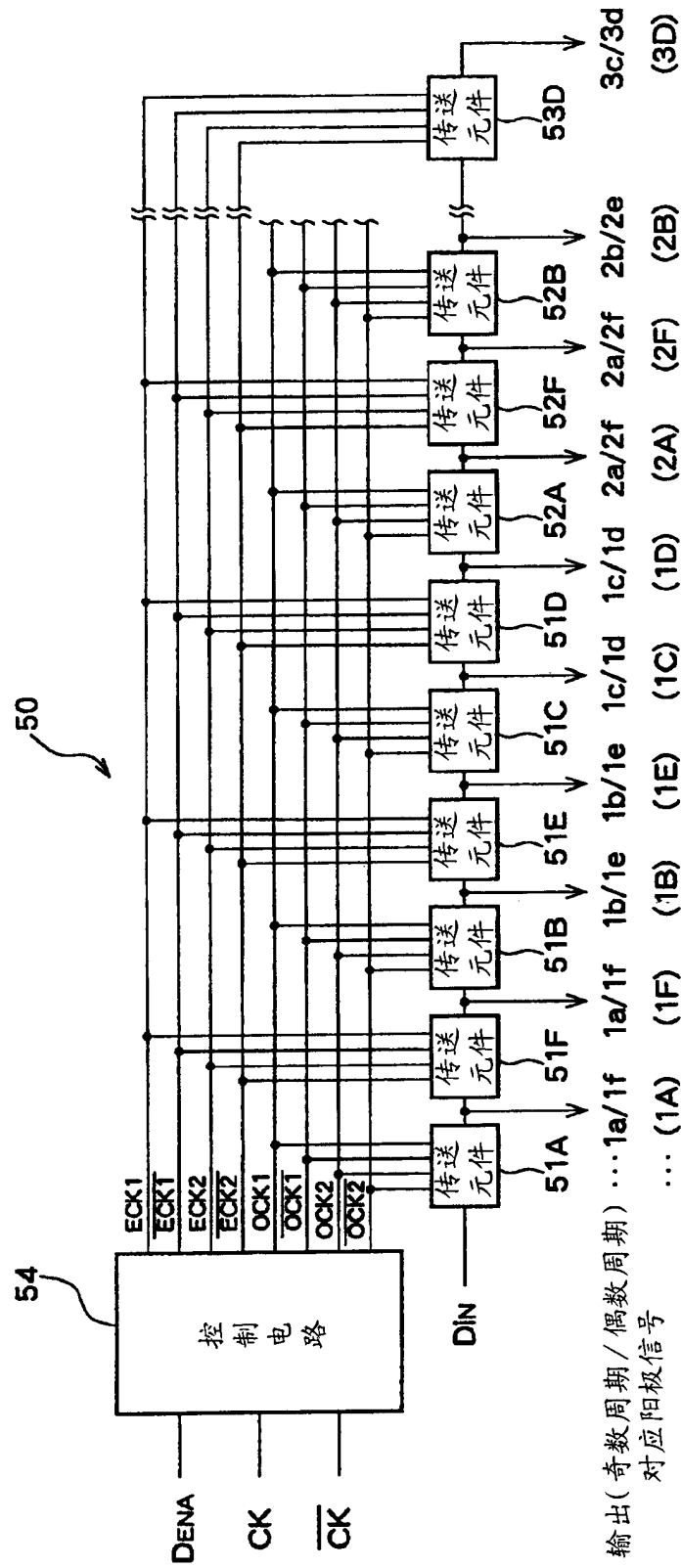


图 2

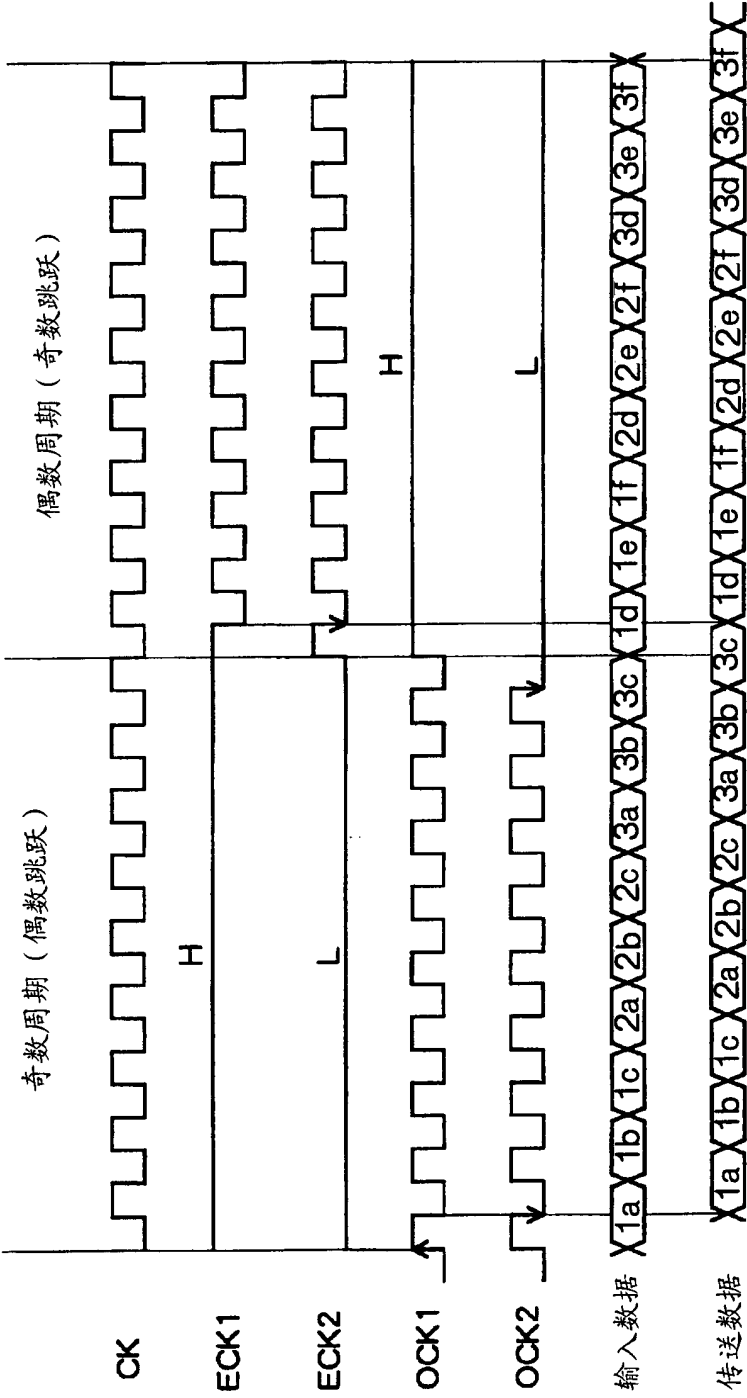


图 3

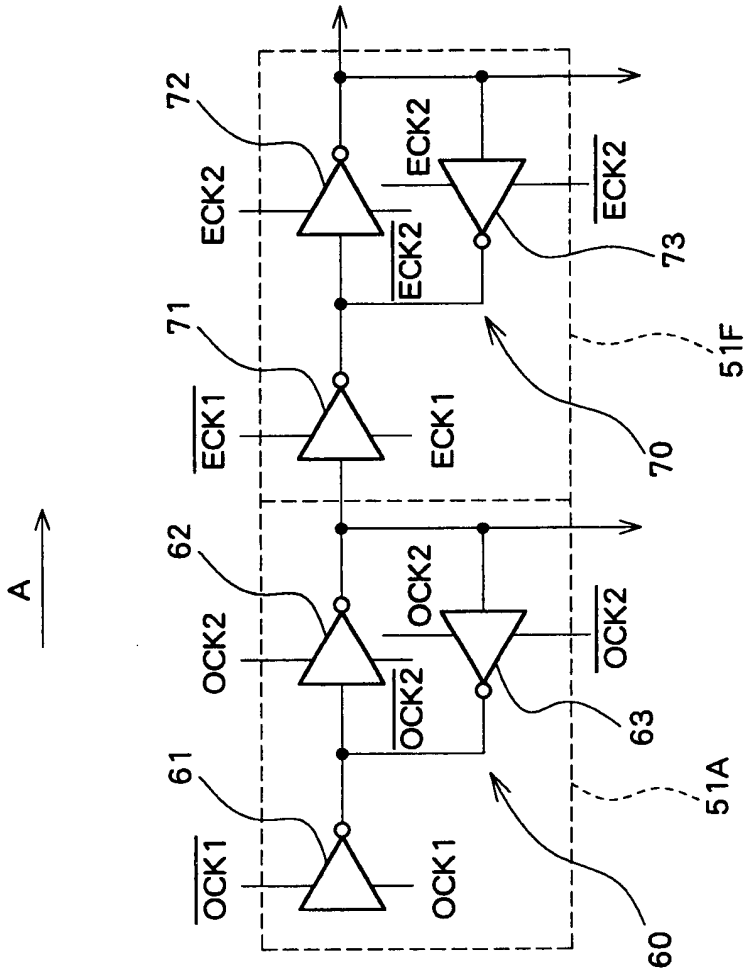


图 4

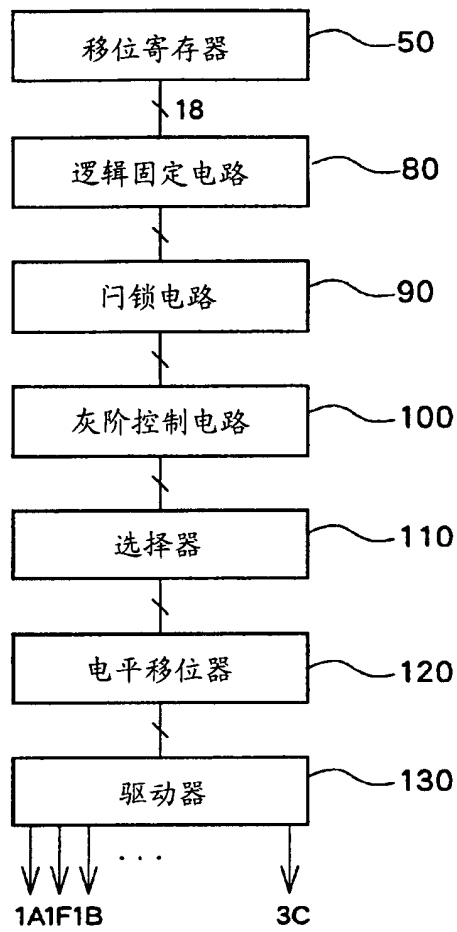


图 6

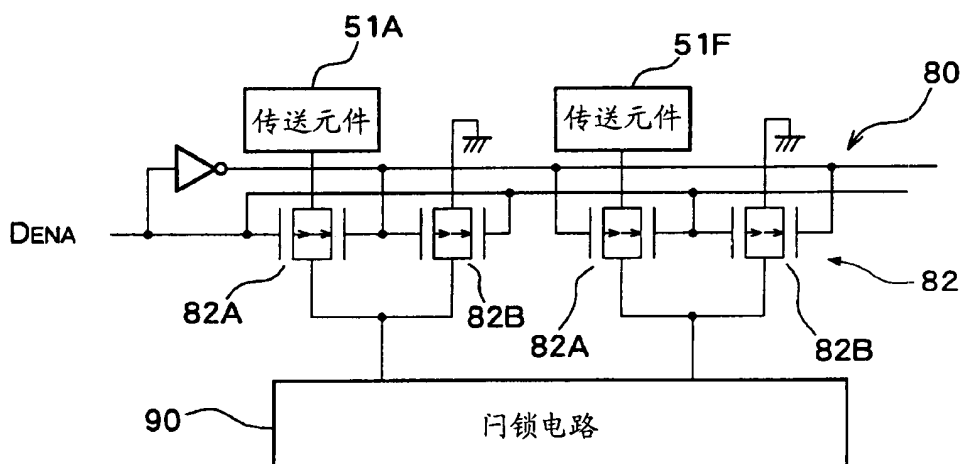


图 7

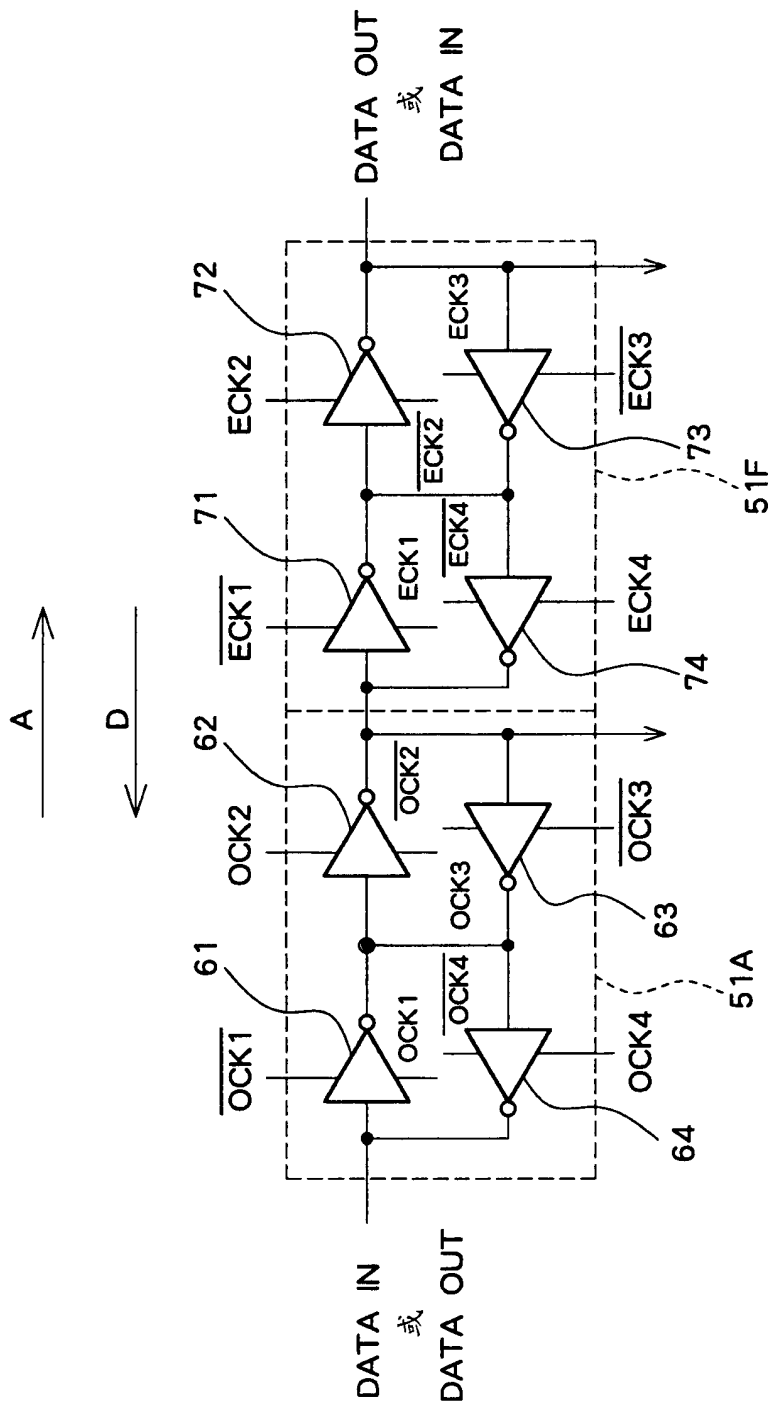


图 8

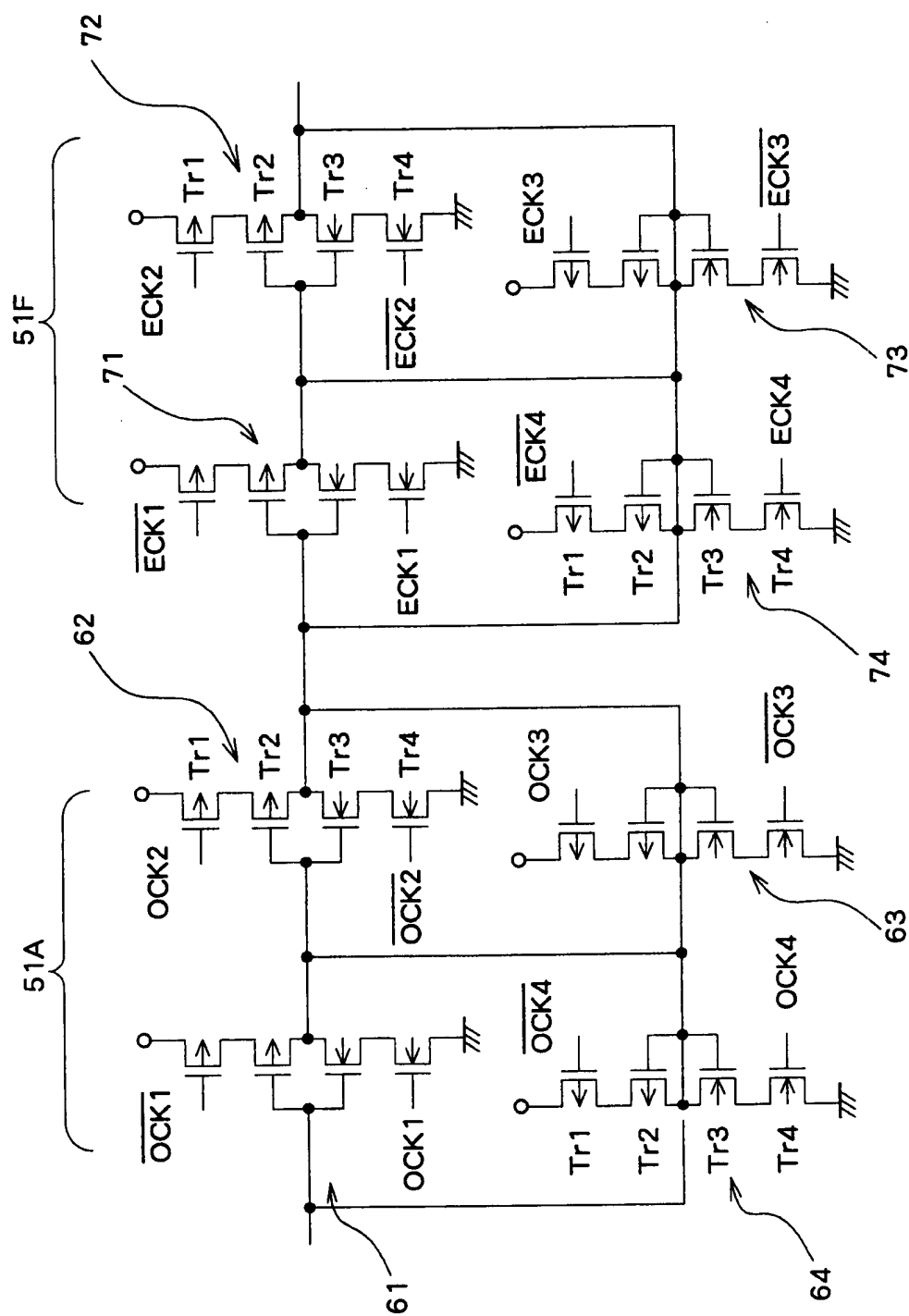


图 9

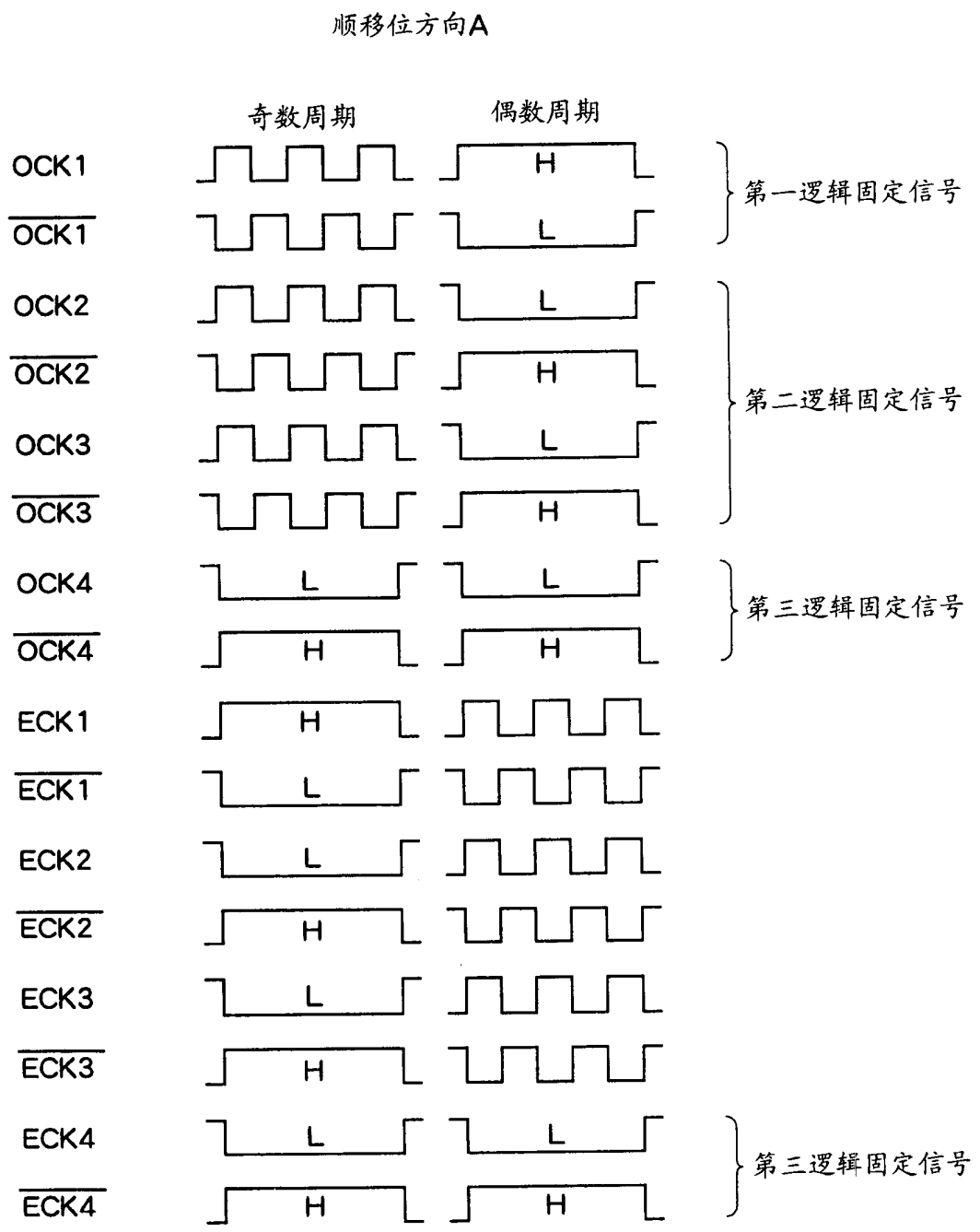


图 10

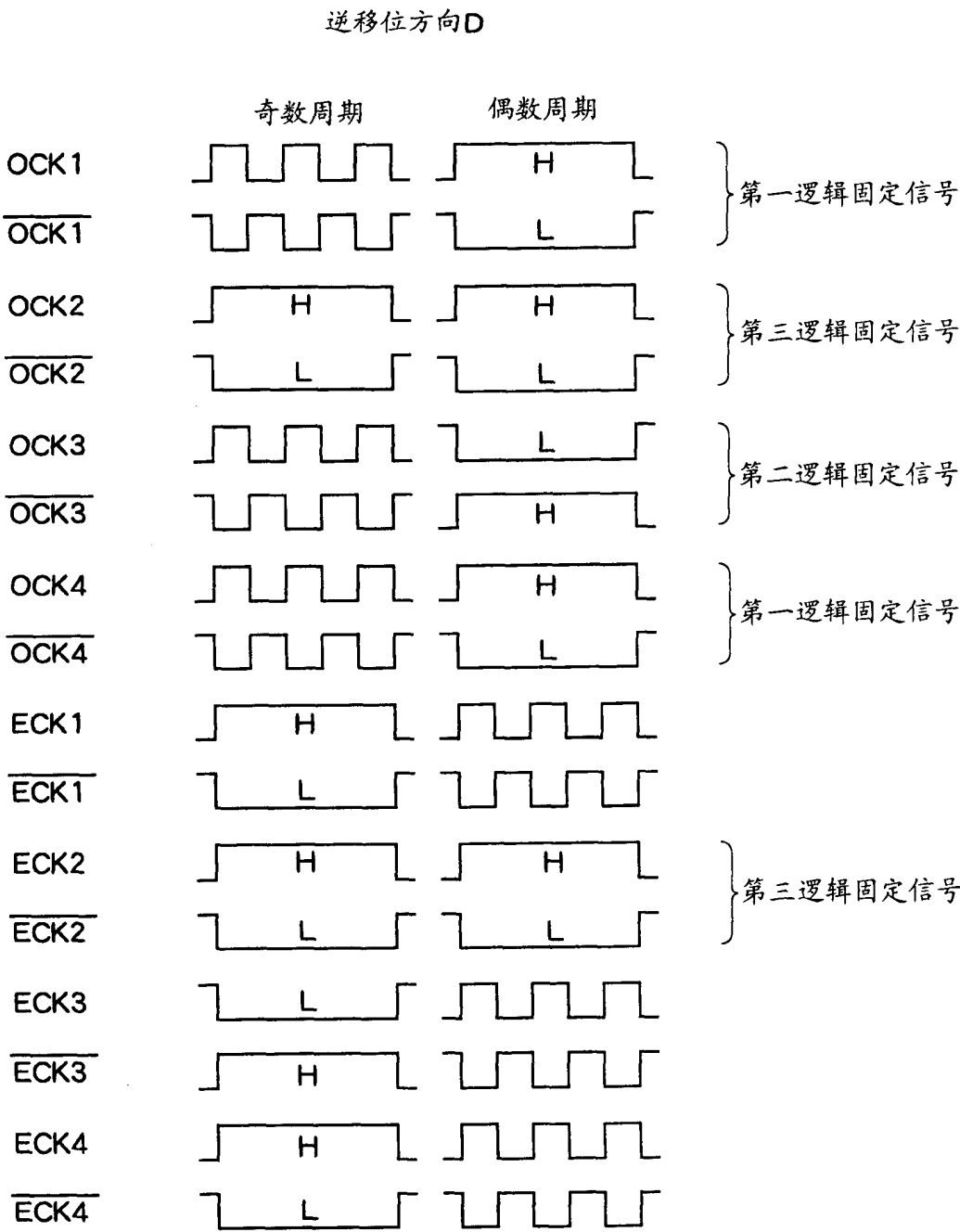


图 11