



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0104210
(43) 공개일자 2024년07월04일

(51) 국제특허분류(Int. Cl.)
H04N 19/70 (2014.01) H04N 19/169 (2014.01)
(52) CPC특허분류
H04N 19/70 (2015.01)
H04N 19/188 (2015.01)
(21) 출원번호 10-2024-7021202(분할)
(22) 출원일자(국제) 2020년12월16일
심사청구일자 없음
(62) 원출원 특허 10-2021-7033505
원출원일자(국제) 2020년12월16일
심사청구일자 2021년10월18일
(85) 번역문제출일자 2024년06월25일
(86) 국제출원번호 PCT/US2020/065318
(87) 국제공개번호 WO 2021/138056
국제공개일자 2021년07월08일
(30) 우선권주장
62/956,254 2020년01월01일 미국(US)
17/077,035 2020년10월22일 미국(US)

(71) 출원인
텐센트 아메리카 엘엘씨
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747
(72) 발명자
최 병두
미국 94306 캘리포니아주 팔로 알토 2747 파크 블러바드 텐센트 아메리카 엘엘씨 내
헝거 스테판
미국 94306 캘리포니아주 팔로 알토 2747 파크 블러바드 텐센트 아메리카 엘엘씨 내
리우 산
미국 94306 캘리포니아주 팔로 알토 2747 파크 블러바드 텐센트 아메리카 엘엘씨 내
(74) 대리인
양영준, 임규빈, 백만기

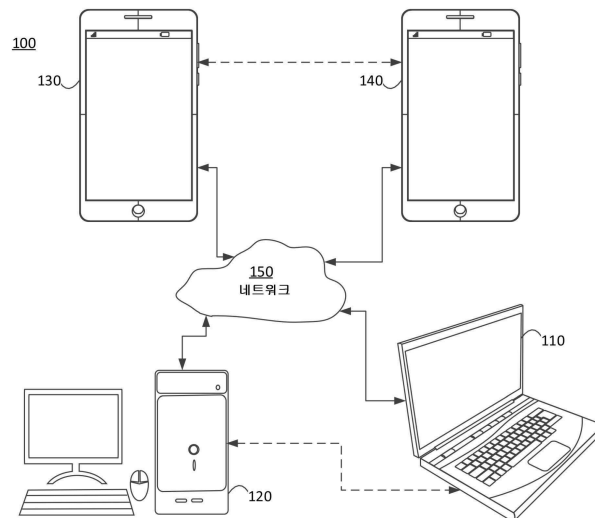
전체 청구항 수 : 총 1 항

(54) 발명의 명칭 코딩된 픽처에서의 혼합된 NAL 유닛 지원을 위한 방법

(57) 요약

적어도 하나의 비디오 스트림을 디코딩하기 위한 방법들 및 시스템들이 제공된다. 방법은 코딩된 픽처의 제1 슬라이스의 제1 네트워크 추상화 계층(NAL) 유닛, 및 코딩된 픽처의 제2 슬라이스의 제2 VCL NAL 유닛을 수신하는 단계 - 제1 VCL NAL 유닛은 제1 VCL NAL 유닛 유형을 가지고, 제2 VCL NAL 유닛은 제1 VCL NAL 유닛 유형과 상이한 제2 VCL NAL 유닛 유형을 가진 -, 및 코딩된 픽처를 디코딩하는 단계 - 디코딩은 제1 VCL NAL 유닛의 제1 VCL NAL 유닛 유형 및 제2 VCL NAL 유닛의 제2 VCL NAL 유닛 유형에 기초하여, 또는 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는, 적어도 하나의 프로세서에 의해 수신된 지시자에 기초하여, 코딩된 픽처의 픽처 유형을 결정하는 것을 포함함 - 를 포함한다.

대표도 - 도1



명세서

청구범위

청구항 1

제1항에 따른 방법.

발명의 설명

기술 분야

- [0001] 본 출원은 2020년 1월 1일자로 출원된 미국 가특허 출원 제62/956,254호 및 2020년 10월 22일자로 출원된 미국 특허 출원 제17/077,035호에 대한 우선권을 주장하며, 이 미국 출원들의 전체 내용은 본 명세서에 통합된다.
- [0002] 본 개시내용의 실시예들은 비디오 코딩 및 디코딩에 관한 것으로, 더 구체적으로, 코딩된 픽처에 대한 혼합된 네트워크 추상화(NAL) 유닛 유형 지원에 관한 것이다.

배경 기술

- [0003] 다기능 비디오 코딩(Versatile Video Coding; VVC) 사양 초안 JVET-P2001(그 전체적으로 본 명세서에 편입됨)(JVET-Q0041에 의해 편집적으로 업데이트됨)에서는, 혼합된 네트워크 추상화 계층(network abstraction layer; NAL) 유닛 유형 특징이 지원되고, 이 혼합된 네트워크 추상화 계층(NAL) 유닛 유형 특징은 인트라 랜덤 액세스 포인트(intra random access point; IRAP) 또는 클린 랜덤 액세스(clean random access; CRA)와 동일한 NAL 유닛 유형을 갖는 하나 이상의 슬라이스 NAL 유닛들, 및 비-IRAP와 동일한 NAL 유닛 유형을 갖는 하나 이상의 슬라이스 NAL 유닛들을 가지는 것을 가능하게 한다. 특징은 2 개의 상이한 비트스트림들을 하나로 병합하거나 각각의 로컬 영역(서브-픽처(sub-picture))에 대한 상이한 랜덤 액세스 주기들을 지원하기 위하여 이용될 수 있다. 현재, 다음의 선택스(syntax) 및 시맨틱(semantics)들은 기능성을 지원하기 위하여 정의된다:
- [0004] 표 1에서 이하에 제공된 것은 예시적인 픽처 파라미터 세트 원시 바이트 시퀀스 페이로드(raw byte sequence payload)(RBSP) 선택스이다.

표 1

<code>pic_parameter_set_rbsp()</code> {	설명어
...	
<code>mixed_nalu_types_in_pic_flag</code>	<code>u(1)</code>
...	
}	

- [0005]
- [0006] 1과 동일한 선택스 엘리먼트 `mixed_nalu_types_in_pic_flag`는 픽처 파라미터 세트(picture parameter set; PPS)를 참조하는 각각의 픽처가 하나 초과와 비디오 코딩 계층(video coding layer; VCL) NAL 유닛을 가진다는 것과, VCL NAL 유닛들이 `nal_unit_type`의 동일한 값을 가지지 않는다는 것과, 픽처가 IRAP 픽처가 아니라는 것을 특정한다. 0과 동일한 선택스 엘리먼트 `mixed_nalu_types_in_pic_flag`는 PPS를 참조하는 각각의 픽처가 하나 이상의 VCL NAL 유닛들을 가진다는 것과, PPS를 참조하는 각각의 픽처의 VCL NAL 유닛들이 `nal_unit_type`의 동일한 값을 가진다는 것을 특정한다.
- [0007] 선택스 엘리먼트 `no_mixed_nalu_types_in_pic_constraint_flag`가 1과 동일할 때, 선택스 엘리먼트 `mixed_nalu_types_in_pic_flag`의 값은 0과 동일할 것이다.
- [0008] 현재의 VVC 사양에 따르면, NAL 유닛 유형 코드들 및 NAL 유닛 유형 클래스들은 이하의 표 2에서 도시된 바와 같이 정의된다.

표 2

nal_unit_type	nal_unit_type의 명칭	NAL 유닛 및 Rbsp 선택스 엘리먼트의 내용	NAL 유닛 유형 클래스
0	TRAIL_NUT	후미 픽처의 코딩된 슬라이스 slice_layer_rbsp()	VCL
1	STSA_NUT	STSA 픽처의 코딩된 슬라이스 slice_layer_rbsp()	VCL
2	RASL_NUT	RASL 픽처의 코딩된 슬라이스 slice_layer_rbsp()	VCL
3	RADL_NUT	RADL 픽처의 코딩된 슬라이스 slice_layer_rbsp()	VCL
4..7	RSV_VCL_4.. RSV_VCL_7	예약된 비-IRAP VCL NAL 유닛 유형들	VCL
8 9	IDR_W_RADL IDR_ILP	IDR 픽처의 코딩된 슬라이스 slice_layer_rbsp()	VCL
10	CRA_NUT	CRA 픽처의 코딩된 슬라이스 slice_layer_rbsp()	VCL
11	GDR_NUT	GDR 픽처의 코딩된 슬라이스 slice_layer_rbsp()	VCL
12 13	RSV_IRAP_VCL12 RSV_IRAP_VCL13	예약된 IRAP VCL NAL 유닛 유형들	VCL
14..16	RSV_VCL14.. RSV_VCL16	예약된 비-IRAP VCL NAL 유닛 유형들	VCL
16	SPS_NUT	시퀀스 파라미터 세트 seq_parameter_set_rbsp()	비-VCL
17	PPS_NUT	픽처 파라미터 세트 pic_parameter_set_rbsp()	비-VCL
18	APS_NUT	추상화 파라미터 세트 adaptation_parameter_set_rbsp()	비-VCL
19	AUD_NUT	액세스 유닛 디리미터 access_unit_delimiter_rbsp()	비-VCL
20	EOS_NUT	시퀀스의 종료 end_of_seq_rbsp()	비-VCL
21	EOB_NUT	비트스트림의 종료 end_of_bitstream_rbsp()	비-VCL
22, 23	PREFIX_SEI_NUT SUFFIX_SEI_NUT	보충적 강화 정보 sei_rbsp()	비-VCL
24	DPS_NUT	디코딩 파라미터 세트 decoding_parameter_set_rbsp()	비-VCL
26..27	RSV_NVCL26.. RSV_NVCL27	예약된 비-VCL NAL 유닛 유형들	비-VCL
28..31	UNSPEC28.. UNSPEC31	비특정된 비-VCL NAL 유닛 유형들	비-VCL

[0009]

[0010]

IDR_W_RADL 내지 CRA_NUT까지의 범위에서의 nal_unit_type 값 nalUnitTypeA를 갖는 각각의 슬라이스에 대하여, nal_unit_type의 또 다른 값을 갖는 하나 이상의 슬라이스들을 또한 포함하는 픽처 picA(즉, 픽처 picA에 대한 mixed_nalu_types_in_pic_flag의 값은 1과 동일함)에서는, 다음이 적용된다:

[0011]

(A) 슬라이스는 대응하는 선택스 엘리먼트 subpic_treated_as_pic_flag[i]의 값이 1과 동일한 서브픽처 subpicA에 속할 것이다.

[0012]

(B) 슬라이스는 nalUnitTypeA과 동일하지 않은 선택스 엘리먼트 nal_unit_type을 갖는 VCL NAL 유닛들을 포함하는 picA의 서브픽처에 속하지 않을 것이다.

[0013]

(C) 디코딩 순서에서 코딩된 계층 비디오 시퀀스(coded layer video sequence; CLVS)에서의 다음의 모든 PU들

에 대하여, subpicA에서의 슬라이스의 RefPicList[0] 뿐만 아니라 RefPicList[1]도 활성 엔트리에서의 디코딩 순서에서 picA를 선행하는 임의의 픽처를 포함하지 않을 것이다.

[0014] 임의의 특정한 픽처의 VCL NAL 유닛들에 대하여, 다음이 적용된다:

[0015] 선택스 엘리먼트 mixed_nalu_types_in_pic_flag가 0과 동일할 경우에, 선택스 엘리먼트 nal_unit_type의 값은 픽처의 모든 코딩된 슬라이스 NAL 유닛들에 대하여 동일할 것이다. PU의 픽처는 픽처 또는 PU의 코딩된 슬라이스 NAL 유닛들과 동일한 NAL 유닛 유형을 가지는 것으로서 지칭된다.

[0016] 그렇지 않을 경우에(선택스 엘리먼트 mixed_nalu_types_in_pic_flag는 1과 동일함), VCL NAL 유닛들 중의 하나 이상은 IDR_W_RADL 내지 CRA_NUT까지의 범위에서의 nal_unit_type의 특정한 값을 모두 가질 것이고, 다른 VCL NAL 유닛들은 TRAIL_NUT 내지 RSV_VCL_6까지의 범위에서의, 또는 GDR_NUT과 동일한 nal_unit_type의 특정한 값을 모두 가질 것이다.

발명의 내용

[0017] 위의 배경 섹션에서 설명된 혼합된 VCL NAL 유닛 유형들의 현재의 설계는 일부 쟁점들을 가질 수 있다.

[0018] 일부 경우들에는, 픽처의 픽처 유형이 픽처가 혼합된 VCL NAL 유닛 유형들로 구성될 때에 모호할 수 있다.

[0019] 일부 경우들에는, NAL 유닛 유형들이 동일한 PU(픽처)에서 혼합될 때, 시간적 식별자(예컨대, TemporalId) 제약들이 상충될 수 있다.

[0020] 예를 들어, 현재의 VVC 사양은 시간적 Id에 대한 다음의 제약들을 가진다: 선택스 엘리먼트 nal_unit_type이 IDR_W_RADL 내지 RSV_IRAP_12까지의 범위에 있을 때, 선택스 엘리먼트 TemporalId는 0과 동일할 것이다. 선택스 엘리먼트 nal_unit_type이 STSA_NUT와 동일할 때, 선택스 엘리먼트 TemporalId는 0과 동일하지 않을 것이다.

[0021] 일부 경우들에는, 선택스 엘리먼트 mixed_nalu_types_in_pic_flag가 PPS에서 시그널링될 경우에, 적어도 2 개의 PPS NAL 유닛들은 CLVS에서의 슬라이스 NAL 유닛들에 의해 참조될 것이다. 또한, 서브픽처가 추출될 때, 연관된 PPS는 선택스 엘리먼트 mixed_nalu_types_in_pic_flag의 값을 변경함으로써 재기록될 것이다.

[0022] 일부 경우들에는, 현재의 설계가 픽처(PU)에서의 후미 픽처(Trail picture)들을 갖는 랜덤 액세스 디코딩가능한 선두(random access decodable leading; RADL)/랜덤 액세스 스킵된 선두(random access skipped leading; RASL) NAL 유닛들의 공존을 지원하지 않을 수 있다.

[0023] 일부 경우들에는, 계층에서의 픽처가 상이한 계층에서의 또 다른 픽처를 참조할 때, 선택스 엘리먼트 mixed_nalu_types_in_pic_flag는 정렬되지 않을 수 있다.

[0024] 본 개시내용의 실시예들은 위에서 설명된 쟁점들 및/또는 다른 쟁점들 중의 하나 이상을 해결할 수 있다.

[0025] 하나 이상의 실시예들에 따르면, 적어도 하나의 프로세서에 의해 수행된 방법이 제공된다. 방법은 코딩된 픽처의 제1 슬라이스의 제1 비디오 코딩 계층(VCL) 네트워크 추상화 계층(NAL) 유닛, 및 코딩된 픽처의 제2 슬라이스의 제2 VCL NAL 유닛을 수신하는 단계 - 제1 VCL NAL 유닛은 제1 VCL NAL 유닛 유형을 가지고, 제2 VCL NAL 유닛은 제1 VCL NAL 유닛 유형과 상이한 제2 VCL NAL 유닛 유형을 가짐 -; 및 코딩된 픽처를 디코딩하는 단계 - 디코딩은 제1 VCL NAL 유닛의 제1 VCL NAL 유닛 유형 및 제2 VCL NAL 유닛의 제2 VCL NAL 유닛 유형에 기초하여, 또는 코딩된 픽처가 상이한 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는, 적어도 하나의 프로세서에 의해 수신된 지시자에 기초하여, 코딩된 픽처의 픽처 유형을 결정하는 것을 포함함 - 를 포함한다.

[0026] 실시예에 따르면, 결정하는 것은, 제1 VCL NAL 유닛이 후미 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(instantaneous decoding refresh; IDR) 픽처 코딩된 슬라이스 또는 클린 랜덤 액세스(CRA) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하는 것을 포함한다.

[0027] 실시예에 따르면, 결정하는 것은, 제1 VCL NAL 유닛이 RADL 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(IDR) 픽처 코딩된 슬라이스 또는 클린 랜덤 액세스(CRA) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 랜덤 액세스 디코딩가능한 선두(RADL) 픽처인 것으로 결정하는 것을 포함한다.

[0028] 실시예에 따르면, 결정하는 것은, 제1 VCL NAL 유닛이 스텝별 시간적 서브-계층 액세스(step-wise temporal

sub-layer access; STRA) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(IDR) 픽처 코딩된 슬라이스를 포함하지 않는다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 스텝별 시간적 서브-계층 액세스(STSA) 픽처인 것으로 결정하는 것을 포함한다.

[0029] 실시예에 따르면, 결정하는 것은, 제1 VCL NAL 유닛이 스텝별 시간적 서브-계층 액세스(STSA) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 클린 랜덤 액세스(CRA) 픽처 코딩된 슬라이스를 포함하지 않는다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하는 것을 포함한다.

[0030] 실시예에 따르면, 결정하는 것은, 제1 VCL NAL 유닛이 점진적 디코딩 리프레시(gradual decoding refresh; GDR) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(IDR) 픽처 코딩된 슬라이스 또는 클린 랜덤 액세스(CRA) 픽처 코딩된 픽처를 포함하지 않는다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하는 것을 포함한다.

[0031] 실시예에 따르면, 지시자는 플래그(flag)이고, 결정하는 것은, 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는 플래그에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하는 것을 포함한다.

[0032] 실시예에 따르면, 지시자는 플래그이고, 코딩된 픽처를 디코딩하는 단계는 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는 플래그에 기초하여, 코딩된 픽처의 시간적 ID가 0인 것으로 결정하는 단계를 더 포함한다.

[0033] 실시예에 따르면, 지시자는 플래그이고, 방법은 픽처 헤더 또는 슬라이스 헤더에서의 플래그를 수신하는 단계를 더 포함한다.

[0034] 실시예에 따르면, 지시자는 플래그이고, 코딩된 픽처는 제1 계층에 있고, 방법은 플래그를 수신하는 단계; 및 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는 플래그에 기초하여, 제1 계층의 참조 계층인 제2 계층에 있는 추가적인 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함하는 것으로 결정하는 단계를 더 포함한다.

[0035] 하나 이상의 실시예들에 따르면, 시스템이 제공된다. 시스템은 컴퓨터 프로그램 코드를 저장하도록 구성된 메모리; 및 적어도 하나의 코딩된 비디오 스트림을 수신하고, 컴퓨터 프로그램 코드를 액세스하고, 컴퓨터 프로그램 코드에 의해 명령된 바와 같이 동작하도록 구성된 적어도 하나의 프로세서를 포함한다. 컴퓨터 프로그램 코드는: 적어도 하나의 프로세서로 하여금, 적어도 하나의 코딩된 비디오 스트림으로부터 코딩된 픽처를 디코딩하게 하도록 구성된 디코딩 코드를 포함하고, 디코딩 코드는 적어도 하나의 프로세서로 하여금, 코딩된 픽처의 제1 슬라이스의 제1 VCL NAL 유닛의 제1 비디오 코딩 계층(VCL) 네트워크 추상화 계층(NAL) 유닛 유형, 및 코딩된 픽처의 제2 슬라이스의 제2 VCL NAL 유닛의 제2 VCL NAL 유닛 유형에 기초하여, 또는 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는, 적어도 하나의 프로세서에 의해 수신된 지시자에 기초하여, 코딩된 픽처의 픽처 유형을 결정하게 하도록 구성된 결정 코드를 포함하고, 여기서, 제1 VCL NAL 유닛 유형은 제2 VCL NAL 유닛 유형과 상이하다.

[0036] 실시예에 따르면, 결정 코드는, 적어도 하나의 프로세서로 하여금, 제1 VCL NAL 유닛이 후미 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(IDR) 픽처 코딩된 슬라이스 또는 클린 랜덤 액세스(CRA) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하게 하도록 구성된다.

[0037] 실시예에 따르면, 결정 코드는, 적어도 하나의 프로세서로 하여금, 제1 VCL NAL 유닛이 RADL 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(IDR) 픽처 코딩된 슬라이스 또는 클린 랜덤 액세스(CRA) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 랜덤 액세스 디코딩가능한 선두(RADL) 픽처인 것으로 결정하게 하도록 구성된다.

[0038] 실시예에 따르면, 결정 코드는, 적어도 하나의 프로세서로 하여금, 제1 VCL NAL 유닛이 STRA 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(IDR) 픽처 코딩된 슬라이스를 포함하지 않는다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가

스텝별 시간적 서브-계층 액세스(STSA) 픽처인 것으로 결정하게 하도록 구성된다.

- [0039] 실시예에 따르면, 결정 코드는, 적어도 하나의 프로세서로 하여금, 제1 VCL NAL 유닛이 스텝별 시간적 서브-계층 액세스(STSA) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 클린 랜덤 액세스(CRA) 픽처 코딩된 슬라이스를 포함하지 않는다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하게 하도록 구성된다.
- [0040] 실시예에 따르면, 결정 코드는, 적어도 하나의 프로세서로 하여금, 제1 VCL NAL 유닛이 점진적 디코딩 리프레시(GDR) 픽처 코딩된 슬라이스를 포함한다는 것을 지시하는 제1 VCL NAL 유닛 유형, 및 제2 VCL NAL 유닛이 순간적 디코딩 리프레시(IDR) 픽처 코딩된 슬라이스 또는 클린 랜덤 액세스(CRA) 픽처 코딩된 슬라이스를 포함하지 않는다는 것을 지시하는 제2 VCL NAL 유닛 유형에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하게 하도록 구성된다.
- [0041] 실시예에 따르면, 지시자는 플래그이고, 결정 코드는, 적어도 하나의 프로세서로 하여금, 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는 플래그에 기초하여, 코딩된 픽처가 후미 픽처인 것으로 결정하게 하도록 구성된다.
- [0042] 실시예에 따르면, 지시자는 플래그이고, 결정 코드는 추가로, 적어도 하나의 프로세서로 하여금, 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는 플래그에 기초하여, 코딩된 픽처의 시간적 ID가 0인 것으로 결정하게 하도록 구성된다.
- [0043] 실시예에 따르면, 지시자는 플래그이고, 적어도 하나의 프로세서는 픽처 헤더 또는 슬라이스 헤더에서의 플래그를 수신하도록 구성된다.
- [0044] 하나 이상의 실시예들에 따르면, 컴퓨터 명령들을 저장하는 비-일시적 컴퓨터-판독가능 매체가 제공된다. 컴퓨터 명령들은, 적어도 하나의 프로세서에 의해 실행될 때, 적어도 하나의 프로세서로 하여금, 적어도 하나의 코딩된 비디오 스트림으로부터 코딩된 픽처를 디코딩하게 하고, 디코딩은, 코딩된 픽처의 제1 슬라이스의 제1 VCL NAL 유닛의 제1 비디오 코딩 계층(VCL) 네트워크 추상화 계층(NAL) 유닛 유형, 및 코딩된 픽처의 제2 슬라이스의 제2 VCL NAL 유닛의 제2 VCL NAL 유닛 유형에 기초하여, 또는 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 포함한다는 것을 지시하는, 적어도 하나의 프로세서에 의해 수신된 지시자에 기초하여, 코딩된 픽처의 픽처 유형을 결정하는 것을 포함하고, 여기서, 제1 VCL NAL 유닛 유형은 제2 VCL NAL 유닛 유형과 상이하다.

도면의 간단한 설명

- [0045] 개시된 발명 요지의 추가의 특징들, 본질, 및 다양한 장점들은 다음의 상세한 설명 및 동반 도면들로부터 더 분명할 것이고, 여기서:
- 도 1은 실시예에 따른, 통신 시스템의 단순화된 블록도의 개략적인 예시도이다.
- 도 2는 실시예에 따른, 통신 시스템의 단순화된 블록도의 개략적인 예시도이다.
- 도 3은 실시예에 따른, 디코더의 단순화된 블록도의 개략적인 예시도이다.
- 도 4는 실시예에 따른, 인코더의 단순화된 블록도의 개략적인 예시도이다.
- 도 5는 실시예에 따른, NAL 유닛들의 블록도이다.
- 도 6은 실시예에 따른, 디코더의 블록도이다.
- 도 7은 실시예들을 구현하기 위하여 적당한 컴퓨터 시스템의 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0046] 도 1은 본 개시내용의 실시예에 따라, 통신 시스템(100)의 단순화된 블록도를 예시한다. 시스템(100)은 네트워크(150)를 통해 상호접속된 적어도 2 개의 단말들(110, 120)을 포함할 수 있다. 데이터의 단방향 송신을 위하여, 제1 단말(110)은 네트워크(150)를 통한 다른 단말(120)로의 송신을 위하여 로컬 위치에서의 비디오 데이터를 코딩할 수 있다. 제2 단말(120)은 네트워크(150)로부터 다른 단말의 코딩된 비디오 데이터를 수신할 수 있고, 코딩된 데이터를 디코딩할 수 있고, 복원된 비디오 데이터를 디스플레이할 수 있다. 단방향 데이터 송신은 미디어 서버 애플리케이션들 등에서 보편적일 수 있다.

- [0047] 도 1은 예를 들어, 비디오회의 동안에 발생할 수 있는 코딩된 비디오의 양방향 송신을 지원하도록 제공된 단말들(130, 140)의 제2 쌍을 예시한다. 데이터의 양방향 송신을 위하여, 각각의 단말(130, 140)은 네트워크(150)를 통한 다른 단말로의 송신을 위하여 로컬 위치에서 캡처된 비디오 데이터를 코딩할 수 있다. 각각의 단말(130, 140)은 또한, 다른 단말에 의해 송신된 코딩된 비디오 데이터를 수신할 수 있고, 코딩된 데이터를 디코딩할 수 있고, 로컬 디스플레이 디바이스에서 복원된 비디오 데이터를 디스플레이할 수 있다.
- [0048] 도 1에서, 단말들(110 내지 140)은 서버들, 개인용 컴퓨터들, 및 스마트폰들, 및/또는 임의의 다른 유형의 단말로서 예시될 수 있다. 예를 들어, 단말들(110 내지 140)은 랩톱 컴퓨터들, 태블릿 컴퓨터들, 미디어 플레이어들, 및/또는 전용 비디오 회의 장비일 수 있다. 네트워크(150)는 예를 들어, 유선 및/또는 무선 통신 네트워크들을 포함하는, 단말들(110 내지 140) 사이에서 코딩된 비디오 데이터를 전달하는 임의의 수의 네트워크들을 표현한다. 통신 네트워크(150)는 회선-교환 및/또는 패킷-교환 채널들에서 데이터를 교환할 수 있다. 대표적인 네트워크들은 전기통신 네트워크들, 로컬 영역 네트워크들, 광역 네트워크들, 및/또는 인터넷을 포함한다. 본 개시내용의 목적들을 위하여, 네트워크(150)의 아키텍처 및 토폴로지는 이하의 본 명세서에서 설명되지 않으면, 본 개시내용의 동작에 중요하지 않을 수 있다.
- [0049] 도 2는 개시된 발명 요지에 대한 애플리케이션을 위한 예로서, 스트리밍 환경에서의 비디오 인코더 및 디코더의 배치를 예시한다. 개시된 발명 요지는 예를 들어, 비디오 회의, 디지털 TV, CD, DVD, 메모리 스틱 등을 포함하는 디지털 매체들 상의 압축된 비디오의 저장 등을 포함하는 다른 비디오 가능형 애플리케이션들에 동일하게 적용가능할 수 있다.
- [0050] 도 2에서 예시된 바와 같이, 스트리밍 시스템(200)은 비디오 소스(201) 및 인코더(203)를 포함할 수 있는 캡처 서브시스템(213)을 포함할 수 있다. 비디오 소스(201)는 예를 들어, 디지털 카메라일 수 있고, 비압축된 비디오 샘플 스트림(202)을 생성하도록 구성될 수 있다. 비압축된 비디오 샘플 스트림(202)은 인코딩된 비디오 비트스트림들과 비교할 때에 높은 데이터 용량을 제공할 수 있고, 카메라(201)에 결합된 인코더(203)에 의해 프로세싱될 수 있다. 인코더(203)는 이하에 더 상세하게 설명된 바와 같은 개시된 발명 요지의 양태들을 가능하게 하거나 구현하기 위한 하드웨어, 소프트웨어, 또는 그 조합을 포함할 수 있다. 인코딩된 비디오 비트스트림(204)은 샘플 스트림과 비교할 때에 더 낮은 데이터 용량을 포함할 수 있고, 미래의 이용을 위하여 스트리밍 서버(205) 상에서 저장될 수 있다. 하나 이상의 스트리밍 클라이언트들(206)은 인코딩된 비디오 비트스트림(204)의 복사본(copy)들일 수 있는 비디오 비트 스트림들(209)을 추출(retrieve)하기 위하여 스트리밍 서버(205)를 액세스할 수 있다.
- [0051] 실시예들에서, 스트리밍 서버(205)는 또한, 미디어-인지 네트워크 엘리먼트(Media-Aware Network Element; MANE)로서 기능할 수 있다. 예를 들어, 스트리밍 서버(205)는 잠재적으로 상이한 비트스트림들을 스트리밍 클라이언트들(206) 중의 하나 이상에 맞추기 위하여 인코딩된 비디오 비트스트림(204)을 프루닝(prune)하도록 구성될 수 있다. 실시예들에서, MANE는 스트리밍 시스템(200)에서의 스트리밍 서버(205)로부터 별도로 제공될 수 있다.
- [0052] 스트리밍 클라이언트들(206)은 비디오 디코더(210) 및 디스플레이(212)를 포함할 수 있다. 비디오 디코더(210)는 예를 들어, 빈코딩된 비디오 비트스트림(204)의 착신 복사본인 비디오 비트스트림(209)을 디코딩할 수 있고, 디스플레이(212) 또는 또 다른 렌더링 디바이스(도시되지 않음) 상에서 렌더링될 수 있는 발신 비디오 샘플 스트림(211)을 생성할 수 있다. 일부 스트리밍 시스템들에서, 비디오 비트스트림들(204, 209)은 어떤 비디오 코딩/압축 표준들에 따라 인코딩될 수 있다. 이러한 표준들의 예들은 ITU-T 추천안 H.265를 포함하지만, 이것으로 제한되지는 않는다. 다기능 비디오 코딩(VVC)으로서 공식적으로 공지된 비디오 코딩 표준이 개발 중에 있다. 개시내용의 실시예들은 VVC의 맥락에서 이용될 수 있다.
- [0053] 도 3은 본 개시내용의 실시예에 따라 디스플레이(212)에 부착되는 비디오 디코더(210)의 예시적인 기능적 블록도를 예시한다.
- [0054] 비디오 디코더(210)는 채널(312), 수신기(310), 버퍼 메모리(315), 엔트로피 디코더/파서(parser)(320), 스케일러 scaler/역변환 유닛(351), 인트라 예측 유닛(352), 모션 보상 예측 유닛(353), 어그리게이터 aggregator(355), 루프 필터 유닛(356), 참조 픽처 메모리(357), 및 현재의 픽처 메모리(358)를 포함할 수 있다. 적어도 하나의 실시예에서, 비디오 디코더(210)는 집적 회로, 일련의 집적 회로들, 및/또는 다른 전자 회로부를 포함할 수 있다. 비디오 디코더(210)는 또한, 연관된 메모리들을 갖는 하나 이상의 CPU들 상에서 작동하는 소프트웨어로 부분적으로 또는 완전히 구현될 수 있다.

- [0055] 이 실시예 및 다른 실시예들에서, 수신기(310)는 한 번에 하나의 코딩된 비디오 시퀀스씩 디코더(210)에 의해 디코딩되어야 할 하나 이상의 코딩된 비디오 시퀀스들을 수신할 수 있고, 여기서, 각각의 코딩된 비디오 시퀀스의 디코딩은 다른 코딩된 비디오 시퀀스들로부터 독립적이다. 코딩된 비디오 시퀀스는 인코딩된 비디오 데이터를 저장하는 저장 디바이스로의 하드웨어/소프트웨어 링크일 수 있는 채널(312)로부터 수신될 수 있다. 수신기(310)는 그 개개의 이용 엔티티들(도시되지 않음)로 포워딩될 수 있는, 다른 데이터, 예를 들어, 코딩된 오디오 데이터 및/또는 부수적인 데이터 스트림들과 함께 인코딩된 비디오 데이터를 수신할 수 있다. 수신기(310)는 다른 데이터로부터 코딩된 비디오 시퀀스를 분리시킬 수 있다. 네트워크 지터와 싸우기 위하여, 버퍼 메모리(315)는 수신기(310)와 엔트로피 디코더/파서(320)(이후로 "파서") 사이에 결합될 수 있다. 수신기(310)가 충분한 대역폭 및 제어가능성의 저장/포워드 디바이스로부터 또는 동기동기식 네트워크(isosynchronous network)로부터 데이터를 수신하고 있을 때, 버퍼(315)는 이용되지 않을 수 있거나 작을 수 있다. 인터넷과 같은 최선형 패킷 네트워크들 상에서의 이용을 위하여, 버퍼(315)가 요구될 수 있고, 비교적 클 수 있고, 적응적 크기일 수 있다.
- [0056] 비디오 디코더(210)는 엔트로피 코딩된 비디오 시퀀스로부터 심볼(symbol)들(321)을 재구성하기 위한 파서(320)를 포함할 수 있다. 그 심볼들의 범주(category)들은 예를 들어, 디코더(210)의 동작을 관리하기 위하여 이용된 정보, 및 잠재적으로, 도 2에서 예시된 바와 같은 디코더에 결합될 수 있는 디스플레이(212)와 같은 렌더링 디바이스를 제어하기 위한 정보를 포함한다. 렌더링 디바이스(들)를 위한 제어 정보는 예를 들어, 보충적 강화 정보(Supplementary Enhancement Information; SEI) 메시지들 또는 비디오 이용가능성 정보(Video Usability Information; VUI) 파라미터 세트 프래그먼트(fragment)들(도시되지 않음)의 형태일 수 있다. 파서(320)는 수신된 코딩된 비디오 시퀀스를 파싱/엔트로피-디코딩할 수 있다. 코딩된 비디오 시퀀스의 코딩은 비디오 코딩 기술 또는 표준에 따를 수 있고, 가변 길이 코딩, 허프만 코딩(Huffman coding), 컨텍스트 감도(context sensitivity)를 갖거나 갖지 않는 산술 코딩 등을 포함하는, 본 기술분야에서의 통상의 기술자에게 널리 공지된 원리들을 따를 수 있다. 파서(320)는 그룹에 대응하는 적어도 하나의 파라미터에 기초하여, 코딩된 비디오 시퀀스로부터, 비디오 디코더에서의 픽셀들의 서브그룹(subgroup)들 중의 적어도 하나에 대한 서브그룹 파라미터들의 세트를 추출할 수 있다. 서브그룹들은 픽처들의 그룹(Group of Pictures)(GOP)들, 픽처들, 타일들, 슬라이스들, 매크로블록들, 코닝 유닛(Coding Unit; CU)들, 블록들, 변환 유닛(Transform Unit; TU)들, 예측 유닛(Prediction Unit; PU)들 등을 포함할 수 있다. 파서(320)는 또한, 코딩된 비디오 시퀀스로부터, 변환 계수들, 양자화기 파라미터 값들, 모션 벡터들 등과 같은 정보를 추출할 수 있다.
- [0057] 파서(320)는 심볼들(321)을 생성하기 위하여, 버퍼(315)로부터 수신된 비디오 시퀀스에 대해 엔트로피 디코딩/파싱 동작을 수행할 수 있다.
- [0058] 심볼들(321)의 재구성은 (인터 및 인트라 픽처, 인터 및 인트라 블록과 같은) 코딩된 비디오 픽처 또는 그 부분들의 유형 및 다른 인자들에 따라, 다수의 상이한 유닛들을 수반할 수 있다. 어느 유닛들이 수반되는지와, 이들이 어떻게 수반되는지는 파서(320)에 의해 코딩된 비디오 시퀀스로부터 파싱되었던 서브그룹 제어 정보에 의해 제어될 수 있다. 파서(320)와 이하의 다수의 유닛들 사이의 이러한 서브그룹 제어 정보의 흐름은 명확함을 위하여 도시되지 않는다.
- [0059] 이미 언급된 기능적 블록들을 넘어서, 디코더(210)는 이하에 설명된 바와 같은 다수의 기능적 유닛들로 개념적으로 하위분할될 수 있다. 상업적인 제약들 하에서의 실제적인 구현 동작에서, 이 유닛들 중의 많은 것은 서로 밀접하게 상호작용하고, 적어도 부분적으로 서로에 통합될 수 있다. 그러나, 개시된 발명 요지를 설명하는 목적들을 위하여, 이하의 기능적 유닛들로의 개념적인 하위분할이 적절하다.
- [0060] 하나의 유닛은 스케일러/역변환 유닛(351)일 수 있다. 스케일러/역변환 유닛(351)은 파서(320)로부터 심볼(들)(321)로서, 양자화된 변환 계수 뿐만 아니라, 어느 변환을 이용할 것인지, 블록 크기, 양자화 인자, 양자화 스케일링 행렬(quantization scaling matrix)들 등을 수신할 수 있다. 스케일링/역변환 유닛(351)은 어그리게이터(355)로 입력될 수 있는 샘플 값들을 포함하는 블록들을 출력할 수 있다.
- [0061] 일부 경우들에는, 스케일러/역변환(351)의 출력 샘플들은 인트라 코딩된 블록; 즉, 이전에 재구성된 픽처들로부터의 예측 정보를 이용하는 것이 아니라, 현재의 픽처의 이전에 재구성된 부분들로부터의 예측 정보를 이용할 수 있는 블록에 속할 수 있다. 이러한 예측 정보는 인트라 픽처 예측 유닛(352)에 의해 제공될 수 있다. 일부 경우들에는, 인트라 픽처 예측 유닛(352)은 현재의 픽처 메모리(358)로부터의 현재의(부분적으로 재구성된) 픽처로부터 페치(fetch)된 포워딩하는 이미 재구성된 정보를 이용하여, 재구성 중인 블록의 동일한 크기 및 형상의 블록을 생성한다. 어그리게이터(355)는 일부 경우들에는, 샘플 마다에 기초하여, 인트라 예측 유닛(352)이 생성한 예측 정보를, 스케일러/역변환 유닛(351)에 의해 제공된 바와 같은 출력 샘플 정보에 가산한다.

- [0062] 다른 경우에는, 스케일러/역변환 유닛(351)의 출력 샘플들은 인터 코딩된 그리고 잠재적으로 모션 보상된 블록에 속할 수 있다. 이러한 경우에, 모션 보상 예측 유닛(Motion Compensation Prediction unit)(353)은 예측을 위하여 이용된 샘플들을 폐치하기 위하여 참조 픽처 메모리(357)를 액세스할 수 있다. 블록에 속하는 심볼들(321)에 따라 폐치된 샘플들을 모션 보상한 후에, 이 샘플들은 출력 샘플 정보를 생성하기 위하여, 어그리게이터(355)에 의해 스케일러/역변환 유닛(351)의 출력(이 경우에, 잔차 샘플(residual sample)들 또는 잔차 신호)에 가산될 수 있다. 모션 보상 예측 유닛(353)이 예측 샘플들을 폐치하는, 참조 픽처 메모리(357) 내의 어드레스들은 모션 벡터(motion vector)들에 의해 제어될 수 있다. 모션 벡터들은 예를 들어, X, Y, 및 참조 픽처 컴포넌트들을 가질 수 있는 심볼들(321)의 형태로 모션 보상 예측 유닛(353)에 의해 이용가능할 수 있다. 모션 보상은 또한, 서브-샘플 정확한 모션 벡터들, 모션 벡터 예측 메커니즘들 등이 이용 중일 때, 참조 픽처 메모리(357)로부터 폐치된 바와 같은 샘플 값들의 보간(interpolation)을 포함할 수 있다.
- [0063] 어그리게이터(355)의 출력 샘플들은 루프 필터 유닛(356)에서의 다양한 루프 필터링 기법들에 종속적일 수 있다. 비디오 압축 기술들은, 코딩된 비디오 비트스트림 내에 포함되고 파서(320)로부터의 심볼들(321)로서 루프 필터 유닛(356)에 의해 이용가능하게 된 파라미터들에 의해 제어되지만, 또한, 코딩된 픽처 또는 코딩된 비디오 시퀀스의 이전의 (디코딩 순서에서의) 부분들의 디코딩 동안에 획득된 메타-정보(meta-information)에 응답할 수 있을 뿐만 아니라, 이전에 재구성되고 루프-필터링된 샘플 값들에 응답할 수 있는 인-루프(in-loop) 필터 기술들을 포함할 수 있다.
- [0064] 루프 필터 유닛(356)의 출력은, 디스플레이(212)와 같은 렌더 디바이스로 출력될 수 있을 뿐만 아니라, 미래의 인터-픽처 예측에서의 이용을 위하여 참조 픽처 메모리(357)에서 저장될 수 있는 샘플 스트림일 수 있다.
- [0065] 어떤 코딩된 픽처들은, 일단 완전히 재구성되면, 미래의 예측을 위한 참조 픽처들로서 이용될 수 있다. 일단 코딩된 픽처가 완전히 재구성되고 코딩된 픽처가 (예를 들어, 파서(320)에 의해) 참조 픽처로서 식별되었으면, 현재의 참조 픽처는 참조 픽처 메모리(357)의 부분이 될 수 있고, 신선한 현재의 픽처 메모리는 후행하는 코딩된 픽처의 재구성을 시작하기 전에 재할당될 수 있다.
- [0066] 비디오 디코더(210)는 ITU-T Rec. H.265와 같은 표준에서 문서화될 수 있는 미리 결정된 비디오 압축 기술에 따라 디코딩 동작들을 수행할 수 있다. 코딩된 비디오 시퀀스는 비디오 압축 기술 문서 또는 표준에서 그리고 구체적으로 그 안의 프로파일들 문서에서 특정된 바와 같이, 코딩된 비디오 시퀀스가 비디오 압축 기술 또는 표준의 선택스를 고수한다는 의미에서, 이용되고 있는 비디오 압축 기술 또는 표준에 의해 특정된 선택스에 따를 수 있다. 또한, 일부 비디오 압축 기술들 또는 표준들과의 준수성(compliance)을 위하여, 코딩된 비디오 시퀀스의 복잡성은 비디오 압축 기술 또는 표준의 레벨에 의해 정의된 바와 같은 경계들 내에 있을 수 있다. 일부 경우에는, 레벨들이 최대 픽처 크기, 최대 프레임 레이트, 최대 재구성 샘플 레이트(예를 들어, 초당 메가샘플(megasample per second)들로 측정됨), 최대 참조 픽처 크기 등을 한정한다. 레벨들에 의해 설정된 제한들은 일부 경우에는, 코딩된 비디오 시퀀스에서 시그널링된 HRD 버퍼 관리를 위한 가설적 참조 디코더(Hypothetical Reference Decoder; HRD) 사양들 및 메타데이터를 통해 추가로 한정될 수 있다.
- [0067] 실시예에서, 수신기(310)는 인코딩된 비디오와 함께 추가적인(중복적인) 데이터를 수신할 수 있다. 추가적인 데이터는 코딩된 비디오 시퀀스(들)의 일부로서 포함될 수 있다. 추가적인 데이터는 데이터를 적절하게 디코딩하고 및/또는 원래의 비디오 데이터를 더 정확하게 재구성하기 위하여 비디오 디코더(210)에 의해 이용될 수 있다. 추가적인 데이터는 예를 들어, 시간적, 공간적, 또는 SNR 강화 계층들, 중복적인 슬라이스들, 중복적인 픽처들, 순방향 에러 정정 코드들 등의 형태일 수 있다.
- [0068] 도 4는 본 개시내용의 실시예에 따라, 비디오 소스(201)와 연관된 비디오 인코더(203)의 예시적인 기능적 블록도를 예시한다.
- [0069] 비디오 인코더(203)는 예를 들어, 소스 코더(430)인 인코더, 코딩 엔진(432), (로컬) 디코더(433), 참조 픽처 메모리(434), 예측기(435), 송신기(440), 엔트로피 코더(445), 제어기(450), 및 채널(460)을 포함할 수 있다.
- [0070] 인코더(203)는 인코더(203)에 의해 코딩되어야 할 비디오 이미지(들)를 캡처할 수 있는 (인코더의 부분이 아닌) 비디오 소스(201)로부터 비디오 샘플들을 수신할 수 있다.
- [0071] 비디오 소스(201)는, 임의의 적정한 비트 깊이(예를 들어, 8 비트, 10 비트, 12 비트 ...), 임의의 컬러 공간(예를 들어, BT.601 Y CrCb, RGB, ...), 및 임의의 적당한 샘플링 구조(예를 들어, Y CrCb 4:2:0, Y CrCb 4:4:4)일 수 있는 디지털 비디오 샘플 스트림의 형태로 인코더(203)에 의해 코딩되어야 할 소스 비디오 시퀀스를 제공할 수 있다. 미디어 서빙 시스템에서, 비디오 소스(201)는 이전에 준비된 비디오를 저장하는 저장 디바

이스일 수 있다. 비디오회의 시스템에서, 비디오 소스(203)는 로컬 이미지 정보를 비디오 시퀀스로서 캡처하는 카메라일 수 있다. 비디오 데이터는 시퀀스로 관측될 때에 모션을 부여하는 복수의 개별적인 픽처들로서 제공될 수 있다. 픽처들 자체는 픽셀들의 공간적 어레이로서 편성될 수 있고, 여기서, 각각의 픽셀은 이용 중인 샘플링 구조, 컬러 공간 등에 따라 하나 이상의 샘플을 포함할 수 있다. 본 기술분야에서의 통상의 기술자는 픽셀들과 샘플들 사이의 관계를 용이하게 이해할 수 있다. 이하의 설명은 샘플들에 초점을 맞춘다.

[0072] 실시예에 따르면, 인코더(203)는 실시간으로 또는 애플리케이션에 의해 요구된 바와 같은 임의의 다른 시간 제약들 하에서, 소스 비디오 시퀀스의 픽처들을 코딩된 비디오 시퀀스(443)로 코딩할 수 있고 압축할 수 있다. 적절한 코딩 속력을 집행하는 것은 제어기(450)의 하나의 기능이다. 제어기(450)는 또한, 이하에 설명된 바와 같은 다른 기능적 유닛들을 제어할 수 있고, 이 유닛들에 기능적으로 결합될 수 있다. 결합은 명확함을 위하여 도시되지 않는다. 제어기(450)에 의해 설정된 파라미터들은 레이트 제어 관련된 파라미터들(픽처 스킵(picture skip), 양자화기, 레이트-왜곡 최적화 기법들의 람다 값(lambda value), ...), 픽처 크기, 픽처들의 그룹(GOP) 레이아웃, 최대 모션 벡터 검색 범위 등을 포함할 수 있다. 본 기술분야에서의 통상의 기술자는 어떤 시스템 설계를 위하여 최적화된 비디오 인코더(203)에 속할 수 있는 바와 같은 제어기(450)의 다른 기능들을 용이하게 식별할 수 있다.

[0073] 일부 비디오 인코더들은 본 기술분야에서의 통상의 기술자가 "코딩 루프(coding loop)"로서 용이하게 인식하는 것에서 동작한다. 과다 단순화된 설명으로서, 코딩 루프는 코딩 루프는 (코딩되어야 할 입력 픽처 및 참조 픽처(들)에 기초하여 심볼들을 생성하는 것을 담당하는) 소스 코더(430)의 인코딩 부분, 및 심볼들과 코딩된 비디오 비트스트림 사이의 압축이 어떤 비디오 압축 기술들에서 무손실일 때, (원격) 디코더가 또한 생성할 샘플 데이터를 생성하기 위하여 심볼들을 재구성하는 인코더(203)에서 구체화된 (로컬) 디코더(433)로 구성될 수 있다. 그 재구성된 샘플 스트림은 참조 픽처 메모리(434)로 입력될 수 있다. 심볼 스트림의 디코딩은 디코더 위치(로컬 또는 원격)에 독립적인 비트-정확한 결과들을 초래하므로, 참조 픽처 메모리 내용은 또한, 로컬 인코더와 원격 인코더 사이에서 비트가 정확하다. 다시 말해서, 인코더의 예측 부분은 디코딩 동안에 예측을 이용할 때에 디코더가 "간주하는" 것과 정확하게 동일한 샘플 값들을 참조 픽처 샘플들로서 "간주한다". 참조 픽처 동기성 (및 예를 들어, 채널 에러들로 인해, 동기성이 유지될 수 없을 경우의 결과적인 드리프트)의 이러한 기본적인 원리는 본 기술분야에서의 통상의 기술자에게 공지되어 있다.

[0074] "로컬" 디코더(433)의 동작은 "원격" 디코더(210)와 동일할 수 있고, 이것은 도 3과 함께 위에서 상세하게 이미 설명되었다. 그러나, 심볼들이 이용가능하고, 엔트로피 코더(445)에 의한 코딩된 비디오 시퀀스로의 심볼들의 인코딩 및/또는 디코딩은 무손실일 수 있으므로, 채널(312), 수신기(310), 버퍼(315), 및 파서(320)를 포함하는, 디코더(210)의 엔트로피 디코딩 부분들은 로컬 디코더(433)에서 완전히 구현되지 않을 수 있다.

[0075] 이 시점에서 행해질 수 있는 관찰은 디코더에서 존재하는 파싱 및/또는 엔트로피 디코딩을 제외한 임의의 디코더 기술은 대응하는 인코더에서 실질적으로 동일한 기능적 형태로 존재할 필요가 있을 수 있다는 것이다. 이러한 이유로, 개시된 발명 요지는 디코더 동작에 초점을 맞춘다. 인코더 기술들의 설명은 인코더 기술들이 철저하게 설명된 디코더 기술들의 역일 수 있다. 오직 어떤 에어리어들에서, 더 상세한 설명이 요구되고 이하에 제공된다.

[0076] 그 동작의 부분으로서, 소스 코더(430)는 "참조 프레임들"로서 지정되었던 비디오 시퀀스로부터의 하나 이상의 이전에 코딩된 프레임들을 참조하여 입력 프레임을 예측적으로 코딩하는 모션 보상된 예측 코딩을 수행할 수 있다. 이러한 방식으로, 코딩 엔진(432)은 입력 프레임의 픽셀 블록들과, 입력 프레임에 대한 예측 참조(들)로서 선택될 수 있는 참조 프레임(들)의 픽셀 블록들 사이의 차이들을 코딩한다.

[0077] 로컬 비디오 디코더(433)는 소스 코더(430)에 의해 생성된 심볼들에 기초하여, 참조 프레임들로서 지정될 수 있는 프레임들의 코딩된 비디오 데이터를 디코딩할 수 있다. 코딩 엔진(432)의 동작들은 유리하게도 손실 프로세스들일 수 있다. 코딩된 비디오 데이터가 비디오 디코더(도 4에서 도시되지 않음)에서 디코딩될 수 있을 때, 재구성된 비디오 시퀀스는 전형적으로, 일부 에러들을 갖는 소스 비디오 시퀀스의 복제본(replica)일 수 있다. 로컬 비디오 디코더(433)는, 참조 프레임들에 대해 비디오 디코더에 의해 수행될 수 있고 재구성된 참조 프레임들이 참조 픽처 메모리(434)에서 저장되게 할 수 있는 디코딩 프로세스들을 복제한다. 이러한 방식으로, 인코더(203)는 원단(far-end) 비디오 디코더(송신 에러들이 없음)에 의해 획득될 재구성된 참조 프레임들로서 공통적인 내용을 가지는 재구성된 참조 프레임들의 복사본들을 로컬 방식으로 저장할 수 있다.

[0078] 예측기(435)는 코딩 엔진(432)에 대한 예측 검색들을 수행할 수 있다. 즉, 코딩되어야 할 새로운 프레임에 대하여, 예측기(435)는 (후보 참조 픽셀 블록들로서의) 샘플 데이터, 또는 새로운 픽처들에 대한 적절한 예측 참조

로서 역할을 할 수 있는 참조 픽처 모션 벡터들, 블록 형상들 등과 같은 어떤 메타데이터를 위하여 참조 픽처 메모리(434)를 검색할 수 있다. 예측기(435)는 적절한 예측 참조들을 구하기 위하여 샘플 블록-대-픽셀 블록(sample block-by-pixel block)에 기초하여 동작할 수 있다. 일부 경우에는, 예측기(435)에 의해 획득된 검색 결과들에 의해 결정된 바와 같이, 입력 픽처는 참조 픽처 메모리(434) 내에 저장된 다수의 참조 픽처들로부터 인출된 예측 참조들을 가질 수 있다.

[0079] 제어기(450)는 예를 들어, 비디오 데이터를 인코딩하기 위하여 이용된 파라미터들 및 서브그룹 파라미터들의 설정을 포함하는, 비디오 코더(430)의 코딩 동작들을 관리할 수 있다.

[0080] 모든 전술한 기능적 유닛들의 출력은 엔트로피 코더(445)에서 엔트로피 코딩에 종속적일 수 있다. 엔트로피 코더는 예를 들어, 허프만 코딩, 가변 길이 코딩, 산술 코딩 등으로서 본 기술분야에서의 통상의 기술자에게 공지된 기술들에 따라 심볼들을 무손실 압축함으로써, 다양한 기능적 유닛들에 의해 생성된 바와 같은 심볼들을 코딩된 비디오 시퀀스로 변환한다.

[0081] 송신기(440)는 인코딩된 비디오 데이터를 저장할 저장 디바이스로의 하드웨어/소프트웨어 링크일 수 있는 통신 채널(460)을 통한 송신을 위하여 코딩된 비디오 시퀀스(들)를 준비하기 위하여, 엔트로피 코더(445)에 의해 생성된 바와 같은 코딩된 비디오 시퀀스(들)를 버퍼링할 수 있다. 송신기(440)는 비디오 코더(430)로부터의 코딩된 비디오 데이터를 송신되어야 할 다른 데이터, 예를 들어, 코딩된 오디오 데이터 및/또는 부수적인 데이터 스트림들(소스들이 도시되지 않음)과 병합할 수 있다.

[0082] 제어기(450)는 인코더(203)의 동작을 관리할 수 있다. 코딩 동안에, 제어기(450)는 이 개개의 픽처에 적용될 수 있는 코딩 기법들에 영향을 줄 수 있는 어떤 코딩된 픽처 유형을 각각의 코딩된 픽처에 배정할 수 있다. 예를 들어, 픽처들은 종종 인트라 픽처(I 픽처), 예측 픽처(P 픽처), 또는 양방향 예측 픽처(B 픽처)로서 배정될 수 있다.

[0083] 인트라 픽처(I 픽처)는 시퀀스에서의 임의의 다른 프레임을 예측의 소스로서 이용하지 않으면서 코딩될 수 있고 디코딩될 수 있는 것일 수 있다. 일부 비디오 코덱들은 예를 들어, 순각적 디코딩 리프레시(IDR) 픽처들을 포함하는 상이한 유형들의 인트라 픽처들을 허용한다. 본 기술분야에서의 통상의 기술자는 I 픽처들의 그 변형들 및 그 개개의 애플리케이션들 및 특징들을 인지한다.

[0084] 예측 픽처(P 픽처)는 각각의 블록의 샘플 값들을 예측하기 위하여 최대한 하나의 모션 벡터 및 참조 인덱스를 이용하는 인트라 예측 또는 인터 예측을 이용하여 코딩될 수 있고 디코딩될 수 있는 것일 수 있다.

[0085] 양방향 예측 픽처(B 픽처)는 각각의 블록의 샘플 값들을 예측하기 위하여 최대한 2 개의 모션 벡터들 및 참조 인덱스들을 이용하는 인트라 예측 또는 인터 예측을 이용하여 코딩될 수 있고 디코딩될 수 있는 것일 수 있다. 유사하게, 다수-예측 픽처들은 단일 블록의 재구성을 위한 2 개 초과인 참조 픽처들 및 연관된 메타데이터를 이용할 수 있다.

[0086] 소스 픽처들은 통상적으로, 복수의 샘플 블록들(예를 들어, 각각 4x4, 8x8, 4x8, 또는 16x16 샘플들의 블록들)로 공간적으로 하위분할될 수 있고, 블록-대-블록(block-by-block)에 기초하여 코딩될 수 있다. 블록들은 블록들의 개개의 픽처들에 적용된 코딩 배정에 의해 결정된 바와 같은 다른(이미 코딩된) 블록들을 참조하여 예측적으로 코딩될 수 있다. 예를 들어, I 픽처들의 블록들은 비-예측적으로 코딩될 수 있거나, 이들은 동일한 픽처의 이미 코딩된 블록들을 참조하여 예측적으로 코딩될 수 있다(공간적 예측 또는 인트라 예측). P 픽처들의 픽셀 블록들은 하나의 이전에 코딩된 참조 픽처들을 참조하여 공간적 예측을 통해 또는 시간적 예측을 통해, 비-예측적으로 코딩될 수 있다. B 픽처들의 블록들은 1 또는 2 개의 이전에 코딩된 참조 픽처들을 참조하여 공간적 예측을 통해 또는 시간적 예측을 통해, 비-예측적으로 코딩될 수 있다.

[0087] 비디오 코더(203)는 ITU-T Rec. H.265와 같은 미리 결정된 비디오 코딩 기술 또는 표준에 따라 코딩 동작들을 수행할 수 있다. 그 동작 시에, 비디오 코더(203)는 입력 비디오 시퀀스에서의 시간적 및 공간적 중복성들을 활용하는 예측 코딩 동작들을 포함하는 다양한 압축 동작들을 수행할 수 있다. 그러므로, 코딩된 비디오 데이터는 이용되고 있는 비디오 코딩 기술 또는 표준에 의해 특정된 신택스를 따를 수 있다.

[0088] 실시예에서, 송신기(440)는 인코딩된 비디오와 함께 추가적인 데이터를 송신할 수 있다. 비디오 코더(430)는 이러한 데이터를 코딩된 비디오 시퀀스의 부분으로서 포함할 수 있다. 추가적인 데이터는 시간적/공간적/SNR 강화 계층들, 중복적인 픽처들 및 슬라이스들과 같은 다른 형태들의 중복적인 데이터, 보충적 강화 정보(SEI) 메시지들, 시각적 이용가능성 정보(VUI) 파라미터 세트 프래그먼트들 등을 포함할 수 있다.

- [0089] 본 개시내용의 실시예들은 현재의 VVC 사양을 수정할 수 있고, 위의 표 2에서 정의된 NAL 유닛 유형 코드들 및 NAL 유닛 유형 클래스들을 구현할 수 있다.
- [0090] "인트라 랜덤 액세스 포인트 픽처"(또는 "IRAP 픽처")는 그 디코딩 프로세스에서의 인터 예측을 위하여 자신 이외의 임의의 픽처들을 참조하지 않는 픽처일 수 있고, 클린 랜덤 액세스(CRA) 픽처 또는 순간적 디코딩 리프레시(IDR) 픽처일 수 있다. 디코딩 순서에서 비트스트림에서의 최초 픽처는 IRAP 또는 점진적 디코딩 리프레시(GDR) 픽처일 수 있다. 파라미터 세트들이 참조될 필요가 있을 때에 필요한 파라미터 세트들이 이용가능하다면, 디코딩 순서에서 코딩된 비디오 시퀀스(CVS)에서의 IRAP 픽처 및 모든 후속 비-RASP 픽처들은 디코딩 순서에서 IRAP 픽처를 선행하는 임의의 픽처들의 디코딩 프로세스를 수행하지 않으면서 올바르게 디코딩될 수 있다.
- [0091] "후미 픽처"는, 출력 순서에서 연관된 IRAP 픽처를 후행하고 스텝별 시간적 서브-계층 액세스(STSA) 픽처가 아닌 비-IRAP 픽처일 수 있다.
- [0092] "스텝별 시간적 서브-계층 액세스 픽처"(또는 "STSA 픽처")는, 인터 예측 참조를 위하여 STSA 픽처와 동일한 TemporalId를 갖는 픽처들을 이용하지 않는 픽처일 수 있다. STSA 픽처와 동일한 TemporalId를 갖는 디코딩 순서에서 STSA 픽처를 후행하는 픽처들은 인터 예측 참조를 위하여 STSA 픽처와 동일한 TemporalId를 갖는 디코딩 순서에서 STSA 픽처 이전의 픽처들을 이용하지 않을 수 있다. STSA 픽처는 바로 하부의 서브-계층으로부터, STSA 픽처를 포함하는 서브-계층으로의 STSA 픽처에서의 업-스위칭(up-switching)을 가능하게 할 수 있다. STSA 픽처들은 0보다 큰 TemporalId를 가질 수 있다.
- [0093] "랜덤 액세스 스킵된 선두 픽처"(또는 "RASL 픽처")는 연관된 CRA 픽처의 선두 픽처인 픽처일 수 있다. 연관된 CRA 픽처가 1과 동일한 NoIncorrectPicOutputFlag를 가질 때, RASL 픽처는 출력되지 않을 수 있고 올바르게 디코딩가능하지 않을 수 있는데, 그 이유는 RASL 픽처가 비트스트림에서 존재하지 않는 픽처들에 대한 참조들을 포함할 수 있기 때문이다. RASL 픽처들은 비-RASL 픽처들의 디코딩 프로세스를 위한 참조 픽처들로서 이용되지 않을 수 있다. 존재할 때, 모든 RASL 픽처들은 디코딩 순서에서, 동일한 연관된 CRA 픽처의 모든 후미 픽처들을 선행할 수 있다.
- [0094] "랜덤 액세스 디코딩가능한 선두 픽처"(또는 "RADL 픽처")는 동일한 연관된 IRAP 픽처의 후미 픽처들의 디코딩 프로세스를 위한 참조 픽처로서 이용되지 않는 선두 픽처일 수 있다. 존재할 때, 모든 RADL 픽처들은 디코딩 순서에서, 동일한 연관된 IRAP 픽처의 모든 후미 픽처들을 선행할 수 있다.
- [0095] "순간적 디코딩 리프레시 픽처"(또는 "IDR 픽처")는, 비트스트림에서 존재하는 연관된 선두 픽처들(예컨대, IDR_N_LP와 동일한 nal 유닛 유형)을 가지지 않거나, 비트스트림에서 존재하지 않는 연관된 RASL 픽처들을 가지지 않지만, 비트스트림에서 연관된 RADL 픽처들(예컨대, IDR_W_RADL과 동일한 nal 유닛 유형)을 가질 수 있는 픽처일 수 있다.
- [0096] "클린 랜덤 액세스 픽처"(또는 "CRA 픽처")는, 그 디코딩 프로세스에서의 인터 예측을 위하여 자신 이외의 임의의 픽처들을 참조하지 않고, 디코딩 순서에서 비트스트림에서의 최초 픽처일 수 있거나 비트스트림에서 더 이후에 나타날 수 있는 픽처일 수 있다. CRA 픽처는 연관된 RADL 또는 RASL 픽처들을 가질 수 있다. CRA 픽처가 1과 동일한 NoIncorrectPicOutputFlag를 가질 때, 연관된 RASL 픽처들은 디코더에 의해 출력되지 않을 수 있는데, 그 이유는 연관된 RASL 픽처들이 비트스트림에서 존재하지 않는 픽처들에 대한 참조들을 포함할 수 있으므로 디코딩가능하지 않을 수 있기 때문이다.
- [0097] 하나 이상의 실시예들에 따르면, 코딩된 픽처에 의해 참조된 PPS의 선택스 엘리먼트 mixed_nalu_types_in_pic_flag가 1과 동일할 때, 코딩된 픽처의 픽처 유형은 다음과 같이 (예컨대, 디코더에 의해) 결정된다:
- [0098] (A) 픽처의 NAL 유닛의 nal_unit_type이 TRAIL_NUT과 동일하고, 픽처의 또 다른 NAL 유닛의 nal_unit_type이 IDR_W_RADL 내지 CRA_NUT의 범위에 있을 때, 픽처는 후미 픽처로서 결정된다.
- [0099] (B) 픽처의 NAL 유닛의 nal_unit_type이 RADL_NUT과 동일하고, 픽처의 또 다른 NAL 유닛의 nal_unit_type이 IDR_W_RADL 내지 CRA_NUT의 범위에 있을 때, 픽처는 RADL 픽처로서 결정된다.
- [0100] (C) 픽처의 NAL 유닛의 nal_unit_type이 STSA_NUT과 동일하고, 픽처의 또 다른 NAL 유닛의 nal_unit_type이 IDR_W_RADL 또는 IDR_N_LP일 때, 픽처는 STSA 픽처로서 결정된다.
- [0101] (D) 픽처의 NAL 유닛의 nal_unit_type이 STSA_NUT과 동일하고, 픽처의 또 다른 NAL 유닛의 nal_unit_type이

CRA_NUT일 때, 픽처는 후미 픽처로서 결정된다.

- [0102] (E) 픽처의 NAL 유닛의 `nal_unit_type`이 GDR_NUT과 동일하고, 픽처의 또 다른 NAL 유닛의 `nal_unit_type`이 IDR_W_RADL 내지 CRA_NUT의 범위에 있을 때, 픽처는 후미 픽처로서 결정된다.
- [0103] 하나 이상의 실시예들에 따르면, 코딩된 픽처에 의해 참조된 PPS의 신택스 엘리먼트 `mixed_nalu_types_in_pic_flag`가 1과 동일할 때, 코딩된 픽처의 픽처 유형은 후미 픽처로서 (예컨대, 디코더에 의해) 결정된다.
- [0104] 위의 양태는 위의 개요 섹션에서 설명된 "문제 1"에 대한 해결책을 제공할 수 있다.
- [0105] 하나 이상의 실시예들에 따르면, STSA NAL 유닛들과 IRAP NAL 유닛들과의 혼합은 불허될 수 있다.
- [0106] 예를 들어, 임의의 특정한 픽처의 VCL NAL 유닛들에 대하여, 다음이 구현될 수 있다:
- [0107] `mixed_nalu_types_in_pic_flag`가 0과 동일할 경우에, `nal_unit_type`의 값은 픽처의 모든 코딩된 슬라이스 NAL 유닛들에 대하여 동일할 것이다(예컨대, 이러한 것으로 결정될 수 있음). PU의 픽처는 픽처 또는 PU의 코딩된 슬라이스 NAL 유닛들과 동일한 NAL 유닛 유형을 가지는 것으로서 지칭된다.
- [0108] 그렇지 않을 경우에(`mixed_nalu_types_in_pic_flag`는 1과 동일함), VCL NAL 유닛들 중의 하나 이상은 IDR_W_RADL 내지 CRA_NUT까지의 범위에서의 `nal_unit_type`의 특정한 값을 모두 가질 것이고(예컨대, 모두 가지는 것으로 결정될 수 있음), 다른 VCL NAL 유닛들은 RADL_NUT 내지 RSV_VCL_6까지의 범위에서의, 또는 GDR_NUT 또는 TRAIL_NUT와 동일한 `nal_unit_type`의 특정한 값을 모두 가질 것이다(예컨대, 모두 가지는 것으로 결정될 수 있음).
- [0109] 실시예에 따르면, 인코더는 STSA NAL 유닛들과 IRAP NAL 유닛들과의 혼합을 불허하기 위하여 상기한 것을 적용하도록 구성될 수 있다. 실시예에 따르면, 디코더는 상기한 것에 기초하여 NAL 유닛 유형들의 값들을 결정하도록 구성될 수 있다.
- [0110] 하나 이상의 실시예들에 따르면, 현재의 VVC 사양 초안 JVET-P2001의 STSA_NUT에 대한 TemporalId 제약이 제거될 수 있다.
- [0111] 즉, 예를 들어, 본 개시내용의 실시예는 `nal_unit_type`이 STSA_NUT와 동일할 때, TemporalId가 0과 동일하지 않을 것이라는 제약을 구현하지 않을 수 있다. 그러나, 실시예는 `nal_unit_type`이 IDR_W_RADL 내지 RSV_IRAP_12까지의 범위에 있을 때, TemporalId는 0과 동일할 것(예컨대, 그러한 것으로 결정될 수 있음)이라는 제약을 여전히 구현할 수 있다.
- [0112] 하나 이상의 실시예들에 따르면, 1과 동일한 `mixed_nalu_types_in_pic_flag`를 갖는 픽처의 TemporalId가 0과 동일할 것이라는 제약이 구현될 수 있다. 예를 들어, 본 개시내용의 인코더 또는 디코더는 1과 동일한 플래그 `mixed_nalu_types_in_pic_flag`에 기초하여 픽처의 시간적 ID가 0인 것으로 결정할 수 있다.
- [0113] 위의 양태들은 위의 개요 섹션에서 설명된 "문제 2"에 대한 해결책을 제공할 수 있다.
- [0114] 하나 이상의 실시예들에 따르면, 시스템 엘리먼트 `mixed_nalu_types_in_pic_flag`는 PPS 대신에, 픽처 헤더 또는 슬라이스 헤더에서 제공될 수 있다. 픽처 헤더에서의 신택스 엘리먼트 `mixed_nalu_types_in_pic_flag`의 예는 이하의 표 3에서 제공된다.

표 3

<code>picture_header_rbsp() {</code>	설명어
<code>...</code>	
<code>mixed_nalu_types_in_pic_flag</code>	<code>u(1)</code>
<code>...</code>	
<code>}</code>	

- [0115]
- [0116] 1과 동일한 신택스 엘리먼트 `mixed_nalu_types_in_pic_flag`는 PH와 연관된 각각의 픽처가 하나 초과 VCL NAL 유닛을 가진다는 것과, VCL NAL 유닛들이 `nal_unit_type`의 동일한 값을 가지지 않는다는 것과, 픽처가 IRAP 픽처가 아니라는 것을 특정할 수 있다. 0과 동일한 신택스 엘리먼트 `mixed_nalu_types_in_pic_flag`는 PH와 연관된

각각의 픽처가 하나 이상의 VCL NAL 유닛들을 가진다는 것과, PH와 연관된 각각의 픽처의 VCL NAL 유닛들이 nal_unit_type의 동일한 값을 가진다는 것을 특정할 수 있다.

[0117] 선택스 엘리먼트 no_mixed_nalu_types_in_pic_constraint_flag가 1과 동일할 때, mixed_nalu_types_in_pic_flag의 값은 0과 동일할 것이다(예컨대, 이러한 것으로 결정될 수 있음).

[0118] 하나 이상의 실시예들에 따르면, 선택스 엘리먼트 mixed_nalu_types_in_pic_flag는 SPS에서의 현재의 플래그와 함께, 픽처 헤더 또는 슬라이스 헤더에서 제공될 수 있다.

[0119] 현재의 플래그(sps_mixed_nalu_types_present_flag)를 갖는 SPS의 예는 이하의 표 4에서 제공된다.

표 4

seq_parameter_set_rbsp() {	설명어
...	
sps_mixed_nalu_types_present_flag	u(1)
...	
}	

[0120]

[0121] 선택스 엘리먼트 mixed_nalu_types_in_pic_flag를 갖는 픽처 헤더의 예는 이하의 표 5에서 제공된다.

표 5

picture_header_rbsp() {	설명어
...	
if(sps_mixed_nalu_types_present_flag)	
mixed_nalu_types_in_pic_flag	u(1)
...	
}	

[0122]

[0123] 1과 동일한 선택스 엘리먼트 sps_mixed_nalu_types_present_flag는 SPS를 참조하는 제로(zero) 이상의 픽처가 하나 초과인 VCL NAL 유닛을 가진다는 것과, VCL NAL 유닛들이 nal_unit_type의 동일한 값을 가지지 않는다는 것과, 픽처가 IRAP 픽처가 아니라는 것을 특정할 수 있다. 0과 동일한 선택스 엘리먼트 sps_mixed_nalu_types_present_flag는 SPS를 참조하는 각각의 픽처가 하나 이상의 VCL NAL 유닛들을 가진다는 것과, PPS를 참조하는 각각의 픽처의 VCL NAL 유닛들이 nal_unit_type의 동일한 값을 가진다는 것을 특정할 수 있다.

[0124] 선택스 엘리먼트 no_mixed_nalu_types_in_pic_constraint_flag가 1과 동일할 때, 선택스 엘리먼트 sps_mixed_nalu_types_present_flag의 값은 0과 동일할 것이다(예컨대, 이러한 것으로 결정될 수 있음).

[0125] 1과 동일한 선택스 엘리먼트 mixed_nalu_types_in_pic_flag는 PH와 연관된 각각의 픽처가 하나 초과인 VCL NAL 유닛을 가진다는 것과, VCL NAL 유닛들이 nal_unit_type의 동일한 값을 가지지 않는다는 것과, 픽처가 IRAP 픽처가 아니라는 것을 특정할 수 있다. 0과 동일한 선택스 엘리먼트 mixed_nalu_types_in_pic_flag는 PH와 연관된 각각의 픽처가 하나 이상의 VCL NAL 유닛들을 가진다는 것과, PH와 연관된 각각의 픽처의 VCL NAL 유닛들이 nal_unit_type의 동일한 값을 가진다는 것을 특정할 수 있다. 존재하지 않을 때, mixed_nalu_types_in_pic_flag의 값은 0과 동일할 것으로(예컨대, 디코더에 의해) 추론될 수 있다.

[0126] 위의 양태들은 위의 개요 섹션에서 설명된 "문제 3"에 대한 해결책을 제공할 수 있다.

[0127] 하나 이상의 실시예들에 따르면, 선택스 엘리먼트 플래그 mixed_nalu_types_in_pic_flag는 지시자 mixed_nalu_types_in_pic_idc로 대체될 수 있다.

[0128] 선택스 엘리먼트 mixed_nalu_types_in_pic_idc를 갖는 픽처 파라미터 세트의 예는 이하의 표 6에서 제공된다.

표 6

pic_parameter_set_rbsp() {	설명어
...	
mixed_nalu_types_in_pic_idc	u(2)
...	
}	

[0129]

[0130]

1 또는 2와 동일한 선택스 엘리먼트 mixed_nalu_types_in_pic_idc는 PPS를 참조하는 각각의 픽처가 하나 초과 VCL NAL 유닛을 가진다는 것과, VCL NAL 유닛들이 nal_unit_type의 동일한 값을 가지지 않는다는 것과, 픽처가 IRAP 픽처가 아니라는 것을 특정할 수 있다. 0과 동일한 선택스 엘리먼트 mixed_nalu_types_in_pic_idc는 PPS를 참조하는 각각의 픽처가 하나 이상의 VCL NAL 유닛들을 가진다는 것과, PPS를 참조하는 각각의 픽처의 VCL NAL 유닛들이 nal_unit_type의 동일한 값을 가진다는 것을 특정할 수 있다. 선택스 엘리먼트 mixed_nalu_types_in_pic_idc에 대한 다른 값들은 ITU-T | ISO/IEC에 의한 추후의 이용을 위하여 예약될 수 있다.

[0131]

선택스 엘리먼트 no_mixed_nalu_types_in_pic_constraint_idc가 1과 동일할 때, mixed_nalu_types_in_pic_idc의 값은 0과 동일할 것이다(예컨대, 이러한 것으로 예를 들어, 디코더에 의해 결정됨).

[0132]

IDR_W_RADL 내지 CRA_NUT까지의 범위에서의 nal_unit_type 값 nalUnitTypeA를 갖는 각각의 슬라이스에 대하여, nal_unit_type의 또 다른 값(즉, 픽처 picA에 대한 mixed_nalu_types_in_pic_idc의 값은 1과 동일함)을 갖는 하나 이상의 슬라이스들을 또한 포함하는 픽처 picA에서는, 다음이 구현될 수 있다:

[0133]

(A) 슬라이스는 대응하는 subpic_treated_as_pic_flag[i]의 값이 1과 동일한 서브픽처 subpicA에 속할 것이다(예컨대, 속하는 것으로 결정될 수 있음).

[0134]

(B) 슬라이스는 nalUnitTypeA와 동일하지 않은 nal_unit_type을 갖는 VCL NAL 유닛들을 포함하는 picA의 서브픽처에 속하지 않을 것이다(예컨대, 속하지 않는 것으로 결정될 수 있음).

[0135]

(C) 디코딩 순서에서 CLVS에서의 모든 후행하는 PU들에 대하여, subpicA에서의 슬라이스의 RefPicList[0] 뿐만 아니라 RefPicList[1]도 활성 엔트리에서의 디코딩 순서에서 picA를 선행하는 임의의 픽처를 포함할 것이다.

[0136]

RefPicList[0]는 P 슬라이스의 인터 예측을 위하여 이용된 참조 픽처 리스트, 또는 B 슬라이스의 인터 예측을 위하여 이용된 제1 참조 픽처 리스트일 수 있다. RefPicList[1]는 B 슬라이스의 인터 예측을 위하여 이용된 제2 참조 픽처 리스트일 수 있다.

[0137]

임의의 특정한 픽처의 VCL NAL 유닛들에 대하여, 다음이 구현될 수 있다:

[0138]

(A) 선택스 엘리먼트 mixed_nalu_types_in_pic_idc가 1과 동일할 경우에, VCL NAL 유닛들 중의 하나 이상은 IDR_W_RADL 내지 CRA_NUT까지의 범위에서의 nal_unit_type의 특정한 값을 모두 가질 것이고(예컨대, 가지는 것으로 결정될 수 있음), 다른 VCL NAL 유닛들은 TRAIL_NUT 내지 RSV_VCL_6까지의 범위에서의, 또는 GDR_NUT와 동일한 nal_unit_type의 특정한 값을 모두 가질 것이다(예컨대, 가지는 것으로 결정될 수 있음).

[0139]

(B) 선택스 엘리먼트 mixed_nalu_types_in_pic_idc가 2와 동일할 경우에, VCL NAL 유닛들 중의 하나 이상은 RASL_NUT 또는 RADL_NUT까지 동일하거나 GDR_NUT와 동일한 nal_unit_type의 특정한 값을 모두 가질 것이고(예컨대, 가지는 것으로 결정될 수 있음), 다른 VCL NAL 유닛들은 TRAIL_NUT 내지 RSV_VCL_6까지의 범위에서의, 또는 GDR_NUT와 동일한 nal_unit_type의 특정한 값을 모두 가질 것이고(예컨대, 가지는 것으로 결정될 수 있음), 여기서, nal_unit_type은 다른 nal_unit_type과 상이하다.

[0140]

(C) 그렇지 않을 경우에(mixed_nalu_types_in_pic_idc가 0과 동일함), nal_unit_type의 값은 픽처의 모든 코딩된 슬라이스 NAL 유닛들에 대하여 동일할 것이다(예컨대, 이러한 것으로 결정될 수 있음). PU의 픽처는 픽처 또는 PU의 코딩된 슬라이스 NAL 유닛들과 동일한 NAL 유닛 유형을 가지는 것으로서 지칭된다.

[0141]

코딩된 픽처에 의해 참조된 PPS의 mixed_nalu_types_in_pic_idc가 1 또는 2와 동일할 때, 픽처는 후미 픽처인

것으로 (예컨대, 디코더에 의해) 결정될 수 있다.

[0142] 위의 양태들은 위의 개요 섹션에서 설명된 "문제 4"에 대한 해결책을 제공할 수 있다.

[0143] 하나 이상의 실시예들에 따르면, 계층 A에서의 픽처의 선택스 엘리먼트 `mixed_nalu_types_in_pic_flag`가 1과 동일할 때, 계층 A의 참조 계층인 계층 B에서의 픽처의 `mixed_nalu_types_in_pic_flag`는 동일한 AU에서 1과 동일할 것이다(예컨대, 이러한 것으로 결정될 수 있음).

[0144] 위의 양태는 위의 개요 섹션에서 설명된 "문제 5"에 대한 해결책을 제공할 수 있다.

[0145] 하나 이상의 실시예들에 따르면, 하나 이상의 코딩된 비디오 데이터 비트스트림들, 및 (위에서 설명된 VCL NAL 유닛들 및 파라미터 세트들과 같은) 선택스 구조들 및 그 안의 엘리먼트들은 수신된 비디오 데이터를 디코딩하기 위하여 본 개시내용의 디코더들에 의해 수신될 수 있다. 본 개시내용의 디코더들은 본 개시내용의 실시예들에 따라, 혼합된 VCL NAL 유닛 유형들을 가지는 코딩된 픽처의 VCL NAL 유닛들(예컨대, 도 5에서 예시된 VCL NAL 유닛들(500))에 기초하여, 비디오의 코딩된 픽처를 디코딩할 수 있다.

[0146] 예를 들어, 도 6을 참조하면, 디코더(600)는 디코더(600)의 적어도 하나의 프로세서로 하여금, VCL NAL 유닛들에 기초하여 코딩된 픽처를 디코딩하게 하도록 구성된 디코딩 코드(610)를 포함할 수 있다. 하나 이상의 실시예들에 따르면, 디코딩 코드(610)는, 디코더(600)의 적어도 하나의 프로세서로 하여금, 본 개시내용의 실시예들에서 설명된 바와 같이, (a) 코딩된 픽처의 또 다른 하나 이상의 VCL NAL 유닛들의 NAL 유닛 유형에 기초하여, 또는 지시자(예컨대, 플래그)에 기초하여, 코딩된 픽처의 하나 이상의 VCL NAL 유닛들의 NAL 유닛 유형을 결정하게 하거나 제약하게 하고, (b) 코딩된 픽처의 VCL NAL 유닛들의 하나 이상의 NAL 유닛 유형들에 기초하여, 또는 지시자(예컨대, 플래그)에 기초하여, 코딩된 픽처의 픽처 유형을 결정하게 하거나 제약하게 하고, (c) 코딩된 픽처의 하나 이상의 VCL NAL 유닛들의 하나 이상의 NAL 유닛 유형들에 기초하여, 또는 지시자(예컨대, 플래그)에 기초하여, 코딩된 픽처의 TemporalID를 결정하게 하거나 제약하게 하고, 및/또는 (d) 수신되거나 결정되는 또 다른 지시자(예컨대, 플래그)에 기초하여, 코딩된 픽처가 혼합된 VCL NAL 유닛 유형들을 가지는 복수의 VCL NAL 유닛들을 가지는지 여부를 지시하는 지시자(예컨대, 플래그)를 결정하게 하거나 제약하게 하도록 구성된 결정 코드(620)를 포함할 수 있다.

[0147] 본 개시내용의 실시예들은 별도로 이용될 수 있거나 임의의 순서로 조합될 수 있다. 또한, 본 개시내용의 방법들, 인코더들, 및 디코더들의 각각은 프로세싱 회로부(예컨대, 하나 이상의 프로세서들 또는 하나 이상의 집적 회로들)에 의해 구현될 수 있다. 하나의 예에서, 하나 이상의 프로세서들은 비-일시적 컴퓨터-판독가능 매체에서 저장되는 프로그램을 실행한다.

[0148] 위에서 설명된 기법들은 컴퓨터-판독가능 명령들을 이용하고 하나 이상의 컴퓨터-판독가능 매체들에서 물리적으로 저장된 컴퓨터 소프트웨어로서 구현될 수 있다. 예를 들어, 도 7은 개시된 발명 요지의 실시예들을 구현하기 위하여 적당한 컴퓨터 시스템(900)을 도시한다.

[0149] 컴퓨터 소프트웨어는 컴퓨터 중앙 프로세싱 유닛(central processing unit; CPU)들, 그래픽 프로세싱 유닛(Graphics Processing Unit; GPU)들 등에 의해 직접적으로, 또는 해독, 마이크로-코드 실행 등을 통해 실행될 수 있는 명령들을 포함하는 코드를 생성하기 위하여 어셈블리(assembly), 컴파일링(compilation), 링크(linking) 등에 종속적일 수 있는 임의의 적당한 머신 코드 또는 컴퓨터 언어를 이용하여 코딩될 수 있다.

[0150] 명령들은 예를 들어, 개인용 컴퓨터들, 태블릿 컴퓨터들, 서버들, 스마트폰들, 게이밍 디바이스들, 사물 인터넷 디바이스들 등을 포함하는 다양한 유형들의 컴퓨터들 또는 그 컴포넌트들 상에서 실행될 수 있다.

[0151] 컴퓨터 시스템(900)을 위한 도 7에서 도시된 컴포넌트들은 본질적으로 예시적이고, 본 개시내용의 실시예들을 구현하는 컴퓨터 소프트웨어의 이용 또는 기능성의 범위에 대한 임의의 제한을 제안하도록 의도되지는 않는다. 컴포넌트들의 구성은 컴퓨터 시스템(900)의 예시적인 실시예에서 예시된 컴포넌트들의 하나 이상의 조합에 관련되는 임의의 종속성 또는 요건을 가지는 것으로서 해독되지 않아야 한다.

[0152] 컴퓨터 시스템(900)은 어떤 인간 인터페이스 입력 디바이스들을 포함할 수 있다. 이러한 인간 인터페이스 입력 디바이스는 예를 들어(키스트로크(keystroke)들, 스와이프(swipe)들, 데이터 글러브(data glove) 이동들과 같은) 촉각적 입력, (보이스, 클랩핑(clapping)과 같은) 오디오 입력, (제스처(gesture)들과 같은) 시각적 입력, 후각적 입력(도시되지 않음)을 통한 하나 이상의 인간 사용자들에 의한 입력에 응답할 수 있다. 인간 인터페이스 디바이스들은 또한, (음성, 음악, 주변 음과 같은) 오디오, (스캐닝된 이미지들, 스틸 이미지 카메라로부터 획득된 사진 이미지들과 같은) 이미지들, (2 차원 비디오, 입체적 비디오를 포함하는 3 차원 비디오와

같은) 비디오와 같은, 인간에 의한 지각적 입력에 반드시 직접적으로 관련되지 않은 어떤 미디어를 캡처하기 위하여 이용될 수 있다.

[0153] 입력 인간 인터페이스 디바이스들은 키보드(901), 마우스(902), 트랙패드(903), 터치 스크린(910), 데이터-글러브, 조이스틱(905), 마이크로폰(906), 스캐너(907), 및 카메라(908) 중의 하나 이상(각각의 도시된 것의 오직 하나)을 포함할 수 있다.

[0154] 컴퓨터 시스템(900)은 또한, 어떤 인간 인터페이스 출력 디바이스들을 포함할 수 있다. 이러한 인간 인터페이스 출력 디바이스들은 예를 들어, 촉각적 출력, 음, 및 냄새/맛을 통해 하나 이상의 인간 사용자들의 감각들을 자극하고 있을 수 있다. 이러한 인간 인터페이스 출력 디바이스들은 촉각적 출력 디바이스들(예를 들어, 터치-스크린(910), 데이터-글러브, 또는 조이스틱(905)에 의한 촉각적 피드백이지만, 입력 디바이스들로서 역할을 하지 않는 촉각적 피드백 디바이스들이 또한 있을 수 있음)을 포함할 수 있다. 예를 들어, 이러한 디바이스들은 (스피커들(909), 헤드폰들(도시되지 않음)과 같은 오디오 출력 디바이스들, (각각이 터치-스크린 입력 능력을 갖거나 갖지 않고, 각각이 촉각적 피드백 능력을 갖거나 갖지 않고, 그 일부는 입체적 출력, 가상 현실 유리들(도시되지 않음), 홀로그래픽 디스플레이들, 및 연기 탱크(smoke tank)들(도시되지 않음)과 같은 수단을 통해 2 차원 시각적 출력 또는 3 차원 초과 출력을 출력하는 것이 가능할 수 있는, CRT 스크린들, LCD 스크린들, 플라즈마 스크린들, OLED 스크린들을 포함하기 위한 스크린들(910)과 같은) 시각적 출력 디바이스들, 및 프린터들(도시되지 않음)일 수 있다.

[0155] 컴퓨터 시스템(900)은 또한, CD/DVD 또는 유사한 매체들(921)을 갖는 CD/DVD ROM/RW(920)를 포함하는 광학 매체들, 썸-드라이브(thumb-drive)(922), 분리가능 하드 드라이브 또는 솔리드 스테이트 드라이브(923), 테이프 및 플로피 디스크(도시되지 않음)와 같은 레거시 자기 매체들, 보안 동글(security dongle)들(도시되지 않음)과 같은 특화된 ROM/ASIC/PLD 기반 디바이스들 등과 같은 인간 액세스가능한 저장 디바이스들 및 그 연관된 매체들을 포함할 수 있다.

[0156] 본 기술분야에서의 통상의 기술자들은 또한, 이전에 개시된 발명 요지와 관련하여 이용된 바와 같은 용어 "컴퓨터 판독가능 매체들"은 송신 매체들, 반송파들, 또는 다른 일시적 신호들을 망라하지 않는다는 것을 이해해야 한다.

[0157] 컴퓨터 시스템(900)은 또한, 하나 이상의 통신 네트워크들에 대한 인터페이스를 포함할 수 있다. 네트워크들은 예를 들어, 무선, 유선, 광일 수 있다. 네트워크들은 추가로, 로컬, 광역, 대도시, 차량 및 산업, 실시간, 내지 연성(delay-tolerant) 등일 수 있다. 네트워크들의 예들은 이더넷(Ethernet), 무선 LAN들, GSM, 3G, 4G, 5G, LTE 등을 포함하기 위한 셀룰러 네트워크들, 케이블 TV, 위성 TV, 및 지상 방송 TV를 포함하기 위한 TV 유선 또는 무선 광역 디지털 네트워크들, CANBus를 포함하기 위한 차량 및 산업 등과 같은 로컬 영역 네트워크들을 포함한다. 어떤 네트워크들은 (예를 들어, 컴퓨터 시스템(900)의 USB 포트들과 같은) 어떤 범용 데이터 포트들 또는 주변 버스들(949)에 연결된 외부 네트워크 인터페이스 어댑터들을 보편적으로 요구하고; 다른 것들은 통상적으로, 이하에 설명된 바와 같은 시스템 버스로의 연결(예를 들어, PC 컴퓨터 시스템으로의 이더넷 인터페이스, 또는 스마트폰 컴퓨터 시스템으로의 셀룰러 네트워크 인터페이스)에 의해 컴퓨터 시스템(900)의 코어로 통합된다. 이 네트워크들 중의 임의의 것을 이용하여, 컴퓨터 시스템(900)은 다른 엔티티들과 통신할 수 있다. 이러한 통신은 단방향성 수신 단독(예를 들어, 방송 TV), 단방향성 전송-단독(예를 들어, 어떤 CANbus 디바이스들로의 CANbus), 또는 예를 들어, 로컬 또는 광역 디지털 네트워크들을 이용한 다른 컴퓨터 시스템들로의 양방향성일 수 있다. 이러한 통신은 클라우드 컴퓨팅 환경(955)으로의 통신을 포함할 수 있다. 어떤 프로토콜들 및 프로토콜 스택(protocol stack)들은 위에서 설명된 바와 같은 그 네트워크들 및 네트워크 인터페이스들의 각각 상에서 이용될 수 있다.

[0158] 전술한 인간 인터페이스 디바이스들, 인간-액세스가능한 저장 디바이스들, 및 네트워크 인터페이스들(954)은 컴퓨터 시스템(900)의 코어(940)에 연결될 수 있다.

[0159] 코어(940)는 하나 이상의 중앙 프로세싱 유닛들(CPU)(941), 그래픽 프로세싱 유닛들(GPU)(942), 필드 프로그래밍가능 게이트 영역(Field Programmable Gate Area; FPGA)들(943)의 형태인 특화된 프로그래밍가능 프로세싱 유닛들, 어떤 작업들을 위한 하드웨어 가속기들(944) 등을 포함할 수 있다. 이 디바이스들은 판독-전용 메모리(Read-only memory; ROM)(945), 랜덤-액세스 메모리(Random-access memory; 946), 내부 비-사용자 액세스가능한 하드 드라이브들과 같은 내부 대용량 스토리지, SSD들 등(947)과 함께, 시스템 버스(948)를 통해 접속될 수 있다. 일부 컴퓨터 시스템들에서, 시스템 버스(948)는 추가적인 CPU들, GPU 등에 의한 확장들을 가능하게 하기 위하여 하나 이상의 물리적 플러그들의 형태로 액세스가능할 수 있다. 주변 디바이스들은 직접적으로 코어의 시

시스템 버스(948)에, 또는 주변 버스(949)를 통해 연결될 수 있다. 주변 버스를 위한 아키텍처들은 PCI, USB 등을 포함한다. 그래픽 어댑터(950)는 코어(940) 내에 포함될 수 있다.

[0160] CPU들(941), GPU들(942), FPGA들(943), 및 가속기들(944)은 전술한 컴퓨터 코드를 조합으로 구성할 수 있는 어떤 명령들을 실행할 수 있다. 그 컴퓨터 코드는 ROM(945) 또는 RAM(946) 내에 저장될 수 있다. 과도적 데이터는 또한, RAM(946) 내에 저장될 수 있는 반면, 영구적 데이터는 예를 들어, 내부 대용량 스토리지(947) 내에 저장될 수 있다. 메모리 디바이스들 중의 임의의 것에 대한 고속 저장 및 취출은 하나 이상의 CPU(941), GPU(942), 대용량 스토리지(947), ROM(945), RAM(946) 등과 밀접하게 연관될 수 있는 캐시 메모리의 이용을 통해 가능하게 될 수 있다.

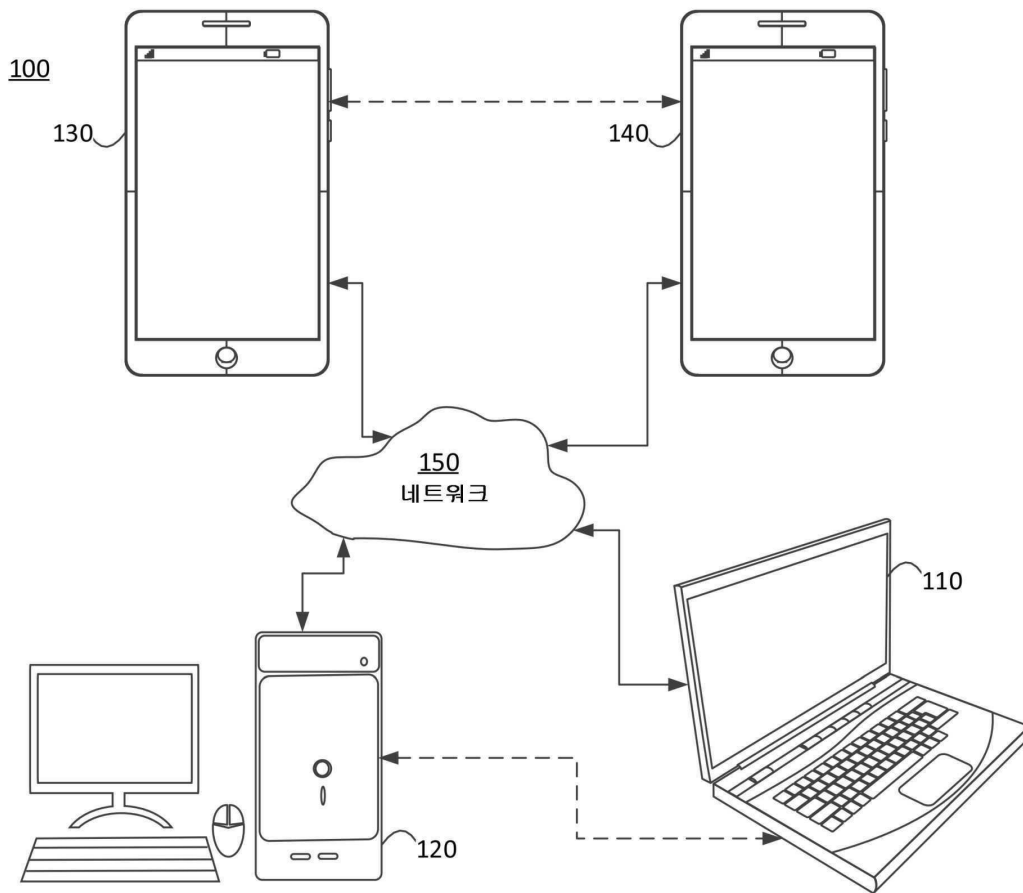
[0161] 컴퓨터 판독가능 매체들은 다양한 컴퓨터-구현된 동작들을 수행하기 위하여 그 상에 컴퓨터 코드를 가질 수 있다. 매체들 및 컴퓨터 코드는 본 개시내용의 목적들을 위하여 특수하게 설계되고 구성된 것들일 수 있거나, 이들은 컴퓨터 소프트웨어 기술분야들에서 통상의 지식을 가진자들에게 널리 공지되고 이용가능한 종류일 수 있다.

[0162] 제한이 아닌 예로서, 아키텍처(900) 및 구체적으로 코어(940)를 가지는 컴퓨터 시스템은 하나 이상의 유형의 컴퓨터-판독가능 매체들에서 구체화된 소프트웨어를 실행하는 (CPU들, GPU들, FPGA, 가속기들 등을 포함하는) 프로세서(들)의 결과로서의 기능성을 제공할 수 있다. 이러한 컴퓨터-판독가능 매체들은 위에서 도입된 바와 같은 사용자-액세스가능한 대용량 스토리지 뿐만 아니라, 코어-내부 대용량 스토리지(947) 또는 ROM(945)과 같은, 비-일시적 본질인 코어(940)의 어떤 스토리지와 연관된 매체들일 수 있다. 본 개시내용의 다양한 실시예들을 구현하는 소프트웨어는 이러한 디바이스들 내에 저장될 수 있고 코어(940)에 의해 실행될 수 있다. 컴퓨터-판독가능 매체는 특정한 필요성들에 따라, 하나 이상의 메모리 디바이스들 또는 칩들을 포함할 수 있다. 소프트웨어는 코어(940) 및 구체적으로, (CPU, GPU, FPGA 등을 포함하는) 그 안의 프로세서들로 하여금, RAM(946) 내에 저장된 데이터 구조들을 정의하는 것, 및 소프트웨어에 의해 정의된 프로세스들에 따라 이러한 데이터 구조들을 수정하는 것을 포함하는, 본 명세서에서 설명된 특정한 프로세스들 또는 특정한 프로세스들의 특정한 부분들을 실행하게 할 수 있다. 추가적으로 또는 대안으로서, 컴퓨터 시스템은 본 명세서에서 설명된 특정한 프로세스들 또는 특정한 프로세스들의 특정한 부분들을 실행하기 위하여 소프트웨어 대신에 또는 소프트웨어와 함께 동작할 수 있는, 회로(예를 들어, 가속기(944))에서 와이어링되거나 또는 그렇지 않을 경우에 구체화된 로직의 결과로서의 기능성을 제공할 수 있다. 소프트웨어에 대한 참조는 로직을 망라할 수 있고, 적절할 경우에 그 반대도 마찬가지이다. 컴퓨터-판독가능 매체들에 대한 참조는 실행을 위한 소프트웨어를 저장하는 (집적 회로(integrated circuit; IC)와 같은) 회로, 실행을 위한 로직을 구체화하는 회로, 또는 적절할 경우에 둘 모두를 망라할 수 있다. 본 개시내용은 하드웨어 및 소프트웨어의 임의의 적당한 조합을 망라한다.

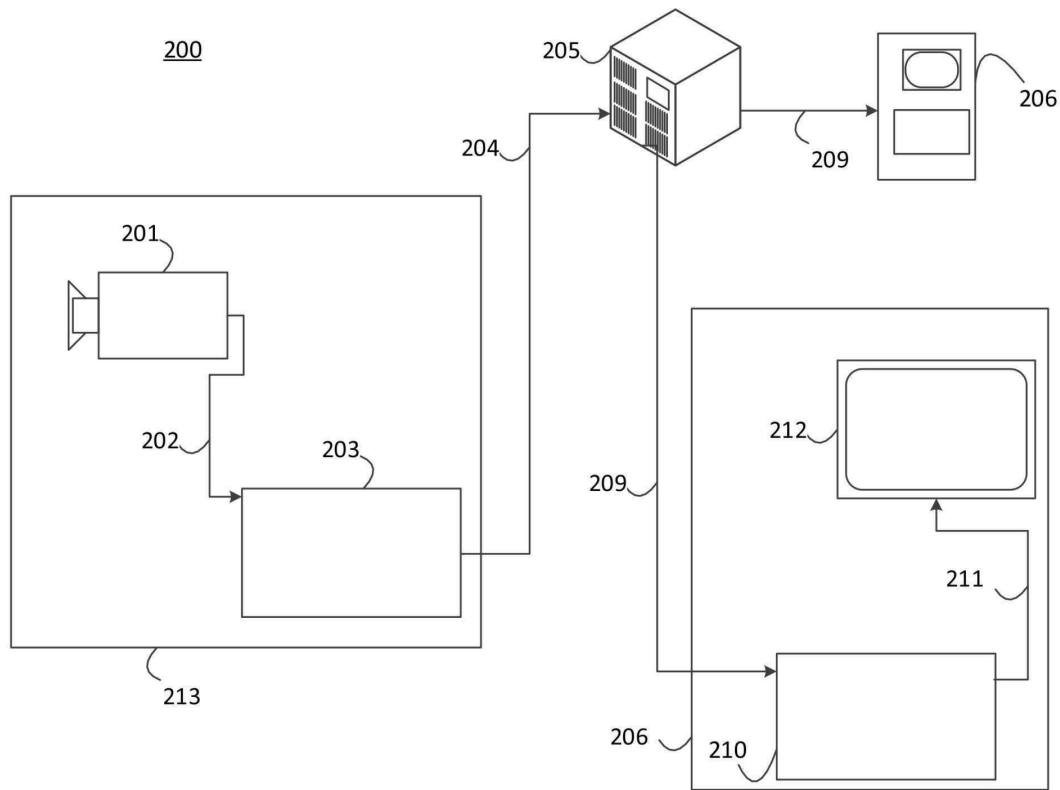
[0163] 이 개시내용은 몇몇 비-제한적인 예시적인 실시예들을 설명하였지만, 개시내용의 범위 내에 들어가는 개조들, 치환들, 다양한 적당한 등가물들이 있다. 본 기술분야에서의 통상의 기술자들은, 본 명세서에서 명시적으로 도시되거나 설명되지 않았지만, 개시내용의 원리들을 구체화하고, 이에 따라, 그 사상 및 범위 내에 있는 수 많은 시스템들 및 방법들을 고안할 수 있을 것이라는 것이 이에 따라 인식될 것이다.

도면

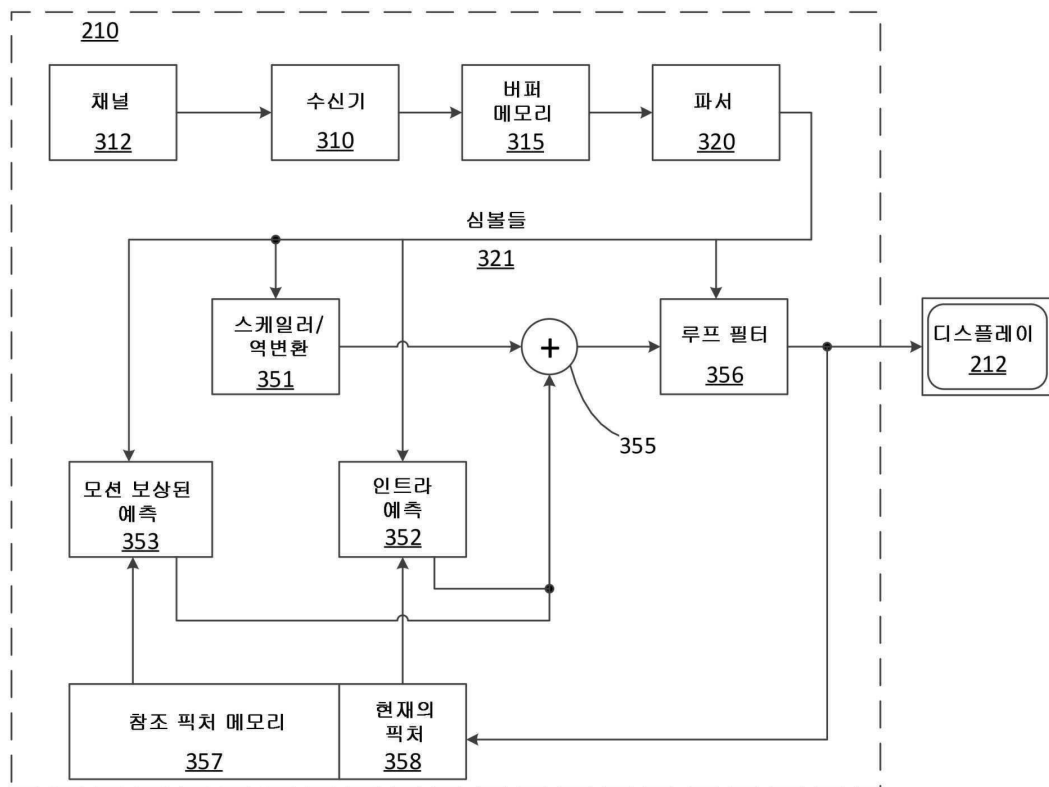
도면1



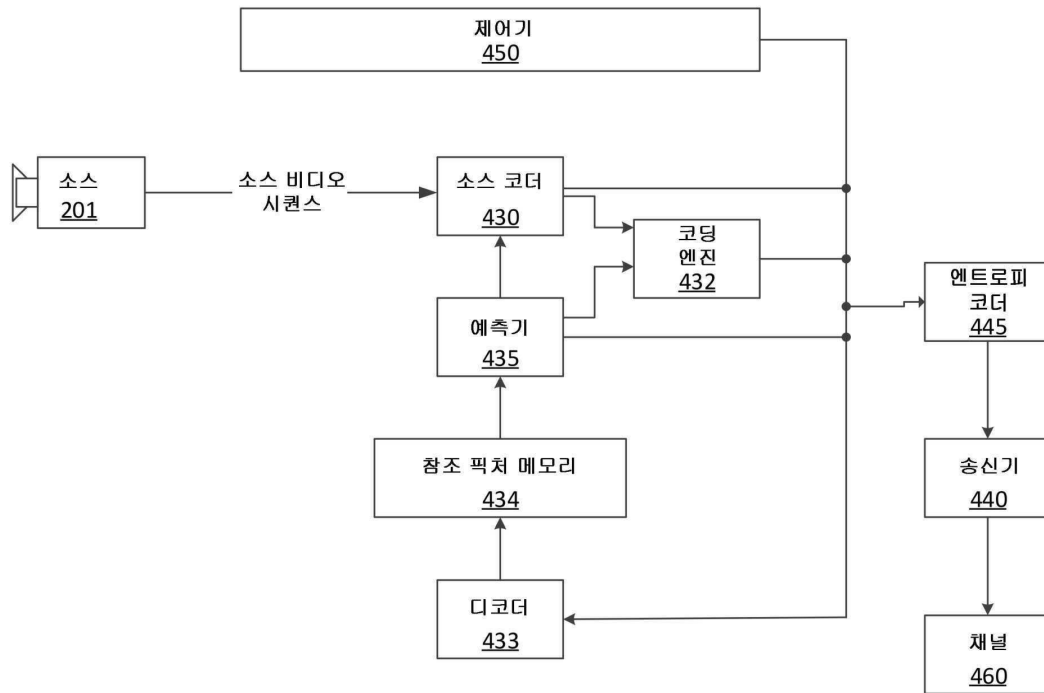
도면2



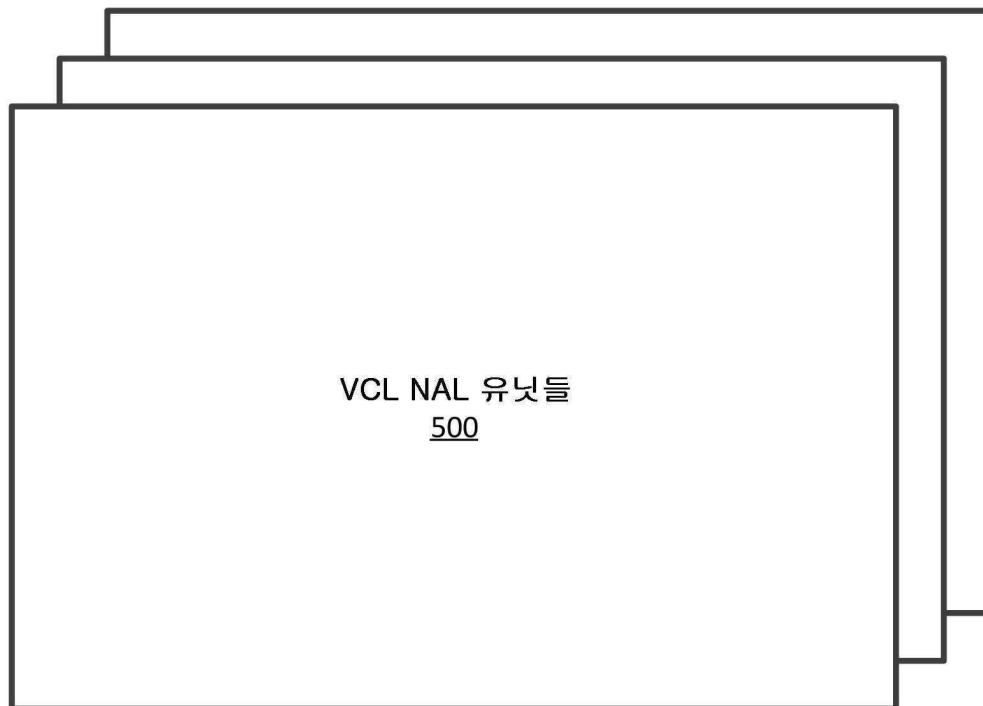
도면3



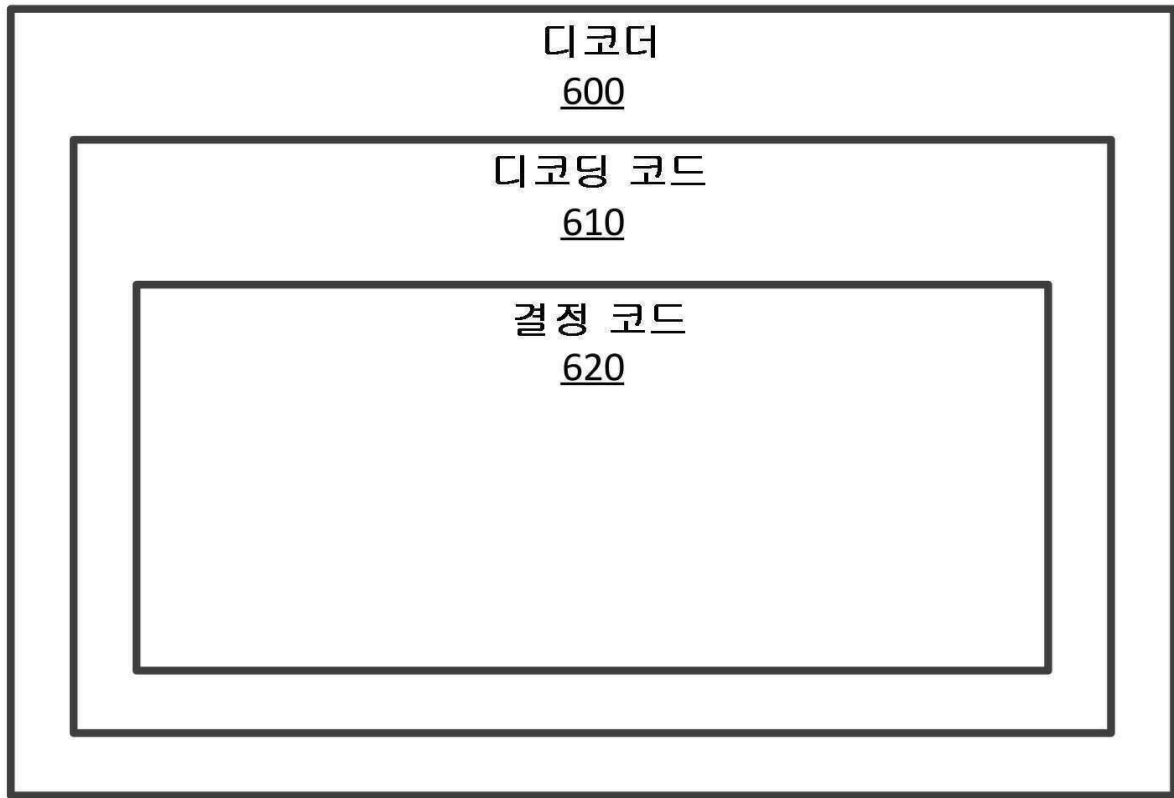
도면4



도면5



도면6



도면7

