

公告本

申請日期: 87. 0. 8

96 年 2 月 15

案號: 87116730

修正
補充

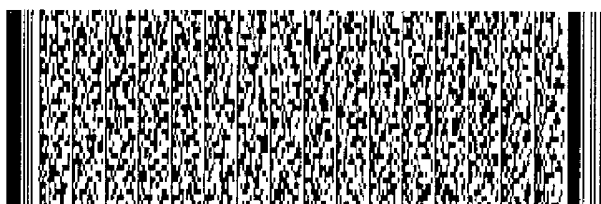
類別: H04L7/64

(以上各欄由本局填註)

發明專利說明書

448669

一、 發明名稱	中文	使用第二時序信號決定第一時序信號相位之方法及裝置以及使用另一時序信號產生指示一時序信號相位資料流之方法及電路
	英文	METHOD AND APPARATUS OF DETERMINING THE PHASE OF A FIRST CLOCK SIGNAL USING A SECOND CLOCK SIGNAL AND METHOD AND CIRCUIT OF PRODUCING A DATA STREAM INDICATIVE OF THE PHASE OF ONE CLOCK SIGNAL USING ANOTHER CLOCK SIGNAL
二、 發明人	姓名 (中文)	1. 溫德爾 杉德
	姓名 (英文)	1. SANDER, WENDELL
	國籍	1. 美國
	住、居所	1. 美國加州95032洛卡托斯市哈伍苑112號
三、 申請人	姓名 (名稱) (中文)	1. 美商特洛普蘭公司
	姓名 (名稱) (英文)	1. TROPICAN, INC.
	國籍	1. 美國
	住、居所 (事務所)	1. 美國加州庫帕提諾市央提文庫克大道20813號150室
	代表人 姓名 (中文)	1. 麥克 J. 艾勒特
	代表人 姓名 (英文)	1. MICHAEL J. ELLIOTT



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

美國 US

1997/10/08 08/947,027

有

美國 US

1998/01/14 09/006,938

有

有關微生物已寄存於

寄存日期

寄存號碼



五、發明說明 (1)

發明背景

發明範疇

本發明係關於數位式相位鑑別。

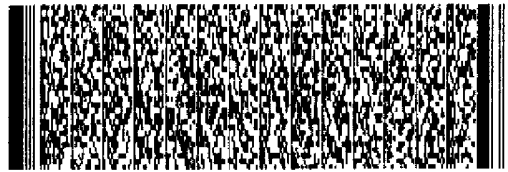
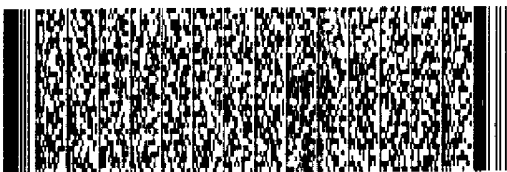
最新技藝

相位鑑別於數位式無線通訊是重要的，特別對在任何角度調變的數位式無線接收器而言。相位鑑別與頻率鑑別為息息相關。頻率鑑別通常使用類比電路，例如IQ頻率鑑別器執行。類比頻率鑑別器具有本質上的缺陷。假使是IQ頻率鑑別器，該鑑別器需要一些類比組件、二A/D轉換以及一數值反正切操作，使電路成為很複雜。

已存在用於產生代表該信號瞬時相位值的已知方法只使用數位元件。各種此類的方法於美國專利案號為第5,084,669號中說明，以提及的方式併入本文中。尤其是，先前的專利說明用於決定該信號瞬時相位的數位電路，假使需要時該信號瞬時頻率可以由此獲得。雖然該電路之製作為全數位式，但是非常複雜。一種以簡易、全數位方式決定該信號瞬時相位之改良方法及裝置。因此將由那些熟知該技藝的人士接受。

發明總結

一般說來，本發明提供一種用於決定第一時序信號相對於第二時序信號相位的簡易、全數位式的方法與裝置。該第一時序信號可以是如射頻(RF)信號之週期性類比信號的近似數位信號。一種取樣技術被使用以產生包含相關相位資訊的數位位元流。由該數位位元流形成指示相關相位的

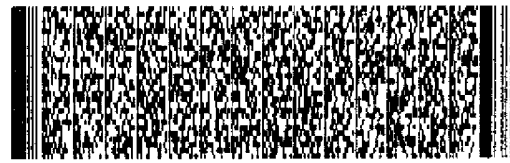
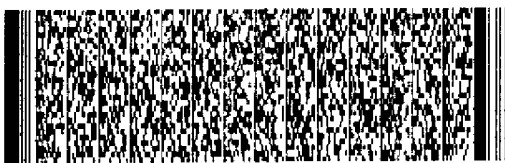


五、發明說明 (2)

數位字元。該數位字元可以使用一數位濾波器而形成。有利地是，可應用於西格瑪-三角(有時視為三角-西格瑪)類比數位(A/D)轉換器之數位濾波技術的延伸主體可以被直接應用於該數位流。藉由一適宜選擇的加權函數，高度準確性可以被獲得。

如本發明之另一態樣，一種決定該第一時序信號與第二時序信號頻率比率的方法被提供。第一時序信號依據第二時序信號而取樣以產生一數位位元或符號流，並由該數位位元或符號流形成指示該頻率比率的數位字元。該數位字元可以藉由將該數位位元或符號流濾波而形成。用於實行先前提到方法之裝置可以包含依據第二時序信號而取樣第一時序信號以產生一數位位元或符號流之電路，如數位濾波器以由該數位位元或符號流形成指示頻率比率之數位字元。較佳地是，該數位濾波器使用一加權函數，其中不同的權值被應用於不同的數位位元或符號。

如本發明之另一相關態樣，一種產生指示二時序信號頻率比率之資料流的方法被提供，該方法藉由依據另一時序信號而取樣一時序信號以形成一數位位元或符號流，各數位位元或符號代表該時序信號一些預定極性的轉換；該數位位元或符號在其他時序信號之特別週期內發生，如此該數位位元或符號流可以更進一步被處理以決定該頻率比率。一種用於產生此類指示二時序信號頻率之資料流的電路可以包含一第一輸入端，其中第一時序信號被應用至該第一輸入端；一第二輸入端，第二時序信號被應用至該第



五、發明說明 (3)

二輸入端；該電路產生一數位位元或符號流作為輸出信號，各數位位元或符號代表時序信號之一些預定極性的轉換；該時序信號在其他時序信號之特別週期內發生，如此數位位元或符號流可以更進一步被處理以決定該頻率比率。

仍然如本發明之更進一步態樣，一種用於產生二頻率 F_x 與 F_s 比率的三角/西格瑪調變之裝置被提供，該電路包含一個用於計算 F_s 之時序稜數目的記數器電路，該 F_s 時序稜介於二 F_x 時序稜之間的時間週期發生；以及用於儲存在各 F_s 之時序稜時記數器值之暫存器電路。由暫存器裝置輸出的順序值包含該三角/西格瑪調變的量化資料。

圖示簡單說明

本發明可以由下列說明結合附圖而更進一步地瞭解。在該附圖中：

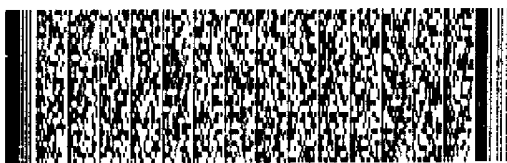
圖1為一方塊圖，解釋西格瑪-三角調變器，以及如本發明之一具體實施例之應用於頻率取樣的取樣電路之取樣資料模式；

圖2為有助於解釋圖1中電路模式操作的表格，其中該輸入頻率的一個例子是該參考頻率的0.6875倍；

圖3為一定時圖，解釋圖1中電路模式應用於頻率取樣時之操作原理；

圖4為藉由圖1電路模式說明之該頻率取樣電路的一個例子之設計圖；

圖5為一第一定時圖，解釋圖4之頻率取樣電路的操作；



五、發明說明 (4)

圖6為一第二定時圖，解釋圖4之頻率取樣電路的操作；

圖7二分別加權函數之圖形，該加權函數可以被使用於執行如圖4之電路產生的數位位元流之數位式濾波；

圖8為一解釋使用常數加權函數而由數位頻率鑑別器獲得的準確度的圖形；

圖9為解釋使用三角加權函數而由數位式鑑別器獲得的準確度的圖形；

圖10為一可以與如圖4之頻率取樣電路結合而使用之數位式濾波器例子的方塊圖；

圖11A為解釋一種數位式相位鑑別方法之製表；

圖11B為顯現圖11A方法之結果的繪圖；

圖11C為結合圖11A與圖11B而使用的加權函數之繪圖；

圖12A為解釋另一種數位式相位鑑別方法之製表；

圖12B為顯現圖12A方法之結果的繪圖；

圖12C為結合圖12A與圖12B而使用的加權函數之繪圖；

圖13為一如圖12之技術的數位式相位鑑別硬體之方塊圖；

圖14A解釋數位式相位鑑別之另一種方法的製表；

圖14B為顯現圖14A方法之結果的繪圖；

圖14C為結合圖14A與圖14B而使用的加權函數之繪圖；

圖15為一如圖14之技術的數位式相位鑑別硬體之方塊圖；

圖16A解釋數位式相位鑑別之另一種方法的製表；



五、發明說明 (5)

圖16B為顯現圖16A方法之結果的繪圖；

圖16C為結合圖16A與圖16B而使用的加權函數之繪圖；

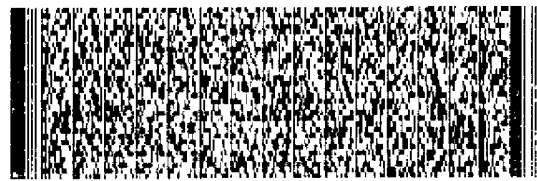
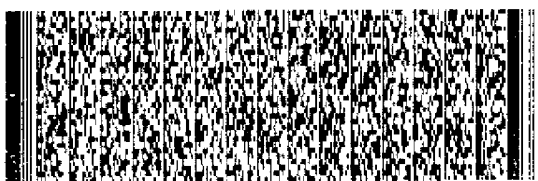
圖17為一如圖16之技術的數位式相位鑑別硬體之方塊圖。

發明之詳細說明

緊接著本發明之數位式相位鑑別器的方式可以藉由類似西格瑪-三角A/D轉換而被欣賞，此方式藉由此類參考如Candy等人於國際電機電子工程師學會(IEEE)期刊，第1至第6頁，Piscataway, NJ (1992)發表之"過度取樣三角-西格瑪資料轉換器(Oversampling三角-西格瑪Data-Sigma Converters)"而優良地說明。一西格瑪-三角轉換器在大為高於該尼奎斯特(Nyquist)速率下之頻率將變化振幅之類比信號調變至簡易的數位碼。該調變器之設計允許在時間之解析度被轉換為振幅之解析度。一西格瑪-三角調變器的取樣資料電路模式，顯現於圖1中，可以直接被應用於由此說明的頻率取樣。

參考圖1，一發生在取樣時間 i 的輸入信號 x_i 已經在取樣時間 i 減去該輸出信號 y_i 。其結果被應用至具有輸出信號 w_i 的累加器。一累加器在取樣時間 i 之"新的"輸入信號與累加器"舊的"輸出信號結合而形成該累加器之新的輸出信號。該累加器之輸出信號被量化，該量化代表加入一誤差 e_i 。該量化器之輸出信號為最終輸出信號 y_i 。

現在假設 x_i 為二頻率之比率且該量化器為二階量化器。更進一步假設有問題之時間週期的二頻率之比率為例如



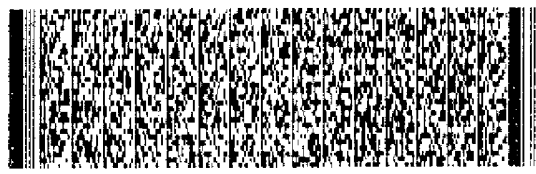
五、發明說明 (6)

0.6875。如圖2所示，後面之值第一次被累加，給予0.6875之累加值。此值為小於1，該值0.6875再次被加至累加值，給予一新的累加值1.375。由於此值現在為大於1，由0.6875減去1且結果($0.6875-1=-0.3125$)被加至累加器以等於1.0625值。以此方式中持續進行操作。在先前提到的操作順序中，一資料流藉由取得各累加值的整數部分1或0而產生。

參考圖3，在圖2中之一序列數目的解譯可以被欣賞。二時序信號被顯現。再一次，假設在有興趣週期期間內，上方時序信號與下方時序信號的比率為0.6875。在時間 $t=0$ 時，二時序信號的上升稜一致。在下方時序信號的第一依序上升稜，上方時序信號已經耗時0.6875倍週期。在下方時序信號的下一個上升稜，已經耗時上方時序信號的1.375倍週期。在下方時序信號的下一個上升稜，從上方時序信號的第一週期之後已經耗時上方時序信號的1.0625倍週期，以此類推。

一個俘獲電路或是頻率取樣電路的設計圖可以被使用於相當於先前在圖4中顯現之例子說明的資料流之資料樣本。在該解釋的具體實施例中，假設該時序信號的比率為不會有多於較快時序的一上升稜將在較慢時序之單一週期內發生。在其他具體實施例中，不應用此假設。

該俘獲電路包含一輸入部分401與一輸出部分403。該輸入部分包含二區段Ch1與Ch2，必須小心地匹配以將誤差最小化，各區段包含至少二串聯耦合之D型正反器串。在下



五、發明說明 (7)

列的說明中，相同的數字將被使用於參考相關的正反器本身以及其相關輸出信號。

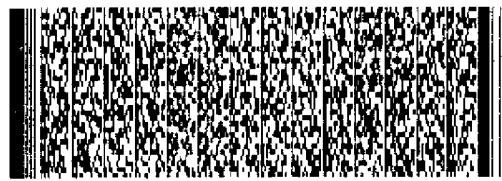
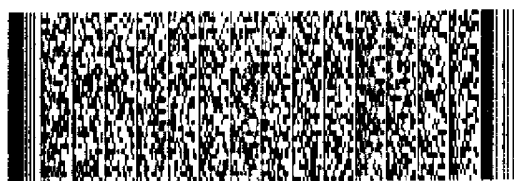
在各區段中，正反器串中的該第一正反器由取樣時序信號 F_x 所計時。該正反器串中的次一個正反器由取樣時序信號 F_s 所計時。上區段第一正反器 $Q1$ 的 D 輸入被耦合至相同正反器的輸出 $\overline{Q}$ 。下區段第一正反器的 D 輸入被耦合至上區段第一正反器的輸出 Q 。二區段的其餘正反器被串聯耦合，亦即， Q 至 D ， D 至 Q 。

該輸入部份之功能為1)產生二信號，且互為邏輯倒數，在時序信號 F_x 之上升稜轉換；2)在該時序信號 F_s 之上升稜鎖存該二信號之值；以及3)檢測由一時序至下一時序的轉換。可能需要與 $Q3$ 及 $Q4$ 串連之額外中間階段將由該二時序信號之非同步形成的介穩定性加以最小化，且事實上多數此類階段可能在特別的設計被需要。

該輸出部份在典範的具體實施例中包含三個有二輸入的NAND閘。相關的NAND閘 $N1$ 與 $N2$ 被耦合至該輸入區段之最終正反器級的 D 與 $\overline{Q}$ 信號。NAND閘 $N1$ 與 $N2$ ，和更進一步之NAND閘 $N3$ 結合以形成該俘獲電路之最終輸出。

輸出部份之功能為檢測二輸入區段形成的二通道其中之一通道，由一取樣時序至下一個取樣時序時之輸入時序信號位準的變化。二輸入區段以乒乓方式作用，交替檢測該輸入時序信號位準的變化。

圖4之俘獲電路的操作可以參考圖5之定時圖而更完全地欣賞。二通道之第一級形成相反信號 $Q1$ 與 $Q2$ 和該輸入時序



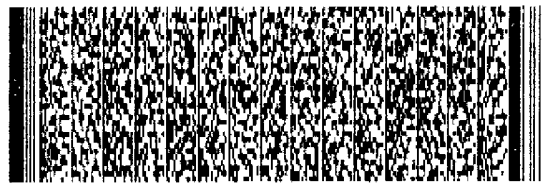
五、發明說明 (8)

信號之上升稜近似地一致(但有點延遲)。信號Q3與Q4分別依據該取樣時序將信號Q1與Q2加以取樣而形成。信號Q5與Q6分別延遲信號Q3與Q4之複製。該NAND閘一起實現邏輯函數 $X = Q3 \cdot \overline{Q5} \vee Q4 \cdot \overline{Q6}$ 。

在圖5的例子中，所解釋的信號全為理想的方波信號。實際上，該信號將具有有限的上升與下降次數。該信號Q1與Q2之有限的上升與下降次數以及該電路非同步的可能效應為介穩定性如圖6中之解釋。此處，信號Q3與Q5以及信號Q4與Q6各為處於一循環內之未決定。該電路的最終輸出可能正確或是可能不正確。然而，因為該決定是由"封閉呼叫"開始，該電路全部操作的偶發錯誤決定之效應可以忽略。不穩定的時間視窗藉由增加在該路徑內的全部增益而減低。假使該Q3與Q9內的增益足以將錯誤的機率減低至可接受位準，那麼就不需要額外的電路。假使該Q3與Q9內的增益不足以將錯誤的機率減低至可接受的位準，那麼就需要額外的電路來增加該增益。

為了將由如圖4俘獲電路產生之資料流的二時序信號的頻率比率回復，數位式濾波被應用。有利地是，可以應用於西格瑪-三角(或三角-西格瑪)A/D轉換器之數位式濾波技術的延伸主體可以被直接應用於該數位流。甚至於，藉由一適當選擇的加權函數，高度準確性可以被獲得。

乘積之加權過的和為FIR濾波器之一個例子。所以由此說明加權函數為一數位式濾波理論中FIR濾波器之加權函數。然而，必須要明白的是該IIR濾波器亦可以被使用。



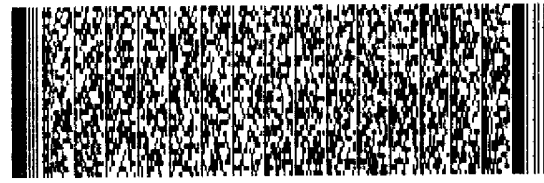
五、發明說明 (9)

在FIR數位式濾波的處理中，該加權函數被應用於資料取樣的"視窗"中以獲得在該視窗中央之頻率比率的預估。該視窗之後被"選擇與移動"至下一串樣本。開視窗通常將重疊。舉例來說，一視窗可以包含256個樣本。

參考圖7，用於256個樣本之視窗的另二加權函數被顯現。該加權函數被正規化，其意義為在該加權函數下的區域為一整體。一加權函數，以虛線表示，其為直線，為常數加權函數。另一個加權函數，以實線表示，為三角加權函數。該加權函數為數位濾波器內的脈衝反應函數。

使用直線加權函數與三角加權函數之數位式濾波的結果分別顯現在圖8與圖9中。在圖8與圖9的案例中，頻率比率由恰好小於0.687增加至恰好大於0.693。如圖8所示，使用直線加權函數，量化的信號在介於鄰近該輸入的二位準間振盪，在此方式中，其局部平均等於該平均輸入。平均誤差被計算為1772 ppm。如圖9所示，使用三角加權函數之量化信號以83 ppm的平均誤差追蹤該輸入。

一應用三角加權函數之典範頻率累加器的設計圖，可以被使用於完成所期望之數位式濾波，該設計圖顯現於圖10中。在該所示的例子中，該頻率累加器使用一7-位元計數器101，一14-位元加法器103以及一14-位元暫存器105。該7-位元計數器由該取樣頻率 F_s 計時。該7-位元計數器的輸出被提供為加法器的一輸入。該7-位元計數器的功能為由0往上計算至127以及由127往下計算至0。該127之計數連續發生2次。此作為藉由使用正反器107達成。該正反器



五、發明說明 (10)

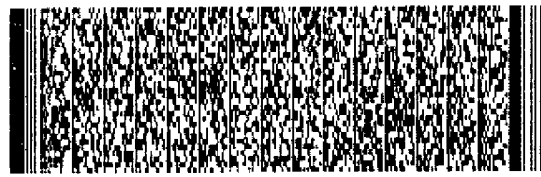
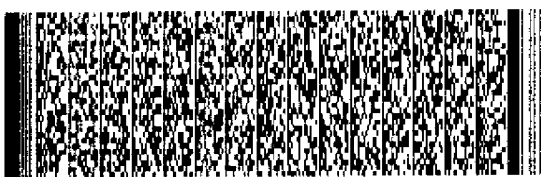
由該取樣頻率 F_s 計時。7-位元加法器的終端計數信號為該正反器的輸入。該正反器的輸出被耦合至該7-位元計數器的往下計算輸入。

該"過度取樣的"資料流被耦合至該加法器的控制輸入。當資料流的現行位元為1時，一加法被執行。當現行位元為0時，沒有加法被執行。該加法器的進位輸入被連結為高電壓，而有效地使該權值的範圍成為1至128。

該14-位元暫存器由該取樣頻率 F_s 計時。其輸出被應用至該加法器的另一個輸入。其輸入接收由加法器產生的輸出字元。14-位元加法器的功能為執行256個時序的累加操作。在該256個時序結束時，該14-位元加法器的輸出被使用為頻率比率的估計器。更特別地是，在所示的例子中，該累加器的輸出等於 $R \times 128 \times 129$ ，其中該 R 為頻率比率估計器。

先前的技術可以容易地被延伸至相位鑑別。用於數位式相位鑑別的一種不同的方法與裝置將被說明，以留下不同的設計協定。

第一個方法為觀念上很直接但是計算上花費很大。參考圖11A，所觀察的相同頻率資料流與對等於該三角加權函數(參考圖11B)的相同權值組被使用。該參考頻率與在相當常時間週期上的取樣頻率之比率起初使用先前說明的技術決定。已經獲得此頻率比率估計器之後，短項頻率之偏差如之前計算該相同的頻率預估但是在相當高的速率計算，計算週期為每一取樣週期計算一次。也就是說，連續



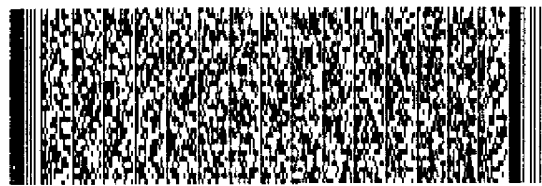
五、發明說明 (11)

的樣本全部使用圖10之電路取得，計算週期如取樣週期之頻繁。各頻率預估(F)之差異(DF)由先前決定的頻率比率計算而得，乘以適宜的標度因素K並累加以獲得一對等的相位預估Pf。(該Pf的啟始值為一任意選擇的啟始條件，選擇用於與一理想預估比較。實際上，該相位可以基於先前所知信號特性的經驗而被啟始為一值，或是缺少此類之事實，可以在檢測到相位反應點時被設定為0)。

特定波形(實線)的實際相位與使用先前相位預估方法所得之相位預估比較相位繪圖模擬，顯現於圖11C中。

先前之"頻率差異"相位預估方法為龐大地計算，因為需要在相當高的速率下計算頻率預估。一"預加差異"相位預估方法排除此需求。參考圖12A，不由該頻率預估減去頻率比率，而將該頻率比率Fr由該取樣的資料本身減去的方式取代之。假設資料流為只是1與0的位元流，且假設該頻率比率Fr=0.6875，那麼該預加差異Y將具有 $Y=1-0.6875=.3125$ 或是 $Y=0-0.6875=-0.6875$ 兩者之其中一值。該Y值被累加以獲得對等值PX。相位預估PP_n藉由將該PX值以先前形成頻率預估(例如使用對等的加權函數，圖12B)相關說明的實質相同方式濾波而獲得，除了該已濾波值以標度因素k定標度。

該預加差異相位計算可以被顯現為以數學上全等於該頻率差異相位計算。模擬結果顯現於圖12C，所以與圖11C中相同。然而，該硬體實現由使用該預加差異相位計算而可能為相當簡單，因為每相位點只需要一計算。此種硬體實



五、發明說明 (12)

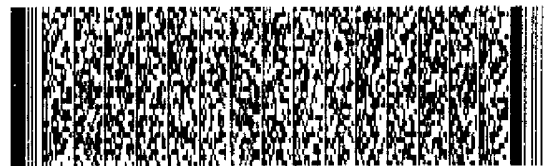
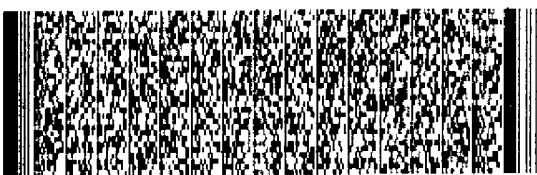
現被顯現於圖13中。

圖13的預加差異相位估計器一般為包含一第一累加器ACC1、一類似或是相等於圖10相關之先前說明的權值產生器之權值產生器WG、以及一第二累加器ACC2。

該累加器ACC1作用為產生相當於所觀察之頻率資料流位元(在其他具體實施例中或是為符號)的相位數 PX_i ，並包含一多工器1301、一加法器1303以及一暫存器(例如，一16-位元暫存器)1305。該乘法器1301依據該值X選擇二可能值 Y_i 之其中之一，並應用 Y_i 至該加法器1303。該暫存器之值被加入至 Y_i 以形成 PX_i ，之後被儲存至該暫存器。所以該加法器1303與暫存器1305累加該 PX_i 值。

該 PX_i 值之後在累加器ACC2中濾波，累加器ACC2包含一乘法器1307、一加法器1309以及一暫存器1311。乘法器1307接收由權值產生器WG產生的權值與累加器ACC1產生的該 PX_i 值。相關的權值與 PX_i 值被相乘且乘積被累加，例如對128時序循環而言，以產生該相位估計器PP。該乘法器可以被建構為在該累加處理期間內應用標度因素k至各乘積。

該更簡單的實現可以由使用該整數差異相位計算而達成。該整數差異相位計算數學上不等於先前之方法，但是非常接近。參考圖14A，此方法除了所觀察的頻率資料流以外，亦使用該參考頻率資料流；假使該參考頻率被應用至圖4的俘獲電路(具有相同的時序)時，該參考頻率資料流將形成。該運行和 D_i 之後被形成為整數差 $X_i - R_i$ 。在許多



五、發明說明 (13)

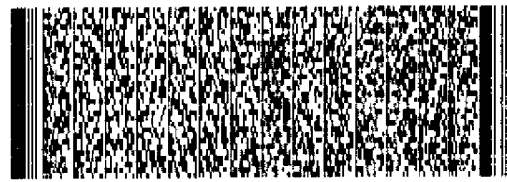
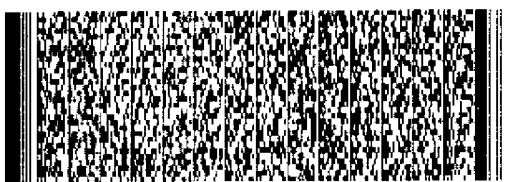
實際的應用中，如圖14與15解釋的例子， D_i 將具有該值1，0與-1的其中之一。然而由現行的例子，至一般案例，其中 D_i 為取其他值可以被欣賞與瞭解，且被現行的說明所接受。

相位預估藉由與先前說明之相同或是類似方式將 D_i 值濾波而形成。該相同的三角加權函數可以被使用，圖14B。該整數差異相位計算方法產生與前述方法對等的模擬結果，圖14C。

參考圖15，在該例子中 D_i 將具有該值1，0與-1的其中之一，相對應的硬體實現實質上可以被簡化(例如與圖13之硬體比較)。

圖15之該整數差異相位估計器類似圖13之估計器，包含一第一累加器ACC1、一權值產生器WG以及一第二累加器ACC2。累加器ACC1為具有與圖13之相當結構非常不同的構造。圖15之累加器ACC1包含一參考圖樣產生器1501、1-位元減法器1503、一2-位元加法器1505以及一2-位元暫存器1507。該1-位元減法器由相關X值減去相關R值。該2-位元加法器與該暫存器累加所形成的該 D_i 值，該 D_i 值如先前所解釋，可能被限制為只是1，0，-1的其中之一。

該產生器WG以及該累加器ACC2實質上與圖13先前說明的相同。然而，因為 D_i 值只是1，0，-1的其中之一，所以就不需要乘法器。而是，假使 $D_i=1$ 時，權值被加至累加值；而假使 $D_i=-1$ 時，權值被減去。(假使 $D_i=0$ 時，累加值保持不變)。硬體乘法器之節省為圖15之製作的特別優點。



五、發明說明 (14)

相位預估的更進一步方法被視為時序量測相位計算方法。參考圖16A，此方法類似於前述之整數差異相位計算方法，目前R，X與D被顧慮。然而，此方法處除了該參考頻率資料流R以外亦使用"時序量測"數目RG，其與圖2中出現的數目相同。甚至於，所使用的加權函數明顯地不同，如圖16B所示。

時序量測相位預估值PC使用下列之等式獲得：

$$PC_n = k \cdot (D_n - \text{frac}(RG_n) + 0.5 + \sum_i (W_i \cdot X_{i,n-64}))$$

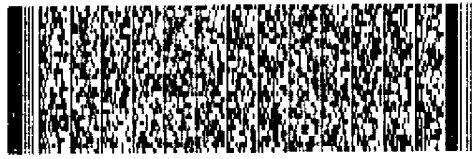
使用該時序量測相位位計算方法之模擬結果顯現於圖16C中。

參考圖17，該時序量測相位估計器一般包含一第一累加器ACC1、一權值產生器WG以及一第二累加器ACC2。該估計器另外還包含一加法方塊1701。

該累加器方塊ACC1實質上與圖15中的累加器方塊ACC1相同。然而，請注意參考圖樣產生器產生使用於累加器ACC1中的參考頻率資料流R，以及輸入至該加法方塊1701的時鐘量測資料流RG。

該權值產生器包含一記數器1703以及一權值產生器邏輯1705。

累加器ACC2包含一加法器1707以及一暫存器1709。當X=1時，由權值產生器產生之權值被加至暫存器1709的內



五、發明說明 (16)

容。該加法器的輸出變成暫存器新的輸入，其執行該累加器的操作例如有128時鐘循環。

在累加器ACC2的累加操作結束時，該累加器ACC1與ACC2的輸出，一起與相對應的RG值在該加法方塊1701內相加。

本發明在不脫離原始技術的精神與本質特徵下，可以被具體實施為其他特定的型式，將被那些具有該技藝之原始技術的人士所欣賞。所以目前揭示的具體實施例在各方面皆被視為解釋而非限制。本發明的範圍藉由所附的申請專利範圍指出而非前述的說明，且所有與該範圍有相等意義及範圍內的變化均將被接受。

元件符號說明

101	7-位元計數器
103	14-位元加法器
105	14-位元暫存器
107	正反器
401	輸入部分
403	輸出部分
1301	多工器
1303	加法器
1305	暫存器
1307	乘法器
1309	加法器
1311	暫存器
1501	參考圖樣產生器
1503	1-位元減法器



五、發明說明 (16)

- 1505 2-位元加法器
- 1507 2-位元暫存器
- 1701 加法方法
- 1703 計數器
- 1705 權值產生器邏輯
- 1707 加法器
- 1709 暫存器

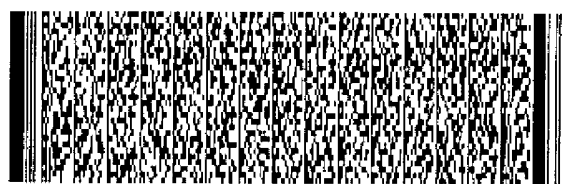
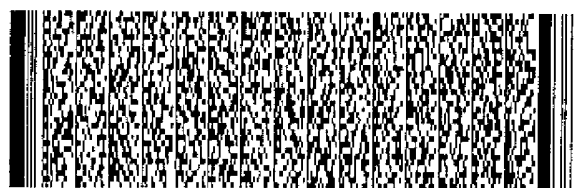


四、中文發明摘要 (發明之名稱：使用第二時序信號決定第一時序信號相位之方法及裝置以及使用另一時序信號產生指示一時序信號相位資料流之方法及電路)

一般說來，本發明提供一種用於決定第一時序信號相對於第二時序信號相位的簡易、全數位式的方法與裝置。該第一時序信號可以是如射頻(RF)信號之週期性類比信號的近似數位信號。使用一種取樣技術以產生包含相關相位資訊的數位位元流。由該數位位元流形成指示相關相位的數位字元。該數位字元可以使用一數位濾波器而形成。有利地是，可應用於西格瑪-三角(有時視為三角-西格瑪)類比數位(A/D)轉換器之數位濾波技術的延伸主體可以被直接應用於該數位流。藉由一適宜選擇的加權函數，高度準確性可以被獲得。

英文發明摘要 (發明之名稱：METHOD AND APPARATUS OF DETERMINING THE PHASE OF A FIRST CLOCK SIGNAL USING A SECOND CLOCK SIGNAL AND METHOD AND CIRCUIT OF PRODUCING A DATA STREAM INDICATIVE OF THE PHASE OF ONE CLOCK SIGNAL USING ANOTHER CLOCK SIGNAL)

The present invention, generally speaking, provides a simple, all-digital method and apparatus for determining the phase of a first clock signal relative to a second clock signal. The first clock signal may be a digital approximation of a periodic analog signal such as an RF signal. A sampling technique is employed that produces a stream of digital bits containing relative phase information. From the stream of digital bits is formed a digital word indicative



四、中文發明摘要 (發明之名稱：使用第二時序信號決定第一時序信號相位之方法及裝置以及使用另一時序信號產生指示一時序信號相位資料流之方法及電路)

英文發明摘要 (發明之名稱：METHOD AND APPARATUS OF DETERMINING THE PHASE OF A FIRST CLOCK SIGNAL USING A SECOND CLOCK SIGNAL AND METHOD AND CIRCUIT OF PRODUCING A DATA STREAM INDICATIVE OF THE PHASE OF ONE CLOCK SIGNAL USING ANOTHER CLOCK SIGNAL)

of the relative phase. The digital word may be formed using a digital filter. Advantageously, an extensive body of digital filtering techniques applicable to Sigma-Delta (sometimes referred to as Delta-Sigma) A/D converters may be applied directly to the digital stream. By using an appropriately-chosen weighting function, high accuracy may be obtained.



六、申請專利範圍

1. 一種使用第二時序信號決定第一時序信號相位之方法，包括下列之步驟：

依據第二時序信號而取樣第一時序信號以產生數位位元流；以及

由該數位位元流形成指示相位的數位字元。

2. 如申請專利範圍第1項之方法，其中形成數位字元之步驟包括將數位位元流濾波。

3. 一種使用第二時序信號決定第一時序信號相位之裝置，包括：

依據該第二時序信號取樣該第一時序信號以產生數位位元流之裝置；以及

由該數位位元流形成指示相位之數位字元的裝置。

4. 如申請專利範圍第3項之裝置，其中形成數位字元之裝置包括一數位濾波器。

5. 如申請專利範圍第4項之裝置，其中該數位濾波器使用一加權函數，其中不同的權值應用於不同的數位位元。

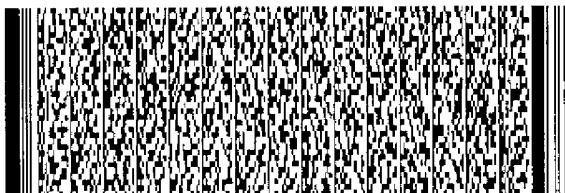
6. 一種使用第二時序信號決定第一時序信號相位之方法，包括下列之步驟：

依據第二時序信號而取樣該第一時序信號以產生數位符號流；以及

由該數位符號流形成指示相位的數位值。

7. 如申請專利範圍第6項之方法，其中形成該數位值之步驟包括將數位位元流濾波。

8. 一種使用第二時序信號決定第一時序信號相位之裝



六、申請專利範圍

置，包括

依據第二時序信號而取樣第一時序信號以產生數位符號流之裝置；以及

由該數位位元流形成指示相位之數位值的裝置。

9. 如申請專利範圍第8項之裝置，其中形成數位符號流之裝置包括一數位濾波器。

10. 如申請專利範圍第9項之裝置，其中該數位濾波器使用一加權函數，函數中不同的權值應用於不同的數位位元。

11. 一種用於使用另一時序信號產生指示一時序信號相位資料流之方法，包括依據另一時序信號取樣一時序信號，以形成第一數位位元或符號流；其中各數位位元或符號代表一時序信號之一些預定極性的轉換；該數位位元或符號在其他時序信號之特別週期內發生，如此該數位位元或符號流可以更進一步被處理以決定相關相位。

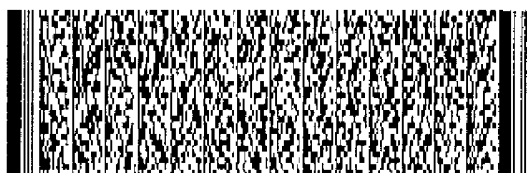
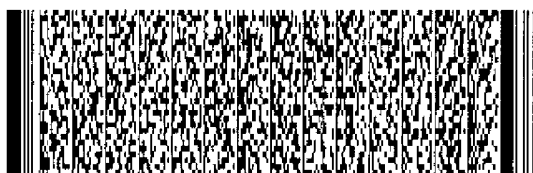
12. 如申請專利範圍第11項之方法，其中一頻率差異相位計算被使用，且尚包括下列之步驟：

將數位位元或數位符號流濾波以獲得時序信號頻率之平均比率；

將該數位位元或數位符號流濾波以獲得時序信號頻率比率之一串短項預估；

對各預估而言，計算介於各預估與頻率之平均比率間的差異，並將該差異轉換為相位增量；以及

將該相位增量累加以產生運行相位預估。



六、申請專利範圍

13. 如申請專利範圍第11項之方法，其中預加差異相位計算被使用，且尚包括下列之步驟：

藉由從各該數位位元或符號減去時序信號頻率之比率，以產生第一數位值流；

藉由累加第二數位值流，產生之第二數位值流；
將第二數位值流加以濾波。

14. 如申請專利範圍第11項之方法，包括下列步驟：

產生第二數位位元或符號流，該數位位元或符號流於其他時序信號依據其中之一時序信號取樣時形成；

由第一數位位元或符號流減去第二數位位元或符號流以產生第三數位位元或符號流；以及

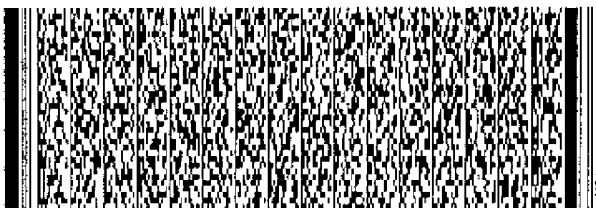
累加第三數位位元或符號流以形成第四數位位元或符號流，其中各位元或符號具有1，0或是-1其中之一值。

15. 如申請專利範圍第14項之方法，其中一整數差異相位計算方法被使用，尚包括將第四數位位元或符號流加以濾波之步驟。

16. 如申請專利範圍第14項之方法，其中一時序量測相位計算被使用，尚包括下列步驟：

將第一數位位元或符號流濾波以產生已濾波的值；

產生第五數位位元或符號流，該數位位元或符號流於一時序信號為依據其他時序信號作西格瑪-三角調變時形成；



六、申請專利範圍

形成一由該第四資料流取得的值與一由第五資料流取得的值小數部分之間的差異；以及

結合該差異與已濾波的值。

17. 如申請專利範圍第16項之方法，其中該濾波為使用一雙曲線加權函數執行。

18. 一種用於使用另一時序信號產生指示一時序信號相位資料流之電路，該電路包括一應用第一時序信號的第一輸入端、一應用第二時序信號的第二輸入端，該第二輸入端並產生數位位元或符號流作為輸出；其中各數位位元或符號代表該時序信號之一些預定極性的轉換；該數位位元或符號在其他時序信號之特別週期內發生，如此該數位位元或符號流可以更進一步被處理以決定相關相位。

19. 如申請專利範圍第18項之電路，尚包括：

一權值產生器；

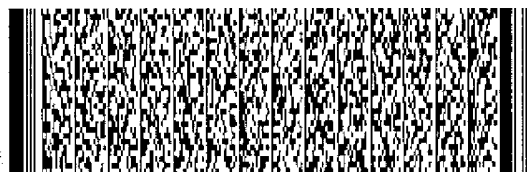
一第一累加器；以及

一第二累加器；

其中第一累加器接收一數位位元或符號流當輸入，並產生輸出數位位元或符號流；該權值產生器產生一串權值；而該第二累加器接收該串權值與該輸出數位位元或符號流，並產生一相位預估。

20. 如申請專利範圍第19項之電路，其中第二累加器包括一硬體乘法器。

21. 如申請專利範圍第19項之電路，其中第一累加器包括參考圖樣產生器且該輸出數位符號流由符號1, 0與-1組



六、申請專利範圍

成；且其中該第二累加器包括一加法器/減法器。

22. 如申請專利範圍第18項之電路，尚包括：

- 一權值產生器；
- 一第一累加器；
- 一第二累加器；以及
- 一加法方塊；

其中該權值產生器產生一串加權；第一累加器接收數位位元或符號流與該串權值為輸入並產生第一輸出符號流；第二累加器接收該輸入數位位元或符號流並產生第二輸出符號流；而加法方塊將第一累加器之輸出與第二累加器之輸出相加以產生一相位預估。



圖式

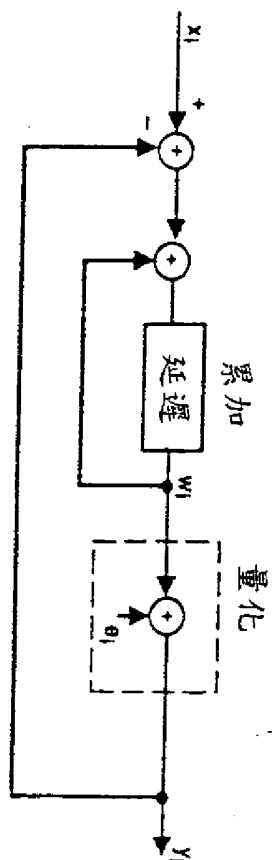


圖 1

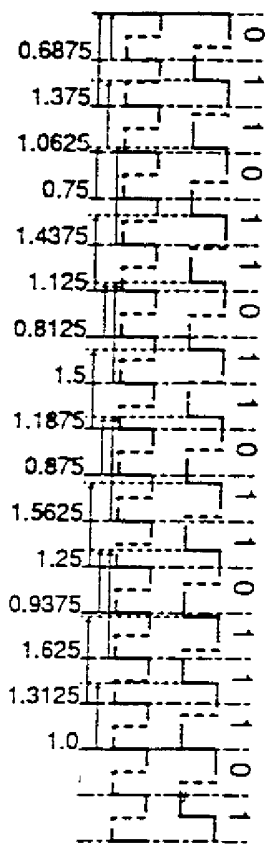
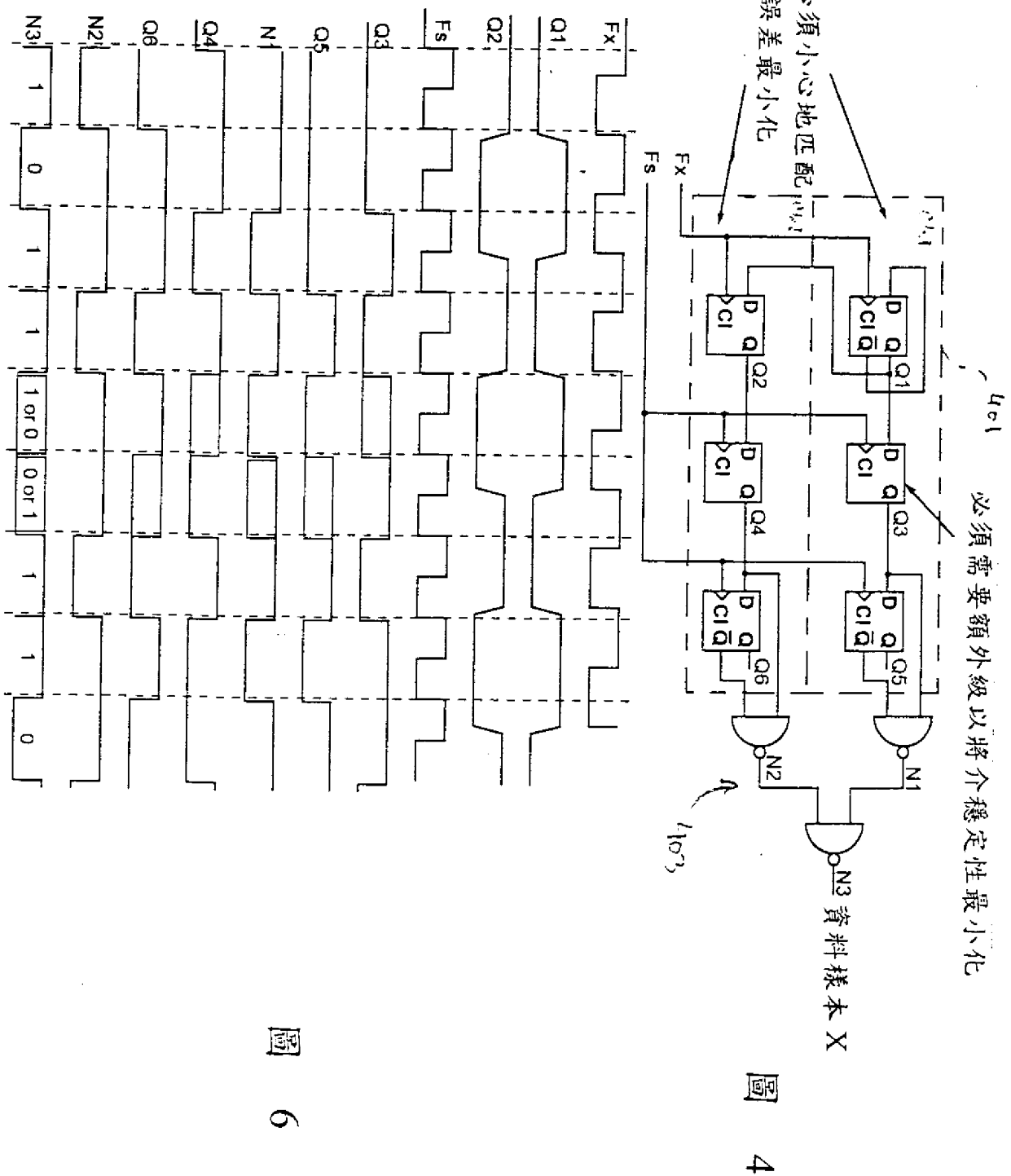


圖 2

累加器		資料流	
$G_n = G_{n-1} + 0.6875 \cdot \text{INT}(G_{n-1})$	$R_n = \text{INT}(G_n)$		
0.6875	0		
1.375	1		
1.0625	1		
0.75	0		
1.4375	1		
1.125	1		
0.8125	0		
1.5	1		
1.1875	1		
0.875	0		
1.5625	1		
1.25	1		
0.9375	0		
1.625	1		
1.3125	1		
1	1		
0.6875	0		

圖 3

圖式



圖式

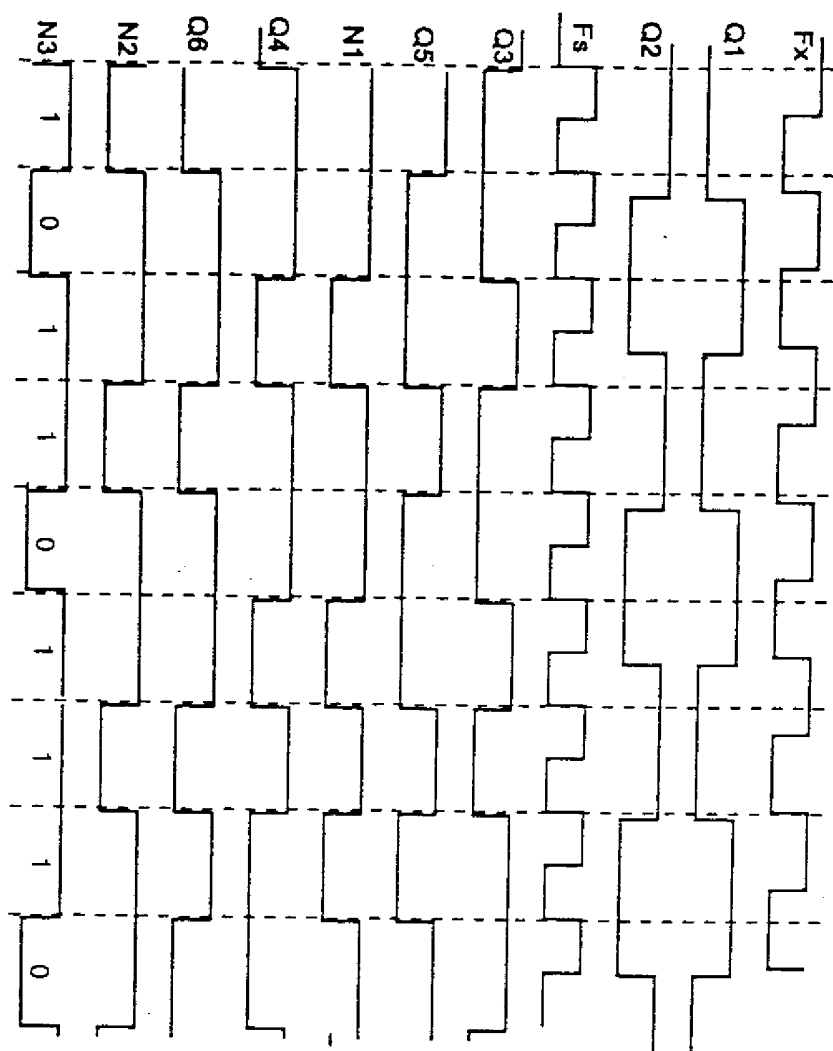
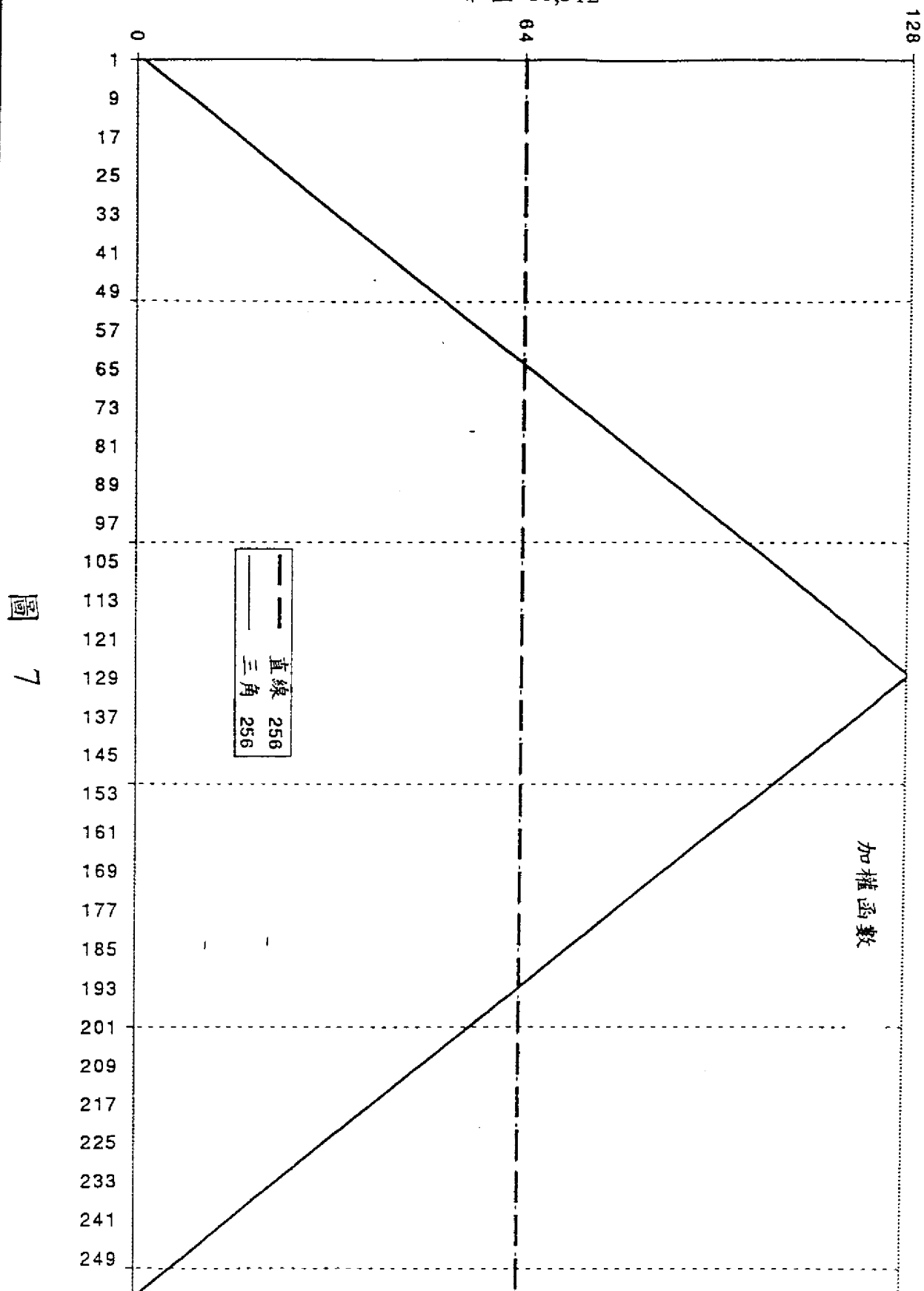


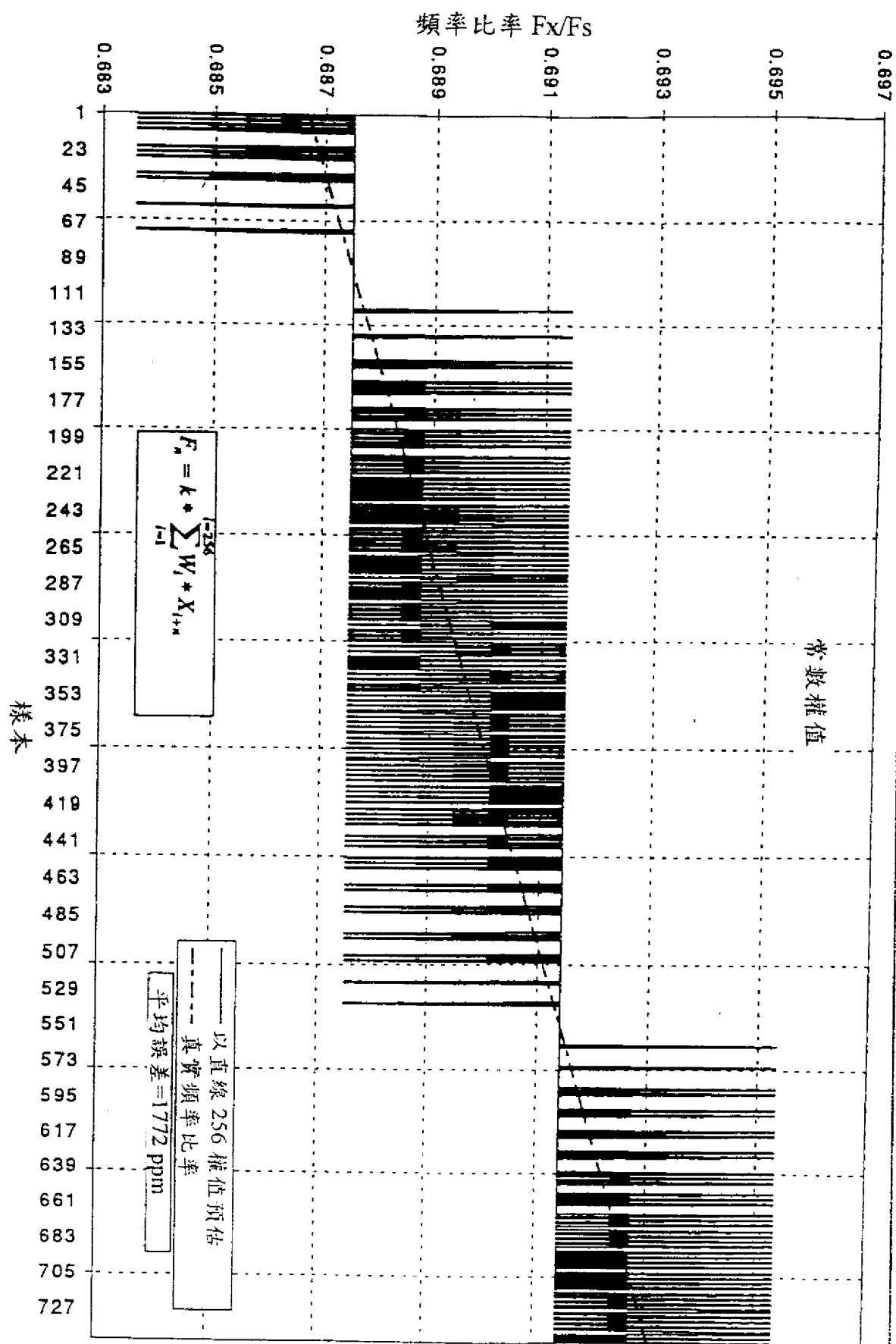
圖 5

圖式

權值*16,512



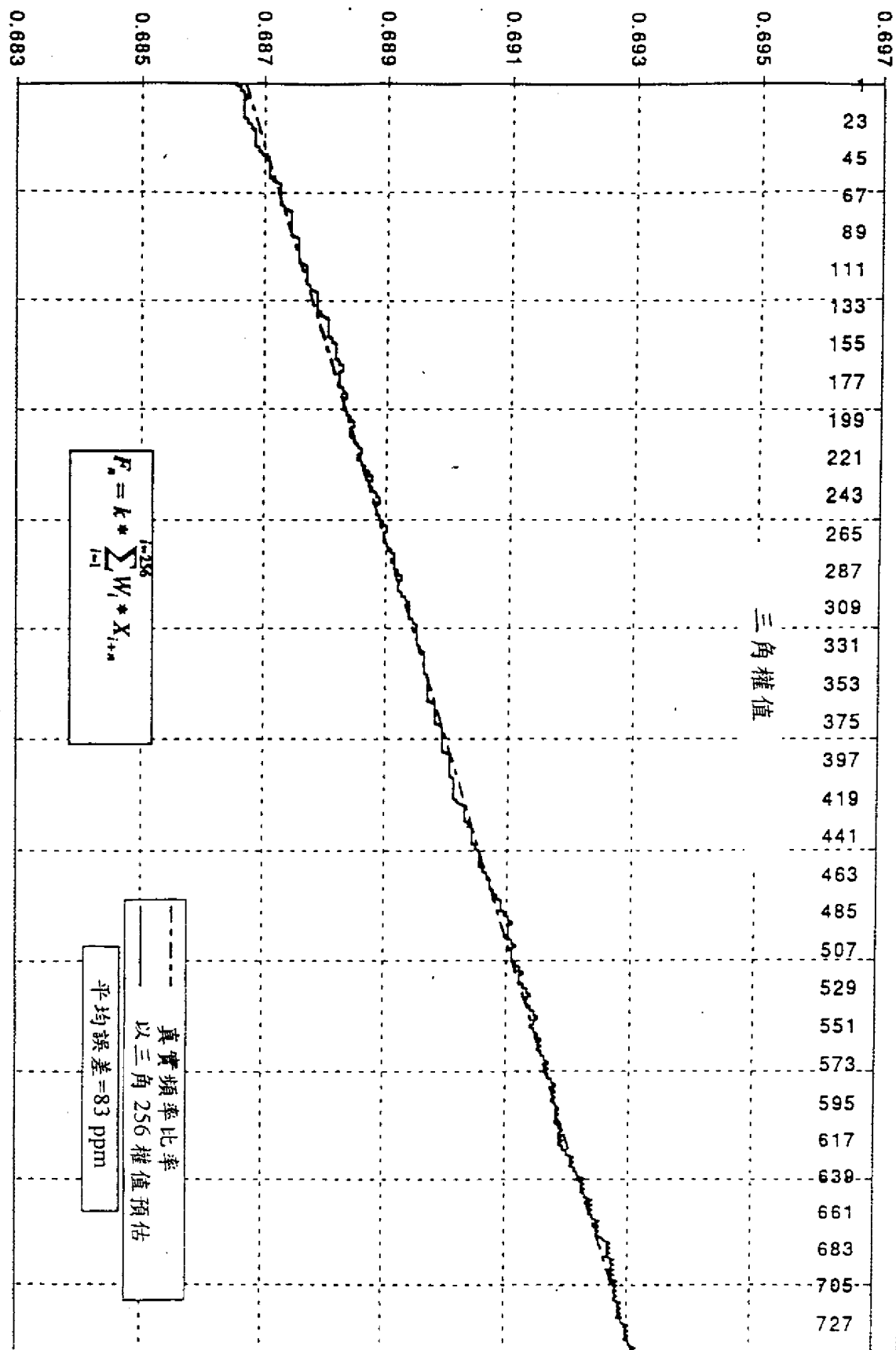
圖式



圖

8

圖式

頻率比率 F_x/F_s 

圖式

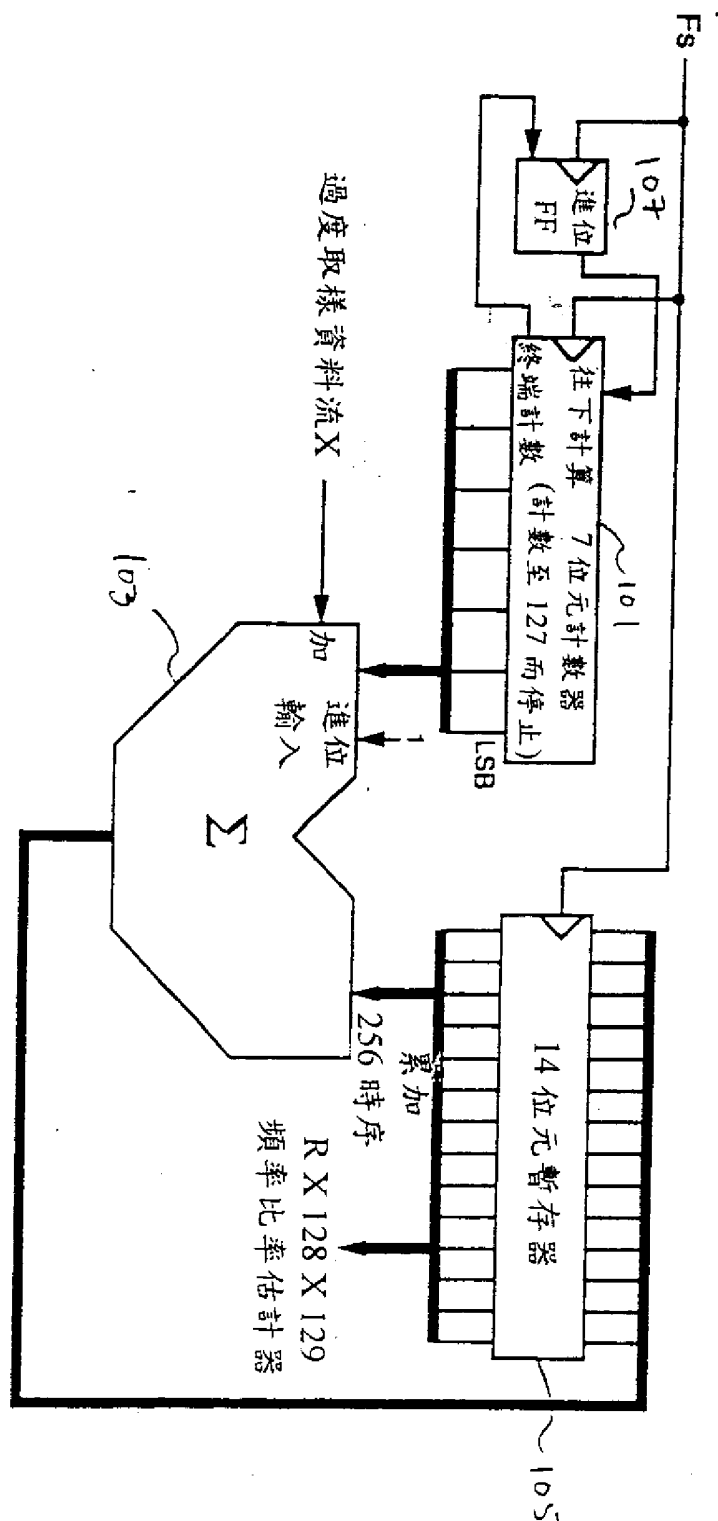
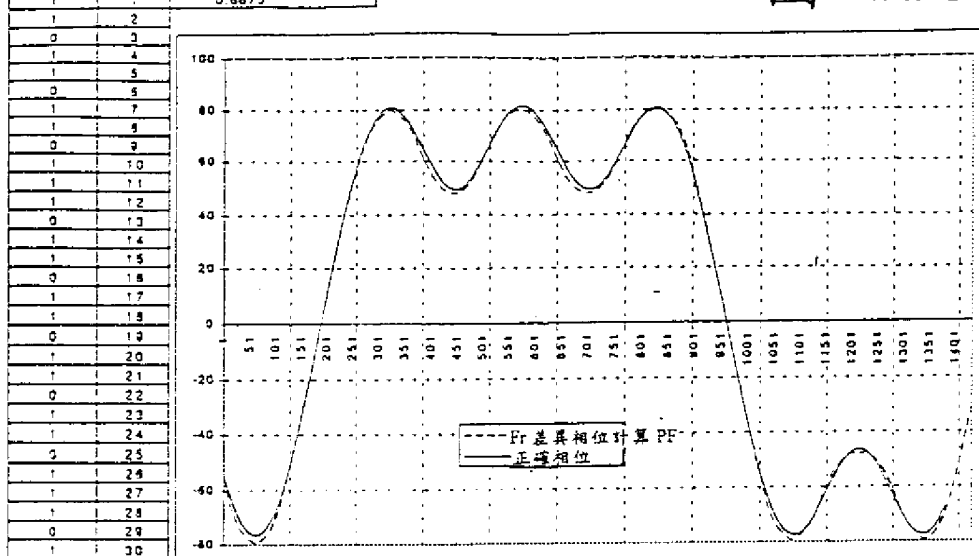


圖 10

圖式

觀察之 頻率資 料流 X	權值 W	Fr 比率=參考頻率/ 取樣頻率=
1	1	0.6675

圖 11C



平均誤差=1.501453

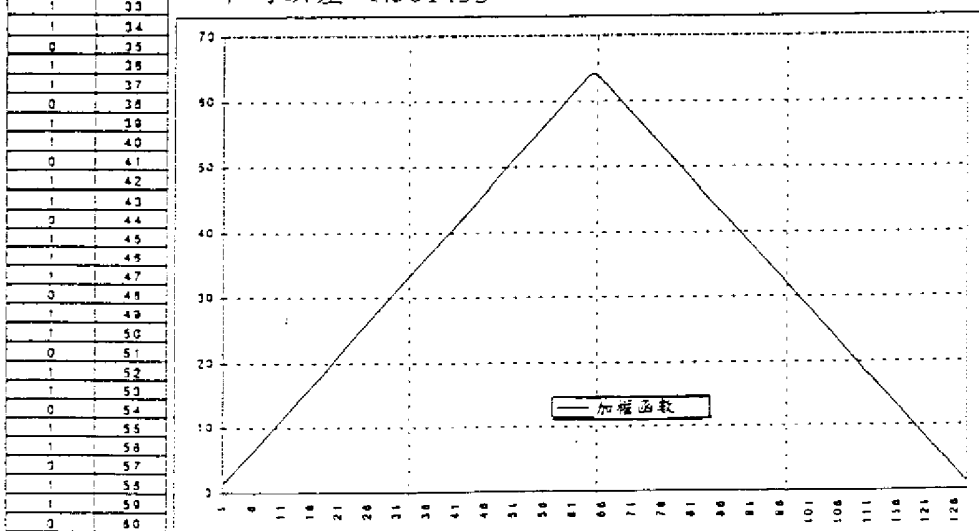


圖 11B

		頻率預估		積分	
		正確 相位	$F_n = \sum (W \cdot X_n)$ F	$\Delta F = F_n - F_{n-1}$ ΔF	$PF_n = PF_{n-1} + \Delta F_n$ PI
1	43	-53.714793	0.986058	-0.001442	-55.975923
0	54	-54.384811	0.986058	-0.001442	-56.615385
1	44	-55.366278	0.986058	-0.001442	-57.353848
0	42	-55.721139	0.986058	-0.001442	-58.092308
1	40	-56.337171	0.986058	-0.001442	-58.930759
0	50	-57.334949	0.986058	-0.001442	-59.569231
1	56	-57.974350	0.986058	-0.001442	-60.307592

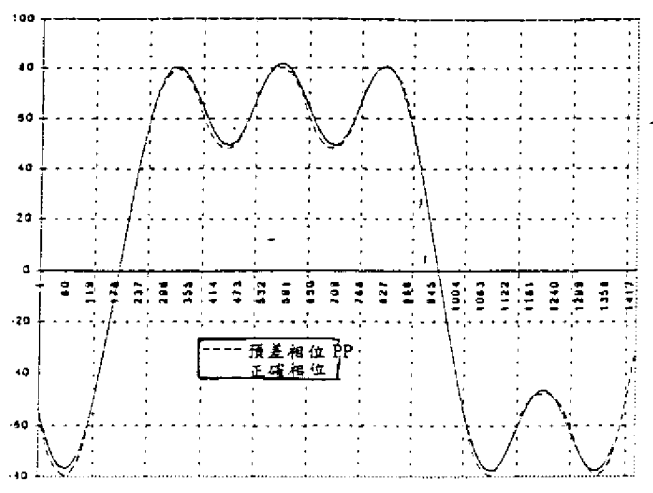
圖 11A

圖式

觀察 頻率資 料流 X	權值 W	$Y_k = F_k \cos \omega_k$ Y	$P_k = F_k \sin \omega_k$ P	Fr 比率=參考頻率/ 取樣頻率=0.6875
1	1	0.3125	0.3000	
1	2	0.3125	0.3125	
3	3	-0.6875	-0.3750	
1	4	0.3125	-0.3625	
1	5	0.3125	0.2500	
2	6	-0.6875	-0.4375	
1	7	0.3125	-0.1250	
1	8	0.3125	0.1875	
5	9	-0.6875	-0.5000	
1	10	0.3125	-0.1875	
1	11	0.3125	0.1250	
1	12	0.3125	0.4375	
3	13	-0.6875	-0.2500	
1	14	0.3125	0.3625	
1	15	0.3125	0.3750	
0	16	-0.6875	-0.3125	
1	17	0.3125	0.0000	
1	18	0.3125	0.3125	
3	19	-0.6875	-0.3750	
1	20	0.3125	-0.5625	
1	21	0.3125	0.2500	
3	22	-0.6875	-0.4375	
1	23	0.3125	0.1250	
1	24	0.3125	0.1975	
3	25	-0.6875	-0.5000	
1	26	0.3125	-0.1875	
1	27	0.3125	0.1250	
1	28	0.3125	0.4375	
3	29	-0.6875	-0.2500	
1	30	0.3125	0.3625	
1	31	0.3125	0.3750	
0	32	-0.6875	-0.3125	
1	33	0.3125	0.0000	
1	34	0.3125	0.3125	
3	35	-0.6875	-0.3750	
1	36	0.3125	-0.5625	
1	37	0.3125	0.2500	
3	38	-0.6875	-0.4375	
1	39	0.3125	0.1250	
1	40	0.3125	0.1875	
3	41	-0.6875	-0.5000	
1	42	0.3125	-0.1875	
1	43	0.3125	0.1250	
0	44	-0.6875	-0.5625	
1	45	0.3125	-0.2500	
1	46	0.3125	0.3625	
1	47	0.3125	0.3750	
3	48	-0.6875	-0.3125	
1	49	0.3125	0.0000	
1	50	0.3125	0.3125	
0	51	-0.6875	-0.3750	
1	52	0.3125	0.3625	
1	53	0.3125	0.2500	
3	54	-0.6875	-0.4375	
1	55	0.3125	0.1250	
1	56	0.3125	0.1875	
3	57	-0.6875	-0.5000	
1	58	0.3125	-0.1875	
1	59	0.3125	0.1250	
0	60	-0.6875	-0.5625	
1	61	0.3125	-0.2500	
1	62	0.3125	0.3625	
1	63	0.3125	0.3750	
3	64	-0.6875	-0.3125	
1	65	0.3125	0.0000	
1	66	0.3125	0.3125	
3	67	-0.6875	-0.3750	
1	68	0.3125	0.3625	
1	69	0.3125	0.2500	
3	70	-0.6875	-0.4375	
1	71	0.3125	0.1250	

圖 12A

圖 12C



平均誤差=1.501453

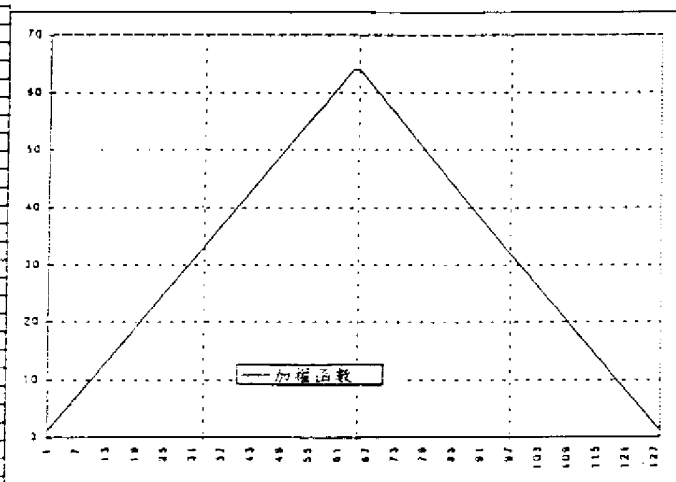


圖 12B

圖式

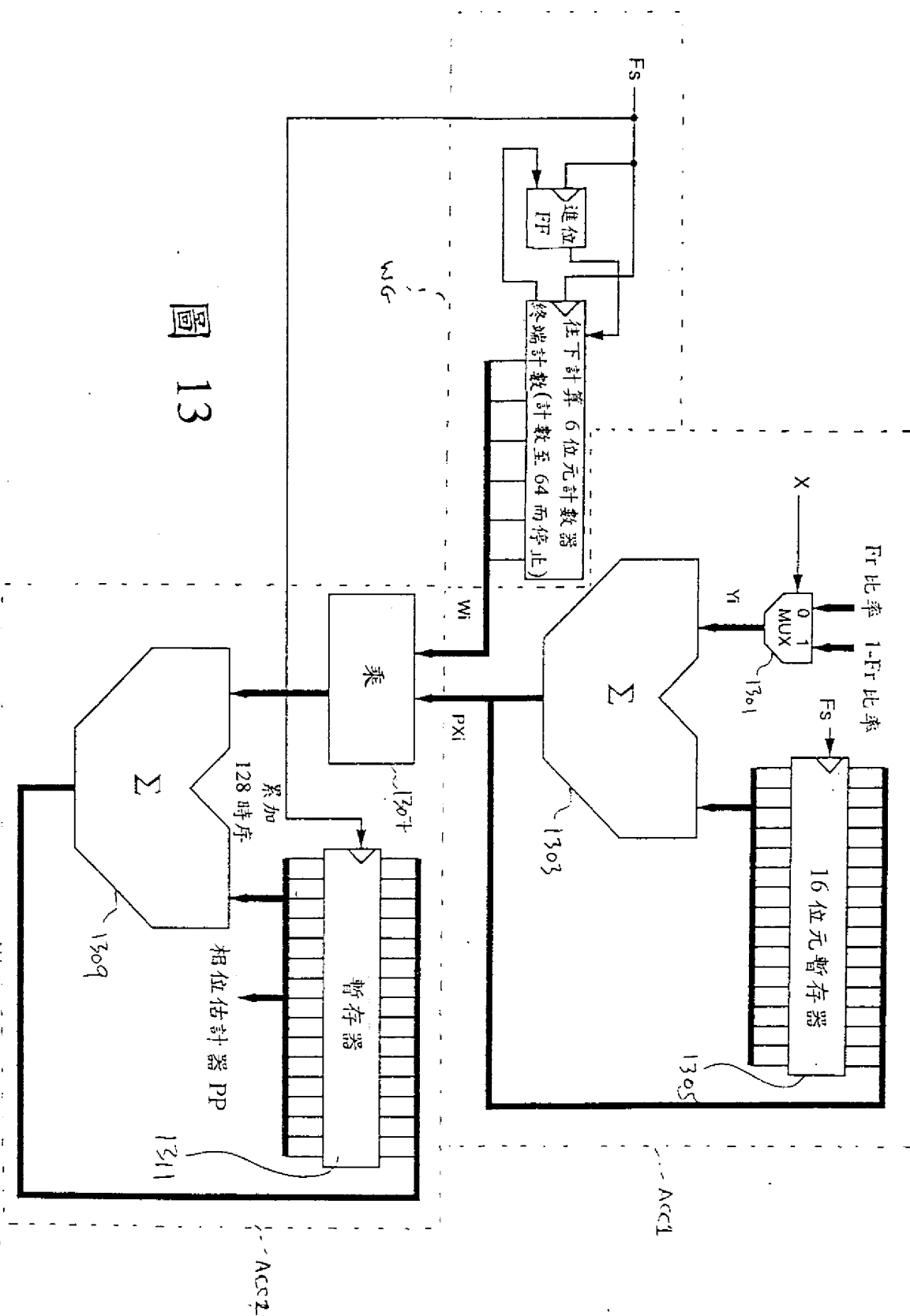
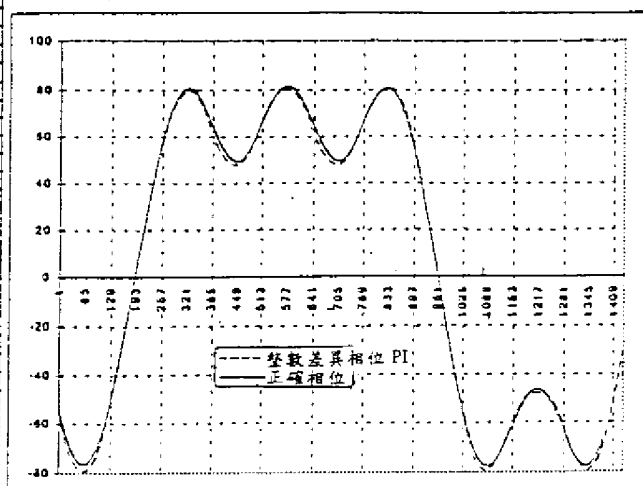


圖 13

圖式

參考頻 率資料 流 R	觀察頻 率資料 流 X	$D = 2 \cdot \Delta \cdot X \cdot W$	修正 W	Fr 比率=參考頻率 /取樣頻率=0.6875
1	1	0	1	
1	1	0	2	
0	0	0	3	
1	1	0	4	
1	1	0	5	
0	0	0	6	
1	1	0	7	
1	1	0	8	
0	0	-1	9	
0	0	0	10	
1	1	0	11	
1	1	0	12	
0	0	0	13	
1	1	0	14	
1	1	0	15	
0	0	0	16	
1	1	0	17	
1	1	0	18	
0	0	0	19	
1	1	0	20	
1	1	0	21	
0	0	0	22	
1	1	0	23	
1	1	0	24	
0	0	-1	25	
0	0	0	26	
1	1	0	27	
1	1	0	28	
0	0	0	29	
1	1	0	30	
1	1	0	31	
0	0	0	32	
1	1	0	33	
1	1	0	34	
0	0	0	35	
1	1	0	36	
1	1	0	37	
0	0	0	38	
1	1	0	39	
1	1	0	40	
1	0	-1	41	
0	0	0	42	
1	1	0	43	
1	0	-1	44	
0	0	0	45	
1	1	0	46	
1	1	0	47	
0	0	0	48	
1	1	0	49	
1	1	0	50	
0	0	0	51	
1	1	0	52	
1	1	0	53	
0	0	0	54	
1	1	0	55	
1	1	0	56	
1	0	-1	57	
0	0	0	58	
1	1	0	59	
1	0	-1	60	
0	0	0	61	
1	1	0	62	
1	1	0	63	
0	0	0	64	
1	1	0	65	
1	1	0	66	
0	0	0	67	
1	1	0	68	
1	1	0	69	
0	0	0	70	
1	1	0	71	
1	1	0	72	
0	0	0	73	
1	1	0	74	
1	1	0	75	
0	0	0	76	
1	1	0	77	
1	1	0	78	
0	0	0	79	
1	1	0	80	
1	1	0	81	
0	0	0	82	
1	1	0	83	
1	1	0	84	
0	0	0	85	
1	1	0	86	
1	1	0	87	
0	0	0	88	
1	1	0	89	
1	1	0	90	
0	0	0	91	
1	1	0	92	
1	1	0	93	
0	0	0	94	
1	1	0	95	
1	1	0	96	
0	0	0	97	
1	1	0	98	
1	1	0	99	
0	0	0	100	

圖 14C



平均誤差=1.501453

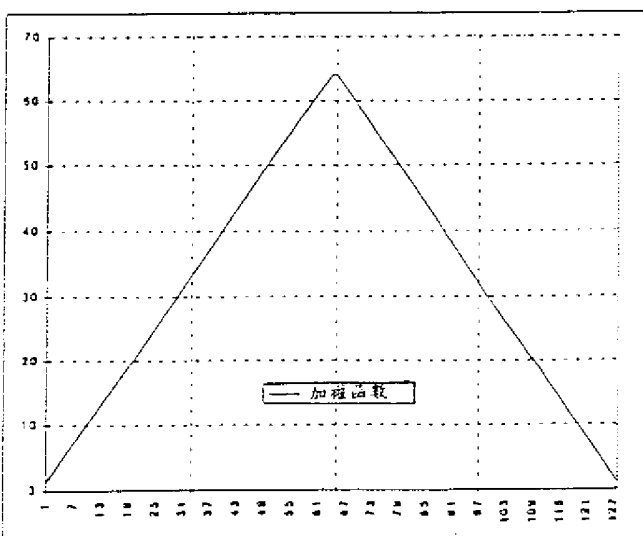


圖 14B

圖 14A

圖式

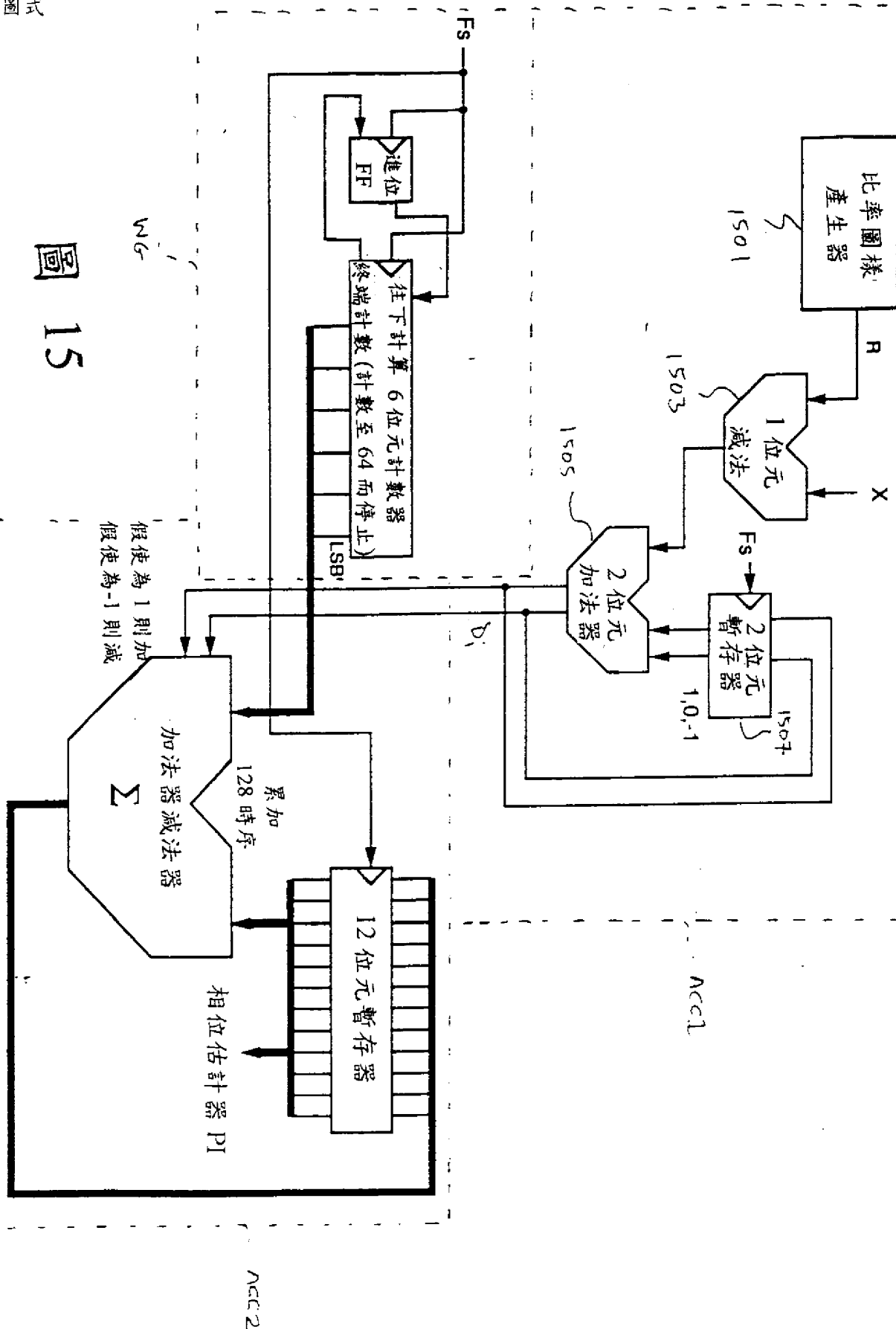
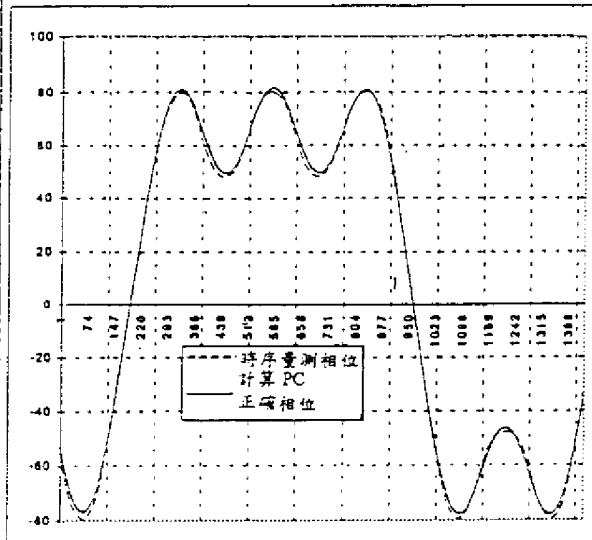


圖 15

圖式

參考頻 率產生 器 RG	參考頻 率資料 流 R	觀察頻 率資料 流 X	$D = D_0 - X_{n-1}$	W	Fr 比率=參考頻率/ 取樣頻率=0.6875
1.5	1	1	0	-0.5	
1.1875	1	1	0	-2	
0.875	0	0	0	-4.5	
1.5625	1	1	0	-8	
1.25	1	1	0	-12.5	
0.9375	0	0	0	-18	
1.625	1	1	0	-24.5	
1.3125	1	1	0	-32	
1	1	0	-1	-40.5	
0.6875	0	1	0	-50	
1.375	1	1	0	-60.5	
1.0625	1	1	0	-72	
0.75	0	0	0	-84.5	
1.4375	1	1	0	-98	
1.125	1	1	0	-112.5	
0.8125	0	0	0	-128	
1.5	1	1	0	-144.5	
1.1875	1	1	0	-162	
0.875	0	0	0	-180.5	
1.5625	1	1	0	-200	
1.25	1	1	0	-220.5	
0.9375	0	0	0	-242	
1.625	1	1	0	-264.5	
1.3125	1	1	0	-288	
1	1	0	-1	-312.5	
0.6875	0	1	0	-338	
1.375	1	1	0	-364.5	
1.0625	1	1	0	-392	
0.75	0	0	0	-420.5	
1.4375	1	1	0	-450	
1.125	1	1	0	-480.5	
0.8125	0	0	0	-512	
1.5	1	1	0	-544.5	
1.1875	1	1	0	-578	
0.875	0	0	0	-612.5	
1.5625	1	1	0	-648	
1.25	1	1	0	-684.5	
0.9375	0	0	0	-722	
1.625	1	1	0	-760.5	
1.3125	1	1	0	-800	
1	1	0	-1	-840.5	
0.6875	0	1	0	-882	
1.375	1	1	0	-924.5	
1.0625	1	0	-1	-968	
0.75	0	1	0	-1012.5	
1.4375	1	1	0	-1058	
1.125	1	1	0	-1104.5	
0.8125	0	0	0	-1152	
1.5	1	1	0	-1200.5	
1.1875	1	1	0	-1250	
0.875	0	0	0	-1300.5	
1.5625	1	1	0	-1352	
1.25	1	1	0	-1404.5	
0.9375	0	0	0	-1458	
1.625	1	1	0	-1512.5	
1.3125	1	1	0	-1568	
1	1	0	-1	-1624.5	
0.6875	0	1	0	-1682	
1.375	1	1	0	-1740.5	
1.0625	1	0	-1	-1800	
0.75	0	1	0	-1860.5	
1.4375	1	1	0	-1922	
1.125	1	1	0	-1984.5	
0.8125	0	0	0	-2048	
1.5	1	1	0	2048	
1.1875	1	1	0	1984.5	
0.875	0	0	0	1922	
1.5625	1	1	0	1860.5	
1.25	1	1	0	1800	
0.9375	0	0	0	1740.5	
1.625	1	1	0	1682	
1.3125	1	1	0	1624.5	

圖 16C



平均誤差=1.501476

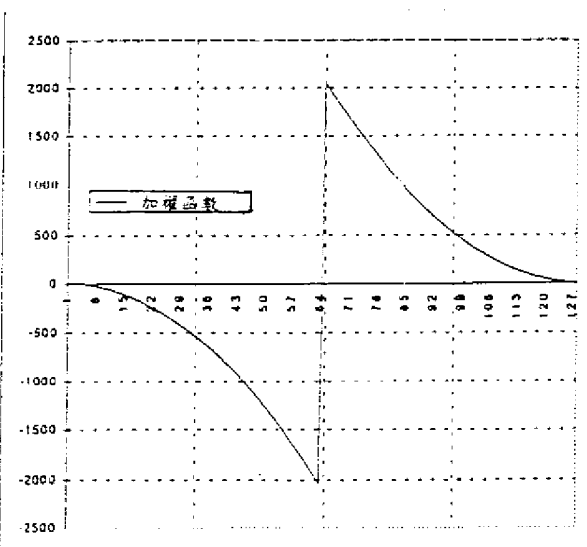


圖 16B

圖 16A

圖式

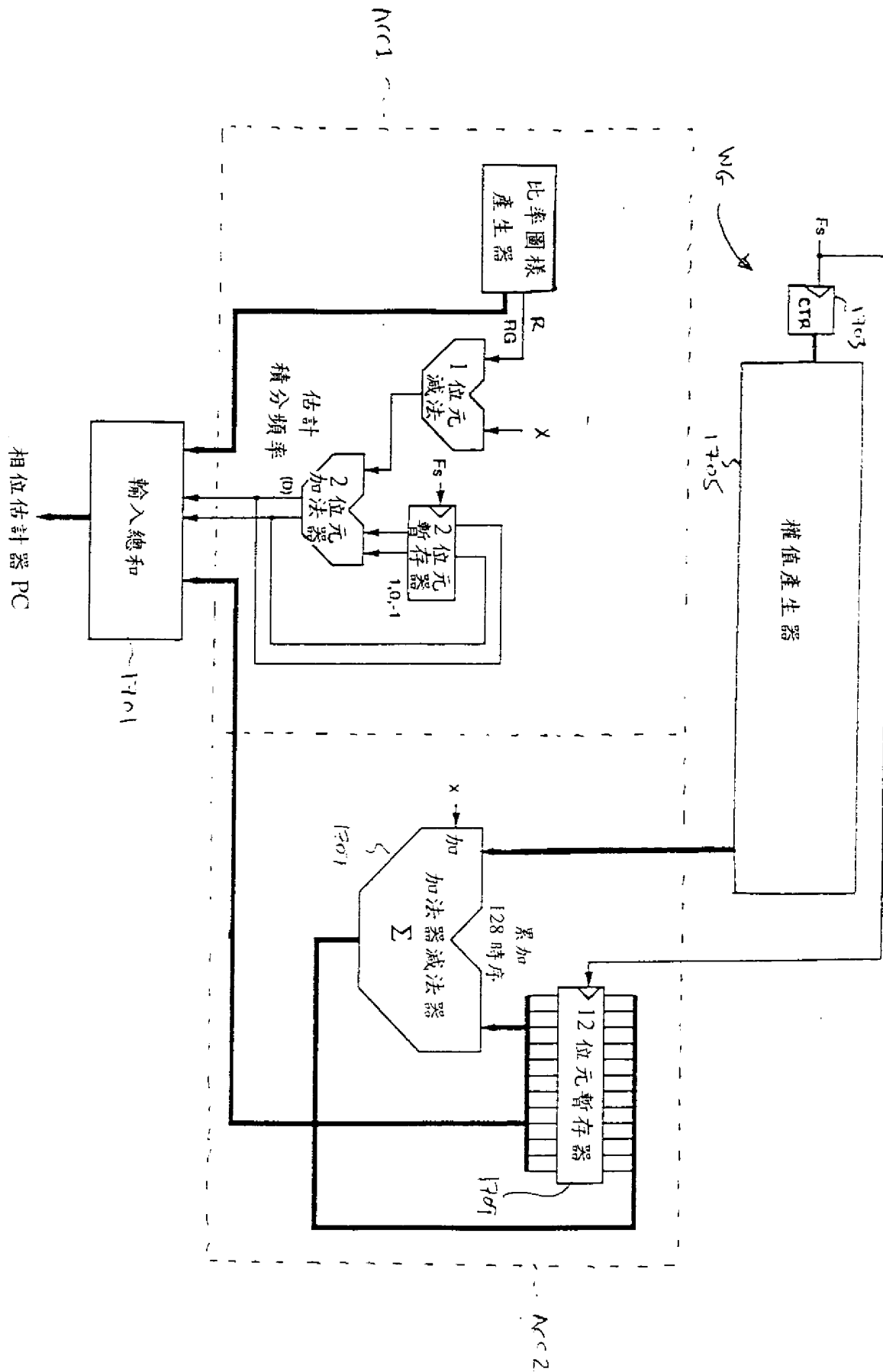


圖 17

公告本

申請日期: 87. 0. 8

96 年 2 月 15

案號: 87116730

修正
補充

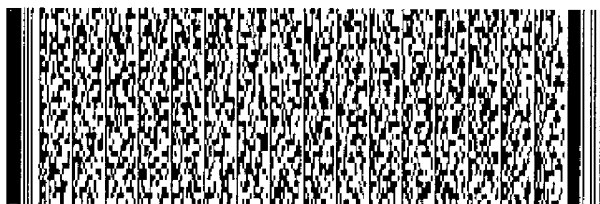
類別: H04L7/64

(以上各欄由本局填註)

發明專利說明書

448669

一、 發明名稱	中文	使用第二時序信號決定第一時序信號相位之方法及裝置以及使用另一時序信號產生指示一時序信號相位資料流之方法及電路
	英文	METHOD AND APPARATUS OF DETERMINING THE PHASE OF A FIRST CLOCK SIGNAL USING A SECOND CLOCK SIGNAL AND METHOD AND CIRCUIT OF PRODUCING A DATA STREAM INDICATIVE OF THE PHASE OF ONE CLOCK SIGNAL USING ANOTHER CLOCK SIGNAL
二、 發明人	姓名 (中文)	1. 溫德爾 杉德
	姓名 (英文)	1. SANDER, WENDELL
	國籍	1. 美國
	住、居所	1. 美國加州95032洛卡托斯市哈伍苑112號
三、 申請人	姓名 (名稱) (中文)	1. 美商特洛普蘭公司
	姓名 (名稱) (英文)	1. TROPICAN, INC.
	國籍	1. 美國
	住、居所 (事務所)	1. 美國加州庫帕提諾市央提文庫克大道20813號150室
	代表人 姓名 (中文)	1. 麥克 J. 艾勒特
	代表人 姓名 (英文)	1. MICHAEL J. ELLIOTT



五、發明說明 (16)

容。該加法器的輸出變成暫存器新的輸入，其執行該累加器的操作例如有128時鐘循環。

在累加器ACC2的累加操作結束時，該累加器ACC1與ACC2的輸出，一起與相對應的RG值在該加法方塊1701內相加。

本發明在不脫離原始技術的精神與本質特徵下，可以被具體實施為其他特定的型式，將被那些具有該技藝之原始技術的人士所欣賞。所以目前揭示的具體實施例在各方面皆被視為解釋而非限制。本發明的範圍藉由所附的申請專利範圍指出而非前述的說明，且所有與該範圍有相等意義及範圍內的變化均將被接受。

元件符號說明

101	7-位元計數器
103	14-位元加法器
105	14-位元暫存器
107	正反器
401	輸入部分
403	輸出部分
1301	多工器
1303	加法器
1305	暫存器
1307	乘法器
1309	加法器
1311	暫存器
1501	參考圖樣產生器
1503	1-位元減法器



五、發明說明 (16)

- 1505 2-位元加法器
- 1507 2-位元暫存器
- 1701 加法方法
- 1703 計數器
- 1705 權值產生器邏輯
- 1707 加法器
- 1709 暫存器

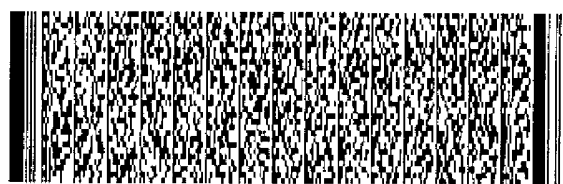
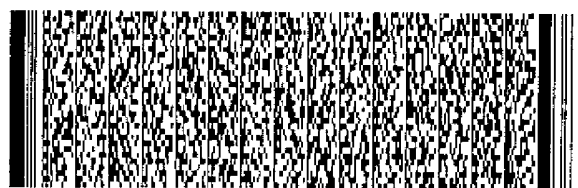


四、中文發明摘要 (發明之名稱：使用第二時序信號決定第一時序信號相位之方法及裝置以及使用另一時序信號產生指示一時序信號相位資料流之方法及電路)

一般說來，本發明提供一種用於決定第一時序信號相對於第二時序信號相位的簡易、全數位式的方法與裝置。該第一時序信號可以是如射頻(RF)信號之週期性類比信號的近似數位信號。使用一種取樣技術以產生包含相關相位資訊的數位位元流。由該數位位元流形成指示相關相位的數位字元。該數位字元可以使用一數位濾波器而形成。有利地是，可應用於西格瑪-三角(有時視為三角-西格瑪)類比數位(A/D)轉換器之數位濾波技術的延伸主體可以被直接應用於該數位流。藉由一適宜選擇的加權函數，高度準確性可以被獲得。

英文發明摘要 (發明之名稱：METHOD AND APPARATUS OF DETERMINING THE PHASE OF A FIRST CLOCK SIGNAL USING A SECOND CLOCK SIGNAL AND METHOD AND CIRCUIT OF PRODUCING A DATA STREAM INDICATIVE OF THE PHASE OF ONE CLOCK SIGNAL USING ANOTHER CLOCK SIGNAL)

The present invention, generally speaking, provides a simple, all-digital method and apparatus for determining the phase of a first clock signal relative to a second clock signal. The first clock signal may be a digital approximation of a periodic analog signal such as an RF signal. A sampling technique is employed that produces a stream of digital bits containing relative phase information. From the stream of digital bits is formed a digital word indicative



四、中文發明摘要 (發明之名稱：使用第二時序信號決定第一時序信號相位之方法及裝置以及使用另一時序信號產生指示一時序信號相位資料流之方法及電路)

英文發明摘要 (發明之名稱：METHOD AND APPARATUS OF DETERMINING THE PHASE OF A FIRST CLOCK SIGNAL USING A SECOND CLOCK SIGNAL AND METHOD AND CIRCUIT OF PRODUCING A DATA STREAM INDICATIVE OF THE PHASE OF ONE CLOCK SIGNAL USING ANOTHER CLOCK SIGNAL)

of the relative phase. The digital word may be formed using a digital filter. Advantageously, an extensive body of digital filtering techniques applicable to Sigma-Delta (sometimes referred to as Delta-Sigma) A/D converters may be applied directly to the digital stream. By using an appropriately-chosen weighting function, high accuracy may be obtained.



六、申請專利範圍

1. 一種使用第二時序信號決定第一時序信號相位之方法，包括下列之步驟：

依據第二時序信號而取樣第一時序信號以產生數位位元流；以及

由該數位位元流形成指示相位的數位字元。

2. 如申請專利範圍第1項之方法，其中形成數位字元之步驟包括將數位位元流濾波。

3. 一種使用第二時序信號決定第一時序信號相位之裝置，包括：

依據該第二時序信號取樣該第一時序信號以產生數位位元流之裝置；以及

由該數位位元流形成指示相位之數位字元的裝置。

4. 如申請專利範圍第3項之裝置，其中形成數位字元之裝置包括一數位濾波器。

5. 如申請專利範圍第4項之裝置，其中該數位濾波器使用一加權函數，其中不同的權值應用於不同的數位位元。

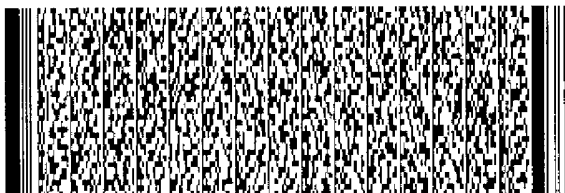
6. 一種使用第二時序信號決定第一時序信號相位之方法，包括下列之步驟：

依據第二時序信號而取樣該第一時序信號以產生數位符號流；以及

由該數位符號流形成指示相位的數位值。

7. 如申請專利範圍第6項之方法，其中形成該數位值之步驟包括將數位位元流濾波。

8. 一種使用第二時序信號決定第一時序信號相位之裝



六、申請專利範圍

置，包括

依據第二時序信號而取樣第一時序信號以產生數位符號流之裝置；以及

由該數位位元流形成指示相位之數位值的裝置。

9. 如申請專利範圍第8項之裝置，其中形成數位符號流之裝置包括一數位濾波器。

10. 如申請專利範圍第9項之裝置，其中該數位濾波器使用一加權函數，函數中不同的權值應用於不同的數位位元。

11. 一種用於使用另一時序信號產生指示一時序信號相位資料流之方法，包括依據另一時序信號取樣一時序信號，以形成第一數位位元或符號流；其中各數位位元或符號代表一時序信號之一些預定極性的轉換；該數位位元或符號在其他時序信號之特別週期內發生，如此該數位位元或符號流可以更進一步被處理以決定相關相位。

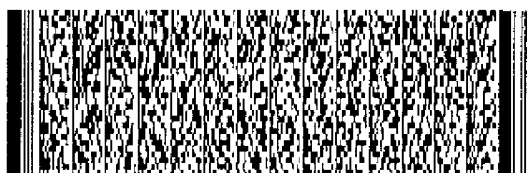
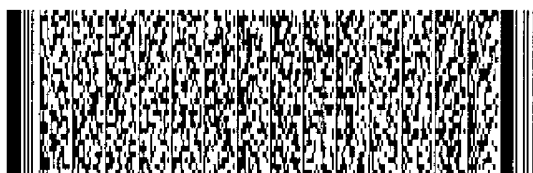
12. 如申請專利範圍第11項之方法，其中一頻率差異相位計算被使用，且尚包括下列之步驟：

將數位位元或數位符號流濾波以獲得時序信號頻率之平均比率；

將該數位位元或數位符號流濾波以獲得時序信號頻率比率之一串短項預估；

對各預估而言，計算介於各預估與頻率之平均比率間的差異，並將該差異轉換為相位增量；以及

將該相位增量累加以產生運行相位預估。



六、申請專利範圍

13. 如申請專利範圍第11項之方法，其中預加差異相位計算被使用，且尚包括下列之步驟：

藉由從各該數位位元或符號減去時序信號頻率之比率，以產生第一數位值流；

藉由累加第二數位值流，產生之第二數位值流；
將第二數位值流加以濾波。

14. 如申請專利範圍第11項之方法，包括下列步驟：

產生第二數位位元或符號流，該數位位元或符號流於其他時序信號依據其中之一時序信號取樣時形成；

由第一數位位元或符號流減去第二數位位元或符號流以產生第三數位位元或符號流；以及

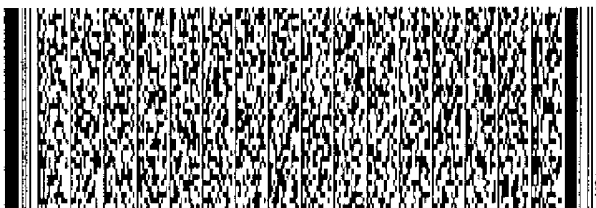
累加第三數位位元或符號流以形成第四數位位元或符號流，其中各位元或符號具有1，0或是-1其中之一值。

15. 如申請專利範圍第14項之方法，其中一整數差異相位計算方法被使用，尚包括將第四數位位元或符號流加以濾波之步驟。

16. 如申請專利範圍第14項之方法，其中一時序量測相位計算被使用，尚包括下列步驟：

將第一數位位元或符號流濾波以產生已濾波的值；

產生第五數位位元或符號流，該數位位元或符號流於一時序信號為依據其他時序信號作西格瑪-三角調變時形成；



六、申請專利範圍

形成一由該第四資料流取得的值與一由第五資料流取得的值小數部分之間的差異；以及

結合該差異與已濾波的值。

17. 如申請專利範圍第16項之方法，其中該濾波為使用一雙曲線加權函數執行。

18. 一種用於使用另一時序信號產生指示一時序信號相位資料流之電路，該電路包括一應用第一時序信號的第一輸入端、一應用第二時序信號的第二輸入端，該第二輸入端並產生數位位元或符號流作為輸出；其中各數位位元或符號代表該時序信號之一些預定極性的轉換；該數位位元或符號在其他時序信號之特別週期內發生，如此該數位位元或符號流可以更進一步被處理以決定相關相位。

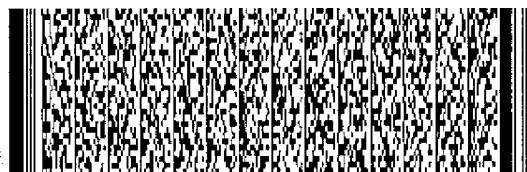
19. 如申請專利範圍第18項之電路，尚包括：

- 一權值產生器；
- 一第一累加器；以及
- 一第二累加器；

其中第一累加器接收一數位位元或符號流當輸入，並產生輸出數位位元或符號流；該權值產生器產生一串權值；而該第二累加器接收該串權值與該輸出數位位元或符號流，並產生一相位預估。

20. 如申請專利範圍第19項之電路，其中第二累加器包括一硬體乘法器。

21. 如申請專利範圍第19項之電路，其中第一累加器包括參考圖樣產生器且該輸出數位符號流由符號1, 0與-1組



六、申請專利範圍

成；且其中該第二累加器包括一加法器/減法器。

22. 如申請專利範圍第18項之電路，尚包括：

- 一 權值產生器；
- 一 第一累加器；
- 一 第二累加器；以及
- 一 加法方塊；

其中該權值產生器產生一串加權；第一累加器接收數位位元或符號流與該串權值為輸入並產生第一輸出符號流；第二累加器接收該輸入數位位元或符號流並產生第二輸出符號流；而加法方塊將第一累加器之輸出與第二累加器之輸出相加以產生一相位預估。

