

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和1年6月6日(2019.6.6)

【公開番号】特開2017-224692(P2017-224692A)

【公開日】平成29年12月21日(2017.12.21)

【年通号数】公開・登録公報2017-049

【出願番号】特願2016-118443(P2016-118443)

【国際特許分類】

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

G 0 1 C 19/5776 (2012.01)

H 0 3 M 1/38 (2006.01)

【F I】

H 0 1 L 27/04 V

G 0 1 C 19/5776

H 0 3 M 1/38

H 0 1 L 27/04 C

【手続補正書】

【提出日】平成31年4月19日(2019.4.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のキャパシターを有するキャパシターアレイと、

複数のスイッチ回路を有し、前記キャパシターアレイの各キャパシターに各スイッチ回路が接続されるスイッチアレイと、

複数の前記スイッチ回路のスイッチ制御を行う複数のスイッチ制御信号が供給される複数のスイッチ制御信号線と、

を含み、

前記キャパシターアレイの前記キャパシターは、少なくとも一層の金属層により形成され、

前記スイッチ制御信号線は、前記スイッチアレイの前記スイッチ回路が形成される基板の主面に平行な方向から見た断面視において前記キャパシターアレイと前記スイッチアレイとの間に設けられた金属層により形成されることを特徴とするキャパシター回路。

【請求項2】

請求項1に記載のキャパシター回路において、

複数の前記スイッチ制御信号線は、前記基板に交差する方向から見た平面視において第1の方向に沿って配線されることを特徴とするキャパシター回路。

【請求項3】

請求項2に記載のキャパシター回路において、

前記キャパシターアレイは、前記平面視において前記第1の方向に沿って配置される第1～第n(nは2以上の整数)のキャパシターを含み、

前記スイッチアレイは、前記平面視において前記第1の方向に沿って配置される第1～第nのスイッチ回路を含み、

前記スイッチ制御信号線は、前記第1～第nのスイッチ回路のスイッチ制御を行う第1

～第  $n$  のスイッチ制御信号線を含み、

前記第 1～第  $n$  のキャパシターのうち第  $i$  ( $i$  は 1 以上且つ  $n$  以下の整数) のキャパシターは、前記第 1～第  $n$  のスイッチ回路のうち第  $i$  のスイッチ回路に接続され、

前記第 1～第  $n$  のスイッチ制御信号線のうち第  $i$  のスイッチ制御信号線は、前記平面視において前記第 1～第  $n$  のキャパシターのうち前記第  $i$  のキャパシターに重なるように前記第 1 の方向に沿って配線されることを特徴とするキャパシター回路。

【請求項 4】

請求項 3 に記載のキャパシター回路において、

前記第 1～第  $n$  のスイッチ制御信号線のうち前記第  $i$  のスイッチ制御信号線は、前記第 1～第  $n$  のスイッチ回路のうち前記第  $i$  のスイッチ回路に接続され、

前記第 1～第  $n$  のスイッチ制御信号線の各々は、前記平面視において前記第 1～第  $n$  のキャパシターに重なるように配線されていることを特徴とするキャパシター回路。

【請求項 5】

請求項 2 乃至 4 のいずれか一項に記載のキャパシター回路において、

前記スイッチアレイの前記各スイッチ回路に電圧を供給するための複数の電圧供給線を含み、

前記電圧供給線は、前記平面視において前記キャパシターアレイに重なるように前記第 1 の方向に交差する第 2 の方向に沿って配線されることを特徴とするキャパシター回路。

【請求項 6】

請求項 1 乃至 5 のいずれか一項に記載のキャパシター回路と、

前記スイッチ制御信号を出力する制御回路と、

を含むことを特徴とする回路装置。

【請求項 7】

請求項 6 に記載の回路装置において、

前記キャパシターアレイは、前記基板に交差する方向から見た平面視において前記制御回路の第 1 の方向側に配置され、

前記スイッチ制御信号線は、前記平面視において前記制御回路から前記第 1 の方向に沿って配線されることを特徴とする回路装置。

【請求項 8】

請求項 6 又は 7 に記載の回路装置において、

電圧を生成する電圧生成回路を含み、

前記キャパシターアレイは、上位ビット側の第 1 のキャパシターアレイと、下位ビット側の第 2 のキャパシターアレイとを有し、

前記スイッチアレイは、前記第 1 のキャパシターアレイに接続される第 1 のスイッチアレイと、前記第 2 のキャパシターアレイに接続される第 2 のスイッチアレイとを有し、

前記第 2 のスイッチアレイの前記各スイッチ回路には、前記電圧生成回路からの電圧が供給されることを特徴とする回路装置。

【請求項 9】

請求項 8 に記載の回路装置において、

前記スイッチ制御信号線は、前記基板に交差する方向から見た平面視において第 1 の方向に沿って配線され、

前記第 2 のキャパシターアレイは、前記平面視において前記電圧生成回路と前記第 1 のキャパシターアレイとの間に配置され、

前記電圧生成回路からの電圧を前記第 2 のスイッチアレイの前記各スイッチ回路に供給するための複数の電圧供給線が、前記平面視において前記第 1 の方向に交差する第 2 の方向に沿って配線されることを特徴とする回路装置。

【請求項 10】

請求項 8 又は 9 に記載の回路装置において、

前記第 1 のスイッチアレイの前記各スイッチ回路には、A/D 変換対象となる入力電圧と、高電位側基準電圧と、低電位側基準電圧とが供給され、

前記第1のスイッチアレイの前記各スイッチ回路に前記入力電圧、前記高電位側基準電圧、前記低電位側基準電圧を供給する複数の電圧供給線が、前記基板に交差する方向から見た平面視において前記第1の方向に交差する第2の方向に沿って配線されることを特徴とする回路装置。

【請求項11】

請求項6乃至10のいずれか一項に記載の回路装置において、  
前記キャパシターアレイが比較ノードに接続される比較回路と、  
前記キャパシターアレイと前記スイッチアレイとを有し、電荷再分配型のD/A変換を行うD/A変換回路と、

を含み、

前記制御回路は、前記比較回路の比較結果に基づいて前記スイッチ制御信号を生成して、前記スイッチアレイに出力することを特徴とする回路装置。

【請求項12】

請求項11に記載の回路装置において、

前記スイッチ制御信号線は、前記基板に交差する方向から見た平面視において第1の方向に沿って配線され、

前記比較回路は、前記平面視において前記制御回路の前記第1の方向側に配置されることを特徴とする回路装置。

【請求項13】

物理量トランスデューサーと、

前記物理量トランスデューサーからの検出信号に基づいて物理量を検出する請求項6乃至12のいずれか一項に記載の回路装置と、

を含むことを特徴とする物理量検出装置。

【請求項14】

請求項6乃至12のいずれか一項に記載の回路装置を含むことを特徴とする電子機器。

【請求項15】

請求項6乃至12のいずれか一項に記載の回路装置を含むことを特徴とする移動体。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

また本発明の他の態様は、上記に記載のキャパシター回路と、前記スイッチ制御信号を出力する制御回路と、を含む回路装置に関する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0056

【補正方法】変更

【補正の内容】

【0056】

スイッチ制御信号線LS11~LS1n、LS21~LS2nは、図1、図2のスイッチ制御信号線LS1~LSnに相当するものであり、スイッチ回路SW1~SWnをスイッチ制御する信号線である。スイッチ制御信号線LS1~LSn(LS11~LS1n、LS21~LS2n)により、図3、図4のトランスファークロスタックTF1、TF2、トランジスタTP1、TP2、TN1、TN2のオン、オフが制御される。これにより対応する各電圧(LVIN、VDD、GND、V1、V2等)をキャパシターの一端に供給できるようになる。