



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I530945 B

(45)公告日：中華民國 105 (2016) 年 04 月 21 日

(21)申請案號：100143789

(22)申請日：中華民國 100 (2011) 年 11 月 29 日

(51)Int. Cl. : G11C11/14 (2006.01)

G11C11/16 (2006.01)

(30)優先權：2011/01/07 日本

2011-001921

(71)申請人：新力股份有限公司 (日本) SONY CORPORATION (JP)

日本

(72)發明人：別所和宏 BESSHO, KAZUHIRO (JP)；細見政功 HOSOMI, MASANORI (JP)；大森廣之 OHMORI, HIROYUKI (JP)；肥後豐 HIGO, YUTAKA (JP)；山根一陽 YAMANE, KAZUTAKA (JP)；內田裕行 UCHIDA, HIROYUKI (JP)；淺山徹哉 ASAYAMA, TETSUYA (JP)

(74)代理人：陳長文

(56)參考文獻：

US 6256223B1

US 7660153B2

US 2007/0201265A1

US 2008/0191251A1

US 2008/0205125A1

US 2009/0213638A1

US 2009/0285017A1

US 2010/0080050A1

US 2010/0096716A1

審查人員：蕭明椿

申請專利範圍項數：7 項 圖式數：9 共 43 頁

(54)名稱

記憶元件及記憶裝置

(57)摘要

本發明之記憶元件係在藉由利用垂直磁異向性之磁化之方向之變化而進行資訊記憶之 ST-MRAM 中，謀求寫入電流之降低及熱穩定性之提高，且謀求防止電路之複雜化與讀出速度之下降。該記憶元件包含：於膜面具有垂直磁化，且磁化之方向相對於資訊而變化之記憶層；成為上述記憶層中所記憶之資訊之基準之於膜面具有垂直磁化之磁化固定層；及由設置於上述記憶層與上述磁化固定層之間的非磁性體而成之絕緣層；且，利用隨著於具有上述記憶層、上述絕緣層、及上述磁化固定層之層構造之積層方向流動之電流而產生之自旋轉矩磁化反轉，使上述記憶層之磁化反轉，藉此進行資訊之記憶，且上述記憶層係以具有磁性層與導電性氧化物之積層構造之方式而構成。藉由於記憶層採用磁性層與氧化物層之積層構造而誘發垂直磁異向性，從而可謀求寫入電流之降低及熱穩定性之提高，再者，藉由使用導電性氧化物作為該氧化物，使讀出時無助於穿隧磁阻效應之電阻成分變小，從而可謀求防止電路之複雜化與讀出速度之下降。

指定代表圖：

符號簡單說明：

3 . . . 記憶元件

14 . . . 基底層

15 . . . 磁化固定層

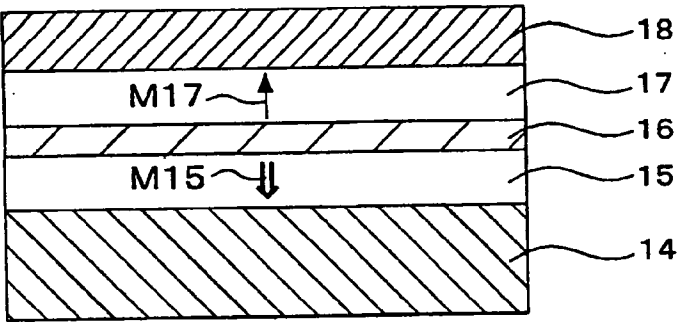
16 . . . 絕緣層

17 . . . 記憶層

18 . . . 覆蓋層

M15 . . . 磁化固定層 15 之磁化

M17 . . . 記憶層 17 之磁化



3

圖 2

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：100143789

※申請日：100.11.29

※IPC 分類：G11C 1/14 2006.01

G11C 1/16 2006.01

一、發明名稱：(中文/英文)

記憶元件及記憶裝置

二、中文發明摘要：

本發明之記憶元件係在藉由利用垂直磁異向性之磁化之方向之變化而進行資訊記憶之ST-MRAM中，謀求寫入電流之降低及熱穩定性之提高，且謀求防止電路之複雜化與讀出速度之下降。該記憶元件包含：於膜面具有垂直磁化，且磁化之方向相對於資訊而變化之記憶層；成為上述記憶層中所記憶之資訊之基準之於膜面具有垂直磁化之磁化固定層；及由設置於上述記憶層與上述磁化固定層之間的非磁性體而成之絕緣層；且，利用隨著於具有上述記憶層、上述絕緣層、及上述磁化固定層之層構造之積層方向流動之電流而產生之自旋轉矩磁化反轉，使上述記憶層之磁化反轉，藉此進行資訊之記憶，且上述記憶層係以具有磁性層與導電性氧化物之積層構造之方式而構成。藉由於記憶層採用磁性層與氧化物層之積層構造而誘發垂直磁異向性，從而可謀求寫入電流之降低及熱穩定性之提高，再者，藉由使用導電性氧化物作為該氧化物，使讀出時無助於穿隧磁阻效應之電阻成分變小，從而可謀求防止電路之複雜化與讀出速度之下降。

三、英文發明摘要：

四、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

3	記憶元件
14	基底層
15	磁化固定層
16	絕緣層
17	記憶層
18	覆蓋層
M15	磁化固定層 15 之磁化
M17	記憶層 17 之磁化

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

EP(X)

2012175717

Ref 8374025 X

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種具有複數個磁性層，且利用自旋轉矩磁化反轉進行記錄之記憶元件及記憶裝置。

【先前技術】

自行動電話終端直至大容量伺服器，隨著各種資訊機器之飛躍性發展，構成其之記憶體或邏輯件等之元件亦追求高積體化、高速化、及低消耗電力化等進一步之高性能化。尤其半導體非揮發性記憶體之進步顯著，作為大容量文卷存儲器之快閃記憶體，以驅逐硬磁碟驅動機之勢進行普及。

另一方面，睨視碼儲存用、進而向暫存器之展開，用以取代目前一般使用之NOR快閃記憶體、DRAM等之FeRAM (Ferroelectric Random Access Memory：鐵電隨機存取記憶體)、MRAM(Magnetic Random Access Memory：磁性隨機存取記憶體)、PCRAM(Phase-Change Random Access Memory：相變隨機存取記憶體)等之開發正在進展中。其中一部分已實用化。

其中MRAM係基於磁性體之磁化方向進行資料記憶，故可實現高速且幾乎無限(10^{15} 次以上)之重寫，且已在產業自動化與航空機等之領域使用。

MRAM自其高速動作與可靠性而言，期待今後向碼存儲或暫存器之展開，但現實中有低消耗電力化、及大容量化之問題。其係起因於MRAM之記錄原理、即藉由自配線產

生之電流磁場使磁化反轉之方式之本質性之問題。

作為用以解決該問題之一方法，探討有不基於電流磁場之記錄，即磁化反轉方式。其中，關於自旋轉矩磁化反轉之研究較為活躍(例如，參照上述專利文獻1、2、3、及非專利文獻1、2)。

自旋轉矩磁化反轉之記憶元件與MRAM相同，較多情形係由MTJ(Magnetic Tunnel Junction：磁性穿隧接面)構成。

該構成係利用當通過於某方向固定之磁性層之自旋極化電子進入其他自由之(方向不固定)磁性層時，對該磁性層賦與轉矩(亦稱其為自旋轉移矩)，且若使某臨限值以上之電流流通，則自由磁性層反轉。「0」「1」之重寫係藉由改變電流之極性而進行。

用於該反轉之電流之絕對值，在0.1 μm 左右之尺度之元件為1 mA以下。且，由於該電流值與元件體積成比例減少，因此可小型化。再者，由於不需要MRAM所需之記錄用電流磁場產生用之字元線，因此亦有元件構造簡單之優點。

此處，以下，將利用自旋轉矩磁化反轉之MRAM稱為ST-MRAM(Spin Torque-Magnetic Random Access Memory：自旋轉矩磁性隨機存取記憶體)。另，自旋轉矩磁化反轉有時稱為自旋注入磁化反轉。

作為既保持高速且重寫次數幾乎無限大之MRAM之優點、且可實現低消耗電力化、及大容量化之非揮發記憶

體，ST-MRAM被寄予大幅之期望。

圖8及圖9係顯示ST-MRAM之模式圖。圖8為立體圖，圖9為剖面圖。

於由矽基板等之半導體基體60之元件分離層52分離之部分，分別形成有構成用以選擇各記憶胞之選擇用電晶體之汲極區域58、源極區域57、以及閘極電極51。其中，閘極電極51兼作於圖8中前後方向延伸之字元線。

汲極區域58係對圖9中左右之選擇用電晶體共用地形成，於該汲極區域58連接有配線59。

且，於源極區域57、與配置於上方之於圖8中左右方向延伸之字元線56之間，配置有包含藉由自旋轉矩磁化反轉而使磁化方向反轉之記憶層之記憶元件53。

該記憶元件53係由例如磁性穿隧接面元件(MTJ元件)而構成。記憶元件53具有2個磁性層61、62。該2個磁性層61、62之中，一方之磁性層設為磁化之方向固定之磁化固定層，另一方之磁性層設為磁化之方向變化之磁化自由層、即記憶層。

又，記憶元件53係經由上下之接觸層54而分別連接於字元線56、與源極區域57。藉此，可使電流通於記憶元件53，而藉由自旋注入使記憶層之磁化之方向反轉。

[先前技術文獻]

[專利文獻]

[專利文獻1]日本特開2003-17782號公報

[專利文獻2]美國發明第6256223號說明書

[專利文獻3]日本特開2008-227388號公報

[非專利文獻]

[非專利文獻1]Phys. Rev. B, 54, 9353(1996)

[非專利文獻2]J. Magn. Mat., 159, L1(1996)

[非專利文獻3]Nature Materials., 5, 210(2006)

【發明內容】

[發明所欲解決之問題]

然而，MRAM之情形，係不同於記憶元件而另行設置寫入配線(字元線或位元線)，並基於電流通於寫入配線而產生之電流磁場，進行資訊之寫入(記錄)。因此，可使寫入所需之量之電流充分流通於寫入配線。

另一方面，在ST-MRAM中，須藉由於記憶元件流通之電流進行自旋轉矩磁化反轉，從而使記憶層之磁化之方向反轉。且，由於以如此之方式直接使電流通於記憶元件而進行資訊之寫入(記錄)，為選擇所要進行寫入之記憶胞，故將記憶元件與選擇電晶體連接而構成記憶胞。因此，會導致於記憶元件流通之電流被限制為可流通於選擇電晶體之電流(選擇電晶體之飽和電流)之大小。

具體而言，ST-MARAM之寫入電流被限制在選擇電晶體之飽和電流以下。

由於已知電晶體之飽和電流會隨著微細化而下降，因此，為實現ST-MRAM整體之微細化，有必要改善自旋轉移之效率，使流通於記憶元件之電流降低。

又，為增大讀出信號，有必要確保較大之磁阻變化率，

為此採用如上述之MTJ構造、即設為將接於記憶層之兩側之中間層作為隧道絕緣層(隧道阻擋層)之記憶元件之構成較有效果。

但，以如此之方式使用隧道絕緣層作為中間層之情形時，為防止隧道絕緣層遭絕緣破壞，會對流通於記憶元件之電流量有所限制。即，自確保對記憶元件之反復寫入之可靠性之觀點而言，亦必須抑制自旋轉矩磁化反轉所需之電流。

自旋轉矩磁化反轉所需之電流，有時稱為反轉電流、記錄電流等。

又，另一方面，由於ST-MRAM為非揮發記憶體，因此必須藉由電流而穩定地記憶經寫入之資訊。即，有必要確保相對於記憶層之磁化之熱起伏之穩定性(熱穩定性)。

若未確保記憶層之熱穩定性，則有經反轉之磁化之方向因熱(動作環境之溫度)而再反轉之情形，從而導致寫入錯誤。

基於記錄電流值之觀點已於上述，即ST-MRAM之記憶元件與先前之MRAM比較，在小型化上較有利，即有可縮小記憶層之體積之優點。但，若體積減小而其他特性相同，則有使熱穩定性降低之傾向。

如為發展ST-MRAM之大容量化之情形，由於記憶元件之體積進一步減小，因此熱穩定性之確保成為重要之問題。

若考慮該點，則對於ST-MRAM之記憶元件，熱穩定性

為非常重要之特性，有必要以即使體積減少仍確保其熱穩定性之方式設計。

總結上文，為了使ST-MRAM可作為非揮發記憶體而有效地存在，有必要將自旋轉矩磁化反轉所需之反轉電流減少至電晶體之飽和電流或隧道阻擋層會遭破壞之電流以下，再者，必須確保用以保持經寫入之資訊之熱穩定性。

此處，基於兼顧反轉電流之降低與熱穩定性之確保之觀點，關注於記憶層使用垂直磁化膜之構造。

例如根據非專利文獻3，揭示有藉由於記憶層使用Co/Ni多層膜等之垂直磁化膜而可兼顧反轉電流之降低與熱穩定性之確保之可能性。

具有垂直磁異向性之磁性材料雖有稀土類—遷移金屬合金(TbCoFe等)、金屬多層膜(Co/Pd多層膜等)、規則合金(FePt等)、氧化物與磁性金屬之間之界面異向性之利用(Co/MgO等)等若干種類，但若考慮在ST-MRAM中以實現用以獲得較大之讀出信號之高磁阻變化率為目的而採用穿隧接面構造，進而考慮耐熱性與製造上之容易度，則可望利用界面磁異向性之材料，即於作為隧道阻擋層之MgO上積層包含Co或Fe之磁性材料者。

但，基於界面磁異向性之垂直磁異向性，與結晶磁異向性或單離子異向性等比較，有異向性能量較小且隨著磁性層厚度變厚而下降之問題。

為解決該問題，本案申請人探討採用於磁性金屬之兩側配置氧化物，增加界面之數量之構造。其係利用藉由Co或

Fe與氧(O)之結合而產生界面磁異向性者。

即，藉由分別在記憶層處於較隧道阻擋層更上側之情形時追加由氧化物而成之覆蓋層、在記憶層處於較隧道阻擋層更下側之情形時追加由氧化物而成之基底層，可提高以界面磁異向性為基礎之磁異向性能量。

再者，不限於覆蓋層或基底層，而採用使記憶層交互積層磁性層與氧化物層之構造，亦可使誘發垂直磁異向性之界面之數量增加，因此亦可使異向性能量增大。

但，該構造中使用之氧化物(MgO)一般為絕緣體，電阻較高，因而成為重疊於以介由磁化固定層與記憶層之間之隧道阻擋層之穿隧磁阻效應而獲得之磁阻變化之串聯電阻，其結果，有使記憶元件之電阻變化率下降之虞。

電阻變化率下降會使得讀出信號降低，為尋求其對策，有電路複雜化、或招致讀出速度降低之虞，因而成為問題。

[解決問題之技術手段]

為此，在本發明中，以如下之方式構成記憶元件。

即，本發明之記憶元件具備於膜面具有垂直磁化，且磁化之方向相對於資訊而變化之記憶層。

又，具備於成為記憶於上述記憶層之資訊之基準之膜面具有垂直磁化之磁化固定層。

又，具備由設置於上述記憶層與上述磁化固定層之間的非磁性體而成之絕緣層。

又，利用隨著於具有上述記憶層、上述絕緣層、及上述

磁化固定層之層構造之積層方向流動之電流而產生之自旋轉矩磁化反轉，使上述記憶層之磁化反轉，藉此進行資訊之記憶。

且，上述記憶層係具有磁性層與導電性氧化物之積層構造者。

又，本發明之記憶裝置，具備上述本發明之記憶元件、與互相交叉之2種配線，且於上述2種配線之間配置上述記憶元件，經由上述2種配線而於上述記憶元件中流通上述積層方向之電流。

根據本發明之記憶元件，由於對上述記憶層介由上述絕緣層(隧道阻擋層)而設置有上述磁化固定層，且利用隨著於上述積層方向流動之電流而產生之自旋轉矩磁化反轉，使上述記憶層之磁化反轉，藉此進行資訊之記憶，因此可藉由使電流於上述積層方向流動而進行資訊之記錄。此時，上述記憶層為垂直磁化膜，藉此可降低使該記憶層之磁化之方向反轉所需之寫入電流值。

另一方面，因垂直磁化膜所具有之較強之磁異向性能量，可充分保持上述記憶層之熱穩定性。

且，在本發明中，上述記憶層係含有例如鐵(Fe)、鈷(Co)之至少一者之磁性層、與包含氧化物之層交互積層之多層膜。再者，上述氧化物之層設為電性傳導率較高之所謂導電性氧化物。

根據如此之本發明之記憶元件，由於獲得讀出信號之強磁性穿隧接面以外之部分(上述絕緣層以外之部分)不包含

由絕緣體而成之層，因此可降低無助於穿隧磁阻效應之串聯電阻成分，且基於該點可有效抑制讀出信號之下降。

又，根據本發明之記憶裝置之構成，經由上述2種配線而使上述積層方向之電流流經上述記憶元件，而引起自旋轉移，藉此通過上述2種配線使電流於上述記憶元件之積層方向流動，而可根據自旋轉矩磁化反轉進行資訊之記錄。

又，由於可充分保持上述記憶層之熱穩定性，因此可穩定保持記錄於上述記憶元件之資訊，且實現記憶裝置之微細化、可靠性之提高、及低消耗電力化。

[發明之效果]

根據本發明，由於可簡便地獲得具有垂直磁異向性之記憶元件，因此可充分確保作為資訊保持能力之熱穩定性，從而構成特性平衡優越之記憶元件。

藉此，可防止動作錯誤，從而充分獲得記憶元件之動作裕度。因此，可實現穩定動作之可靠性較高之記憶體。

又，降低寫入電流，從而可降低於記憶元件進行寫入時之消耗電力。因此，可降低記憶裝置整體之消耗電力。

再者，可降低無助於穿隧磁阻效應之串聯電阻成分，藉此可抑制讀出信號之下降，從而亦可防止電路之複雜化或讀出速度之下降。

【實施方式】

以下，茲說明用以實施發明之形態(以下為實施形態)。

另，按以下之順序進行說明。

<1.實施形態之記憶元件之概要>

<2.實施形態之構成>

<3.實驗>

<4.變形例>

<1.實施形態之記憶元件之概要>

首先說明作為本發明之一實施形態之記憶元件(實施形態之記憶元件)之概要。

本發明之實施形態，係藉由上述之自旋轉矩磁化反轉，使記憶元件之記憶層之磁化之方向反轉，而進行資訊之記錄者。

記憶層係由包含強磁性層之磁性體而構成，且藉由磁性體之磁化狀態(磁化之方向)而保持資訊者。

實施形態之記憶元件設為例如於圖2顯示其一例之層構造，至少具備作為2個強磁性體層之記憶層17、及磁化固定層15，又具備作為該2個磁性層之間之中間層之絕緣層16，其細節將於後述。

記憶層17於膜面具有垂直磁化，且磁化之方向對應於資訊而變化。

磁化固定層15於成為記憶於記憶層17之資訊之基準之膜面具有垂直磁化。

絕緣層16為非磁性體，設置於記憶層17與磁化固定層15之間。

且，藉由於具有記憶層17、絕緣層16、及磁化固定層15之層構造之積層方向注入經自旋極化之電子，使記憶層17

之磁化之方向變化，而對記憶層17進行資訊之記錄。

此處，簡單說明自旋轉矩磁化反轉。

電子具有2種自旋角動量。暫且將其定義為上方向及下方向。在非磁性體內部，兩者為同數目，在強磁性體內部，兩者之數目有差異。考慮如下之情形：在構成ST-MRAM(Spin Torque-Magnetic Random Access Memory：自旋轉矩磁性隨機存取記憶體)之2層之強磁性體即磁化固定層15及記憶層17中，當相互之磁矩之方向為相反方向之狀態(以下，亦稱為反方向狀態)之時，使電子自磁化固定層15向記憶層17移動。

磁化固定層15係為獲得高保磁力而將磁矩之方向固定之固定磁性層。

通過磁化固定層15之電子自旋極化、即上方向與下方向之數目產生差異。若作為非磁性層之絕緣層16之厚度構成為充分薄，則由磁化固定層15之通過而引起之自旋極化緩和，在變成通常之非磁性體之非極化狀態(上方向與下方向同數目之狀態)之前，電子會到達另一方之磁性體、即記憶層17。

在記憶層17，藉由自旋極化度之符號變成相反而降低系統之能量，故一部分之電子反轉、即自旋角動量之方向改變。此時，由於必須保存系統之全角動量，因此亦於記憶層17之磁矩賦予與由改變方向之電子而引起之角動量之變化之合計等價之反作用。

電流、即於單位時間通過之電子之數目較少之情形時，

由於改變方向之電子之總數亦較少，因此於記憶層17之磁矩產生之角動量變化亦較小，但若電流增加，則可於單位時間內賦與較多之角動量變化。

角動量之時間變化為轉矩，若轉矩超過某臨限值，則記憶層17之磁矩開始進動，在藉由其單軸異向性而180度旋轉後變穩定。即，發生自反方向狀態向同方向狀態(雙方之磁矩之方向為同方向之狀態)之反轉。

磁化處於同方向狀態之時，若使電流相反於自記憶層17向磁化固定層15輸送電子之方向流動，則變成在磁化固定層15反射時經自旋反轉之電子於進入記憶層17之時賦與轉矩，而可使磁矩向反方向狀態反轉。惟此時，引起反轉而所需之電流量多於自反方向狀態向同方向狀態反轉之情形。

自磁矩之同方向狀態向反方向狀態之反轉雖難以直觀地理解，但可想作是由於磁化固定層15固定，因此磁矩無法反轉，為保存系統整體之角動量而使記憶層17反轉。如此般，0/1之記錄係藉由使對應於各個極性之某臨限值以上之電流於自磁化固定層15至記憶層17之方向或其相反方向流動而進行。

資訊之讀出係與先前型之MRAM相同，利用磁阻效應而進行。即，與上述之記錄之情形同樣使電流於膜面垂直方向流動。且，利用隨著記憶層17之磁矩相對磁化固定層15之磁矩為同方向或反方向，而使元件顯示之電阻變化之現象。

此處，於磁化固定層 15 與記憶層 17 之間設置非磁性體且絕緣體之絕緣層 16。

藉由如此般將磁化固定層 15 與記憶層 17 之間設為絕緣層 16，與設為例如金屬膜等之情形比較，可獲得更高之讀出信號(電阻之變化率)，且可藉由更低之電流而進行記錄。

如此般將磁化固定層 15 與記憶層 17 之間設為絕緣層 16 之構造，稱為強磁性穿隧接面(Magnetic Tunnel Junction: MTJ)。

藉由自旋轉矩磁化反轉而使磁性層之磁化之方向反轉時所需電流之臨限值 I_c ，根據磁性層之磁化容易軸為平面方向、或垂直方向而不同。

具體而言，若設平面磁化型之 ST-MRAM 之反轉電流為 I_{c_para} ，則磁化之反轉方向與該反轉電流 I_{c_para} 之關係為：

$$\text{同方向} \rightarrow \text{反方向} \dots I_{c_para} = \{A \cdot \alpha \cdot M_s \cdot V / (g(0) \cdot P)\} (H_k + 2\pi M_s),$$

$$\text{反方向} \rightarrow \text{同方向} \dots I_{c_para} = -\{A \cdot \alpha \cdot M_s \cdot V / (g(\pi) \cdot P)\} (H_k + 2\pi M_s)。$$

其中， A 為常數， α 為衰減常數， M_s 為飽和磁化， V 為元件體積， $g(0)P$ 、 $g(\pi)P$ 分別係對應於同方向、相反方向時自旋轉矩傳達至對方之磁性層的效率之係數， H_k 為磁異向性(參照非專利文獻 3)。

另一方面，若設垂直磁化型之 ST-MRAM 之反轉電流為 I_{c_perp} ，則

$$\text{同方向} \rightarrow \text{反方向} \dots I_{c_perp} = \{A \cdot \alpha \cdot M_s \cdot V / (g(0) \cdot P)\} (H_k - 4\pi M_s),$$

$$\text{反方向} \rightarrow \text{同方向} \dots I_{c_perp} = -\{A \cdot \alpha \cdot M_s \cdot V / (g(\pi) \cdot P)\} (H_k - 4\pi M_s)。$$

在上式中，若比較垂直磁化型之情形之 $(H_k - 4\pi M_s)$ 與平面磁化型之情形之 $(H_k + 2\pi M_s)$ ，可理解垂直磁化型更適於低記錄電流化。

然而，為能夠作為記憶體而有效存在，必須可保持經寫入之資訊。作為保持資訊之能力之指標，可舉出熱穩定性之指標 $\Delta (=KV/k_B T)$ 。該 Δ 以下述[式1]表示：

[數1]

$$\Delta = KV / k_B T = M_s \cdot V \cdot H_k \cdot (1/2 k_B T) \dots [式2]$$

此處， H_k 為有效之異向性磁場， k_B 為波茲曼常數， T 為溫度， M_s 為飽和磁化量， V 為記憶層之體積。

有效之異向性磁場 H_k ，受到形狀磁異向性、感應磁異向性、結晶磁異向性等之影響，在假定單磁區之同時旋轉模型之情形時，其等同於保磁力。

熱穩定性之指標 Δ 與電流之臨限值 I_c ，多為互償之關係。因此，為維持記憶體特性，常有該等之兩立之問題。

使記憶層17之磁化狀態變化之電流之臨限值，實際上於例如記憶層17之厚度為2 nm、平面圖案為100 nm×150 nm之大致橢圓形之TMR元件中，+側之臨限值 $+I_c = +0.5$ mA，-側之臨限值 $-I_c = -0.3$ mA，此時之電流密度約為 3.5×10^6 A/cm²。該等數值與上述[式1]大致一致。

與此相對，在藉由電流磁場進行磁化反轉之通常之MRAM中，寫入電流需為數mA以上。

因此，獲知ST-MRAM之情形時，如上所述，由於寫入電流之臨限值充分小，因此對降低積體電路之消耗電力有

效。

又，由於ST-MRAM不需要通常之MRAM所需之電流磁場產生用之配線，因此在積體度上亦較通常之MRAM有利。

且，進行自旋轉矩磁化反轉之ST-MRAM之情形時，由於是直接將電流流經記憶元件而進行資訊之寫入(記錄)，為選擇所要進行寫入之記憶胞，將記憶元件與選擇電晶體連接而構成記憶胞。

該情形，流經記憶元件之電流，由可在選擇電晶體中流動之電流(選擇電晶體之飽和電流)之大小所限制。

為降低記錄電流，期望如上述般採用垂直磁化型。又，垂直磁化膜一般可具有高於平面磁化膜之磁異向性，故在保持上述之 Δ 較大之點上亦較好。

此處，作為具有垂直異向性之磁性材料，雖有稀土類—遷移金屬合金(TbCoFe等)、金屬多層膜(Co/Pd多層膜等)、規則合金(FePt等)、氧化物與磁性金屬之間之界面異向性之利用(Co/MgO等)等若干種類。但，其中稀土類—遷移金屬合金一旦藉由加熱而擴散、結晶化則會失去垂直磁異向性，故不宜作為ST-MRAM用材料。又，已知金屬多層膜亦會藉由加熱擴散使其垂直磁異向性劣化，再者發現垂直磁異向性係面心立方之(111)配向之情形，故難以實現MgO或鄰接於其而配置之Fe、CoFe、CoFeB等之高分極率層所要求(001)之配向。

又，L10規則合金在高溫下仍穩定，且於(001)配向時顯

示垂直磁異向性，雖不會產生如上所述之問題，但有必要於製造時以 500°C 以上之充分高之溫度加熱，或於製造後以 500°C 以上之高溫進行熱處理而將原子規則排列，且可能引起絕緣層16(隧道阻擋層)等積層膜之其他之部分不希望之擴散或界面粗度之增大。

與此相對，利用界面磁異向性之材料、即於作為隧道阻擋層之例如MgO上積層Co系或Fe系材料者，不易產生上述任一項之問題，因此，可望作為ST-MRAM之記憶層材料。

雖說以界面磁異向性為基礎之垂直磁異向性係藉由包含於氧化物之氧與Co或Fe在界面結合而產生，但與規則合金顯示之結晶磁異向性或稀土類系顯示之單離子異向性等比較，有異向性能量本身較小且隨著磁性層厚變厚而下降之問題。

為解決該問題，本案申請人已提案有於磁性金屬之兩側配置氧化物，增加界面之數目之構造(發明申請2010-201526)。具體而言，例如以下之構造。

基板/基底層/磁化固定層/MgO(隧道阻擋層)/記憶層/氧化物覆蓋層

根據如此之構造，作為有助於界面磁異向性之界面，可增加至不僅包含先前之記憶層/MgO(隧道阻擋層)之界面，亦包含記憶層/氧化物覆蓋層之界面之2個，從而可有效提高記憶層之異向性。

又，自增加有助於垂直磁異向性之界面的觀點而言，作

為記憶層之構造，交互積層磁性層與氧化物層之構造亦較有效。

具體為如圖3之剖面圖所示之構造。另，在該圖3所示之例中，例示作為形成記憶層17之磁性層之例含有Co、Fe之任一項、又使用MgO作為氧化物層。

但，此處使用之氧化物層(MgO等)一般為絕緣體，電阻較高，有重疊於在磁化固定層與記憶層之間之穿隧磁阻效應下獲得之磁阻變化而使電阻變化率下降之虞。

因此，本案申請人發現在關於記憶層17採用使磁性層與氧化物層交互積層之構造之情形下以導電性之氧化物構成上述氧化物層之構造。

為確認，圖4係顯示使用導電性氧化物之記憶層17之構造(剖面圖)。

藉由設為如此之構造，可降低於產生穿隧磁阻效應之隧道阻擋層部分(絕緣層16)之電阻重疊之處之無助於穿隧磁阻效應之串聯電阻成分，從而可有效抑制穿隧磁阻效應之下降。

此處，磁阻效應係反映於讀出信號強度者。因此，藉由可如上所述般抑制磁阻效應之下降，可謀求防止發生為應對信號強度之下降而使電路複雜化或招致讀出速度之下降之類事態。

在本實施形態中，記憶層17係具有使含有Co與Fe之至少一者之磁性層、與電性傳導度較高之氧化物交互積層之構造之垂直磁化膜。

再者，考慮選擇電晶體之飽和電流值，使用包含絕緣體之絕緣層16，作為記憶層17與磁化固定層15之間之非磁性層，而構成磁性穿隧接面(MTJ)元件。

藉由使用隧道絕緣層構成磁性穿隧接面(MTJ)元件，與使用非磁性導電層而構成巨磁阻效應(GMR)元件之情形比較，可增大磁阻變化率(MR比)，從而可增大讀出信號強度。

且，特別是作為該隧道絕緣層之絕緣層16之材料，藉由使用氧化鎂(MgO)，可增大磁阻變化率(MR比)。

又，一般而言，自旋轉移之效率依賴於MR比，MR比越大，自旋轉移之效率越高，可降低磁化反轉電流密度。因此，藉由使用氧化鎂作為絕緣層16之材料，同時，使用上述之記憶層17，可降低根據自旋轉矩磁化反轉之寫入臨限值電流，可以較小之電流進行資訊之寫入(記錄)。又，可增大讀出信號強度。

如此，可確保MR比(TMR比)，降低根據自旋轉矩磁化反轉之寫入電流臨限值，而可以較小之電流進行資訊之寫入(記錄)。又，可增大讀出信號強度。

此處，由氧化鎂(MgO)膜形成絕緣層16之情形時，較期望MgO膜結晶化，於(001)方向維持結晶配向性。

另，在本實施形態中，作為隧道阻擋層之絕緣層16，除了設為包含氧化鎂之構成之外，亦可使用例如氧化鋁、氮化鋁、 SiO_2 、 Bi_2O_3 、 MgF_2 、 CaF_2 、 SrTiO_2 、 AlLaO_3 、及Al-N-O等之各種之絕緣體、介電質、半導體而構成。

又，絕緣層16之面積電阻值，從獲得藉由自旋轉矩磁化反轉而使記憶層17之磁化之方向反轉所需之電流密度之觀點來看，有必要控制在數十 $\Omega\mu\text{m}^2$ 左右以下。

且，在包含MgO膜之絕緣層16中，為將面積電阻值設為上述之範圍，有必要將MgO膜之膜厚設定在1.5 nm以下。

又，如上述般本實施形態之情形，作為記憶層17，設為交互積層磁性層與氧化物層之構造，在此基礎上，作為上述氧化物層，使用導電性之氧化物。

作為此處之導電性之氧化物，使用例如 ReO_3 、 RuO_2 、 SnO_2 、 TiO_2 、 LiTi_2O_4 、 LiV_2O_4 、 Fe_3O_4 等、或通常因於成為絕緣體之氧化物中欠缺氧或摻雜異種元素等而具有導電性者。

又，為可以較小之電流容易地反轉記憶層17之磁化之方向，較好為縮小記憶元件。

記憶元件之面積較好設為 $0.01\ \mu\text{m}^2$ 以下。

又，在本實施形態中，亦可於構成記憶層17之一部分之磁性層中添加Co、Fe以外之元素。

藉由異種元素之添加，可獲得因防止擴散而引起之耐熱性之提高與磁阻效應之增大、及隨著平坦化之絕緣耐壓之增大等之效果。作為該情形之添加元素之材料，可使用B、C、N、O、F、Mg、Si、P、Ti、V、Cr、Mn、Ni、Cu、Ge、Nb、Mo、Ru、Rh、Pd、Ag、Ta、W、Ir、Pt、Au、Zr、Hf、Re、Os、或該等之合金。

另，本發明之記憶層17，可使組成不同之其他強磁性層

直接積層。又，亦可使強磁性層與軟磁性層積層，或使複數層之強磁性層介由軟磁性層或非磁性層而積層。

特別是，當設為使複數層之強磁性層介由非磁性層而積層之構成時，由於可調整強磁性層之層間之相互作用之強度，因此，即使記憶元件之尺寸為次微米以下，仍可獲得可抑制磁化反轉電流不增大之效果。作為該情形之非磁性層之材料，可使用Ru、Os、Re、Ir、Au、Ag、Cu、Al、Bi、Si、B、C、Cr、Ta、Pd、Pt、Zr、Hf、W、Mo、Nb、或該等之合金。

磁化固定層15可設為僅藉由強磁性層、或藉由利用反強磁性層與強磁性層之反強磁性結合而固定其磁化之方向之構成。

又，磁化固定層15可設為由單層之強磁性層所組成之構成、或介由非磁性層而積層複數層之強磁性層之積層鐵磁釘紮構造。

作為構成積層鐵磁釘紮構造之磁化固定層15之強磁性層之材料，可使用Co、CoFe、CoFeB等。又，作為非磁性層之材料，可使用Ru、Re、Ir、Os等。

作為反強磁性層之材料，可舉出FeMn合金、PtMn合金、PtCrMn合金、NiMn合金、IrMn合金、NiO、及Fe₂O₃等之磁性體。

又，於該等之磁性體中，添加Ag、Cu、Au、Al、Si、Bi、Ta、B、C、O、N、Pd、Pt、Zr、Hf、Ir、W、Mo、Nb等之非磁性元素，可調整磁性特性，或亦可調整此外之

結晶構造、結晶性、物質之穩定性等之各種物性。

磁化固定層 15、及記憶層 17 之膜厚，宜為 0.5 nm~30 nm。

記憶元件 3 之其他之構成，可設為與藉由自旋轉矩磁化反轉而記錄資訊之記憶元件之先前周知之構成相同。

<2. 實施形態之構成>

繼而，就作為實施形態之記憶元件、記憶裝置之具體構成進行說明。

圖 1 係顯示作為本發明之記憶裝置之一實施形態之記憶體裝置之概略構成圖(立體圖)。

該記憶體裝置係於互相正交之 2 種位址配線(例如字元線與位元線)之交點附近，配置可以磁化狀態保持資訊之記憶元件 3 而成。

即，在由矽基板等之半導體基體 10 之元件分離層 2 所分離之部分，分別形成有構成用以選擇各記憶胞之選擇用電晶體之汲極區域 8、源極區域 7，及閘極電極 1。其中，閘極電極 1 兼作於圖中前後方向延伸之一方之位址配線(例如字元線)。

汲極區域 8 係對圖中左右之選擇用電晶體共用地形成，於該汲極區域 8 連接有配線 9。

且，在源極區域 7、與配置於上方之於圖中左右方向延伸之另一方之位址配線(例如位元線)6 之間，配置有記憶元件 3。

該記憶元件 3 配置於 2 種位址配線 1、6 之交點附近。

又，記憶元件3係介由上下之接觸層4而分別連接於位元線6、與源極區域7。

藉此，經由2種位址配線1、6，將上下方向之電流流經記憶元件3，可藉由自旋轉矩磁化反轉而使記憶層之磁化之方向反轉。

圖2係顯示作為本實施形態之記憶元件3之剖面圖。

如圖2所示，該記憶元件3相對藉由自旋轉矩磁化反轉而反轉磁化M17之方向之記憶層17，於其下層側設置磁化固定層15。

在ST-MRAM中，依據記憶層17之磁化M17與磁化固定層15之磁化M15之相對角度來規定資訊之0、1。

在記憶層17與磁化固定層15之間，設置作為隧道阻擋層(隧道絕緣層)之絕緣層16，藉由記憶層17與磁化固定層15，構成MTJ元件。

又，於磁化固定層15之下層側形成有基底層14，於記憶層17之上層側形成有覆蓋層18。

此處，亦如上所述，在本實施形態中，其特徵在於，記憶層17為具有交互積層含有Co與Fe之至少一者之磁性層與導電性之氧化物層之構造之垂直磁化膜。

再者，在本實施形態中，將絕緣層16設為氧化鎂層，設為會提高磁阻變化率(MR比)者。

如此藉由提高MR比，可提高自旋注入之效率，降低反轉記憶層17之磁化M17之方向所需之電流密度。

另，在本實施形態中，於鄰接於記憶層17而配置之覆蓋

層 18，使用例如 Ta 等之金屬。

此處，本實施形態之記憶元件 3 可藉由如下方式製造：於真空裝置內連續形成基底層 14 至覆蓋層 18，其後藉由蝕刻等之加工而形成記憶元件 3 之圖案。

本實施形態之記憶元件 3，由於記憶層 17 為垂直磁化膜，因此可降低反轉記憶層 17 之磁化 M_{17} 之方向所需之寫入電流量。

又，關於記憶層 17，藉由採用交互積層含有 Co 與 Fe 之至少一者之磁性層與氧化物層之構造，可有效抑制磁阻效應之下降。

如此，由於可充分確保資訊保持能力即熱穩定性，故可實現特性平衡優越之記憶元件。

藉此，可消除動作錯誤，充分獲得記憶元件 3 之動作裕度，可使記憶元件 3 穩定動作。因此，可實現穩定動作、可靠性高之記憶體。

又，可降低寫入電流，而降低對記憶元件 3 進行寫入時之消耗電力。因此，可降低記憶裝置整體之消耗電力。

再者，根據本實施形態，由於構成記憶層 17 之一部分之氧化物層為導電體，因此可降低於產生穿隧磁阻效應之隧道阻擋層部分之電阻重疊之處之無助於穿隧磁阻效應之串聯電阻，從而可抑制穿隧磁阻效應之下降。

由於磁阻效應反映於讀出信號強度，因此，藉由抑制其下降，可謀求防止隨著信號下降之電路之複雜化或讀出速度之低速化。

又，具備圖2所示之記憶元件3、且為圖1所示之構成之記憶體裝置，於製造記憶體時，具有可應用一般之半導體MOS形成製程之優點。

因此，本實施形態之記憶裝置，可作為通用之記憶體而應用。

另，在上文中，作為記憶元件之構成，雖例示自上層側依覆蓋層18、記憶層17、絕緣層16、磁化固定層15、基底層14之序而配置各層之構成，但作為本發明之記憶元件，亦可如圖5所示，設為記憶層17配置於磁化固定層15之下側之構成。

具體為自上層側依序以覆蓋層18、磁化固定層15、絕緣層16、記憶層17、基底層14之序而配置各層之構成。

<3.實驗>

此處，在利用圖2而說明之記憶元件3之構成中，具體選定構成覆蓋層18之材料，藉此製作出記憶元件3之試料，並調查其特性。

如圖1所示，在實際的記憶裝置中，除記憶元件3以外亦存在切換用之半導體電路等，但此處以調查鄰接於覆蓋層18之記憶層17之磁化反轉特性為目的，根據僅形成記憶元件之部分之晶圓進行討論。

於厚度0.725 mm之矽基板上形成厚度300 nm之熱氧化膜，於其上形成圖2所示之構成之記憶元件3。

具體而言，於圖2所示之構成之記憶元件3中，如下所示般選定各層之材料及膜厚。

- 基底層 14：膜厚 10 nm 之 Ta 膜與膜厚 25 nm 之 Ru 膜之積層膜

- 磁化固定層 15：膜厚 2.5 nm 之 CoFeB 膜

- 絕緣層 16：膜厚 0.9 nm 之氧化鎂膜

- 記憶層 17：CoFeB/MgO 積層膜(記憶元件 3A)、或
CoFeB/CoTiO 積層膜(記憶元件 3B)、或
CoFeB(記憶元件 3C)

- 覆蓋層 18：膜厚 5 nm 之 Ta 膜

此處，記憶元件 3A 亦標記為「試料 3A」，記憶元件 3B 為「試料 3B」，記憶元件 3C 為「試料 3C」。

又，在上述之膜構成中，記憶層 17 之強磁性層之 CoFeB 之組成為 Co16%-Fe64%-B20%，膜厚 0.8 nm。又，MgO(試料 3A)之膜厚、及 CoTiO(試料 3B)之膜厚共同設為 0.2 nm。

又，在試料 3A、3B 中，積層次數為 5 次。即，

試料 3A：[CoFeB/MgO/CoFeB/MgO/CoFeB/MgO/CoFeB/MgO/CoFeB]，

試料 3B：[CoFeB/CoTiO/CoFeB/CoTiO/CoFeB/CoTiO/CoFeB/CoTiO/CoFeB]。

包含氧化鎂(MgO)膜而成之絕緣層 16、及作為記憶層 17 之氧化物層之 MgO 或 CoTiO，係使用 RF 磁控濺渡法成膜，其他之膜係利用 DC 磁控濺渡法成膜。

再者，在各試料 3，各層經成膜之後，於磁場熱處理爐中進行 350℃、2 小時之熱處理，其後，利用一般性之電子束微影技術及離子研磨製程而製作直徑 50 nm 之圓筒形之記憶層 17。

在試料 3A 中，MgO 為絕緣體，又，在試料 3B 中，CoTiO

為在室溫下顯示 $0.1 \Omega\text{cm}$ 左右之電阻率之半導體。

為確認，圖 6 係顯示試料 3A~3C 之剖面構造。

如圖所示，試料 3A~3C 自上層側依序以覆蓋層 18、記憶層 17、絕緣層 16、磁化固定層 15 之順序而形成各層之點乃共通。

此處，以下，考察作為試料 3A~3C 之記憶元件之電阻、及 TMR 變化率 (TMR 比)。

首先，由於磁化固定層 15、及覆蓋層 18 為金屬，絕緣層 16 為氧化物，又，記憶層 17 包含氧化物 (3A 及 3B)，因此，記憶元件之電阻根據絕緣層 16 與記憶層 17 之電阻而決定。

此處，關於絕緣層 16 與記憶層 17 之氧化物層之電阻，由於是穿隧電流流經之程度之薄膜，因此若導入面積電阻 (RA) 之概念則較便利。其係以電阻乘面積者而表示，單位使用 [$\Omega\mu\text{m}^2$]。

面積電阻係提取以絕緣層 16、及上述氧化物層之厚度與材質而決定之量者，實際之電阻，面積越大則越低，面積越小則越高。

ST-MRAM 之讀出信號於 TMR 比、即記憶層 17 之磁化之方向相對磁化固定層 15 同方向之情形與相反方向之情形 (即 0 狀態與 1 狀態) 之電阻之變化率較大之情形時變大。記憶元件之電阻由絕緣層 16 之電阻支配性地決定之情形時，電阻在 0 狀態 - 1 狀態之變化，以絕緣層 16、磁化固定層 15、及記憶層 17 之材料決定，且若設同方向狀態之面積電阻為 RA_L ，反方向狀態之電阻面積為 RA_H ，則表示為：

$$\text{TMR}(\%) = 100 \cdot (\text{RA}_H - \text{RA}_L) / \text{RA}_L$$

但，如本發明之背景，在將垂直磁異向性之誘發作為目的而於記憶層17添加氧化物之情形下，該氧化物為絕緣性，在使與絕緣層16之界面以外之記憶層17之電阻增大之情形時，由於無助於電阻變化之電阻 RA_{OX} 加入串聯，因此電阻變化率如下式：

$$\text{TMR}(\%) = 100 \cdot (\text{RA}_H - \text{RA}_L) / (\text{RA}_L + \text{RA}_{\text{OX}})$$

即， RA_{OX} 越大，電阻變化率越降低。

進而，就試料3A~3C進行比較。

若測定試料3C之 RA 及 TMR 變化率，則 RA_L 為 $20 \text{ } \Omega\mu\text{m}^2$ ， RA_H 為 $40 \text{ } \Omega\mu\text{m}^2$ ， TMR 為80%。在試料3C中，電阻係由作為絕緣層16之 MgO 支配， RA_L 起因於作為絕緣層16之 MgO ：0.9 nm。該情形， RA_{OX} 可視為0。

在試料3A中， $\text{RA}_L = 27 \text{ } \Omega\mu\text{m}^2$ ， $\text{RA}_H = 43 \text{ } \Omega\mu\text{m}^2$ ， $\text{TMR} = 59\%$ ，又，在試料3B中， $\text{RA}_L = 21 \text{ } \Omega\mu\text{m}^2$ ， $\text{RA}_H = 37 \text{ } \Omega\mu\text{m}^2$ ， $\text{TMR} = 76\%$ 。即，試料3A之 RA_{OX} 為 $7 \text{ } \Omega\mu\text{m}^2$ ，試料3B之 RA_{OX} 為 $1 \text{ } \Omega\mu\text{m}^2$ 。

由於氧化物層極薄、粗糙或擴散，因此不可能單純自電阻率與膜厚估計電阻值，但知可獲得反映添加之氧化物之電阻率之電阻值。

獲知，若設試料3C為基準，則於記憶層17使用 MgO 之試料3A， TMR 比大為減少，另一方面，添加 CoTiO 之試料3B之 TMR 比幾乎不下降。在本發明之目的中，於記憶層17添加氧化物乃必須，但，可以說，藉由使用作為電阻率更低

之氧化物之CoTiO，可抑制TMR比之下降。

當然，電路構成上所需之TMR比之具體值係由例如讀出電路之性能而決定者，但明了，藉由使用CoTiO而可確保較高之TMR比，在容易進行電路設計之點上有利。

另，在上文中，作為添加於記憶層17之導電性氧化物，雖使用CoTiO，但，當然並非限定於其。重要的是含有用以誘發垂直異向性之氧原子，且為使記憶元件之TMR比不會大幅降低，電阻率十分低。

此處，滿足如此之電阻率之條件之材料，可舉出例如根據適當之製造方法而製作之如下圖7所示之氧化物。

但，即使以一般作為絕緣體之材料為母體者，若為藉由摻雜或擴散混合等而具有電性傳導性者，則可作為用以抑制電阻率之下降之材料而有效地使用。即，可充分達成本發明之目的。

<4.變形例>

以上雖就本發明之實施形態進行了說明，但本發明並非限於至此說明之記憶元件3之膜構成，可採用各種膜構成。即，在不脫離本發明之要旨之範圍內可採用其他各種構成。

例如，磁化固定層15可不設為單層而設為包含2層之強磁性層與非磁性層之積層鐵磁釘紮構造之點雖已上述，但在該情形下，進而亦可設為對積層鐵磁釘紮構造膜賦予反強磁性膜之構造。

【圖式簡單說明】

圖 1 係作為實施形態之記憶裝置(記憶體裝置)之概略構成圖(立體圖)。

圖 2 係作為實施形態之記憶元件之剖面圖。

圖 3 係例示交互地積層磁性層與氧化物層之記憶層之構造之剖面圖。

圖 4 係例示使磁性層與氧化物層交互地積層之本實施形態之記憶層之構造之剖面圖。

圖 5 係將記憶層配置於磁化固定層之下側之記憶元件之剖面圖。

圖 6 係顯示實驗中所使用之記憶元件之試料之剖面構造之圖。

圖 7 係例示作為本發明使用之導電性氧化物之適宜材料之圖。

圖 8 係利用由自旋注入引起之磁化反轉之記憶體裝置之概略構成之說明圖。

圖 9 係圖 8 之記憶體裝置之剖面圖。

【主要元件符號說明】

1	閘極電極(位址配線：字元線)
2	元件分離層
3	記憶元件
4	接觸層
6	位址配線(位元線)
7	源極區域
8	汲極區域

9	配 線
10	半 導 體 基 板
14	基 底 層
15	磁 化 固 定 層
16	絕 緣 層
17	記 憶 層
18	覆 蓋 層

七、申請專利範圍：

1. 一種記憶元件，其包含：

於膜面具有垂直磁化，且磁化之方向相對於資訊而變化之記憶層；

成為上述記憶層中所記憶之資訊之基準之於膜面具有垂直磁化之磁化固定層；及

由設置於上述記憶層與上述磁化固定層之間的非磁性體而成之絕緣層；

利用隨著於包含上述記憶層、上述絕緣層、及上述磁化固定層之層構造之積層方向流動之電流而產生之自旋轉矩磁化反轉，使上述記憶層之磁化反轉，藉此進行資訊之記憶；

上述記憶層具有磁性層與導電性氧化物之積層構造；且

上述導電性氧化物係以 ReO_3 、 RuO_2 、 SnO_2 、 CoTiO 、 LiTi_2O_4 、 LiV_2O_4 之任一者構成。

2. 如請求項1之記憶元件，其中上述記憶層之上述磁性層含有Fe、Co之至少一者。

3. 如請求項2之記憶元件，其中上述絕緣層係以氧化物構成。

4. 如請求項3之記憶元件，其中上述絕緣層係以 MgO 構成。

5. 如請求項4之記憶元件，其中以基底層、上述磁化固定層、上述絕緣層、上述記憶層、覆蓋層之順序而將各層積層。

6. 如請求項4之記憶元件，其中以基底層、上述記憶層、上述絕緣層、上述磁化固定層、覆蓋層之順序而將各層積層。
7. 一種記憶裝置，其具備藉由磁性體之磁化狀態而保持資訊之記憶元件、與相互交叉之2種配線；且上述記憶元件包含：

於膜面具有垂直磁化，且磁化之方向相對於資訊而變化之記憶層；

成為上述記憶層中所記憶之資訊之基準之於膜面具有垂直磁化之磁化固定層；及

由設置於上述記憶層與上述磁化固定層之間之非磁性體而成之絕緣層；

利用隨著於包含上述記憶層、上述絕緣層、及上述磁化固定層之層構造之積層方向流動之電流而產生之自旋轉矩磁化反轉，使上述記憶層之磁化反轉，藉此進行資訊之記憶；

上述記憶層具有磁性層與導電性氧化物之積層構造；

上述導電性氧化物係以 ReO_3 、 RuO_2 、 SnO_2 、 CoTiO 、 LiTi_2O_4 、 LiV_2O_4 之任一者構成；且

於上述2種配線之間配置有上述記憶元件，經由上述2種配線而於上述記憶元件中流通上述積層方向之電流。

八、圖式：

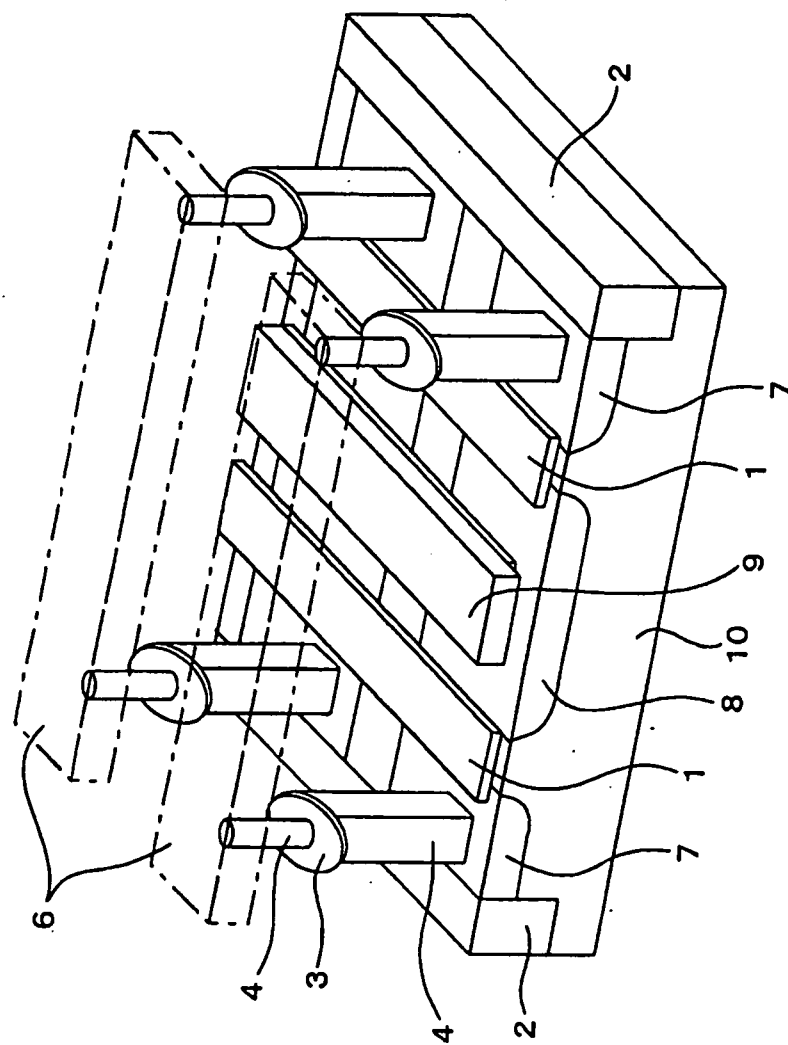


圖 1

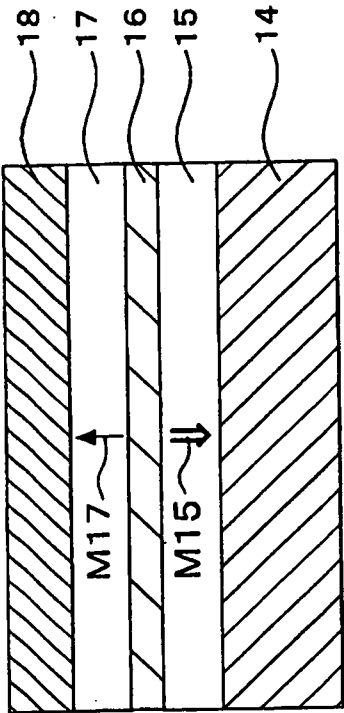


圖 2

3





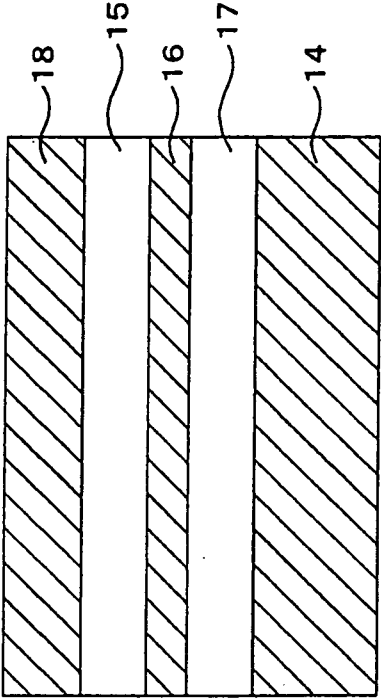


圖 5

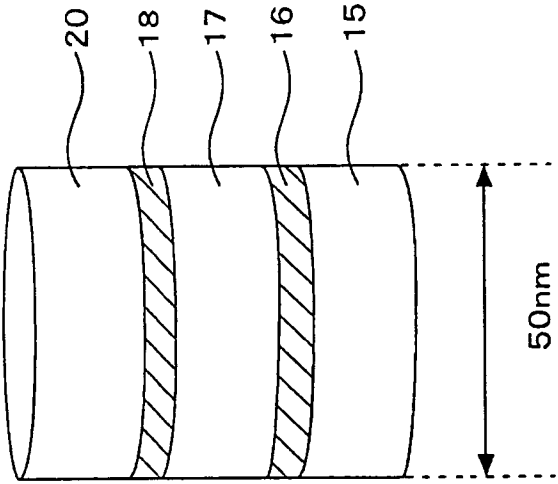


圖 6

材料	電阻率[Ωcm]
ReO_3	1×10^{-5}
RuO_2	5×10^{-5}
SnO_2	1×10^{-2}
Nb摻雜 TiO_2	4×10^{-3}
LiTi_2O_4	1×10^{-3}
LiV_2O_4	1×10^{-3}
Fe_2O_4	1×10^{-2}
ZnO	8×10^{-3}
ITO(In-Sn-O)	2×10^{-4}

圖 7

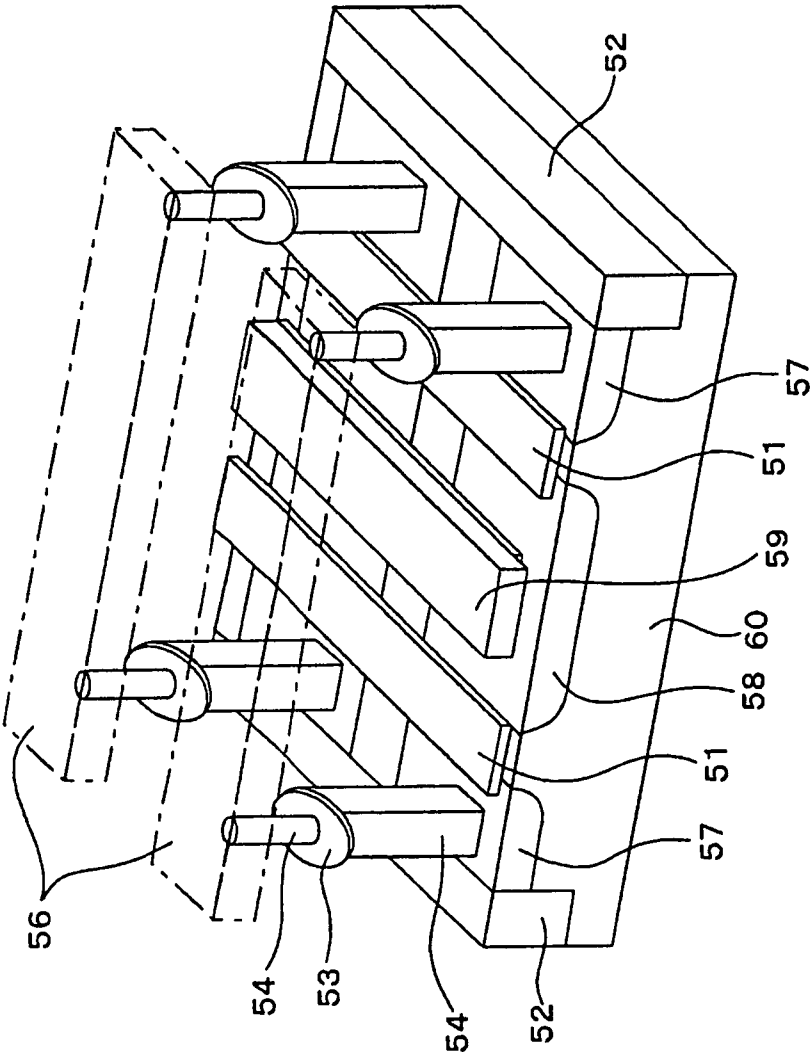


圖 8

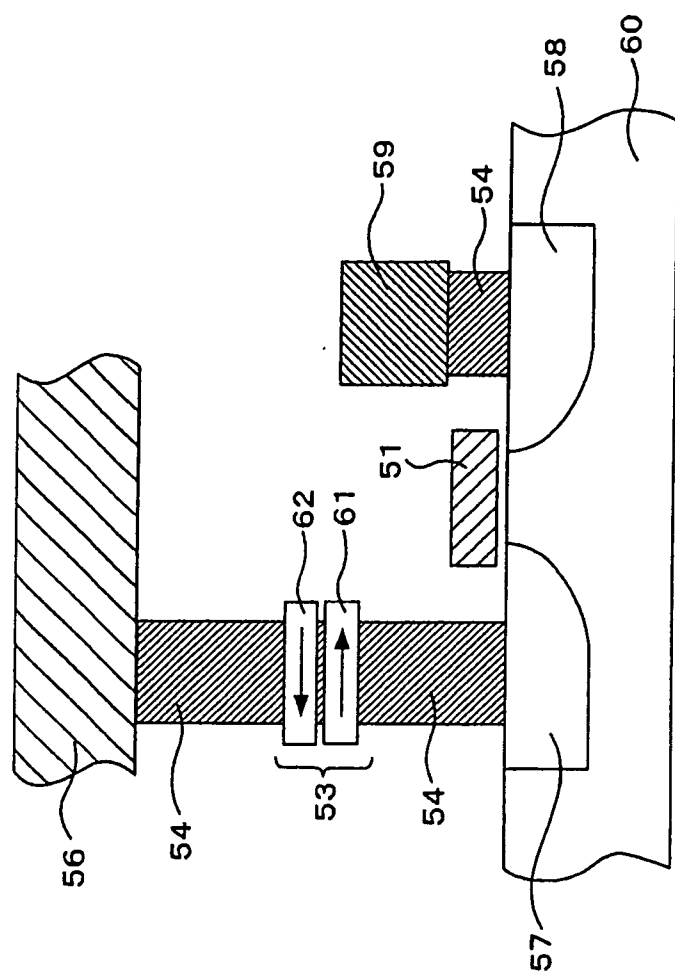


圖 9