

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2008年8月28日 (28.08.2008)

PCT

(10) 国際公開番号
WO 2008/102787 A1

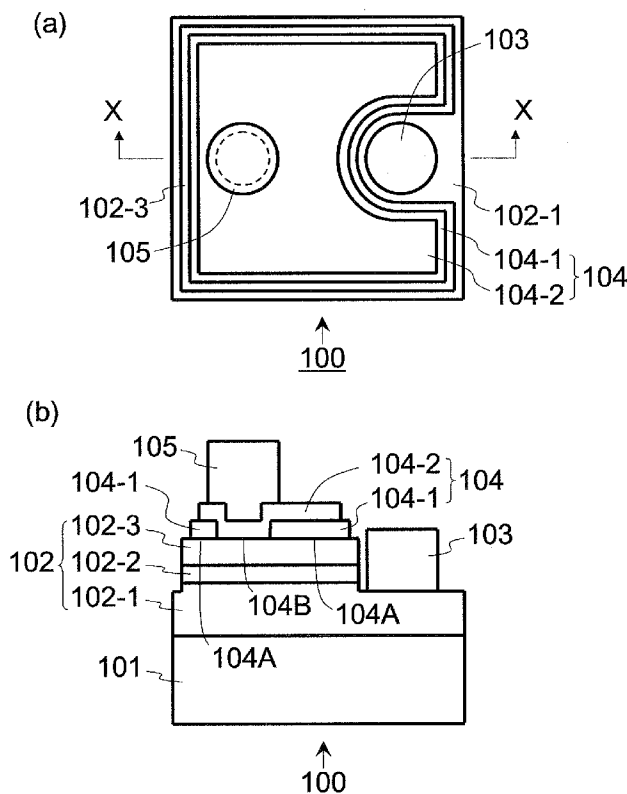
- (51) 国際特許分類:
H01L 33/00 (2006.01)
- (21) 国際出願番号: PCT/JP2008/052806
- (22) 国際出願日: 2008年2月20日 (20.02.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-041528 2007年2月21日 (21.02.2007) JP
特願2007-050783 2007年2月28日 (28.02.2007) JP
特願2007-323248
2007年12月14日 (14.12.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 三菱化学株式会社 (MITSUBISHI CHEMICAL CORPORATION) [JP/JP]; 〒1080014 東京都港区芝四丁目1番1号 Tokyo (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてののみ): 平岡 晋 (HIRAOKA, Shin) [JP/JP]; 〒6600856 兵庫県尼崎市東向島西之町8番地 三菱電線工業株式会社 尼崎事業所内 Hyogo (JP). 岡川 広明 (OKAGAWA, Hiroaki) [JP/JP]; 〒6600856 兵庫県尼崎市東向島西之町8番地 三菱電線工業株式会社 尼崎事業所内 Hyogo (JP). 城市 隆秀 (JOICHI, Takahide) [JP/JP]; 〒6600856 兵庫県尼崎市東向島西之町8番地 三菱電線工業株式会社 尼崎事業所内 Hyogo (JP).
- (74) 代理人: 高島 一 (TAKASHIMA, Hajime); 〒5410044 大阪府大阪市中央区伏見町四丁目1番1号 明治安田生命大阪御堂筋ビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN,

[続葉有]

(54) Title: GAN LED ELEMENT AND LIGHT EMITTING DEVICE

(54) 発明の名称: GaN系LED素子および発光装置

[図1]



(57) Abstract: In a GaN LED element (100), a first conductive film (104-1) and a positive pad electrode (105) are electrically connected through a second conductive film (104-2). Contact resistance of a conductive oxide film (104) with a p-type layer (102-3) is lower at a first contact section (104A) than that at a second contact section (104B). Thus, a current supplied from a positive pad electrode (105) to the p-type layer (102-3) through a conductive oxide film (104) flows to the p-type layer (102-3) mainly through the first contact section (104A).

(57) 要約: GaN系LED素子100において、第1導電膜104-1と正パッド電極105とが、第2導電膜104-2を介して、電気的に接続されている。導電性酸化物膜104のp型層102-3との接触抵抗は、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くされており、そのために、正パッド電極105から導電性酸化物膜104を介してp型層102-3に供給される電流は、主として第1コンタクト部104Aを通してp型層102-3に流れる。



KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

添付公開書類:
— 国際調査報告書

明 細 書

GaN系LED素子および発光装置

技術分野

[0001] 本発明は、GaN系半導体を用いて発光素子構造を構成したGaN系LED素子、および、GaN系LED素子を用いた発光装置に関する。

背景技術

[0002] GaN系半導体は、化学式 $\text{Al}_a\text{In}_b\text{Ga}_{1-a-b}\text{N}$ ($0 \leq a \leq 1$ 、 $0 \leq b \leq 1$ 、 $0 \leq a+b \leq 1$)で表される化合物半導体であり、3族窒化物半導体、窒化物系半導体などとも呼ばれる。pn接合構造、ダブルヘテロ構造、量子井戸構造などの発光素子構造をGaN系半導体で構成したGaN系LED素子は、緑色～近紫外の光を発生することが可能であり、これまで、信号機やディスプレイ装置等の用途で実用化されている。現在、GaN系LED素子を照明用途に適用するための研究開発が盛んとなっているが、実用化のためには更なる高出力化が必要といわれている。

[0003] 従来技術に係るGaN系LED素子の構造例を図19に示す。図19に断面図を示すGaN系LED素子10は、基板11と、該基板上に形成された複数のGaN系半導体層からなる半導体積層体12とを有している。半導体積層体12には、基板11から最も離れた位置に配置されたp型層12-3と、該p型層12-3と前記基板11との間に配置された発光層12-2と、前記p型層12-3とで前記発光層12-2を挟むように配置されたn型層12-1とが含まれている。前記p型層12-3上には透光性の導電性酸化物膜14が形成され、該導電性酸化物膜14上に正パッド電極15が形成されている。導電性酸化物膜14の材料は、例えば、インジウム錫酸化物(ITO)である。このような、導電性酸化物膜を電極に用いたGaN系LED素子において、導電性酸化物膜上に形成されるパッド電極による光吸収が、LED素子の高出力化を妨げる要因のひとつとして指摘され、その対策として、パッド電極を反射率の高い金属材料を用いて形成することが提案されている(特許文献1)。なお、パッド電極とは、ボンディングワイヤ、導電性ペースト、ろう材(ハンダ、共晶合金を含む)などといった、外部電極との接続に用いられる材料が、接合される電極である。

特許文献1:特開2005-317931号公報

特許文献2:特開2001-210867号公報

発明の開示

発明が解決しようとする課題

[0004] しかしながら、本発明者等が研究した結果、金属材料には、いくら反射率の良好なものであっても、光吸収体としての作用があり、パッド電極の反射性の向上のみに頼ったのでは、GaN系LED素子の出力の改善には限界があることが分かってきた。

本発明はかかる事情に鑑みなされたもので、その主な目的は、パッド電極による光吸収を軽減し得る構造を備えたGaN系LED素子を提供することである。

また、本発明の他の目的は、パッド電極による光吸収を軽減し得る構造を備えたGaN系LED素子を用いてなる、発光効率に優れた発光装置を提供することである。

課題を解決するための手段

[0005] 上記課題を達成するための手段として、以下に記載するGaN系LED素子および発光装置を開示する。

(1)複数のGaN系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する導電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGaN系LED素子において、前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、前記導電性酸化物膜から前記p型層に流れる電流は、主として前記第1コンタクト部を通して前記p型層に流れることを特徴とする、GaN系LED素子。

(2)複数のGaN系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する

導電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGa_N系LED素子において、前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、前記導電性酸化物膜の前記p型層との接触抵抗が、前記第1コンタクト部において前記第2コンタクト部よりも低いことを特徴とする、Ga_N系LED素子。

(3)複数のGa_N系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する導電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGa_N系LED素子において、前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、前記第1コンタクト部と前記p型層との接触がオーミック性であり、前記第2コンタクト部と前記p型層との接触が非オーミック性であることを特徴とする、Ga_N系LED素子。

(4)複数のGa_N系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する導電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGa_N系LED素子において、前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、前記第1導電膜が真空蒸着法、レーザア

ブレーション法またはゾルゲル法により形成されており、前記第2導電膜がスパッタリング法により形成されていることを特徴とする、GaN系LED素子。

(5)前記第1導電膜が、前記p型層と前記第2導電膜との間に挟まれた部分を有する、前記(1)～(4)のいずれかに記載のGaN系LED素子。

(6)当該GaN系LED素子を平面視したとき、前記正パッド電極の形状およびサイズと前記第2導電膜の形状およびサイズとが一致している、前記(5)に記載のGaN系LED素子。

(7)前記正パッド電極の、面積にして25%以上の部分が、前記第2コンタクト部の上に形成されている、前記(1)～(4)のいずれかに記載のGaN系LED素子。

(8)前記正パッド電極の全体が前記第2コンタクト部の上に形成されている、前記(7)に記載のGaN系LED素子。

(9)前記正パッド電極が、外部電極との接続に用いられる材料を接合するのに用いる本体部と、該本体部から突き出した突出部とから構成されており、少なくとも前記正パッド電極の本体部の全体が前記第2コンタクト部の上に形成されている、前記(1)～(4)のいずれかに記載のGaN系LED素子。

(10)前記導電性酸化物膜の表面の、前記正パッド電極に覆われていない領域に、人為的に形成された凹凸を有する、前記(1)～(4)のいずれかに記載のGaN系LED素子。

(11)前記導電性酸化物膜が、前記第1コンタクト部と前記p型層との界面上に、前記第1導電膜を含む複数の膜からなる多層構造部を有しており、前記凹凸が該多層構造部の表面に形成されている、前記(10)に記載のGaN系LED素子。

(12)前記多層構造部が前記第2導電膜を含んでいる、前記(11)に記載のGaN系LED素子。

(13)前記導電性酸化物膜が、Zn、In、SnおよびMgから選ばれる少なくともひとつの元素を含む酸化物で形成されている、前記(1)～(12)のいずれかに記載のGaN系LED素子。

(14)前記n型層上に形成され、前記正パッド電極と同一面側に配置された負電極を有する、前記(1)～(4)のいずれかに記載のGaN系LED素子であって、前記導電

性酸化物膜が、前記第1コンタクト部と前記p型層との界面上に形成された高シート抵抗部と、該高シート抵抗部よりも相対的に低いシート抵抗を有する低シート抵抗部とを有しており、当該GaN系LED素子を平面視したとき、前記低シート抵抗部と前記負電極とは前記高シート抵抗部を挟んで略等間隔で離間しており、前記正パッド電極は前記高シート抵抗部と前記低シート抵抗部との境界よりも前記低シート抵抗部側で前記導電性酸化物膜に接している、GaN系LED素子。

(15)前記n型層上に形成され、前記正パッド電極と同一面側に配置された負電極を有する、前記(1)～(4)のいずれかに記載のGaN系LED素子であって、前記導電性酸化物膜が、前記第1コンタクト部と前記p型層との界面上に形成された高シート抵抗部と、該高シート抵抗部よりも相対的に低いシート抵抗を有する低シート抵抗部とを有しており、当該GaN系LED素子を平面視したとき、前記低シート抵抗部と前記負電極とは前記高シート抵抗部を挟んで略等間隔で離間しており、前記正パッド電極から供給される電流が前記低シート抵抗部を通して前記高シート抵抗部に流れるように、前記正パッド電極が前記導電性酸化物膜に接続されている、GaN系LED素子。

(16)前記高シート抵抗部が前記第1導電膜のみから形成されており、前記低シート抵抗部が前記第1導電膜と前記第2導電膜とを含む多層構造を有している、前記(14)または(15)に記載のGaN系LED素子。

(17)前記高シート抵抗部が、前記第1導電膜の表面に人為的に形成された、導電性酸化物材料からなるドット状の凸部を有している、前記(14)または(15)のいずれかに記載のGaN系LED素子。

(18)前記正パッド電極が、Al、Agまたは白金族元素を主成分とする反射層を有する、前記(1)～(17)のいずれかに記載のGaN系LED素子。

(19)前記(1)～(18)のいずれかに記載のGaN系LED素子をフリップチップ実装してなる発光装置。

発明の効果

[0006] 本発明の実施形態に係るGaN系LED素子は、発光出力に優れたものとなるので、照明用途をはじめとする、高出力が要求される用途において、好適に用いることがで

きる。

図面の簡単な説明

[0007] [図1]図1は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す図であり、図1(a)は平面図、図1(b)は図1(a)のX-X線の位置における断面図である。

[図2]図2は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す図であり、図2(a)は平面図、図2(b)は図2(a)のX-X線の位置における断面図である。

[図3]図3は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す断面図である。

[図4]図4は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す断面図である。

[図5]図5は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す断面図である。

[図6]図6は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す平面図である。

[図7]図7は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す図であり、図7(a)は平面図、図7(b)は図7(a)のX-X線の位置における断面図である。

[図8]図8は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す図であり、図8(a)は平面図、図8(b)は図8(a)のX-X線の位置における断面図である。

[図9]図9は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す平面図である。

[図10]図10は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す平面図である。

[図11]図11は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す平面図である。

[図12]図12は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す平面図である。

[図13]図13は、本発明の実施形態に係るGa_{0.5}N_{0.5}系LED素子の構造を示す平面図である。

[図14]図14は、本発明の実施形態に係るGa_N系LED素子の構造を示す平面図である。

[図15]図15は、本発明の実施形態に係るGa_N系LED素子の構造を示す平面図である。

[図16]図16は、本発明の実施形態に係るGa_N系LED素子の構造を示す平面図である。

[図17]図17は、本発明の実施形態に係るGa_N系LED素子の構造を示す平面図である。

[図18]図18は、本発明の実施形態に係るGa_N系LED素子の構造を示す図であり、図18(a)は平面図、図18(b)は図18(a)のX-X線の位置における断面図である。

[図19]図19は、従来のGa_N系LED素子の構造を示す断面図である。

符号の説明

- [0008] 100、200 Ga_N系LED素子
101、201 基板
102、202 半導体積層体
102-1 n型層
102-2 発光層
102-3 p型層
103、203 負電極
104、204 導電性酸化物膜
104-1、204-1 第1の導電性酸化物膜(第1導電膜)
104A、204A 第1コンタクト部
104-2、204-2 第2の導電性酸化物膜(第2導電膜)
104B、204B 第2コンタクト部
105、205 正パッド電極

発明を実施するための最良の形態

- [0009] 本発明を説明する際に、Ga_N系LED素子を構成する部材が透光性である、あるいは、透光性を有しているという場合には、当該Ga_N系LED素子に通電したときに発

光層から放出される光に対して、当該部材が透過性を示すことを意味する。

[0010] 本発明の好適な実施形態に係るGa_N系LED素子の構造例を図1に示す。図1(a)はLED素子をGa_N系半導体層の積層体が形成された側から見た平面図であり、図1(b)は、図1(a)のX-X線の位置における断面図である。

[0011] 図1に示すGa_N系LED素子100は、図1(b)に断面図を示すように、基板101と、その上に形成された複数のGa_N系半導体層からなる半導体積層体102とを有している。半導体積層体102には、基板101側から順に、n型層102-1と、発光層102-2と、p型層102-3とが含まれている。部分的に露出したn型層102-1の表面には、オーミック電極であり、かつパッド電極を兼用する、負電極103が形成されている。p型層102-3上には、透光性を有する導電性酸化物膜104が形成され、該導電性酸化物膜上には正パッド電極105が形成されている。導電性酸化物膜104は、第1の導電性酸化物膜(「第1導電膜」)104-1と、第2の導電性酸化物膜(「第2導電膜」)104-2とから構成されている。第1導電膜104-1は、p型層102-3の表面を略全面的に覆うように形成されており、その上から第2導電膜104-2が形成されている。正パッド電極105は第2導電膜104-2の表面上に形成されている。正パッド電極105の直下において、第1導電膜104-1の一部が円形状に除去されており、その部分では、第2導電膜104-2がp型層102-3の表面に接している。図1(a)では、この第1導電膜104-1が部分的に除去された領域を破線で示している(破線で囲まれた領域が、第1導電膜104-1が除去された領域である)。従って、導電性酸化物膜104は、p型層102-3と接する部分に、第1導電膜104-1の一部である部分(「第1コンタクト部」)104Aと、第2導電膜104-2の一部である部分(「第2コンタクト部」)104Bとを有しているといえることができる。正パッド電極105は、その中央部を含む、面積にして50%以上の部分が、第2コンタクト部104Bの上に形成されている。

[0012] Ga_N系LED素子100においては、第1導電膜104-1と正パッド電極105とが、第2導電膜104-2を介して、電氣的に接続されている。導電性酸化物膜104のp型層102-3との接触抵抗は、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くされており、そのために、正パッド電極105から導電性酸化物膜104を介してp型層102-3に供給される電流は、主として第1コンタクト部104Aを通してp型層102

ー3に流れる。好ましくは、第1導電膜104-1とp型層1023との接触をオーミック性とする一方、第2導電膜104-2とp型層102-3との接触を非オーミック性として、導電性酸化物膜104からp型層102-3に流れる電流の殆どが、第1コンタクト部104Aを通してp型層102-3に流れるようにする。

[0013] p型GaN系半導体とその表面に形成した導電性酸化物膜との接触抵抗は、導電性酸化物膜の成膜方法により変わることが知られている。例えば、ITO（インジウム錫酸化物）、酸化錫、酸化インジウム、酸化亜鉛などでは、真空蒸着法、レーザアブレーション法またはゾルゲル法で成膜したものの方が、スパッタリング法で成膜したものよりも、低い接触抵抗を示すことが知られている（特許文献2）。従って、一実施形態においては、導電性酸化物膜104のp型層102-3との接触抵抗が、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くなるように、第1導電膜104-1と第2導電膜104-2とを、異なる成膜方法を用いて形成することができる。例えば、第1導電膜104-1を真空蒸着法、レーザアブレーション法またはゾルゲル法で形成し、第2導電膜104-2をスパッタリング法で形成する。好ましくは、乾式成膜法の方が膜質や工程の制御が行い易いことから、第1導電膜104-1を真空蒸着法またはレーザアブレーション法で形成し、第2導電膜104-2をスパッタリング法で形成する。

[0014] また、p型GaN系半導体とその表面に形成した導電性酸化物膜との接触抵抗は、導電性酸化物膜のキャリア濃度（p型GaN系半導体と接する部分のキャリア濃度）が高い程、低くなることが知られている。導電性酸化物膜のキャリア濃度を制御する方法は周知であり、例えば、ITO（インジウム錫酸化物）の場合には、In（インジウム）濃度や酸素濃度によりキャリア濃度を制御することができる。従って、真空蒸着法で成膜する場合を例にすると、蒸着原料の組成や、蒸着時の酸素分圧を変えることによって、キャリア濃度の異なるITO膜を作製することができる。また、ITOでは、真空蒸着法で成膜したものの方が、スプレー熱分解法で成膜したものよりもキャリア濃度が高くなることも知られている。その他、酸化錫の場合にはSb（アンチモン）、F（フッ素）、P（リン）などの不純物の添加量の制御によって、酸化亜鉛の場合にはGa（ガリウム）などの不純物の添加量の制御によって、キャリア濃度の異なる膜を作製できることが知られている。従って、一実施形態においては、導電性酸化物膜104のp型層102-3と

の接触抵抗が、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くなるように、第1導電膜104-1のキャリア濃度を、第2導電膜104-2のキャリア濃度よりも高くすることができる。

[0015] 一実施形態では、導電性酸化物膜104のp型層102-3との接触抵抗が、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くなるように、第2コンタクト部104Bに接するp型層102-3の表面をプラズマ処理してもよい。このプラズマ処理は、ハロゲン系のガス(例えば、 Cl_2 、 SiCl_4 、 BCl_3 等)を用いたドライエッチング処理を含む。表面の自然酸化膜の除去のみを行ったp型GaN系半導体の表面に形成したときには低い接触抵抗を示す電極が、ドライエッチング処理を施したp型GaN系半導体の表面に形成したときには高い接触抵抗を示すことが知られている。これは、ドライエッチング処理されたp型GaN系半導体の表面が、非オーミック性となる、あるいは、高抵抗化するからであるといわれている。また、上記のプラズマ処理は、高い腐食性を有さないガス(Ar 、 H_2 等)を原料としたプラズマへの暴露であってもよい。自然酸化膜の除去のみを行ったp型GaN系半導体の表面に形成したときには低い接触抵抗を示す電極が、かかるプラズマへの暴露を自然酸化膜が除去される程度を超えて行ったp型GaN系半導体の表面に形成したときには、高い接触抵抗を示すことが知られている。これは、結晶構造が物理的にダメージを受けることにより高抵抗化した表面層が形成されるからであるといわれている。上記のプラズマ処理は、一般的なRIE(反応性イオンエッチング)装置やプラズマエッチング装置を用いて行うことができる。

[0016] 一実施形態では、導電性酸化物膜104のp型層102-3との接触抵抗が、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くなるように、水素パッシベーションと呼ばれる現象を利用して、第2コンタクト部104Bと接するp型層102-3の表面を高抵抗化してもよい。この方法では、p型層102-3にp型不純物としてMg(マグネシウム)を添加するとともに、導電性酸化物膜104を形成する前にアニーリング処理などを行ってこのMgを活性化させて、p型層102-3を低抵抗化しておく。そして、導電性酸化物膜104を形成する工程では、p型層102-3上に、まず、第1導電膜104-1を所定のパターンに形成する。次に、第2導電膜104-2と接することになるp型層102-3の表面に、水素ガスまたはアンモニアガスを接触させる。この工程では、p型

層102-3の表面を水素ガスまたはアンモニアガスに接触させた状態で、ウェハを400℃以上に加熱し、再び、400℃以下となるまで冷却する。この処理によって、p型層102-3の露出面に、Mgが水素により不活性化された高抵抗化層が形成される。しかる後に第2導電膜104-2を形成することにより、導電性酸化物膜104のp型層102-3との接触抵抗を、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くすることができる。

[0017] 好ましい実施形態では、第1導電膜104-1と第2導電膜104-2との間の熱膨張率差が小さくなるように、これら2つの膜を形成する。そのためには、例えば、これら2つの膜を、同一または類似の組成を有する導電性酸化物材料を用いて形成することが有効である。そうすることによって、LED素子が発光装置の製造過程あるいは使用時に高温環境下に置かれたときに、熱応力によって導電性酸化物膜とp型層との間あるいは2つの導電性酸化物膜間で剥離が発生するのを防止することができる。

[0018] 発光装置を構成するためには、GaN系LED素子100をセラミックパッケージ、樹脂パッケージ、スラグ、リードフレーム、ユニット基板などの部材に設けられた実装面上に、直接またはサブマウントを介して固定する。フェイスアップ実装と呼ばれる実装形式では、基板101の裏面(半導体積層体102が形成されていない側の面)を実装面に向けて、LED素子100を固定する。例外的な場合(特殊なパッケージを用いる場合など)を除けば、フェイスアップ実装を採用したときには、LED素子100の半導体積層体102側の面が発光装置の光取出し方向を向くことになる。一方、フェイスダウン実装と呼ばれる実装形式では、半導体積層体102側の面を実装面に向けて、LED素子100を固定する。フェイスダウン実装は、フリップチップ実装ともいう。この実装形式を採用した場合は、大抵、LED素子100の基板101側の面が発光装置の光取出し方向を向くことになる。従って、フェイスダウン実装は、基板101が透光性基板である場合に採用されるのが普通である。

[0019] GaN系LED素子100では、正パッド電極105からp型層102-3への電流の供給が、主として導電性酸化物膜104の第1コンタクト部104Aを通して行われる。従って、正パッド電極105の直下では、光の発生が抑制される。正パッド電極105の直下で発生する光は、当該正パッド電極による吸収を強く受けることになるが、GaN系LED

素子100では、この光の発生を予め抑えること(この光の発生に費やされる電流を削減すること)によって、損失を減らし、発光出力を改善しているわけである。このような、正パッド電極により吸収され易い光の発生を予め抑えることによる出力の改善効果は、とりわけ、GaN系LED素子100をフリップチップ実装した発光装置を構成したときに、顕著に現れることになる。

[0020] GaN系LED素子100の半導体積層体102側の面が光取出し方向を向くように構成した発光装置(大抵はGaN系LED素子100をフェイスアップ実装した発光装置)において、正パッド電極105の直下での光の発生を抑制することによる出力改善効果が現れることは明らかである。かかる発光装置においては、正パッド電極105の直下で発生する光は、当該正パッド電極によって、吸収だけではなく、遮蔽を受けるために、光取出し方向側に効率的に取出すことができない。よって、このような光の発生を予め抑えることによって得られる損失低減の効果が、明確に現れることになる。

[0021] GaN系LED素子100では、正パッド電極105とp型層102-3とが接していないので、発光層102-2で発生した後、半導体積層体102内を層方向に伝播する光が、正パッド電極105により吸収され難いという利点がある。このことによる発光出力の改善効果は、第2導電膜104-2の膜厚が大きい程、顕著となる。従って、GaN系LED素子100では、第2導電膜104-2の膜厚は、 $0.05\mu\text{m}$ 以上とすることが好ましく、 $0.1\mu\text{m}$ 以上とすることがより好ましく、 $0.2\mu\text{m}$ 以上とすることが更に好ましい。一方で、第2導電膜104-2の膜厚を大きくし過ぎると、該第2導電膜による光吸収が問題となってくることから、第2導電膜104-2の膜厚は、 $1\mu\text{m}$ 以下とすることが好ましく、 $0.5\mu\text{m}$ 以下とすることがより好ましく、 $0.3\mu\text{m}$ 以下とすることが更に好ましい。

[0022] 第2導電膜による光吸収の問題を緩和するために、図2に示すように、第2導電膜104-2の面積を小さくしてもよい。ここで、図2(a)はGaN系LED素子の平面図、図2(b)は図2(a)のX-X線の位置における断面図である。図2の例において、第2導電膜104-2の面積を更に小さくして、LED素子を平面視したときの第2導電膜104-2の形状およびサイズを、正パッド電極105の形状およびサイズと一致させてもよい。

[0023] 第2導電膜104-2による光吸収を抑制するために、図3または図4に示すように、第2導電膜104-2に膜厚が局所的に小さくなった部分を設けてもよい。図3の例で

は、第2導電膜104-2の表面に、複数の凹部104-2aを設けている。図4の例では、第2導電膜104-2に、複数の貫通孔104-2bを設けている。凹部104-2aや貫通孔104-2bは、例えば、第2導電膜104-2を成膜後、RIE(反応性イオンエッチング)などのドライエッチング、または、ウェットエッチングにより、該第2導電膜を部分的に除去することによって形成することができる。あるいは、リフトオフ法を用いて、第2導電膜104-2を初めから貫通孔104-2bを有するパターンに形成することもできる。第2導電膜104-2に形成する凹部または貫通孔の深さを、発光層102-2から放出される光の波長(LED素子100の内部での波長)と同程度か、それよりも大きくすると、該凹部または貫通孔において光の乱反射が発生するので、それによる光取出し効率の向上効果が期待できる。

[0024] GaN系LED素子100の光取出し効率を改善するために、図5に示すように、導電性酸化物膜104の表面の、正パッド電極105に覆われていない領域に、人為的に凹凸を形成してもよい。ここで、人為的に形成する凹凸とは、加工技術を用いて形成する凹凸のことであり、ITO膜などで見られる、多結晶質の薄膜の表面に自発的に形成される凹凸とは区別される。導電性酸化物膜104の表面には、人為的に形成する凹凸と、自発的に形成される凹凸とが、両方存在していてもよい。

[0025] 導電性酸化物膜104の表面に人為的に形成する凹凸のパターンとしては、ドット状の凸部(突起)が分散したパターン、ドット状の凹部(窪み)が分散したパターン、ストライプ状の凹部(溝)とストライプ状の凸部(リッジ)とが交互に並んだパターンなどが、好ましく例示される。発光層102-2から放出される光がこの凹凸によって乱反射されるように、凹凸における凹部と凸部の高低差は、導電性酸化物膜104中におけるこの光の波長と同程度、または、それよりも大きくする。例えば、発光層102-2から放出される光の、空気中での波長が400nmで、導電性酸化物膜104の屈折率が約1.8である場合、導電性酸化物膜の内部における上記光の波長は約220nmとなるので、凹部と凸部の高低差は、その半分である110nmよりも大きくする。また、隣り合う凸部間の間隔または隣り合う凹部間の間隔は、例えば、 $0.1\mu\text{m}$ ~ $20\mu\text{m}$ とすることができる。

[0026] 導電性酸化物膜104の表面に人為的に凹凸を形成するには、例えば、該表面を

部分的に覆うエッチングマスクを形成したうえで、エッチング加工を行うことにより、該表面に凹部を形成すればよい。エッチングマスクとして、金属やポリマーからなる微粒子をランダムに堆積させたランダムエッチングマスクや、フォトリソグラフィ技法を用いてパターンニングしたフォトレジスト膜を用いることができる。ドライエッチング装置をデポモードで運転したときに生じる微粒子状の堆積物は、ランダムエッチングマスクとして用いることが可能である。エッチング加工には、ドライエッチング(RIE、プラズマエッチング)を用いてもよいし、ウェットエッチングを用いてもよい。図5の例では、導電性酸化物膜104の表面(第2導電膜104-2の表面)に形成された凹部の底が、第1導電膜104-1に達していないが、限定されるものではなく、凹部の底に第1導電膜104-1が露出するようにエッチング加工を行ってもよい。好ましくは、エッチング加工は、凹部の底にp型層102-3が露出しないように行う。p型層102-3が露出するまでエッチングを行うと、導電性酸化物膜104からp型層102-3への電流の供給が阻害されることになり、結果として、発光が阻害されることになる。

[0027] 導電性酸化物膜104の表面に人為的に凹凸を形成する他の方法として、リフトオフ法を用いて、第1導電膜104-1上に形成する第2導電膜104-2の一部をドット状、ストライプ状、ネット状などのパターンに形成して、これを凸部とする方法が挙げられる。図6は、この方法により、導電性酸化物膜104の表面に凸部を形成したGaN系LED素子を示す平面図である。図6(a)の例では、凸部をなす第2導電膜の一部104-2cが、円形のドット状にパターンニングされている。図6(b)の例では、凸部をなす第2導電膜の一部104-2cが、ストライプ状にパターンニングされている。図6(c)の例では、凸部をなす第2導電膜の一部104-2cが、ネット状にパターンニングされている。この方法によれば、p型層102-3と第1コンタクト部104Aとの界面に殆どダメージを与えることなく、導電性酸化物膜104の表面を凹凸面とすることができる。

[0028] 発光層102-2では、第1コンタクト部104Aの下方に位置する領域で発光が生じるが、この光が正パッド電極105により受ける吸収および／または遮蔽を抑制するには、正パッド電極105のできるだけ多くの部分を、第2コンタクト部104Bの上方に形成することが望ましい。よって、正パッド電極105は、面積(LED素子を平面視したときの面積)にして好ましくは25%以上の部分を、より好ましくは50%以上の部分を、更

に好ましくは75%以上の部分を、第2コンタクト部104Bの上に形成する。最も好ましくは、正パッド電極105の全体を第2コンタクト部104Bの上に形成する。

[0029] 導電性酸化物膜104を構成する第1導電膜104-1と第2導電膜104-2の平面形状や配置は、種々変形することができる。

[0030] 例えば、図7に示すように、p型層102-3上に形成する第1導電膜104-1に、その一部を除去した切り欠き部を設け、その上から形成する第2導電膜104-2の、上記切り欠き部を覆う領域上に、正パッド電極105を形成してもよい。ここで、図7(a)はLED素子をGaN系半導体層の積層体が形成された側から見た平面図であり、図7(b)は、図7(a)のX-X線の位置における断面図である。図7(a)では、第1導電膜104-1の輪郭のうち、第2導電膜104-2の下に隠れた部分を破線で表示している。図7の例では、正パッド電極105の全体が、導電性酸化物膜104の第2コンタクト部104Bの上に形成されている。

[0031] また、図8に示すように、p型層102-3上に第2導電膜104-2を先に形成し、その上から第1導電膜104-1を形成してもよい。ここで、図8(a)はLED素子をGaN系半導体層の積層体が形成された側から見た平面図であり、図8(b)は、図8(a)のX-X線の位置における断面図である。図8(a)では、第1導電膜104-1の下に円形状に形成された第2導電膜104-2の外周線を、一点鎖線で表示している。この図8の例において、第1導電膜104-1から、正パッド電極105と第2導電膜104-2との間に挟まれた部分を除去することもできる。即ち、第1導電膜104-2に貫通孔を設け、この貫通孔を通して正パッド電極105が第2導電膜104-2の表面に接する構成とすることができる。このように、第1導電膜と第2導電膜の形成の順序は限定されるものではないが、好ましくは、図1などに示す例のように、第1導電膜を第2導電膜よりも先に形成する。その理由は、早い段階で第1導電膜の形成を行うことにより、第1導電膜を形成する工程の前に、p型層の表面がダメージを受ける確率を下げるからである。p型層の表面がダメージを受けると、第1導電膜とp型層との接触抵抗が上昇する。第1導電膜とp型層との接触抵抗は、LED素子の動作電圧(順方向電圧)に大きく影響する。

[0032] 導電性酸化物膜内を電流が特定の方向に流れ易くなるよう、導電性酸化物膜のシ

ート抵抗を面内で変化させることも可能である。図9に平面図を示すGa_N系LED素子では、導電性酸化物膜104に、第1導電膜104-1と第2導電膜104-2とが積層された多層部と、第1導電膜104-1のみからなる単層部とが存在しているが、多層部の方が膜厚が大きいことから単層部よりもシート抵抗が低く、そのために、正電極105から供給される電流は、導電性酸化物膜104内を、図中に矢印で示す方向に流れ易くなっている。よって、単純化していえば、この電流は、まず多層部内に広がり、それから、単層部に流れることになる。更に、図9のGa_N系LED素子では、平面視したときに、多層部と負電極103とが略等間隔で離間されているので、この多層部と負電極103とに挟まれた導電性酸化物膜104の単層部内では電流が面内方向に均一に広がる。その結果、この単層部の下方における発光層102-2での発光の均一性が高くなる。図10に示すのは、負電極103と正パッド電極105とが、それぞれ、方形のLED素子面の対向する角部に設けられている例であるが、正パッド電極105から供給される電流は、導電性酸化物膜104内を、図中に矢印で示す方向、すなわち、第1導電膜104-1と第2導電膜104-2とからなる多層部の伸びる方向に、流れ易くなっている。この図10の例でも、導電性酸化物膜104の多層部と負電極103とが、単層部を挟んで、略等間隔で離間されている。図11に示すのは、負電極103が、外部電極との接合に用いる材料を接合するための本体部103aと、本体部103aから突き出した突出部103bとから構成されており、負電極の本体部103aと正パッド電極105とが、それぞれ、方形のLED素子面の対向する角部に設けられている例であるが、正パッド電極105から供給される電流は、導電性酸化物膜104内を、図中に矢印で示す方向、すなわち、第1導電膜104-1と第2導電膜104-2とからなる多層部の伸びる方向に、流れ易くなっている。この図11の例でも、導電性酸化物膜104の多層部と負電極103とは、単層部を挟んで略等間隔で離間されている。図9～図11の各例において、光取出し効率を改善するために、導電性酸化物膜104の単層部の表面に、導電性酸化物材料からなるドット状の凸部を人為的に形成してもよい。この凸部は、第2導電膜104-2の一部をドット状にパターニングしたものであってもよい。なお、上記で用いている「単層部」という表現は、第1導電膜、第2導電膜などの内部構造を何ら限定するものではない。

[0033] 図12～図17に示す例のように、正パッド電極105を、ボンディングワイヤ、導電性ペースト、ろう材などを接合するのに用いる本体部105aと、本体部105aから突き出すように設けた突出部105bとから構成してもよい。正パッド電極105に突出部105bを設けることにより、電流をLED素子の面方向に効率的に拡散させることができる。図12の例では、正パッド電極の本体部105aが円形で、そこから2本の突出部105bが突き出している。図13に示す例では、正パッド電極の本体部105aが馬蹄形(矩形における隣接する2つの角を丸めた形状)とされ、2つの突出部105bが曲がった形状に形成されている。図14の例では、パッド電極の本体部105aが、方形の角のひとつを丸めた形状に形成されるとともに、方形のLED素子面の角の部分に配置され、その本体部105aからひとつの突出部105bが突き出している。この図14の例では、負電極103も本体部と突出部とから構成されており、その本体部が、方形のLED素子面の角の部分に配置されている。図15の例では、方形のLED素子面の角の部分に正パッド電極の本体部105aが配置され、該本体部から2つの突出部105bが相互に直交する方向に突き出している。図16に示す例では、方形のLED素子面の縁部に配置された方形の正パッド電極の本体部105aから、突出部105bがLED素子面の内側に向かって突き出している。この図16の例では、正パッド電極の突出部105bの直下からも、第1導電膜104-1が除去されている。図17に示す例では、本体部105aと突出部105bとからなる正パッド電極105が2つ形成されている。

[0034] 図18は、導電性基板を用いたGa_N系LED素子の例を示すもので、図18(a)はLED素子をGa_N系半導体層の積層体が形成された側から見た平面図であり、図18(b)は図18(a)のX-X線の位置における断面図である。Ga_N系LED素子200は、図18(b)に断面図を示すように、基板201と、その上に形成された複数のGa_N系半導体層からなる半導体積層体202とを有している。半導体積層体202には、基板201側から順に、n型層202-1と、発光層202-2と、p型層202-3とが含まれている。基板201の裏面には負電極203が形成されている。p型層202-3上には、透光性を有する導電性酸化物膜204が形成され、該導電性酸化物膜上には正パッド電極205が形成されている。導電性酸化物膜204は、第1の導電性酸化物膜(「第1導電膜」)204-1と、第2の導電性酸化物膜(「第2導電膜」)204-2とから構成されている。

第1導電膜204-1は、p型層202-3の表面を略全面的に覆うように形成されており、その上から第2導電膜204-2が形成されている。正パッド電極205は第2導電膜204-2の表面上に形成されている。正パッド電極205は、ボンディングワイヤ、導電性ペースト、ろう材などを接合するための円形の本体部205aと、該本体部から突き出した4つの突出部205bとから構成されている。図18(b)に示すように、正パッド電極205は、下側パッド電極層205-1と上側パッド電極層205-2とからなる積層構造を有しており、突出部205bは下側パッド電極層205-1のみに設けられている。正パッド電極の本体部205aの直下において、第1導電膜204-1の一部が円形状に除去されており、その部分では、第2導電膜204-2がp型層202-3の表面に接している。図18(a)では、この第1導電膜204-1が部分的に除去された領域を破線で示している(破線で囲まれた領域が、第1導電膜204-1が除去された領域である)。従って、導電性酸化物膜204は、p型層202-3と接する部分に、第1導電膜204-1の一部である部分(「第1コンタクト部」)204Aと、第2導電膜204-2の一部である部分(「第2コンタクト部」)204Bとを有しているといえる。導電性酸化物膜204のp型層202-3との接触抵抗は、第1コンタクト部204Aにおいて第2コンタクト部204Bよりも低くなっており、そのために、正パッド電極205から導電性酸化物膜204を介してp型層202-3に供給される電流は、主として第1コンタクト部204Aを通してp型層202-3に流れる。従って、発光層202-2においては、主として導電性酸化物膜204の第1コンタクト部204Aの下方の領域で光が放出される。正パッド電極205は、その本体部205aの全体が第2コンタクト部204Bの上方に形成されているので、第1コンタクト部204Aの下方で発生する光は、該本体部205aによる吸収および／または遮蔽を受け難い。

[0035] 図12～図18に示す例では、正パッド電極が本体部105a、205aと突出部105b、205bとから構成されているが、突出部は形状が細長いことから、突出部による吸収または遮蔽がLED素子の出力に与える影響は、本体部のそれに比べて小さい。従って、図12～図15、図17、図18に示す例のように、正パッド電極の本体部105a、205aのみ、その全体を第2コンタクト部104B、204Bの上に形成することによって、好ましい効果を得ることができる。

[0036] 次に、GaN系LED素子100の製造方法について説明する。GaN系LED素子100は、基板101の上に、MOVPE法(有機金属化合物気相成長法)、MBE法(分子ビームエピタキシー法)、HVPE法(ハイドライド気相成長法)などを用いてGaN系半導体結晶をエピタキシャル成長させて、半導体積層体102を形成することにより、製造することができる。この場合には、基板101として、サファイア、スピネル、炭化ケイ素、ケイ素、GaN系半導体(GaN、AlGaNなど)、ヒ化ガリウム、リン化ガリウム、酸化ガリウム、酸化亜鉛、LGO、NGO、LAO、ホウ化ジルコニウム、ホウ化チタンなどの材料からなる結晶基板(単結晶基板、テンプレート)を、好ましく用いることができる。透光性の基板としては、発光層102-2から放出される光の波長に応じて、サファイア、スピネル、炭化ケイ素、GaN系半導体、リン化ガリウム、酸化ガリウム、酸化亜鉛、LGO、NGO、LAOなどから選択される材料で構成される基板を好ましく用いることができる。また、導電性の基板としては、炭化ケイ素、ケイ素、GaN系半導体、ヒ化ガリウム、リン化ガリウム、酸化ガリウム、酸化亜鉛、ホウ化ジルコニウム、ホウ化チタンなどからなる基板を、好ましく用いることができる。基板101の上にGaN系半導体結晶をエピタキシャル成長させるにあたっては、バッファ層技術を用いることが推奨される。好ましいバッファ層として、GaN系半導体で形成する低温バッファ層や高温バッファ層が例示される。GaN系半導体結晶のラテラル成長を発生させるために、基板101の表面に酸化ケイ素などからなるマスクを部分的に形成したり、あるいは、基板101の表面を凹凸状に加工するといったことは、任意に行うことができる。

[0037] 基板101上にGaN系半導体からなる半導体積層体102が形成された構造を得るための他の方法として、成長用基板の上にエピタキシャル成長法によりn型層102-1、発光層102-2、p型層102-3をこの順に形成して半導体積層体102を得た後、エッチング、研削、研磨、レーザリフトオフなどの方法を用いて、該半導体積層体102から成長用基板を取り除き、露出したn型層102-1の表面に、別途準備した基板101を貼り合わせる方法を用いることができる。あるいは、同様の方法で半導体積層体102を形成し、成長用基板を取り除いた後、露出したn型層102-1の表面にシード層を形成したうえで、電解メッキまたは無電解メッキによって金属層を50 μ m以上の厚さに堆積させ、該金属層を基板101とする方法も採用可能である。これらの方法

では、成長用基板として、上記例示した結晶基板を好ましく用いることができる。n型層102-1の表面に貼り合わせることでできる基板の種類や、貼り合わせの方法に限定はなく、従来公知の技術を適宜参照することができる。具体的には、基板の種類として、上記例示した結晶基板や、金属基板、ガラス基板などが例示される。貼り合わせの方法としては、導電性接着剤(導電ペースト、ろう材)を用いる方法、絶縁性接着剤を用いる方法、ダイレクトウェハボンディングなどが例示される。基板101をメッキ法を用いて形成する場合には、その材料として、Au(金)、Ni(ニッケル)、Cu(銅)、Ag(銀)などが好ましく例示される。

[0038] n型層102-1の形成時には、Si、Geなどのn型不純物を添加することが好ましい。p型層102-3の形成時には、Mg、Znなどのp型不純物を添加する。p型層102-3の形成後、添加したp型不純物の活性化を促進させるために、アニーリング処理、電子線照射処理などを行うことができる。発光層102-2は、その導電型により限定されるものではなく、例えば、不純物無添加の層であってもよいし、不純物の添加によってn型またはp型の導電性を付与した層であってもよいし、n型導電性層とp型導電性層が混在した積層体であってもよい。n型層102-1、発光層102-2、p型層102-3を構成するGaN系半導体の組成に限定はなく、GaN、AlGaN、InGaN、AlInGaNなど、任意の組成を有するGaN系半導体を用いて構成することができる。好ましくは、ダブルヘテロ構造が形成されるように、発光層とそれを挟む層を構成するGaN系半導体の組成を選択する。発光層は、量子井戸構造とすることが好ましく、特に、障壁層と井戸層を交互に積層した多重量子井戸構造とすることが好ましい。n型層102-1、発光層102-2、p型層102-3のそれぞれは、厚さ方向に均質である必要はなく、各層の内部において、不純物濃度、結晶組成などが厚さ方向に連続的または不連続的に変化していてもよい。また、各層の間に付加的な層を設けることもできる。

[0039] 積層体102は、例えば、次のような構成とすることができる。n型層102-1:膜厚4 μm 、電子濃度 $5 \times 10^{18} \text{cm}^{-3}$ のSiドープGaN層。発光層102-2:膜厚8nmのGaN障壁層と膜厚2nmのInGaN井戸層とを、最上層および最下層が障壁層となるように、かつ、含まれる井戸層の層数が2~20となるように、交互に積層した多重量子井戸層。p型層102-3:発光層102-2に接するp型クラッド層と、その上に積層された

p型コンタクト層とからなる2層構造の積層体。p型クラッド層は、膜厚100nm、Mg濃度 $5 \times 10^{19} \text{cm}^{-3}$ のMgドープ $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ 層。p型コンタクト層は、膜厚200nm、Mg濃度 $1 \times 10^{20} \text{cm}^{-3}$ のMgドープGa_{0.9}N層。

[0040] 負電極103は、公知のRIE(反応性イオンエッチング)技術を用いてp型層1023、発光層102-2を部分的に除去し、それによって露出するn型層102-1の表面に形成することができる。負電極103の材料や形成方法については、公知技術を参照することができる。好ましい実施形態では、負電極103の、少なくともn型層102-1と接する部分を、Ti(チタン)、Al(アルミニウム)、W(タングステン)、V(バナジウム)などの単体、または、これらから選ばれる1種以上の金属を含む合金を用いて形成することができる。外部電極との接続が容易となるように、負電極103には、表層として、Ag(銀)、Au(金)、Sn(錫)、In(インジウム)、Bi(ビスマス)、Cu(銅)、Zn(亜鉛)などからなる層を設けることが好ましい。負電極103は、n型層102-1と接する部分に、導電性酸化物材料からなる薄層を含んでいてもよい。負電極103の膜厚は、例えば、 $0.2 \mu\text{m} \sim 10 \mu\text{m}$ とすることができるが、好ましくは、 $0.5 \mu\text{m} \sim 2 \mu\text{m}$ である。負電極103の形成は、真空蒸着法、スパッタリング法、CVD法などを用いて行うことができる。負電極103の形成は、p型層102-3上に導電性酸化物膜104などを形成した後に行ってもよい。なお、基板101が導電性を有する場合には、負電極を基板の表面に形成することが可能である。また、基板が金属製である場合には、基板自体を負電極として利用することが可能である。

[0041] 導電性酸化物膜104は、好ましくは、Zn(亜鉛)、In(インジウム)、Sn(錫)およびMg(マグネシウム)から選ばれる少なくともひとつの元素を含む酸化物で形成することができる。具体的には、ITO(インジウム錫酸化物)、酸化インジウム、酸化錫、酸化亜鉛、酸化マグネシウムなどが好ましく例示される。酸化亜鉛に酸化アルミニウムを添加したAZO、酸化亜鉛に酸化ガリウムを添加したGZO、酸化錫にフッ素を添加したFTO、酸化インジウムに酸化亜鉛を添加したIZOなども、Ga_{0.9}N系LED素子の電極に使用可能な導電性酸化物材料として知られている。特に好ましいのはITOである。導電性酸化物膜104の膜厚は、例えば、 $0.1 \mu\text{m} \sim 1 \mu\text{m}$ とすることができるが、好ましくは、 $0.2 \mu\text{m} \sim 0.5 \mu\text{m}$ である。導電性酸化物膜104は、発光層102-2から放出

される光の波長における透過率が、80%以上となるように形成することが好ましい。この透過率は、より好ましくは85%以上であり、更に好ましくは90%以上である。その他、発光層102-2から放出される光の波長に応じて、無反射膜条件または高反射条件が達成されるように膜厚を調整することもできる。導電性酸化物膜104は、抵抗率が $1 \times 10^{-4} \Omega \text{cm}$ 以下となるように形成することが望ましい。導電性酸化物膜104の形成に用い得る方法としては、スパッタリング法、反応性スパッタリング法、真空蒸着法、イオンビームアシスト蒸着法、イオンプレーティング法、レーザアブレーション法、CVD法、スプレー法、スピコート法、ディップ法などが例示される。導電性酸化物膜104は、成膜後、必要に応じて熱処理を行ってもよい。導電性酸化物膜104の形成方法については、特許文献1(特開2005-317931号公報または対応する米国特許公開公報2005/212002号)、特許文献2(特開2001-210867号公報)などを参照することもできる。第1の導電性酸化物膜104-1、第2の導電性酸化物膜104-2のパターニングは、例えば、リフトオフ法を用いて行うことができる。また、第1の導電性酸化物膜104-1、第2の導電性酸化物膜104-2は、ウェハ上の全面に形成した後、不要部分をフォトリソグラフィとエッチングの技法を用いて除去することによって、パターニングすることもできる。ドライエッチングまたはウェットエッチングしたとき、一般的に、導電性酸化物膜の結晶性が高いほど、エッチング速度は小さくなる。よって、p型層上に形成された2つの導電性酸化物膜の結晶性が異なる場合には、結晶性の低い方の膜のみをエッチング加工することが可能である。導電性酸化物膜の結晶性は、成膜条件や、成膜後の熱処理により、制御することができる。一般に、成膜温度が低いほど得られる膜の結晶性は低くなる。また、成膜後の熱処理を高温で行うほど、また、長時間行うほど、膜の結晶性は高くなる。導電性酸化物膜104のp型層102-3との接触抵抗が、第1コンタクト部104Aにおいて第2コンタクト部104Bよりも低くなるようにするための方法については、前述の通りである。

[0042] 導電性酸化物膜104の形成後、正パッド電極105を形成する。正パッド電極105の材料は特に限定されないが、好ましい実施形態では、正パッド電極105の、少なくとも導電性酸化物膜104に接する部分を、白金族(Rh、Pt、Pd、Ir、Ru、Os)、Ni(ニッケル)、Ti(チタン)、W(タングステン)、Ag(銀)、Al(アルミニウム)などを用いて形

成することができる。正パッド電極105の、発光層102-2側の部分には、当該正パッド電極による光吸収を低減するために、光反射率の良好な金属であるAl、Agまたは白金族元素を主成分として構成した反射層を設けることが好ましい。かかる反射層を設ける場合、正パッド電極105と導電性酸化物膜104との間の接着力が低下しないように、該反射層と導電性酸化物膜の表面との間に、Ni、Ti、W、Ti-Wなどからなる透光性の薄膜を挟んでもよい。この薄膜は、膜厚を20nm以下、より好ましくは10nm以下、更に好ましくは5nm以下となるように形成する。また、外部電極との接続が容易となるように、正パッド電極105には、表層として、Ag(銀)、Au(金)、Sn(錫)、In(インジウム)、Bi(ビスマス)、Cu(銅)、Zn(亜鉛)などからなる層を設けることが好ましい。正パッド電極105の膜厚は、例えば、 $0.2\mu\text{m}$ ~ $10\mu\text{m}$ とすることができるが、好ましくは、 $0.5\mu\text{m}$ ~ $2\mu\text{m}$ である。正パッド電極105の形成は、真空蒸着法、スパッタリング法、CVD法などを用いて行うことができる。

[0043] 正パッド電極105を、本体部105aと突出部105bとから構成する場合には、本体部105aを外部電極との接続が可能となる最小限の面積に形成することが好ましい。ワイヤボンディングのためには、正パッド電極の本体部を縦横比の小さい形状である、円形または正多角形とすることが好ましい。導電性ペーストやろう材を接合する場合には、正パッド電極の本体部を長方形や台形とすることも好ましい。従って、正パッド電極の本体部の好ましい形状は、円形、矩形、台形、正多角形、または、これらの形状に些細な変形を加えた形状である。ここでいう些細な変形は、(イ)円形を歪ませて楕円形とする変形、(ロ)方形または正多角形のひとつまたは複数の角を丸める変形、(ハ)方形または正多角形のひとつまたは複数の辺を外側に膨らんだ曲線とする変形、を含むものとする。ところで、現在の技術水準では、ワイヤボンディングのためには、パッド電極が直径 $60\mu\text{m}$ の円を包含するサイズおよび形状を有することが必要といわれているが、将来的には、ワイヤボンディングが可能なパッド電極のサイズが今より小さくなるであろうことはほぼ確実である。

[0044] 図示していないが、負電極103、導電性酸化物膜104、正パッド電極105の形成が完了した後、外部電極との接続のために露出させておく必要のある負電極103の表面および正パッド電極105の表面を除いた、LED素子100の半導体積層体102

側の表面を、透光性の絶縁保護膜で被覆することが望ましい。この絶縁保護膜は、発光層から放出される光の波長において高い透過率を有する、絶縁性の金属酸化物、金属窒化物または金属酸窒化物で形成することが好ましい。GaN系LEDの典型的な発光波長の範囲は350nm～600nmであるから、この波長範囲における透過率の高い絶縁体が、絶縁保護膜の好適な材料となる。具体的には、酸化ケイ素、窒化ケイ素、酸窒化ケイ素、酸化アルミニウム、窒化アルミニウム、酸化タンタル、酸化ジルコニウム、酸化ハフニウムなどが例示される。絶縁保護膜は、多層膜構造とすることもできる。絶縁保護膜の形成方法に限定はなく、スパッタリング法、CVD法、真空蒸着法などの公知の方法を用いることができる。特に好ましい方法としては、ピンホールがなく、密着性の良好な膜を形成できる、プラズマCVD法が挙げられる。

[0045] 絶縁保護膜の形成を行った後、この分野で通常用いられているウェハ分割の方法（例えば、ダイシング、スクライビング、レーザ加工）を用いてウェハを切断し、チップ状のGaN系LED素子100を得る。チップのサイズは特に限定されるものではなく、例えば、 $200\mu\text{m}$ 角～2mm角とすることができる。チップ形状は矩形（正方形、長方形）に限定されるものではなく、平行四辺形、三角形、五角形、六角形などとしてもよい。レーザ加工技術を用いたウェハ分割法の進歩により、様々なチップ形状のLED素子の製造が可能となっている。

[0046] GaN系LED素子100は、SMD（表面実装）型LEDパッケージ、砲弾型ランプ、LED素子を実装したスラグが金属ベースプリント配線板に固定されるパワーLED、LED素子が直接ユニット基板に実装されるチップオンボード（COB）型ユニットなど、各種の発光装置に用いることができる。

[0047] 上述した各実施形態では、エピタキシャル成長により形成するGaN系半導体膜を保持するための基板がLED素子に含まれているが、かかる構成は必須ではない。特表2007-517404号公報（WO2005/062905号公報）に開示された技術を用いることにより、GaN系半導体膜のエピタキシャル成長に用いた基板を、LED素子をフリップチップ実装した後に除去することができる。

[0048] 本発明は、本明細書に明示的に記載した実施形態に限定されるものではなく、発明の趣旨を損なわない範囲内で、種々の変形が可能である。

産業上の利用可能性

[0049] 本発明によれば、パッド電極による光吸収を軽減し得る構造を備えたGa_N系LED素子が提供される。また、本発明によれば、パッド電極による光吸収を軽減し得る構造を備えたGa_N系LED素子を用いてなる、発光効率に優れた発光装置が提供される。

本出願は、日本で出願された特願2007-41528、特願2007-50783、特願2007-323248を基礎としており、それらの内容は本明細書に全て包含される。

請求の範囲

- [1] 複数のGaN系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する導電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGaN系LED素子において、
- 前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、
- 前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、
- 前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、
- 前記導電性酸化物膜から前記p型層に流れる電流は、主として前記第1コンタクト部を通して前記p型層に流れることを特徴とする、GaN系LED素子。
- [2] 複数のGaN系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する導電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGaN系LED素子において、
- 前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、
- 前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、
- 前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、
- 前記導電性酸化物膜の前記p型層との接触抵抗が、前記第1コンタクト部において前記第2コンタクト部よりも低いことを特徴とする、GaN系LED素子。
- [3] 複数のGaN系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する導

電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGaN系LED素子において、

前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、

前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、

前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、前記第1コンタクト部と前記p型層との接触がオーミック性であり、前記第2コンタクト部と前記p型層との接触が非オーミック性であることを特徴とする、GaN系LED素子。

- [4] 複数のGaN系半導体層からなる半導体積層体を有し、該半導体積層体には、p型層と、該p型層の一方の面側に配置された発光層と、該p型層とで該発光層を挟むように配置されたn型層とが含まれており、該p型層の他方の面上に透光性を有する導電性酸化物膜が形成され、該導電性酸化物膜上に正パッド電極が形成されているGaN系LED素子において、

前記導電性酸化物膜は、第1導電膜と、該第1導電膜と電氣的に接続された第2導電膜とを含み、

前記導電性酸化物膜の前記p型層と接する部分は、前記第1導電膜の一部である第1コンタクト部と、前記第2導電膜の一部である第2コンタクト部と、からなっており、

前記正パッド電極の少なくとも一部は、前記第2コンタクト部の上に形成されており、前記第1導電膜が真空蒸着法、レーザアブレーション法またはゾルゲル法により形成されており、前記第2導電膜がスパッタリング法により形成されていることを特徴とする、GaN系LED素子。

- [5] 前記第1導電膜が、前記p型層と前記第2導電膜との間に挟まれた部分を有する、請求項1～4のいずれかに記載のGaN系LED素子。

- [6] 当該GaN系LED素子を平面視したとき、前記正パッド電極の形状およびサイズと前記第2導電膜の形状およびサイズとが一致している、請求項5に記載のGaN系LED素子。

- [7] 前記正パッド電極の、面積にして25%以上の部分が、前記第2コンタクト部の上に形成されている、請求項1～4のいずれかに記載のGa_N系LED素子。
- [8] 前記正パッド電極の全体が前記第2コンタクト部の上に形成されている、請求項7に記載のGa_N系LED素子。
- [9] 前記正パッド電極が、外部電極との接続に用いられる材料を接合するのに用いる本体部と、該本体部から突き出した突出部とから構成されており、少なくとも前記正パッド電極の本体部の全体が前記第2コンタクト部の上に形成されている、請求項1～4のいずれかに記載のGa_N系LED素子。
- [10] 前記導電性酸化物膜の表面の、前記正パッド電極に覆われていない領域に、人為的に形成された凹凸を有する、請求項1～4のいずれかに記載のGa_N系LED素子。
- [11] 前記導電性酸化物膜が、前記第1コンタクト部と前記p型層との界面上に、前記第1導電膜を含む複数の膜からなる多層構造部を有しており、前記凹凸が該多層構造部の表面に形成されている、請求項10に記載のGa_N系LED素子。
- [12] 前記多層構造部が前記第2導電膜を含んでいる、請求項11に記載のGa_N系LED素子。
- [13] 前記導電性酸化物膜が、Zn、In、SnおよびMgから選ばれる少なくともひとつの元素を含む酸化物で形成されている、請求項1～12のいずれかに記載のGa_N系LED素子。
- [14] 前記n型層上に形成され、前記正パッド電極と同一面側に配置された負電極を有する、請求項1～4のいずれかに記載のGa_N系LED素子であって、
前記導電性酸化物膜が、前記第1コンタクト部と前記p型層との界面上に形成された高シート抵抗部と、該高シート抵抗部よりも相対的に低いシート抵抗を有する低シート抵抗部とを有しており、
当該Ga_N系LED素子を平面視したとき、前記低シート抵抗部と前記負電極とは前記高シート抵抗部を挟んで略等間隔で離間しており、
前記正パッド電極は前記高シート抵抗部と前記低シート抵抗部との境界よりも前記低シート抵抗部側で前記導電性酸化物膜に接している、Ga_N系LED素子。
- [15] 前記n型層上に形成され、前記正パッド電極と同一面側に配置された負電極を有

する、請求項1～4のいずれかに記載のGaN系LED素子であって、

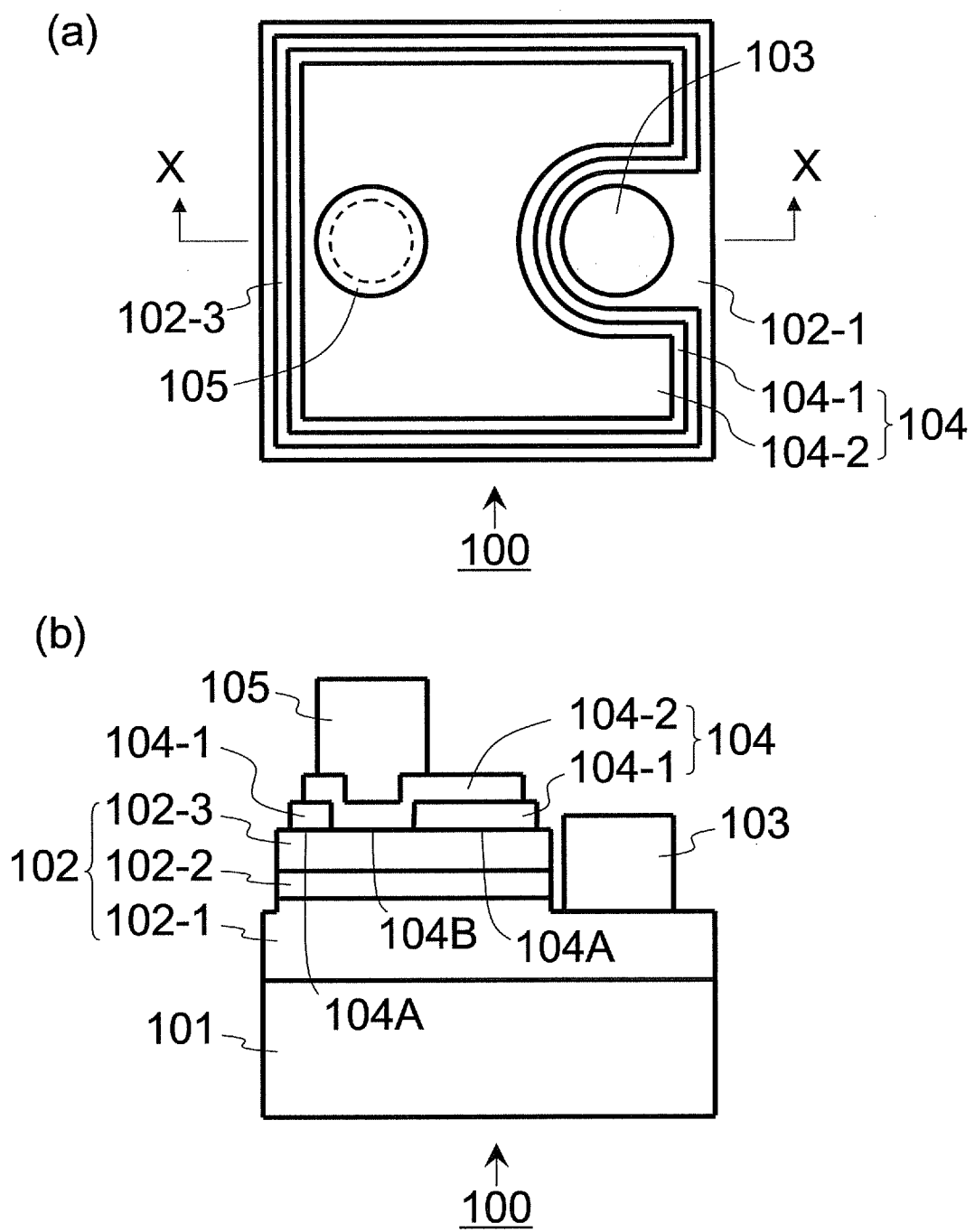
前記導電性酸化物膜が、前記第1コンタクト部と前記p型層との界面上に形成された高シート抵抗部と、該高シート抵抗部よりも相対的に低いシート抵抗を有する低シート抵抗部とを有しており、

当該GaN系LED素子を平面視したとき、前記低シート抵抗部と前記負電極とは前記高シート抵抗部を挟んで略等間隔で離間しており、

前記正パッド電極から供給される電流が前記低シート抵抗部を通して前記高シート抵抗部に流れるように、前記正パッド電極が前記導電性酸化物膜に接続されている、GaN系LED素子。

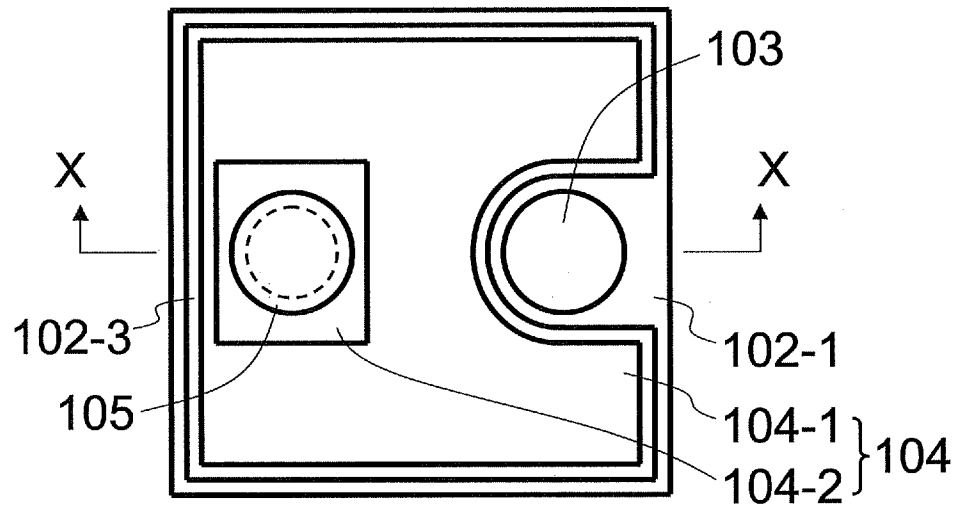
- [16] 前記高シート抵抗部が前記第1導電膜のみから形成されており、前記低シート抵抗部が前記第1導電膜と前記第2導電膜とを含む多層構造を有している、請求項14または15に記載のGaN系LED素子。
- [17] 前記高シート抵抗部が、前記第1導電膜の表面に人為的に形成された、導電性酸化物材料からなるドット状の凸部を有している、請求項14または15のいずれかに記載のGaN系LED素子。
- [18] 前記正パッド電極が、Al、Agまたは白金族元素を主成分とする反射層を有する、請求項1～17のいずれかに記載のGaN系LED素子。
- [19] 請求項1～18のいずれかに記載のGaN系LED素子をフリップチップ実装してなる発光装置。

[図1]

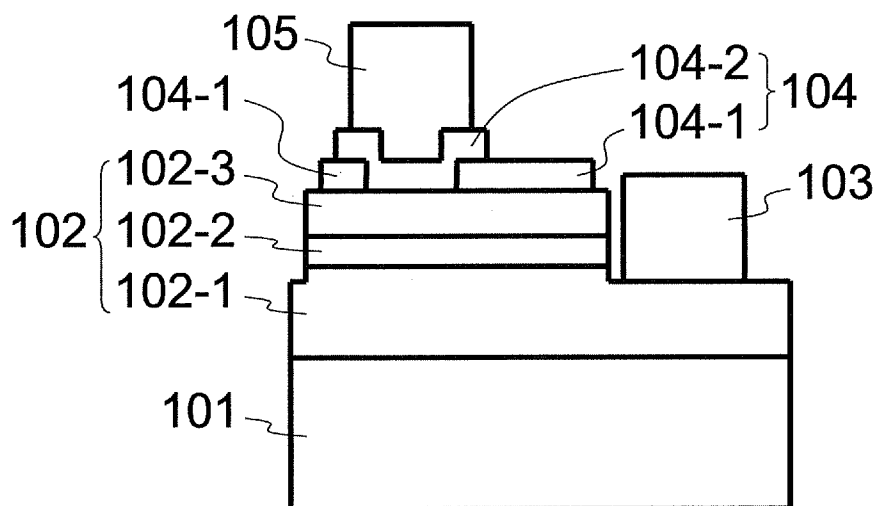


[図2]

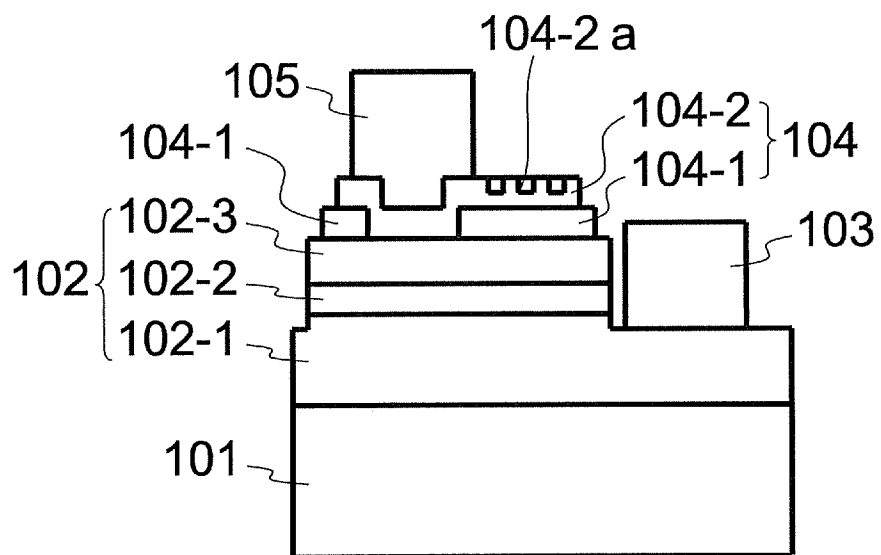
(a)



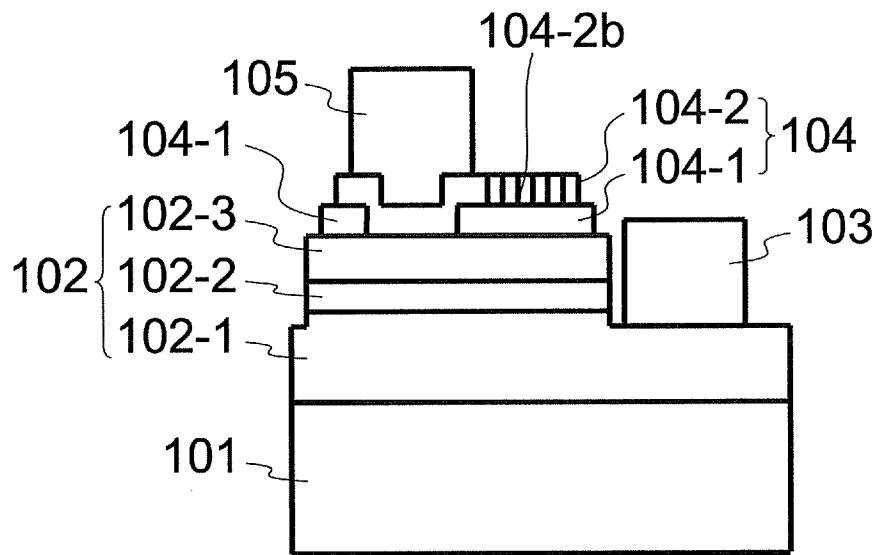
(b)



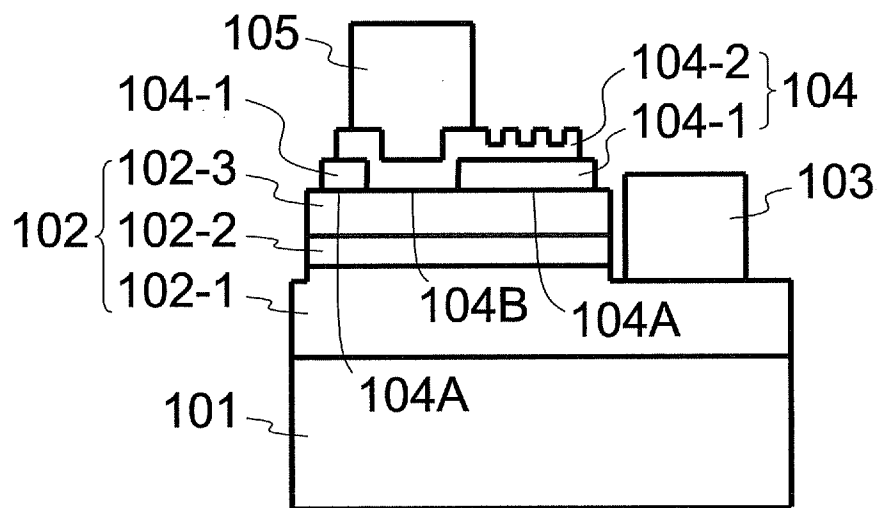
[図3]



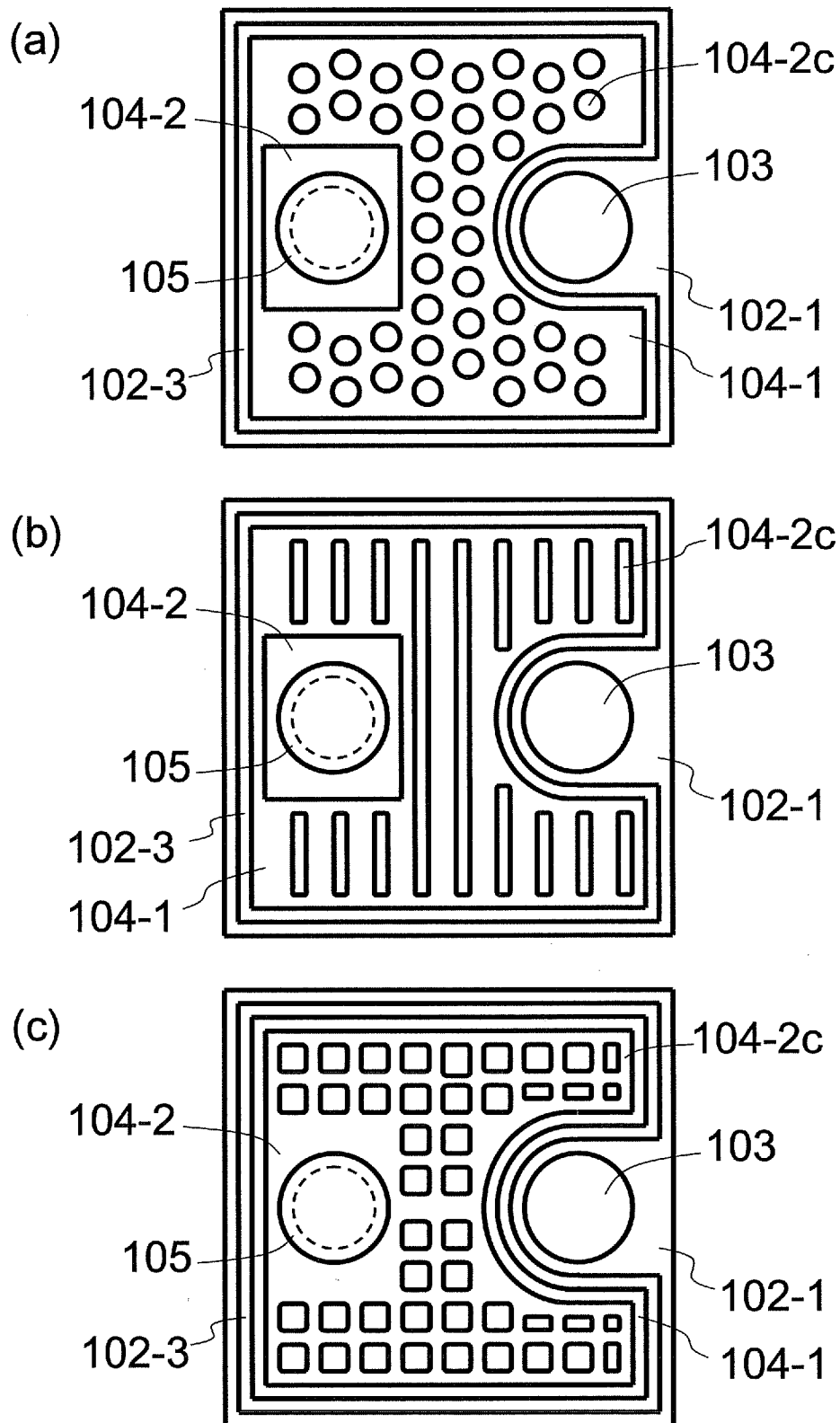
[図4]



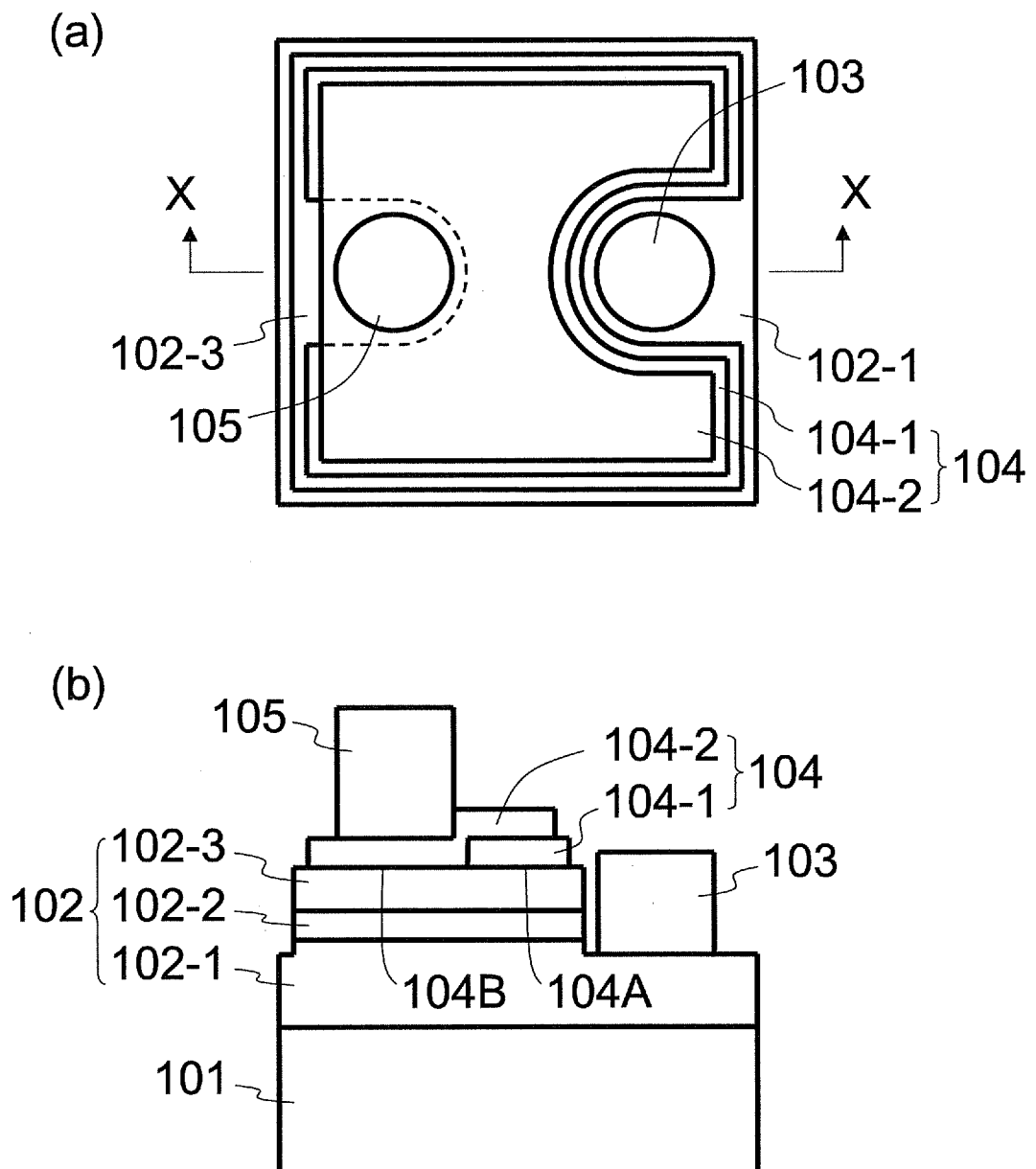
[図5]



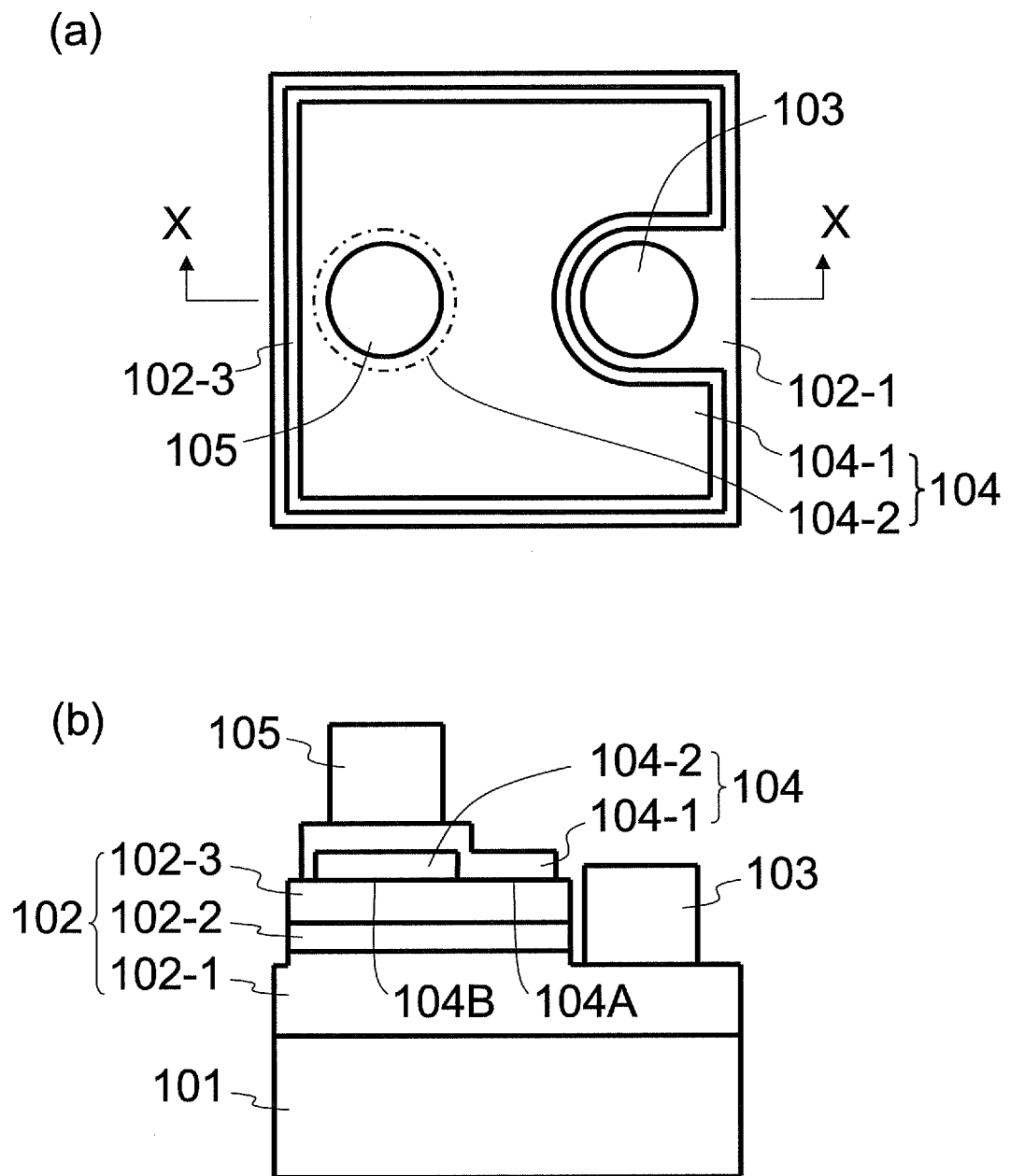
[図6]



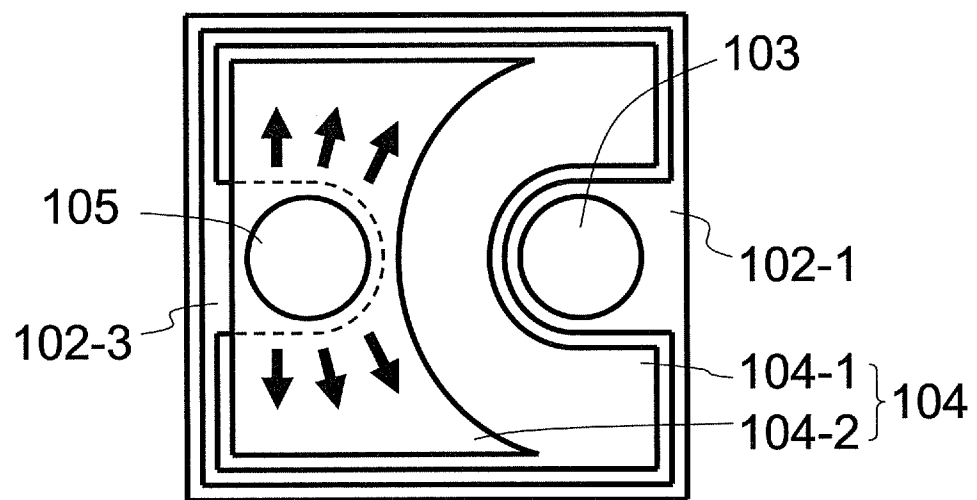
[図7]



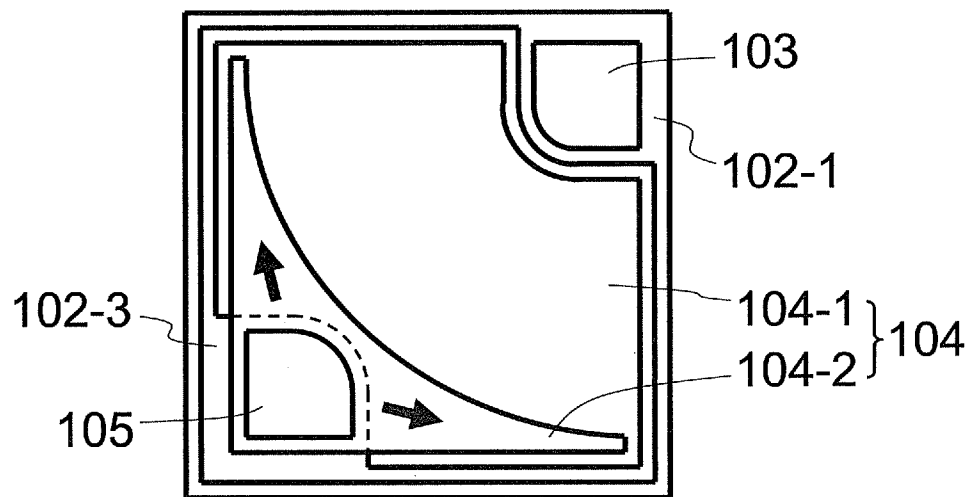
[図8]



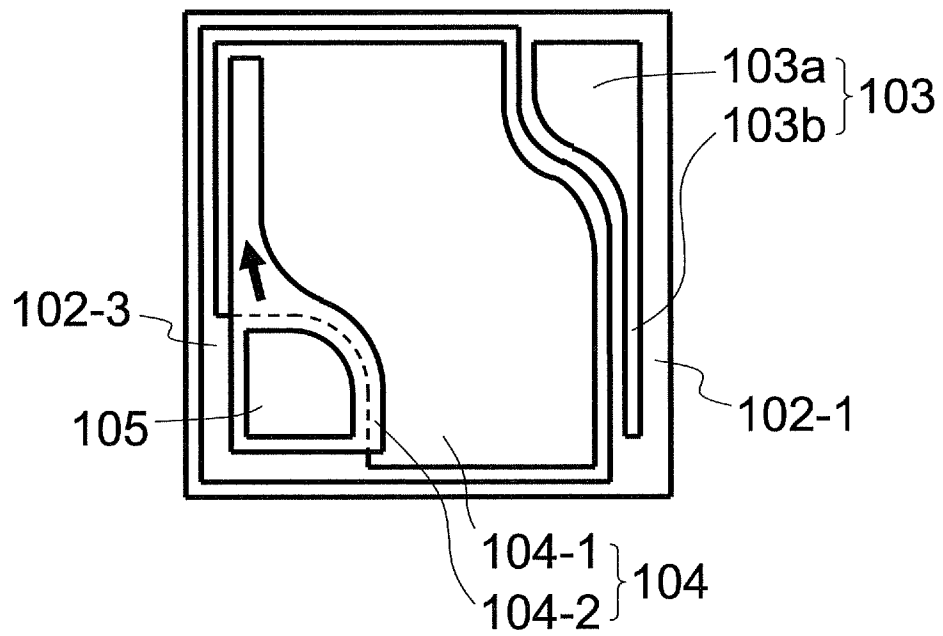
[図9]



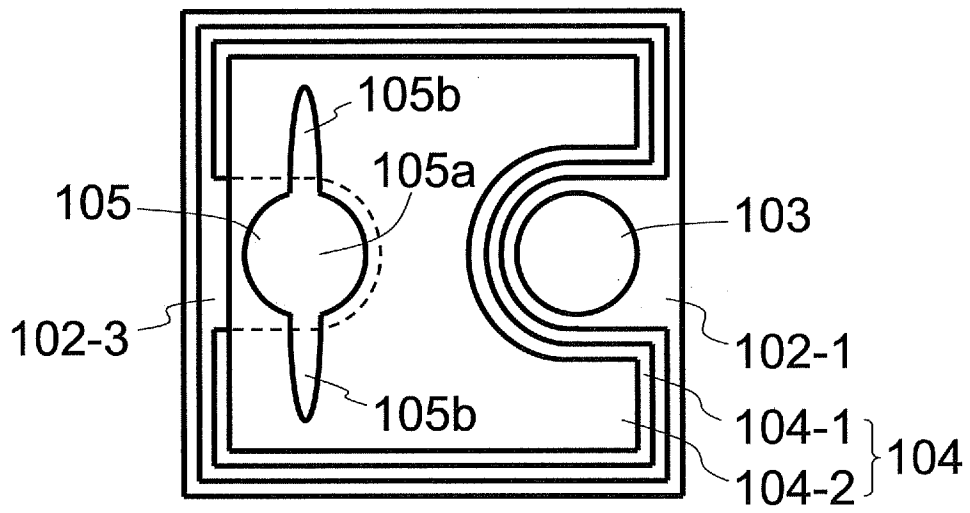
[図10]



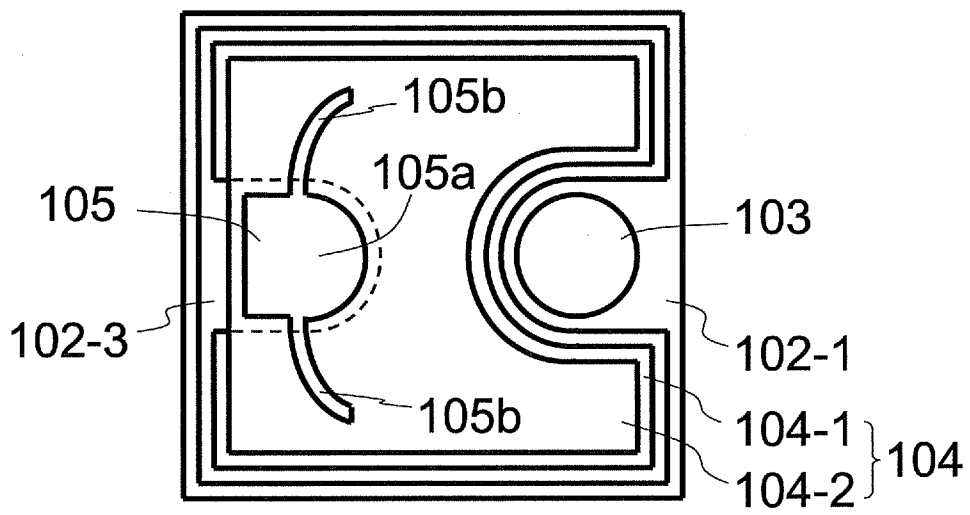
[図11]



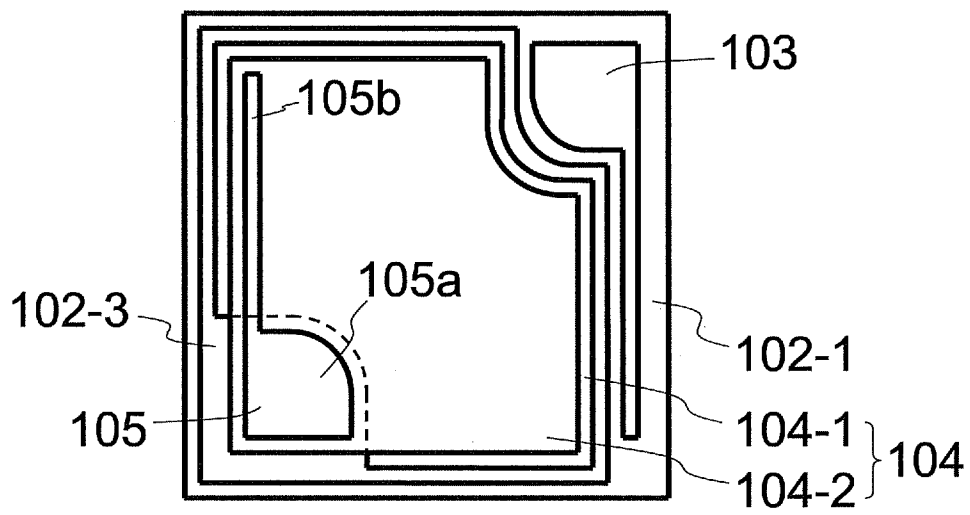
[図12]



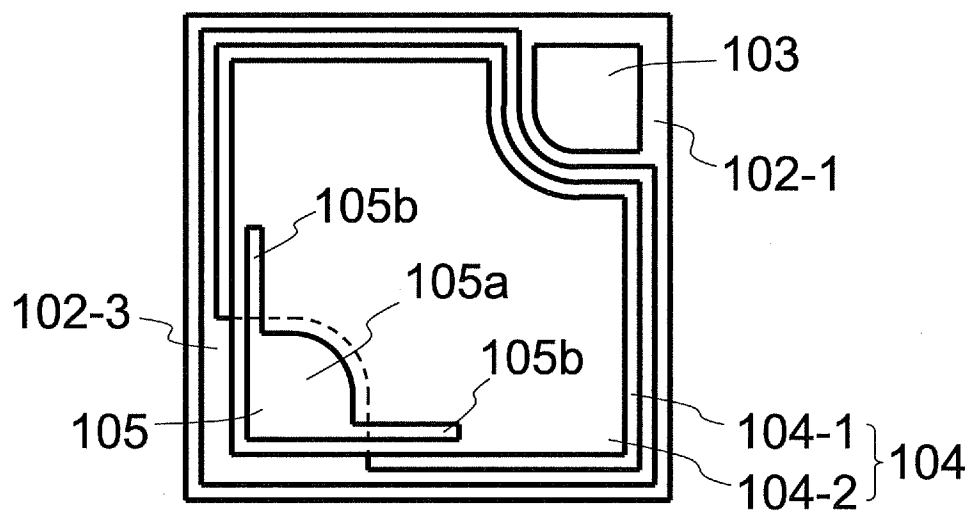
[図13]



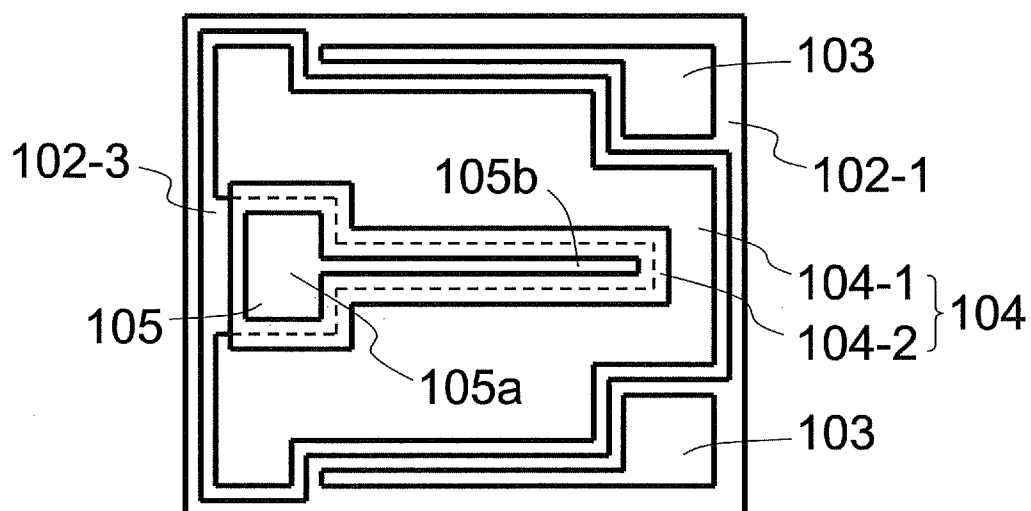
[図14]



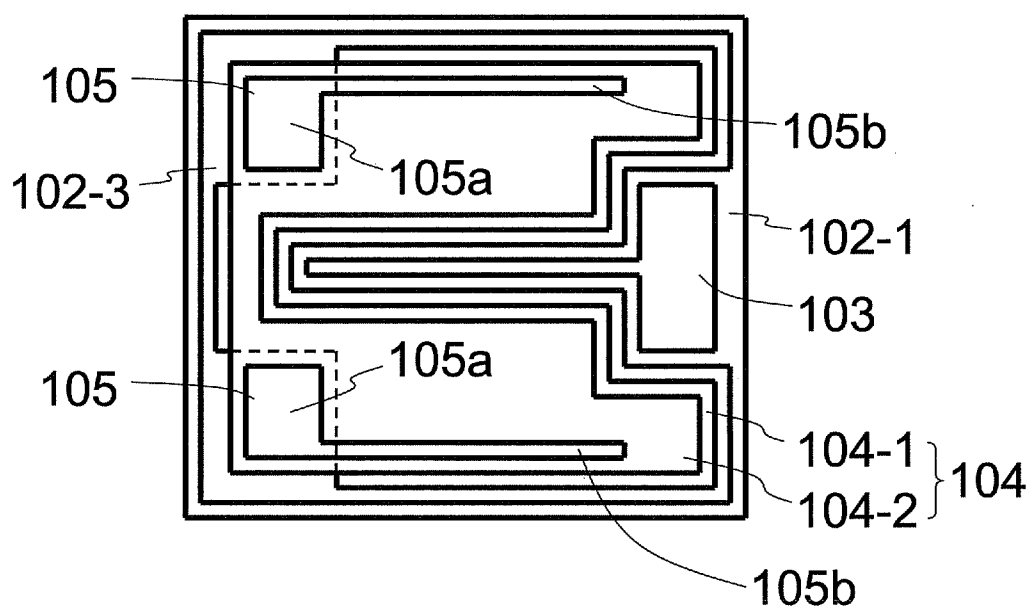
[図15]



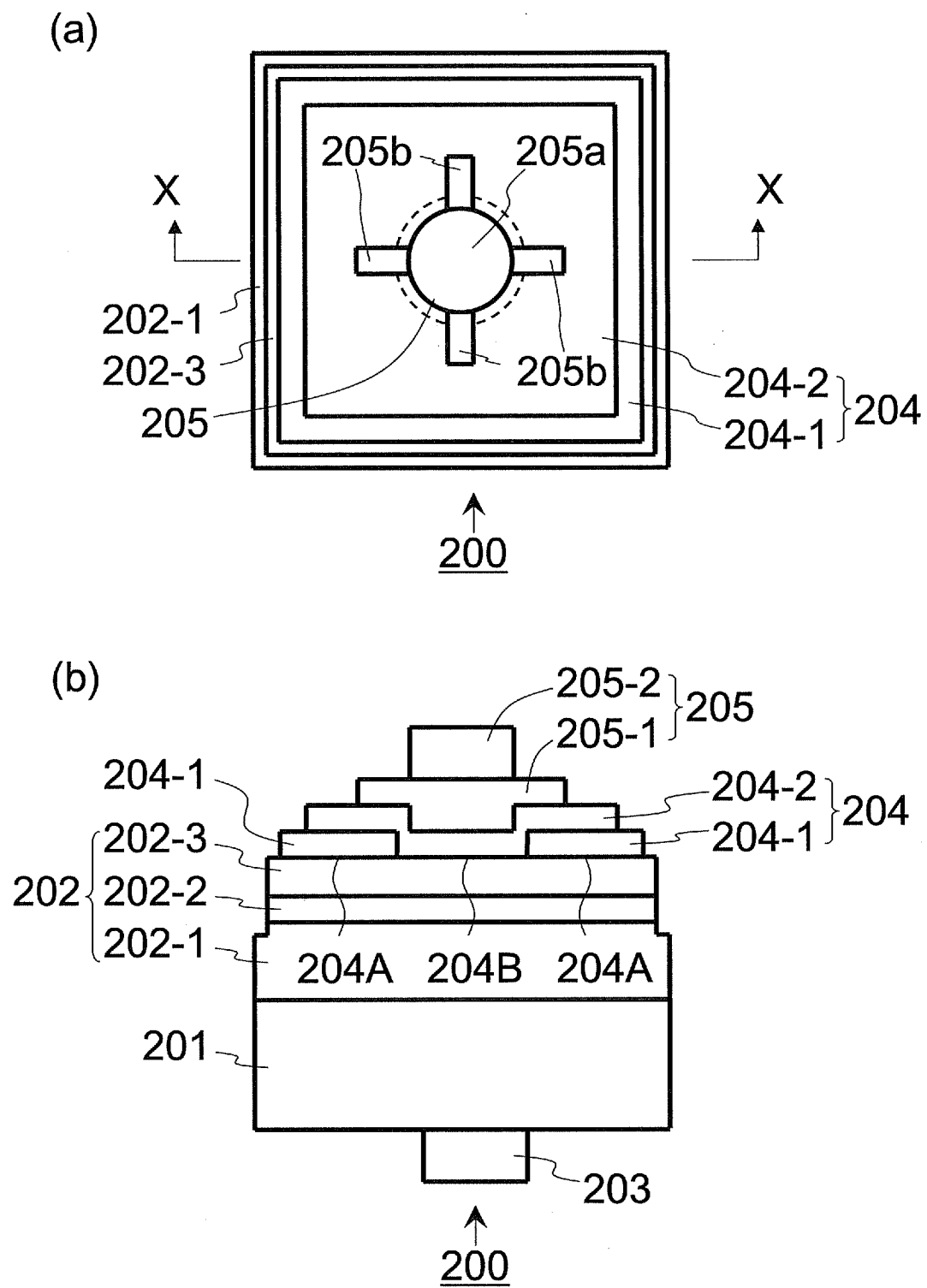
[図16]



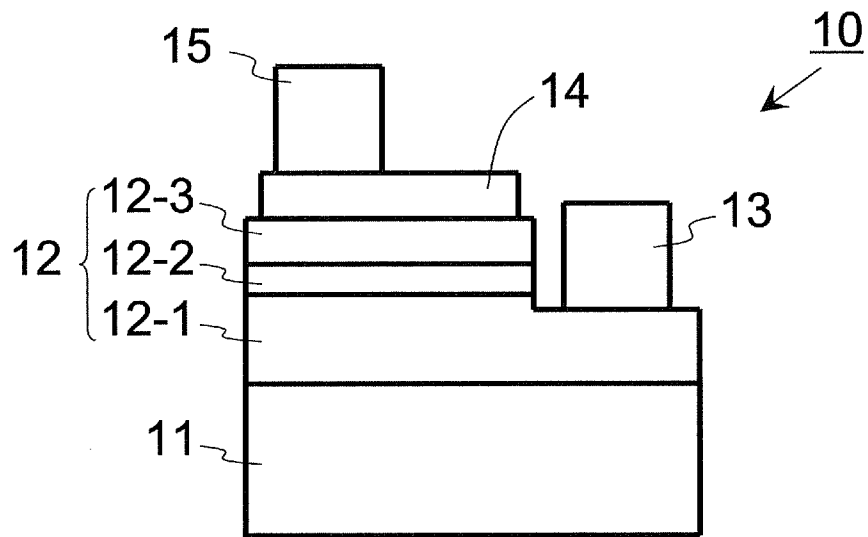
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/052806

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/00(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2002-353506 A (Sharp Corp.), 06 December, 2002 (06.12.02), Par. Nos. [0058] to [0062]; Fig. 7 (Family: none)	1, 5 6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
25 April, 2008 (25.04.08)

Date of mailing of the international search report
13 May, 2008 (13.05.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/052806

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The feature common to claims 1-19 is disclosed in JP 2002-353506 A (paragraphs 0058-0062 and Fig. 7) and not novel. Since the feature is not a special technical feature in the meaning of PCT Rule 13.2, second sentence, the invention in claims 1-19 does not satisfy the requirement of unity of invention.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1, 5 and 6

Remark on Protest
the

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L33/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L33/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 8 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 8 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 8 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2002-353506 A（シャープ株式会社） 2002.12.06, 段落 0058-0062、図 7	1, 5
Y	ファミリーなし	6

☐ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 5 . 0 4 . 2 0 0 8

国際調査報告の発送日

1 3 . 0 5 . 2 0 0 8

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

角地 雅信

2 K

3 9 1 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 5 5

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（P C T 17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってP C T 規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求の範囲1-19に共通する事項は、特開2002-353506号公報（段落0058-0062、図7参照）に記載されており新規性がないので、当該事項は、P C T 規則13.2の第2文の意味において、特別な技術的特徴ではないので、請求の範囲1-19に係る発明は発明の単一性を満たしていない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

請求の範囲 1, 5, 6

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。