

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-3099
(P2014-3099A)

(43) 公開日 平成26年1月9日(2014.1.9)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 A	4 M 1 1 8
HO 1 L 27/14 (2006.01)	HO 1 L 27/14 D	

審査請求 未請求 請求項の数 12 O L (全 27 頁)

(21) 出願番号	特願2012-136305 (P2012-136305)	(71) 出願人	000001007
(22) 出願日	平成24年6月15日 (2012.6.15)		キヤノン株式会社
			東京都大田区下丸子3丁目30番2号
		(74) 代理人	100076428
			弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

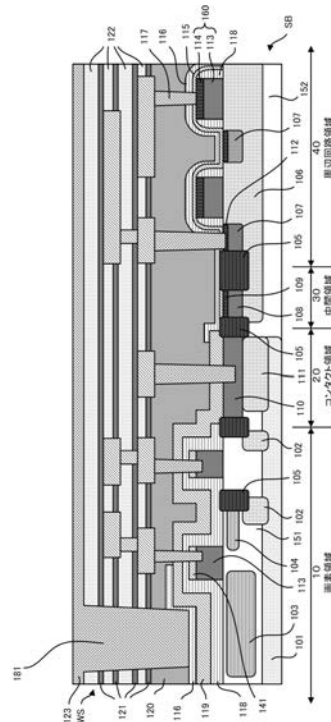
(54) 【発明の名称】 固体撮像装置およびその製造方法、ならびにカメラ

(57) 【要約】 (修正有)

【課題】 製造工程中にシリサイドが剥離してパーティクルとなることがない、歩留まりが向上した固体撮像装置およびその製造方法、ならびにカメラを提供する。

【解決手段】 画素領域10と、前記画素領域10の少なくとも一部を取り囲むように配置された周辺回路領域40と、前記画素領域10と前記周辺回路領域40との間に配置された中間領域30とが半導体基板S Bに配された固体撮像装置の製造方法において、周辺回路領域40の活性領域および前記中間領域30の活性領域に高融点金属化合物109、112、114を形成する工程と、高融点金属化合物109、112、114の上にエッチングストップ膜116を形成する工程を含む。

【選択図】 図14



【特許請求の範囲】

【請求項 1】

画素領域と、前記画素領域の少なくとも一部を取り囲むように配置された周辺回路領域と、前記画素領域と前記周辺回路領域との間に配置された中間領域とが半導体基板に配された固体撮像装置の製造方法であって、

前記画素領域の活性領域、前記周辺回路領域の活性領域および前記中間領域の活性領域のうち前記周辺回路領域の活性領域および前記中間領域の活性領域に高融点金属化合物を形成する工程と、

前記周辺回路領域の活性領域に形成された高融点金属化合物および前記中間領域の活性領域に形成された高融点金属化合物の上にエッチングストップ膜を形成する工程と、

前記中間領域の活性領域に形成された高融点金属化合物を前記エッチングストップ膜が覆った状態で前記エッチングストップ膜の上に層間絶縁膜を形成する工程と、

前記画素領域の活性領域、前記周辺回路領域の活性領域および前記中間領域の活性領域のうち前記周辺回路領域の活性領域の前記高融点金属化合物に接触するコンタクトプラグを形成する工程と、を有し、

前記コンタクトプラグを形成する工程は、前記エッチングストップ膜を用いてコンタクトホールを形成する工程を含む、

ことを特徴とする固体撮像装置の製造方法。

【請求項 2】

前記高融点金属化合物がシリサイドであることを特徴とする請求項 1 に記載の固体撮像装置の製造方法。

【請求項 3】

前記画素領域の光電変換部に光を導く導波路を前記層間絶縁膜に形成する工程を更に有し、

前記エッチングストップ膜は、前記画素領域に、前記導波路の下面に接する領域および前記層間絶縁膜の下面に接する領域を含むパターンを有し、

前記導波路を形成する工程は、前記エッチングストップ膜を用いて導波路開口を形成する工程を含む、

ことを特徴とする請求項 1 又は 2 に記載の固体撮像装置の製造方法。

【請求項 4】

前記画素領域の前記導波路の下面に接する領域を除いて前記エッチングストップ膜を除去する工程を有することを特徴とする請求項 3 に記載の固体撮像装置の製造方法。

【請求項 5】

更に、前記画素領域と前記中間領域との間に、前記画素領域に配されるウエルに基準電圧を供給するためのコンタクト領域が配され、

前記コンタクト領域の上に配された前記エッチングストップ膜を除去する工程を有することを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の固体撮像装置の製造方法。

【請求項 6】

画素領域と、前記画素領域の周囲に配置された周辺回路領域と、前記画素領域と前記周辺回路領域との間に配置された中間領域とが配された半導体基板を有する固体撮像装置であって、

前記画素領域、前記周辺回路領域および前記中間領域は活性領域を有し、

前記画素領域の活性領域には高融点金属化合物が形成されず、前記周辺回路領域の活性領域および前記中間領域の活性領域には高融点金属化合物が形成され、

前記周辺回路領域の活性領域に形成された高融点金属化合物は、エッチングストップ膜で覆われ、かつ、前記エッチングストップ膜に形成された開口を通してコンタクトプラグが接続され、

前記中間領域の活性領域に形成された高融点金属化合物は、その全体が前記エッチングストップ膜で覆われている、

ことを特徴とする固体撮像装置。

10

20

30

40

50

【請求項 7】

前記高融点金属化合物がシリサイドであることを特徴とする請求項 6 に記載の固体撮像装置。

【請求項 8】

前記周辺回路領域の活性領域に形成された高融点金属化合物と前記エッチングストップ膜との間、および、前記中間領域の活性領域に形成された高融点金属化合物と前記エッチングストップ膜との間に絶縁膜が配置されている、

ことを特徴とする請求項 6 又は 7 に記載の固体撮像装置。

【請求項 9】

前記画素領域と前記中間領域との間に、前記画素領域に配置された埋め込み半導体層の電位を固定するためのコンタクトプラグが形成されたコンタクト領域が配置され、

前記コンタクト領域の活性領域には高融点金属化合物が形成されず、

前記コンタクト領域の活性領域は前記エッチングストップ膜で覆われていない、

ことを特徴とする請求項 6 乃至 8 のいずれか 1 項に記載の固体撮像装置。

10

【請求項 10】

前記エッチングストップ膜の上に層間絶縁膜が配置され、

前記画素領域に配置された光電変換部に光を導くように導波路が形成され、

前記エッチングストップ膜は、前記画素領域に、前記導波路の下面に接する領域および前記層間絶縁膜の下面に接する領域を含むパターンを有する、

ことを特徴とする請求項 6 乃至 9 のいずれか 1 項に記載の固体撮像装置。

20

【請求項 11】

前記エッチングストップ膜が窒化シリコン膜である、

ことを特徴とする請求項 6 乃至 10 のいずれか 1 項に記載の固体撮像装置。

【請求項 12】

請求項 6 乃至 11 のいずれか 1 項に記載の固体撮像装置と、

前記固体撮像装置から出力される信号を処理する処理部と、

を備えることを特徴とするカメラ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置およびその製造方法、ならびにカメラに関する。

30

【背景技術】

【0002】

特許文献 1 には、周辺回路部のゲート電極、ソース領域およびドレイン領域をシリサイド化する一方で、画素部のゲート電極、ソース領域およびドレイン領域をシリサイド化しない方法が記載されている。特許文献 2 にも同様の方法が記載されている。周辺回路部のゲート電極、ソース領域およびドレイン領域をシリサイド化することにより周辺回路部の MOS トランジスタの動作を高速化することができる。一方、画素部のゲート電極、ソース領域およびドレイン領域をシリサイド化しないことにより、白キズや暗電流の増加を抑えることができる。

40

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2010 - 56515 号公報

【特許文献 2】特開 2011 - 243474 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1、2 には、周辺回路部（周辺回路領域）と画素部（画素領域）との間の境界ないしは中間領域をどのように設計するかに対する考慮がない。

50

【 0 0 0 5 】

本発明者等は、周辺回路部（周辺回路領域）と画素部（画素領域）との間の境界ないしは中間領域において、製造工程中にシリサイドが露出し、このシリサイドが剥離してパーティクルとなる場合があることを見出した。これは歩留まりを低下させる原因となる。

【 0 0 0 6 】

本発明は、上記の課題認識を契機としてなされたものであり、歩留まりの向上に有利な技術を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 7 】

本発明の1つの側面は、画素領域と、前記画素領域の少なくとも一部を取り囲むように配置された周辺回路領域と、前記画素領域と前記周辺回路領域との間に配置された中間領域とが半導体基板に配された固体撮像装置の製造方法に係り、前記製造方法は、前記画素領域の活性領域、前記周辺回路領域の活性領域および前記中間領域の活性領域のうち前記周辺回路領域の活性領域および前記中間領域の活性領域に高融点金属化合物を形成する工程と、前記周辺回路領域の活性領域に形成された高融点金属化合物および前記中間領域の活性領域に形成された高融点金属化合物の上にエッチングストップ膜を形成する工程と、前記中間領域の活性領域に形成された高融点金属化合物を前記エッチングストップ膜が覆った状態で前記エッチングストップ膜の上に層間絶縁膜を形成する工程と、前記画素領域の活性領域、前記周辺回路領域の活性領域および前記中間領域の活性領域のうち前記周辺回路領域の活性領域の前記高融点金属化合物に接触するコンタクトプラグを形成する工程と、を有し、前記コンタクトプラグを形成する工程は、前記エッチングストップ膜を用いてコンタクトホールを形成する工程を含む。

【発明の効果】

【 0 0 0 8 】

本発明によれば、歩留まりの向上に有利な技術が提供される。

【図面の簡単な説明】

【 0 0 0 9 】

【図1】本発明の1つの実施形態の固体撮像装置の構成を模式的に示す平面図。

【図2】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図3】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図4】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図5】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図6】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図7】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図8】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図9】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図10】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図11】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図12】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図13】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図14】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図15】本発明の1つの実施形態の固体撮像装置の製造方法を説明するための断面図。

【図16】比較例を示す図。

【発明を実施するための形態】

【 0 0 1 0 】

以下、添付図面を参照しながら本発明の実施形態を説明する。以下では、トランジスタの動作を高速にするためにシリサイドを用いる場合を例に説明する。しかしながら、本発明はこれに限定されるものではなく、活性領域を構成する材料と高融点金属との化合物（高融点金属化合物）が形成されていればよい。活性領域を構成する半導体材料の例としては、シリコン、ガリウムヒ素などが考えられ、高融点金属としては、コバルト、タングス

10

20

30

40

50

テン、チタンなどがある。また、エッチングストップ膜に関して、エッチングストップ膜でエッチングが停止する場合を例に説明するが、完全に停止しなくても、被エッチング膜に対してエッチングレートが低い膜を設けてエッチング速度を落とすものであればよい。

【0011】

図1は、本発明の1つの実施形態の固体撮像装置ISの構成を模式的に示す平面図である。固体撮像装置ISは、画素領域10、中間領域30および周辺回路領域40を含み、画素領域10、中間領域30および周辺回路領域40は、半導体基板に配されている。ここで、画素領域10は、複数の画素が複数の行および複数の列を構成するように配列された領域である。各画素は、光電変換部を含む。各画素は、その他、フローティングディフュージョン、転送ゲート、増幅トランジスタ、リセットトランジスタを含みうる。転送ゲートは、光電変換素部で発生した電荷をフローティングディフュージョンに転送するチャンネルを形成する。増幅トランジスタは、フローティングディフュージョンの電位に応じた信号を列信号線に出力する。リセットトランジスタは、フローティングディフュージョンの電位をリセットする。フローティングディフュージョン、増幅トランジスタおよびリセットトランジスタは、複数の画素で共有されてもよい。各画素の選択動作に関しては選択トランジスタを設けてもよいし、リセットトランジスタによりフローティングディフュージョンの電位を切り替えて選択、非選択状態を実現する構成でもよい。

10

【0012】

周辺回路領域40は、画素領域10の周囲に配置された領域であり、周辺回路領域40には、画素領域10に配置された画素の動作を制御する回路、画素から読み出された信号を処理する回路などが配置されうる。より具体的には、周辺回路領域40には、例えば、垂直走査回路31、水平走査回路32、列アンプ33、列AD変換器34、メモリ35、タイミング生成回路36、パッド部37が配置されうる。垂直走査回路31は、画素領域10における行を選択する。列アンプ33は、画素領域10の列信号線に出力される信号を増幅する。列AD変換器34は、列アンプ33から出力されるアナログの画素信号をデジタル信号に変換する。メモリ35は、列AD変換器34から出力されるデジタルのアナログ信号を保持する。水平走査回路32は、メモリに保持された信号を選択して読み出す。タイミング生成回路36は、垂直走査回路31、水平走査回路32、列アンプ33、列AD変換器34、メモリ35を制御する信号を生成する。

20

【0013】

中間領域30は、画素領域10と周辺回路領域40との間に配置された領域である。中間領域30には、回路素子が配置されず、したがって、コンタクトプラグも配置されない。画素領域10と中間領域30の間には、画素領域10に配置された半導体層の電位の変動を抑制し、望ましくは電位を固定するためのコンタクトプラグが配置されたコンタクト領域20が配置されうる。より具体的には、該半導体層は、画素のトランジスタのチャンネル部を提供するウエルである。コンタクト領域20はウエルに基準電圧を供給することにより、ウエルの電位の変動を抑制している。

30

【0014】

画素領域10、コンタクト領域20、中間領域30および周辺回路領域40には、活性領域が形成されている。画素領域10の活性領域およびコンタクト領域20の活性領域にはシリサイドが形成されず、周辺回路領域40の活性領域および中間領域30の活性領域にはシリサイドが形成されている。周辺回路領域40の活性領域は、エッチングストップ膜で覆われ、かつ、該エッチングストップ膜に形成された開口を通してコンタクトプラグが接続されている。中間領域30の活性領域は、その全体がエッチングストップ膜で覆われている。

40

【0015】

図15は、固体撮像装置ISの構成を示す模式的な断面図である。固体撮像装置ISは、第1導電型の不純物半導体領域151、152を有する半導体基板SBに形成されている。なお、図15および後に参照する図2～図14では、半導体基板SBの一部が示されている。

50

【0016】

半導体基板SBには、MOSトランジスタなどの素子を相互に分離するための素子分離105が形成されている。素子分離105は、STI又はLOCOSでありうる。半導体基板SBの表面のうち素子分離105が存在しない領域が活性領域であり、前述のように、画素領域10、コンタクト領域20、中間領域30および周辺回路領域40のそれぞれに活性領域が存在する。

【0017】

画素領域10は、埋め込み半導体層101、光電変換部を構成する半導体領域103、フローティングディフュージョン104および半導体領域102を含みうる。半導体領域103およびフローティングディフュージョン104は、第1導電型の半導体領域で構成されうる。埋め込み半導体層101および半導体領域102は、第2導電型の半導体領域で構成されうる。ここで、第1導電型および第2導電型は、相互に異なる導電型である。第1導電型がn型である場合には第2導電型がp型であり、第1導電型がp型である場合には第2導電型がn型である。

10

【0018】

画素領域10には、複数のゲート電極161が配置されている。複数のゲート電極161は、例えば、転送ゲート電極、増幅トランジスタのゲート電極、リセットトランジスタのゲート電極を含みうる。複数のゲート電極161の上には絶縁膜141が配置されうる。絶縁膜141は、酸化シリコン膜でありうる。ゲート電極161は、ポリシリコンパターン113で構成されうる。

20

【0019】

画素領域10の活性領域、ゲート電極161および素子分離105は、絶縁膜118で覆われうる。絶縁膜118は、絶縁膜119で覆われうる。絶縁膜118は、窒化シリコン膜でありうる。絶縁膜119は、酸化シリコン膜でありうる。半導体領域(光電変換部)103が配置された領域では、絶縁膜119の上にエッチングストップ膜116が配置されうる。エッチングストップ膜116および絶縁膜119は、層間絶縁膜120で覆われている。層間絶縁膜120の上には、配線構造WSが配置されている。配線構造WSは、配線層171、173、ビア172および層間絶縁膜を含む。該層間絶縁膜は、例えば、絶縁膜121、122の積層構造を有しうる。絶縁膜121、122は、それぞれ、窒化シリコン膜、酸化シリコン膜でありうる。各配線層の配線を構成する材料は、好ましくは銅である。この場合には、ビア172についても、配線材料である銅を用いてデュアルダマシン法で構成することもできる。配線層の数に関して、図では画素領域10、周辺回路領域40ともに2層の例を示しているが、更に多層の配線層を設けてもよい。更に、画素領域10と周辺回路領域40とで配線層の数を変えてもよい。好ましくは周辺回路領域40の配線層数が画素領域10に比べて多くされる。

30

【0020】

半導体領域(光電変換部)103の上には、半導体領域103に光を導く導波路181が配置されうる。導波路181は、エッチングストップ膜116のうち画素領域10に配置されたパターンでエッチングが停止するように配線構造WS、層間絶縁膜120にエッチングによって導波路開口を形成する工程と、該導波路開口に絶縁体を充填する工程とを経て形成されうる。エッチングストップ膜116の前記パターンは、その一部の領域が導波路181の下面に接し、他の一部の領域が層間絶縁膜120に接している。導波路開口に絶縁体を充填する際に、該導波路開口以外の領域にも絶縁膜123が形成されうる。導波路181および絶縁膜123は、例えば、窒化シリコンで構成されうる。

40

【0021】

コンタクト領域20は、第2導電型の半導体領域110と、半導体領域110と埋め込み半導体層101とを電氣的に接続する第2導電型の半導体領域111とを含みうる。半導体領域110にはコンタクトプラグ117が電氣的に接続されていて、半導体領域110、111を介して当該コンタクトプラグ117と埋め込み半導体層101とが電氣的に接続される。これにより、埋め込み半導体層101の電位を固定することができる。埋め

50

込み半導体層 101 は、画素領域 10 の全体にわたって広がっている。

【0022】

中間領域 30 は、第 1 導電型のウエル 106 と、ウエル 106 に形成された第 2 導電型の半導体領域 108 と、半導体領域 108 の上に配置されたシリサイド 109 とを含みうる。図示されていないが、中間領域 30 は、第 2 導電型のウエルと、該ウエルに形成された第 1 導電型の半導体領域と、該半導体領域の上に配置されたシリサイドとを含みうる。

【0023】

中間領域 30 の活性領域、即ちシリサイド 109 が形成された領域は、その全体がエッチングストップ膜 116 で覆われている。ここで、エッチングストップ膜 116 とシリサイド 109 との間には、絶縁膜 115 が配置されうる。絶縁膜 115 は、エッチングストップ膜 116 とシリサイド 109 との間に生じる応力を緩和するために有用である。エッチングストップ膜 116 は、周辺回路領域 40 の活性領域、即ちシリサイド 112 に接触するコンタクトプラグ 117 を形成する際に使用される。

10

【0024】

周辺回路領域 40 は、第 1 導電型のウエル 106 と、ウエル 106 に形成された第 2 導電型の半導体領域 107 と、半導体領域 107 の上に配置されたシリサイド 112 とを含みうる。図示されていないが、周辺回路領域 40 は、第 2 導電型のウエルと、該ウエルに形成された第 1 導電型の半導体領域と、該半導体領域の上に配置されたシリサイドとを含みうる。半導体領域 107 は、MOS トランジスタの拡散領域（ソース領域およびドレイン領域）を構成しうる。

20

【0025】

周辺回路領域 40 の活性領域、即ちシリサイド 112 が形成された領域は、エッチングストップ膜 116 で覆われ、かつ、エッチングストップ膜 116 に形成された開口を通してコンタクトプラグ 117 が接続されている。周辺回路領域 40 には、ゲート電極 160 が配置されている。ゲート電極 160 は、半導体領域 107 とともに MOS トランジスタを構成しうる。ゲート電極 160 は、ポリシリコンパターン 113 と、その上に配置されたシリサイド 114 とを含む。シリサイド 114 は、エッチングストップ膜 116 で覆われ、かつ、エッチングストップ膜 116 に形成された開口を通してコンタクトプラグ 117 が接続されている。エッチングストップ膜 116 とシリサイド 112 との間、および、エッチングストップ膜 116 とシリサイド 114 との間には、絶縁膜 115 が配置されうる。絶縁膜 115 は、エッチングストップ膜 116 とシリサイド 112、114 との間に生じる応力を緩和するために有用である。

30

【0026】

周辺回路領域 40 の活性領域に形成されたシリサイド 112 に接触するコンタクトプラグ 117 を形成する工程は、コンタクトホール形成工程と充填工程とを含みうる。コンタクトホール形成工程では、エッチングストップ膜 116 でエッチングが停止するように層間絶縁膜 120 にエッチングによって開口を形成した後に該開口を通してエッチングストップ膜 116 をエッチングする。これによってコンタクトホールが形成される。充填工程では、該コンタクトホールに導電体を充填する。

【0027】

中間領域 30 および周辺回路領域 40 に配置されたエッチングストップ膜 116 と、画素領域 10 に配置されたエッチングストップ膜 116 とは、同一の工程で形成されうる。換言すると、中間領域 30 および周辺回路領域 40 に配置されたエッチングストップ膜 116 と、画素領域 10 に配置されたエッチングストップ膜 116 とは同一材料で構成され、平坦な部分においては同一の厚さを有しうる。エッチングストップ膜 116 は、コンタクト領域 20 には配置されていない。

40

【0028】

導波路 181 および絶縁膜 123 の上には絶縁膜 124 が配置されうる。絶縁膜 124 は、例えば、酸化シリコンで構成されうる。絶縁膜 124 の上には、絶縁膜 125 で構成された層内レンズ 182 が配置されうる。絶縁膜 125 は、例えば、窒化シリコンで構成

50

されうる。絶縁膜 1 2 5 の上には、平坦化膜 1 2 6 が配置されうる。平坦化膜 1 2 6 の上には、カラーフィルタ 1 2 7、1 2 8 が配置されうる。ここで、画素領域 1 0 に配置されるカラーフィルタ 1 2 7 は、画素に割り当てられたカラーに応じたカラーフィルタである。一方、コンタクト領域 2 0、中間領域 3 0 および周辺回路領域 4 0 にもカラーフィルタ 1 2 8 が配置されることが好ましく、カラーフィルタ 1 2 8 は、RGB カラーフィルタ構成における B カラーフィルタであることが好ましい。カラーフィルタ 1 2 7、1 2 8 が配置された層の上には、マイクロレンズ 1 2 9 を含むマイクロレンズ層 1 3 0 が配置されうる。

【0029】

以下、図 2 ~ 図 1 5 を参照しながら固体撮像装置 I S の製造方法を例示的に説明する。図 2 に示す工程では、半導体基板 S B に埋め込み半導体層 1 0 1、半導体領域 1 0 2、光電変換部 1 0 3、フローティングディフュージョン 1 0 4、ウエル 1 0 6 および素子分離 1 0 5 を形成する。不図示であるが、転送ゲート電極となるポリシリコンパターン 1 1 3 の下部に第 2 導電型の半導体領域を形成し、光電変換部とフローティングディフュージョンの間のパンチスルーを抑制する構成としてもよい。図 2 に示す工程ではまた、半導体基板 S B の上にゲート絶縁膜（不図示）を介してポリシリコンパターン 1 1 3 を形成する。ポリシリコンパターン 1 1 3 は、ゲート絶縁膜の上にポリシリコン層を形成し、その上に絶縁膜 1 4 1 によってハードマスクを形成した後に、絶縁膜 1 4 1 をエッチングマスクとしてポリシリコン層をエッチングすることによって形成されうる。

10

【0030】

図 3 に示す工程では、半導体基板 S B、ポリシリコンパターン 1 1 3 および絶縁膜 1 4 1 を覆うように絶縁膜 1 1 8 を形成する。好ましくは、絶縁膜 1 1 8 は、酸化シリコンと窒化シリコンとの積層膜で構成される。図 3 に示す工程では、更に、画素領域 1 0 の絶縁膜 1 1 8 を覆う一方でコンタクト領域 2 0、中間領域 3 0 および周辺回路領域 4 0 の絶縁膜 1 1 8 が露出するようにレジストパターン 1 3 2 を形成する。

20

【0031】

図 4 に示す工程では、レジストパターン 1 3 2 をエッチングマスクとして使って、コンタクト領域 2 0、中間領域 3 0 および周辺回路領域 4 0 の絶縁膜 1 1 8 をエッチングし、その後、レジストパターン 1 3 2 を除去する。これにより、周辺回路領域 4 0 のポリシリコンパターン 1 1 3 および絶縁膜 1 4 1 の側面に絶縁膜 1 1 8 からなるサイドスペーサが形成される。

30

【0032】

図 5 に示す工程では、コンタクト領域 2 0 の半導体領域 1 1 1 の上の領域、および、中間領域 3 0 および周辺回路領域 4 0 に配置されているウエル 1 0 6 に不純物イオンを注入し、半導体領域 1 1 0、1 0 8、1 0 7 を形成する。各半導体領域 1 1 0、1 0 8、1 0 7 の導電型が異なる場合には、それぞれマスクで異なる導電型の不純物イオンを打ち分けて形成する。

【0033】

図 6 に示す工程では、a) 画素領域 1 0 の絶縁膜 1 1 8、b) コンタクト領域 2 0、中間領域 3 0 および周辺回路領域 4 0 の活性領域、ならびに、c) 周辺回路領域 4 0 のポリシリコンパターン 1 1 3 を含む構造、を覆うように絶縁膜 1 1 9 を形成する。絶縁膜 1 1 8 は、シリサイド化防止膜として機能する。絶縁膜 1 1 9 は、例えば、酸化シリコン膜でありうる。次いで、画素領域 1 0 およびコンタクト領域 2 0 における絶縁膜 1 1 9 を覆う一方で中間領域 3 0 および周辺回路領域 4 0 における絶縁膜 1 1 9 を露出させるレジストパターン 1 3 1 を形成する。

40

【0034】

図 7 に示す工程では、レジストパターン 1 3 1 をエッチングマスクとして使って、中間領域 3 0 および周辺回路領域 4 0 における絶縁膜 1 1 9 をエッチングし、その後、レジストパターン 1 3 1 を除去する。次いで、露出した半導体領域 1 0 8、1 0 7 およびポリシリコンパターン 1 1 3 の表面をシリサイド化してシリサイド 1 0 9、1 1 2、1 1 4 を形

50

成する。このシリサイド化の具体例を挙げると、次のとおりである。まず、半導体領域 108、107 およびポリシリコンパターン 113 を覆うように高融点金属としてのコバルトと該高融点金属の酸化防止膜としての窒化チタンとで構成される積層膜を形成する。ここで、高融点金属としては、コバルトのほかに、チタン、ニッケル、タングステン、モリブデン、タンタル、クロム、パラジウム、プラチナ等を挙げることができる。また、高融点金属の酸化防止膜としては、窒化チタンのほかに、ニッケルやチタン等を挙げることができる。次いで、該積層膜を熱処理する。この熱処理により、半導体領域 108、107 およびポリシリコンパターン 113 を構成しているシリコンと高融点金属とが反応してシリサイド 109、112、114 が形成される。次いで、未反応の高融点金属を含む積層膜を除去する。

10

【0035】

図 8 に示す工程では、画素領域 10、コンタクト領域 20、中間領域 30 および周辺回路領域 40 の構造を覆う絶縁膜 115 を形成し、その上にエッチングストップ膜 116 を形成する。好ましくは、絶縁膜 115 は酸化シリコンであり、エッチングストップ膜 116 は窒化シリコンである。絶縁膜 115 は画素領域にも延在して設けられている。画素領域 10 においては、絶縁膜 119 と同種の材料である酸化シリコンで形成されているとして、絶縁膜 119 と一体的に図示している。次いで、レジストパターン 133 を形成する。レジストパターン 133 は、画素領域 10 における半導体領域 103 が形成された領域、中間領域 30 及び周辺回路領域 40 のエッチングストップ膜 116 を覆う一方で画素領域 10 のうち MOS トランジスタが形成された領域およびコンタクト領域 20 を露出させる。

20

【0036】

図 9 に示す工程では、レジストパターン 133 をエッチングマスクとして使って、画素領域 10 のうち MOS トランジスタが形成された領域とコンタクト領域 20 とをエッチングし、その後、レジストパターン 133 を除去する。これにより、画素領域 10 のうち半導体領域（光電変換部）103 が形成された領域、中間領域 30 および周辺回路領域 40 にエッチングストップ膜 116 が残る。また、エッチングストップ膜 116 の下に配置されている絶縁膜 115 も残る。つまり、エッチングストップ膜 116 および絶縁膜 115 は、中間領域 30 のシリサイド 109 および周辺回路領域 40 のシリサイド 112、114 を覆うように残される。したがって、コンタクトプラグ 117 が形成されない中間領域 30 のシリサイド 109 がエッチングストップ膜 116 の除去工程の後に剥離してパーティクルの原因になることが防止される。なお、周辺回路領域 40 におけるエッチングストップ膜 116 は、コンタクトホールを形成するためのエッチングにおいて使われる。

30

【0037】

図 16 は、比較例を示す図である。図 16 に示される比較例では、中間領域 30 のエッチングストップ膜 116 および絶縁膜 115 が除去され、シリサイド 109 が露出した状態が模式的に示されている。このような状態では、シリサイド 109 が剥離して、これがパーティクルになり易い。よって、図 15 に例示されるように、中間領域 30 のシリサイド 109 をエッチングストップ膜 116 で覆うことが重要である。

【0038】

図 10 に示す工程では、画素領域 10、コンタクト領域 20、中間領域 30 および周辺回路領域 40 の構造を覆う層間絶縁膜 120 を形成する。

40

【0039】

図 11 に示す工程では、画素領域 10 およびコンタクト領域 20 にコンタクトプラグ 117 を形成し、図 12 に示す工程では、周辺回路領域 40 にコンタクトプラグ 117 を形成する。ここで、画素領域 10、コンタクト領域 20 および周辺回路領域 40 に同時にコンタクトプラグ 117 を形成してもよい。

【0040】

ここで、画素領域 10 およびコンタクト領域 20 のコンタクトプラグ 117 と周辺回路領域 40 のコンタクトプラグ 117 とを別個に形成する具体例を説明するが、これは本発

50

明を制限するものではない。図 1 1 に示す工程では、絶縁膜 1 1 8 でエッチングが停止するように画素領域 1 0 およびコンタクト領域 2 0 の層間絶縁膜 1 2 0 および絶縁膜 1 1 9 に開口を形成した後に該開口を通して絶縁膜 1 1 8 および絶縁膜 1 4 1 をエッチングする。これによってコンタクトホールが形成される。このとき、コンタクト領域 2 0 にはエッチングストップ膜 1 1 6 がないので、画素領域 1 0 よりも深く、半導体基板 S B の半導体領域 1 1 0 に届くコンタクトホールが形成される。次いで、該コンタクトホールに導電体を充填することによってコンタクトプラグ 1 1 7 を形成する。

【 0 0 4 1 】

図 1 2 に示す工程では、エッチングストップ膜 1 1 6 でエッチングが停止するように周辺回路領域 4 0 の層間絶縁膜 1 2 0 に開口を形成した後に該開口を通してエッチングストップ膜 1 1 6 および絶縁膜 1 1 5 をエッチングする。これによってコンタクトホールが形成される。次いで、該コンタクトホールに導電体を充填することによってコンタクトプラグ 1 1 7 を形成する。

10

【 0 0 4 2 】

図 1 3 に示す工程では、配線構造 W S を形成する。図 1 4 に示す工程では、導波路 1 8 1 を形成する。この工程では、エッチングストップ膜 1 1 6 のうち画素領域 1 0 に配置されたパターンが導波路開口を形成するためのエッチングストップ膜として使われる。前述のとおり、エッチングストップ膜 1 1 6 のうち画素領域 1 0 に配置されたパターンと周辺回路領域 4 0 に配置されたパターンとは同一工程で形成され、平坦部において同一の厚さを有しうる。

20

【 0 0 4 3 】

具体例を挙げると、図 1 4 に示す工程では、エッチングストップ膜 1 1 6 のうち画素領域 1 0 に配置されたパターンでエッチングが停止するように配線構造 W S および層間絶縁膜 1 2 0 をエッチングして導波路開口を形成する。次いで、該導波路開口に絶縁体を充填することによって導波路 1 8 1 が形成される。充填する絶縁体は、層間絶縁膜 1 2 0 よりも屈折率が高い材料で構成されることが好ましい。導波路開口に絶縁体を充填する際に、該導波路開口以外の領域にも絶縁膜 1 2 3 が形成されうる。

【 0 0 4 4 】

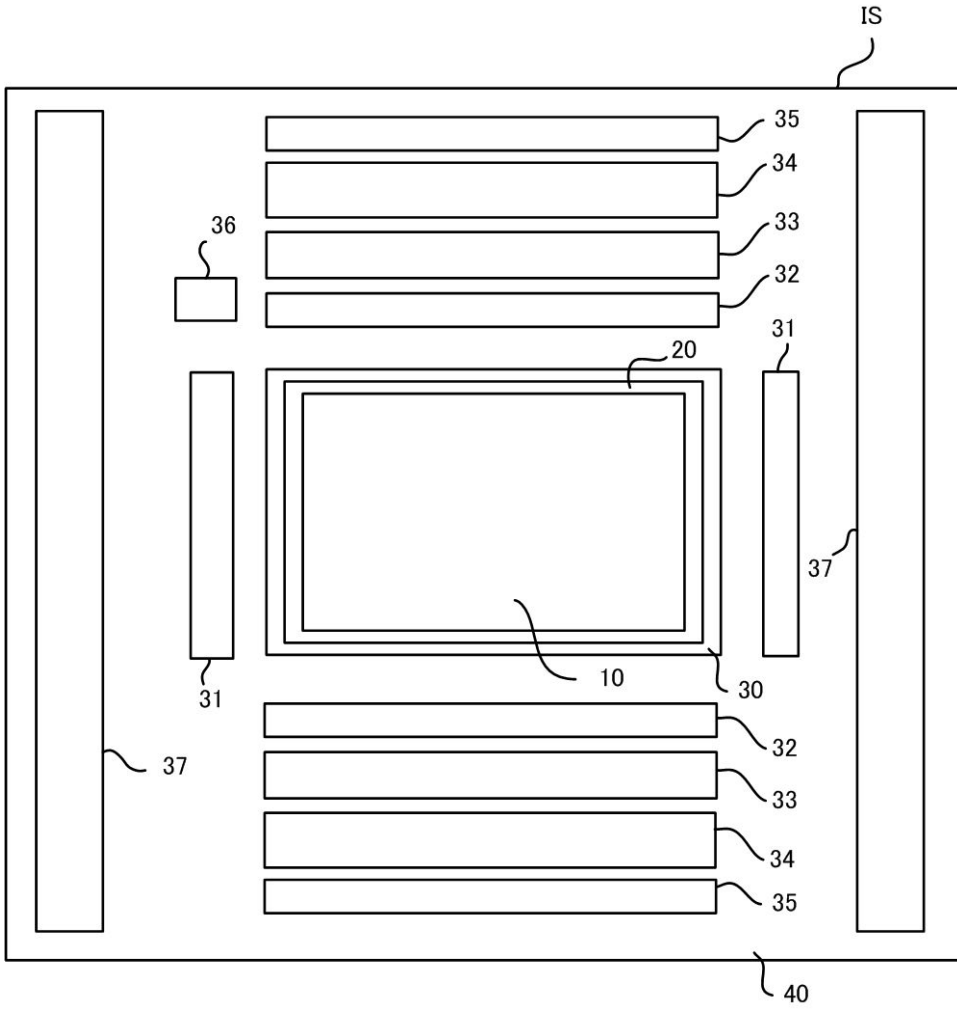
図 1 5 に示す工程では、絶縁膜 1 2 3、層内レンズ 1 8 2 を有する絶縁膜 1 2 5、平坦化膜 1 2 6、カラーフィルタ 1 2 7、1 2 8、および、マイクロレンズ 1 2 9 を有するマイクロレンズ層 1 3 0 を形成する。これによって、固体撮像装置が得られる。

30

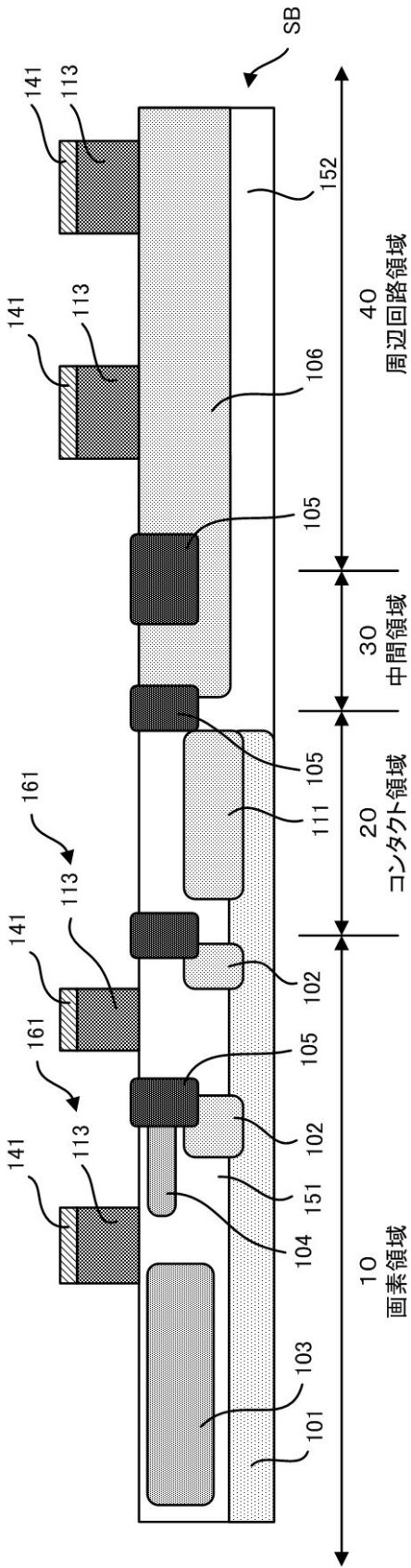
【 0 0 4 5 】

以下、上記の実施形態に係る固体撮像装置の応用例として、該固体撮像装置が組み込まれたカメラについて例示的に説明する。カメラの概念には、撮影を主目的とする装置のみならず、撮影機能を補助的に備える装置（例えば、パーソナルコンピュータ、携帯端末）も含まれる。カメラは、上記の実施形態として例示された本発明に係る固体撮像装置と、該固体撮像装置から出力される信号を処理する処理部とを含む。該処理部は、例えば、A / D 変換器、および、該 A / D 変換器から出力されるデジタルデータを処理するプロセッサを含みうる。

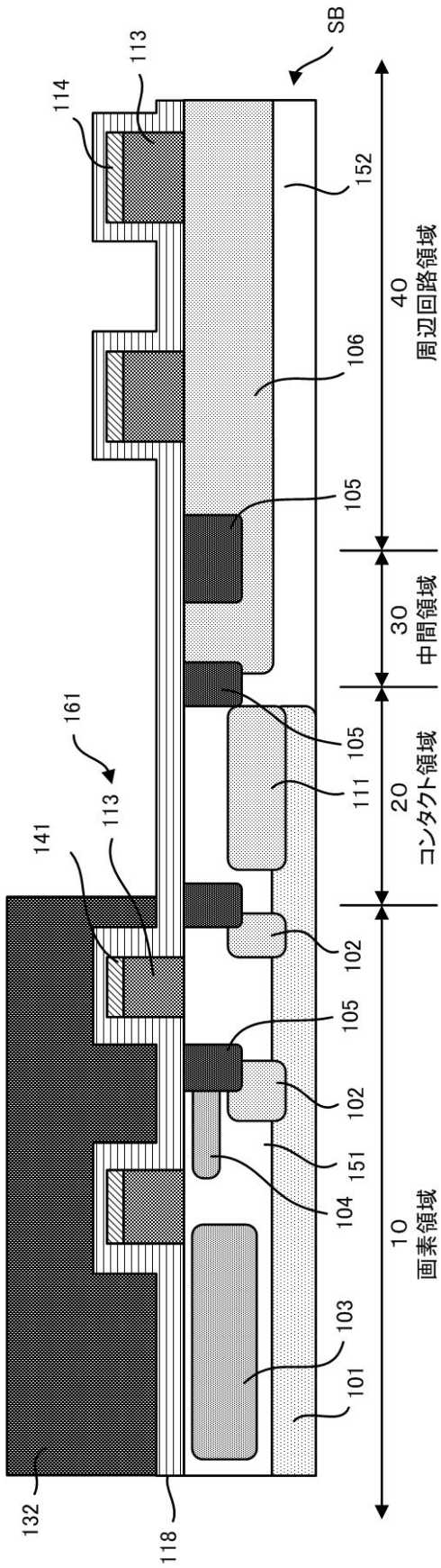
【 図 1 】



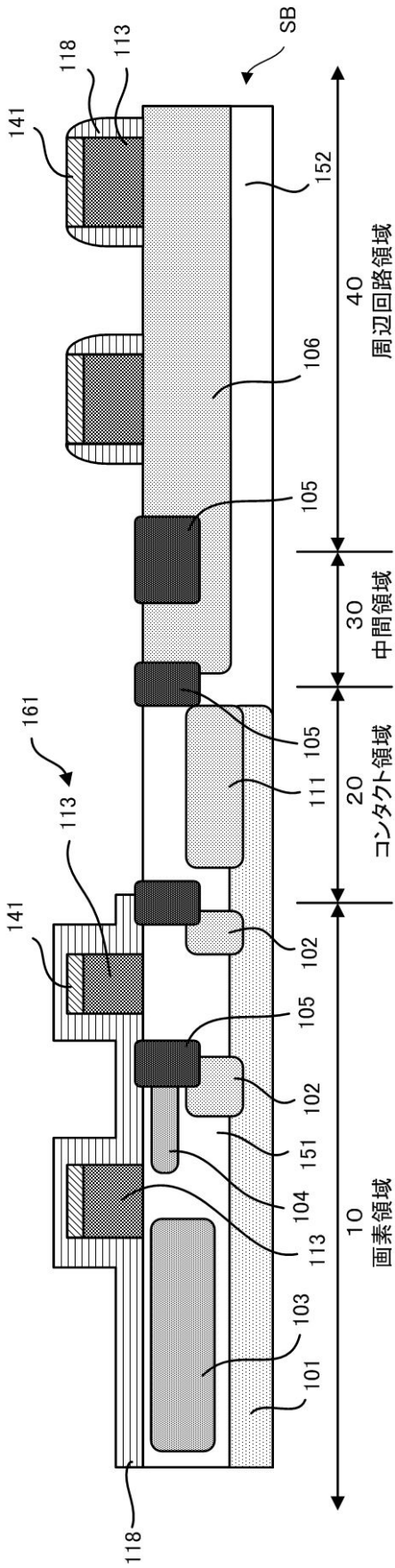
【図2】



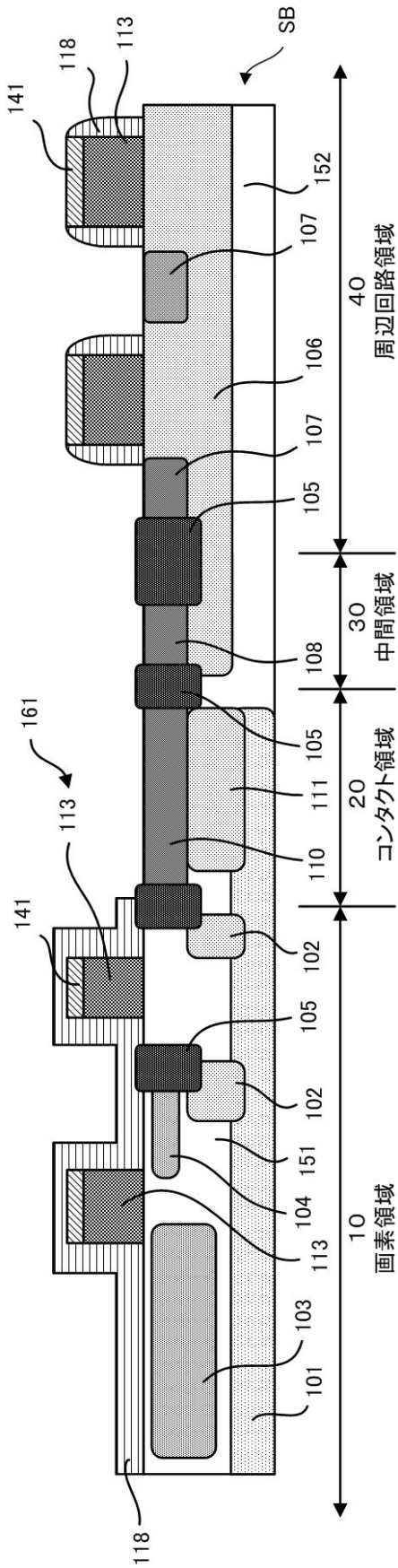
【 図 3 】



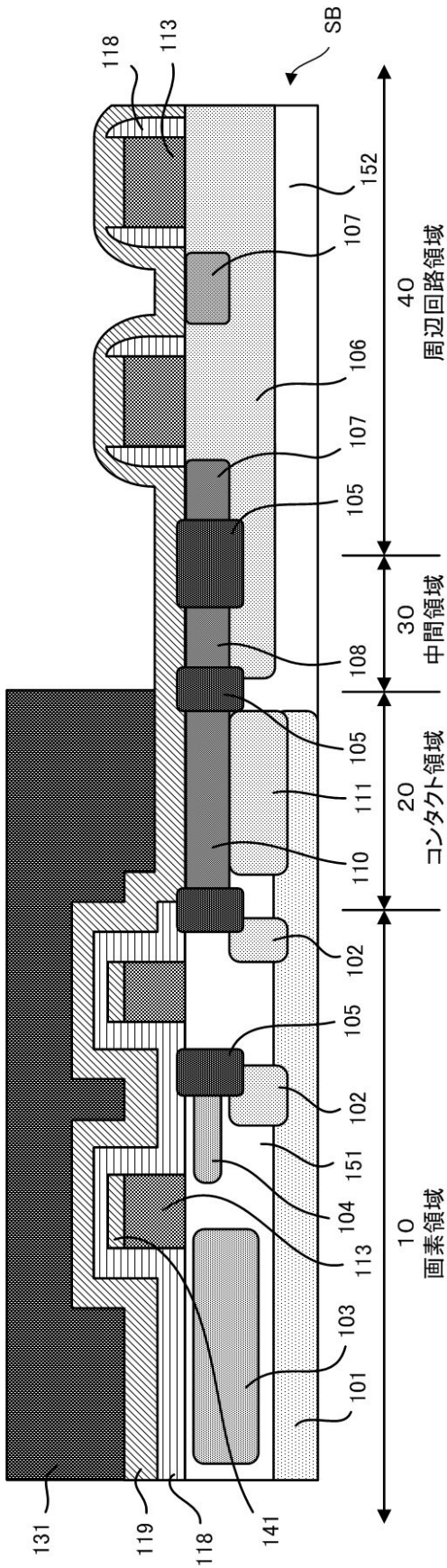
【図4】



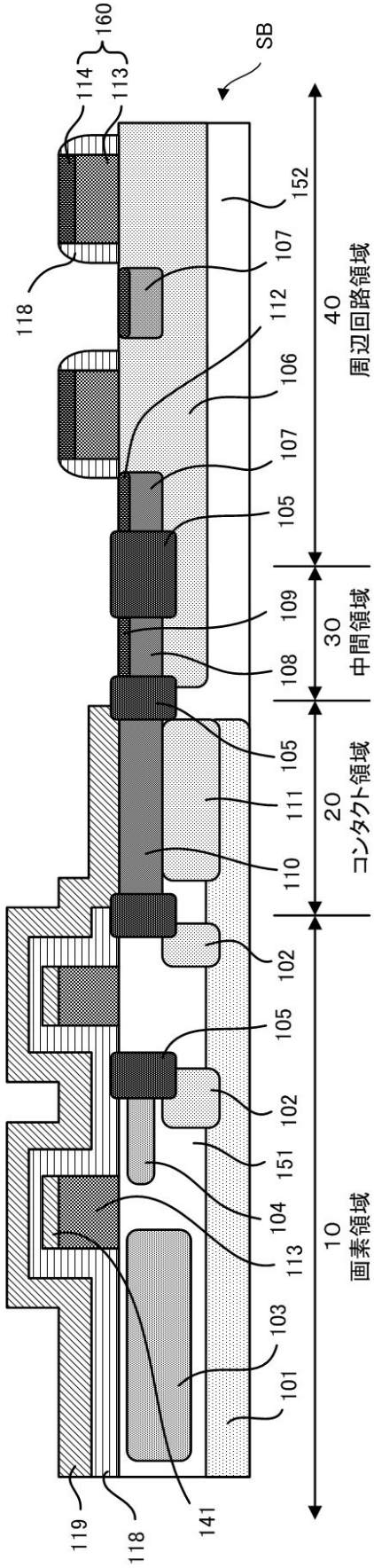
【図 5】



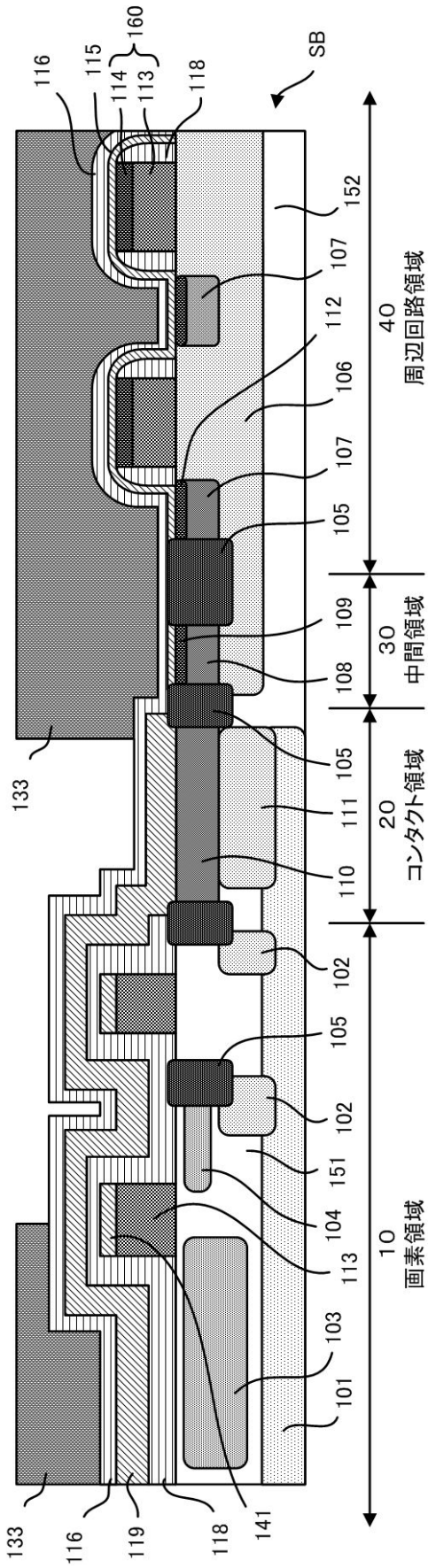
【図6】



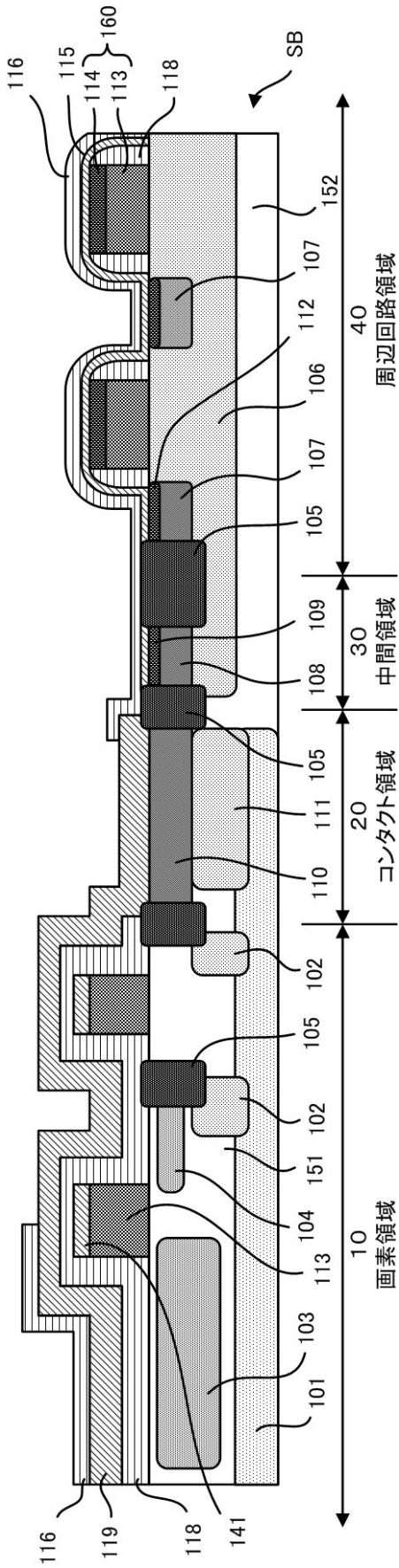
【図7】



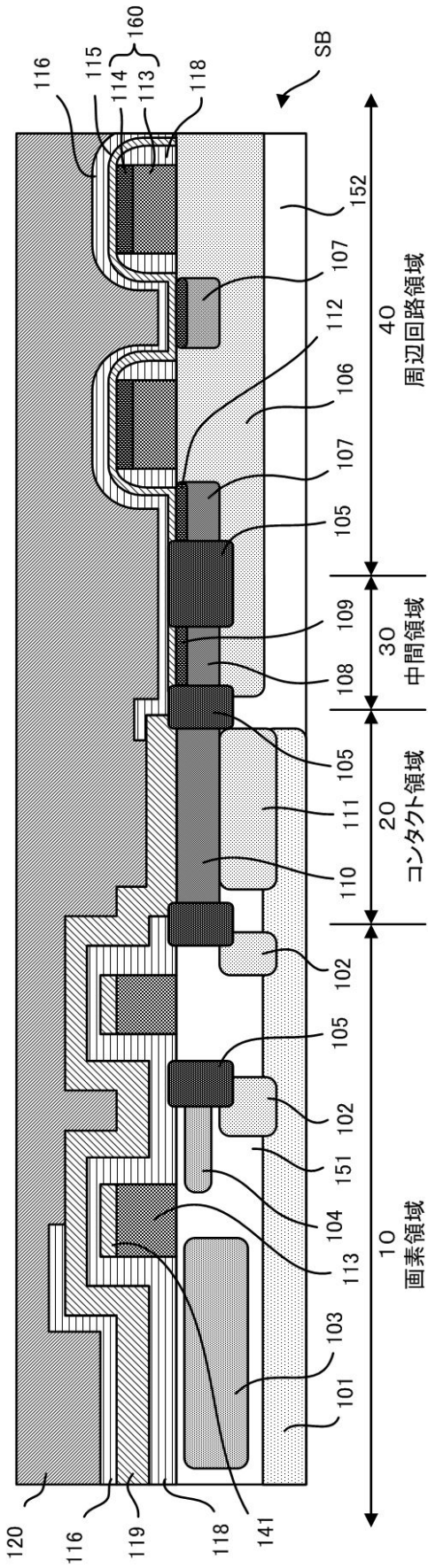
【 図 8 】



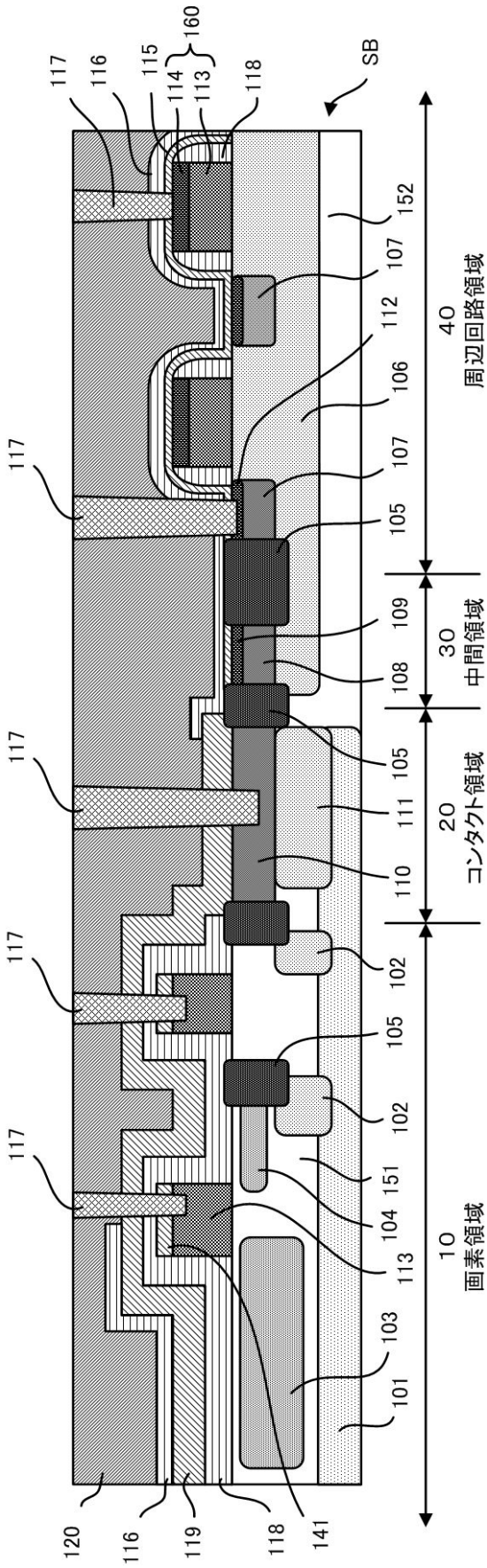
【図 9】



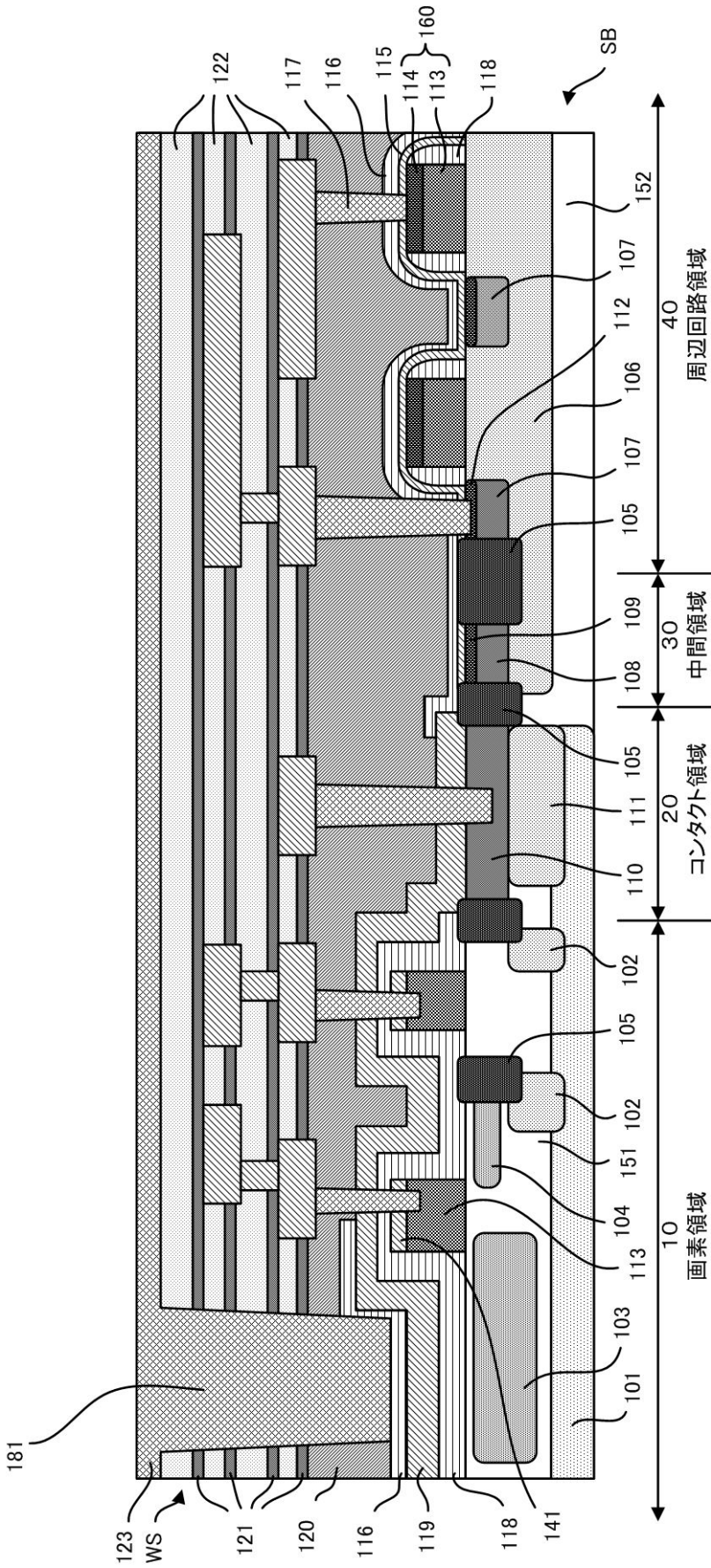
【図 10】



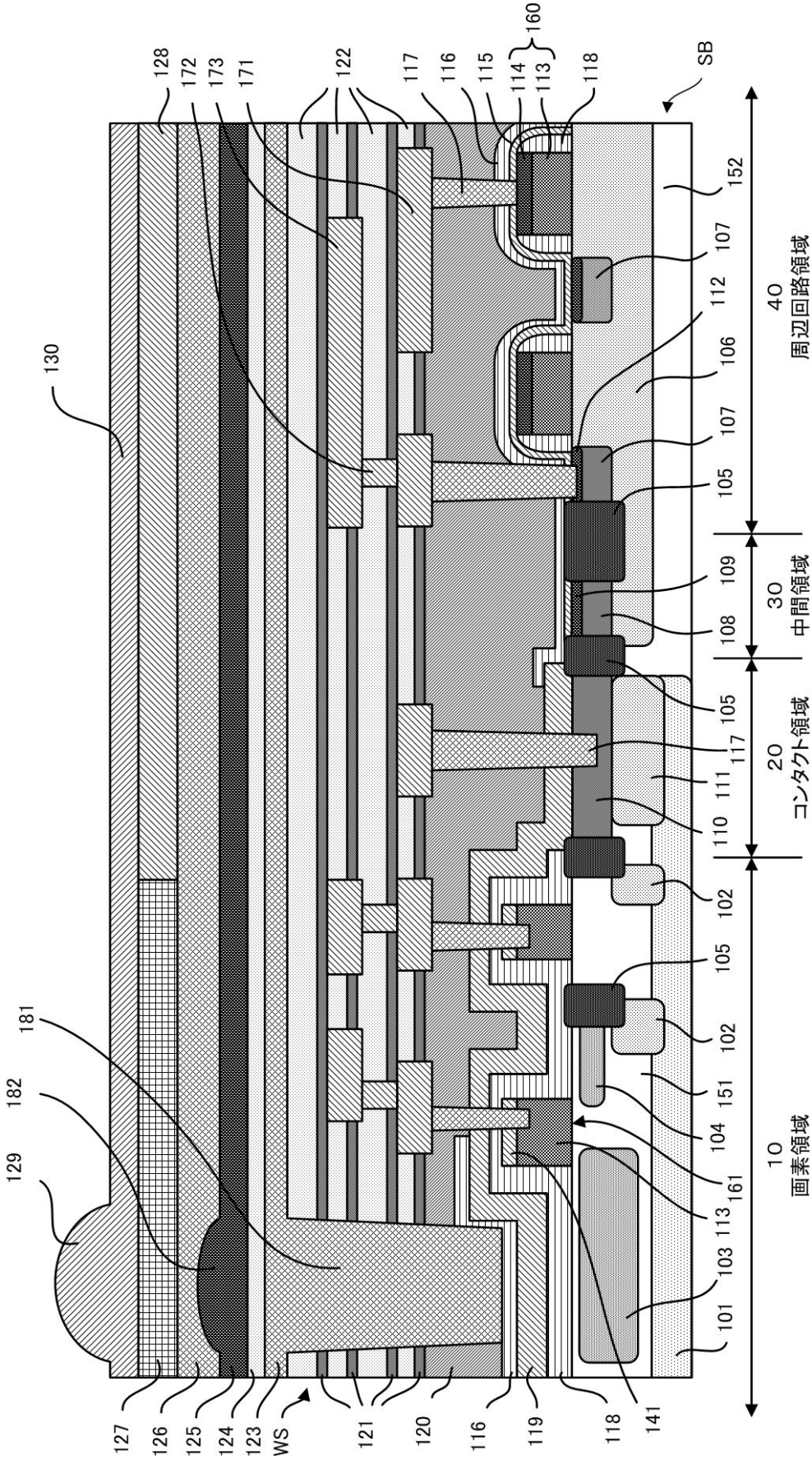
【図 12】



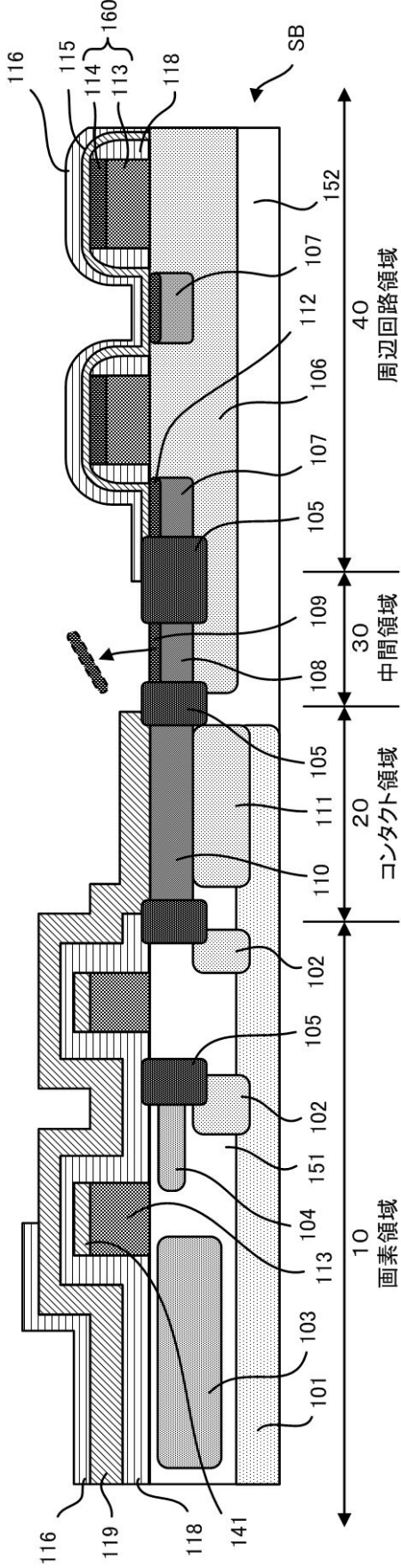
【図14】



【図 15】



【図 16】



フロントページの続き

(72)発明者 鈴木 健太郎

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 大貫 裕介

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

Fターム(参考) 4M118 AA10 AB01 BA14 CA03 DD04 EA14 FA28 GC08 GD04 GD11
HA30