

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6375121号
(P6375121)

(45) 発行日 平成30年8月15日(2018.8.15)

(24) 登録日 平成30年7月27日(2018.7.27)

(51) Int.Cl.	F I		
H05K 3/46 (2006.01)	H05K 3/46		B
H05K 1/02 (2006.01)	H05K 3/46		T
H01L 23/12 (2006.01)	H05K 3/46		N
	H05K 3/46		Q
	H05K 1/02		E
請求項の数 10 (全 38 頁) 最終頁に続く			

(21) 出願番号 特願2014-37475 (P2014-37475)
 (22) 出願日 平成26年2月27日(2014.2.27)
 (65) 公開番号 特開2015-162607 (P2015-162607A)
 (43) 公開日 平成27年9月7日(2015.9.7)
 審査請求日 平成28年11月16日(2016.11.16)

前置審査

(73) 特許権者 000190688
 新光電気工業株式会社
 長野県長野市小島田町80番地
 (74) 代理人 100105957
 弁理士 恩田 誠
 (74) 代理人 100068755
 弁理士 恩田 博宣
 (72) 発明者 清水 規良
 長野県長野市小島田町80番地 新光電気
 工業 株式会社 内
 (72) 発明者 田中 正人
 長野県長野市小島田町80番地 新光電気
 工業 株式会社 内

最終頁に続く

(54) 【発明の名称】 配線基板、半導体装置及び配線基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

配線層と絶縁層とが複数層積層された構造を有する第1配線構造と、
 配線層と絶縁層とが複数層積層された構造を有し、前記第1配線構造の上面に積層された第2配線構造と、
 前記第1配線構造の下面に積層され、前記第1配線構造における最下層の配線層の一部を被覆する最外絶縁層と、を有し、
 前記第2配線構造の配線密度は、前記第1配線構造の配線密度よりも高く、
 前記第2配線構造が有する各配線層の厚さは、前記第1配線構造が有する各配線層の厚さよりも薄く、
 前記第2配線構造における最上層の絶縁層の上面に、前記第2配線構造における最上層の配線層が形成されており、
 前記最上層の配線層は、電子部品搭載用パッドを有しており、
 前記最下層の配線層は、外部接続用パッドを有しており、
 前記最外絶縁層は、前記外部接続用パッドを露出する開口部を有しており、
 前記最外絶縁層は、単層の絶縁層であり、
 前記最下層の配線層の体積に対する、前記第2配線構造全体の配線層の体積の体積比が、0.8~1.5であり、
 前記最外絶縁層の厚さは、前記第2配線構造内の全ての絶縁層を合わせた厚さと等しい、又は前記第2配線構造内の全ての絶縁層を合わせた厚さよりも厚いことを特徴とする配

線基板。

【請求項 2】

前記体積比は、1.0～1.5であることを特徴とする請求項 1 に記載の配線基板。

【請求項 3】

前記最下層の配線層は、配線パターンと、前記配線パターンの形成されていない領域に形成されたダミーパターンとを有することを特徴とする請求項 1 又は 2 に記載の配線基板。

【請求項 4】

前記第 1 配線構造が有する絶縁層は、非感光性樹脂を主成分とする絶縁層であり、
前記第 2 配線構造が有する絶縁層は、感光性樹脂を主成分とする絶縁層であって、前記
第 1 配線構造が有する絶縁層よりも薄い絶縁層であり、
前記最外絶縁層は、感光性樹脂を主成分とする絶縁層であることを特徴とする請求項 1
～ 3 のいずれか一項に記載の配線基板。

【請求項 5】

前記第 1 配線構造は、
前記第 1 配線構造の最上層に形成された第 1 絶縁層と、
前記第 1 絶縁層の上面に開口し、前記第 1 絶縁層を厚さ方向に貫通する貫通孔と、
前記貫通孔内に充填され、前記第 1 絶縁層から露出された上端面を有するビア配線と、
を有し、
前記第 2 配線構造は、前記第 1 絶縁層の上面及び前記ビア配線の上端面に積層された第
1 配線層を有し、
前記第 1 配線層は、前記ビア配線の上端面とシード層を介して接続されていることを特
徴とする請求項 1～4 のいずれか一項に記載の配線基板。

【請求項 6】

前記第 1 絶縁層の上面及び前記ビア配線の上端面は研磨面であることを特徴とする請求
項 5 に記載の配線基板。

【請求項 7】

前記第 1 配線構造は、
補強材入りの絶縁性樹脂からなるコア基板と、
前記コア基板の上面に積層された、補強材入りの絶縁性樹脂からなる絶縁層と、前記コ
ア基板の下面に積層された、補強材入りの絶縁性樹脂からなる絶縁層と、を有することを
特徴とする請求項 1～6 のいずれか一項に記載の配線基板。

【請求項 8】

前記第 1 配線構造が有する絶縁層に形成された貫通孔の全てが、前記最外絶縁層側の開
口部に対して前記第 2 配線構造側の開口部が拡開されたテーパ状に形成されている、又は
、前記第 1 配線構造が有する絶縁層に形成された貫通孔の全てが、前記第 2 配線構造側の
開口部に対して前記最外絶縁層側の開口部が拡開されたテーパ状に形成されていること
を特徴とする請求項 1～7 のいずれか一項に記載の配線基板。

【請求項 9】

請求項 1～8 のいずれか一項に記載の配線基板と、
前記第 2 配線構造の最上層の配線層にフリップチップ実装された半導体チップと、
を有することを特徴とする半導体装置。

【請求項 10】

非感光性樹脂を主成分とする絶縁層と配線層とを複数層有する第 1 配線構造を形成する
工程と、
前記第 1 配線構造の上面に、感光性樹脂を主成分とする絶縁層と配線層とを複数層有す
る第 2 配線構造を積層する工程と、
前記第 1 配線構造の下面に、感光性樹脂を主成分とする単層の絶縁層である最外絶縁層
を積層する工程と、を有し、
前記第 1 配線構造を形成する工程は、

10

20

30

40

50

配線層を被覆する非感光性樹脂を主成分とする最上層の第1絶縁層を形成する工程と、
前記第1絶縁層を厚さ方向に貫通する貫通孔を形成する工程と、
前記貫通孔を充填するとともに、前記第1絶縁層の上面を被覆する導電層を形成する工程と、

前記導電層と前記第1絶縁層の上面とを研磨することにより、前記第1絶縁層の上面を平滑化するとともに、前記第1絶縁層から露出する上端面を有するビア配線を形成する工程と、を有し、

前記第2配線構造を積層する工程は、

前記第1絶縁層の上面に、前記ビア配線の上端面に接合される配線層を形成する工程と

前記第2配線構造における最上層の絶縁層の上面に、前記第2配線構造における最上層の配線層を形成する工程と、を含み、

前記第2配線構造が有する各配線層の厚さは、前記第1配線構造が有する各配線層の厚さよりも薄く形成され、

前記第2配線構造における最上層の配線層は、電子部品搭載用パッドを有しており、

前記最外絶縁層には、前記第1配線構造における最下層の配線層の一部を外部接続用パッドとして露出させるための開口部が形成され、

前記最下層の配線層の体積に対する、前記第2配線構造全体の配線層の体積の体積比が、 $0.8 \sim 1.5$ となるように形成され、

前記最外絶縁層の厚さは、前記第2配線構造内の全ての絶縁層を合わせた厚さと等しくなるように、又は前記第2配線構造内の全ての絶縁層を合わせた厚さよりも厚くなるように設定されることを特徴とする配線基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線基板、半導体装置及び配線基板の製造方法に関するものである。

【背景技術】

【0002】

従来、半導体パッケージ等に用いられる配線基板として、配線パターンを高密度化するため、コア基板の上下両面にビルドアップ配線層と絶縁層とを積層したビルドアップ配線基板が知られている（例えば、特許文献1，2参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2003-023252号公報

【特許文献2】特開2003-023253号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、上述した配線基板において、例えば、配線基板の上方に半導体チップを搭載し下方に実装基板を接続するような場合には、上方と下方とで物性値（熱膨張係数や弾性率等）に差が生じる。このような物性値の相違に起因して、配線基板に反りが生じ易くなるという問題がある。

【課題を解決するための手段】

【0005】

本発明の一観点によれば、配線層と絶縁層とが複数層積層された構造を有する第1配線構造と、配線層と絶縁層とが複数層積層された構造を有し、前記第1配線構造の上面に積層された第2配線構造と、前記第1配線構造の下面に積層され、前記第1配線構造における最下層の配線層の一部を被覆する最外絶縁層と、を有し、前記第2配線構造の配線密度は、前記第1配線構造の配線密度よりも高く、前記第2配線構造が有する各配線層の厚さ

10

20

30

40

50

は、前記第1配線構造が有する各配線層の厚さよりも薄く、前記第2配線構造における最上層の絶縁層の上面に、前記第2配線構造における最上層の配線層が形成されており、前記最上層の配線層は、電子部品搭載用パッドを有しており、前記最下層の配線層は、外部接続用パッドを有しており、前記最外絶縁層は、前記外部接続用パッドを露出する開口部を有しており、前記最外絶縁層は、単層の絶縁層であり、前記最下層の配線層の体積に対する、前記第2配線構造全体の配線層の体積の体積比が、0.8～1.5であり、前記最外絶縁層の厚さは、前記第2配線構造内の全ての絶縁層を合わせた厚さと等しい、又は前記第2配線構造内の全ての絶縁層を合わせた厚さよりも厚い。

【発明の効果】

10

【0006】

本発明の一観点によれば、反りを抑制することができるという効果を奏する。

【図面の簡単な説明】

【0007】

【図1】第1実施形態の配線基板を示す概略断面図（図2における1-1断面図）。

【図2】第1実施形態の配線基板を示す概略平面図。本図では、ソルダレジスト層が透視的に描かれている。

【図3】第1実施形態の半導体装置を示す概略断面図。

【図4】(a)～(d)は、第1実施形態の配線基板の製造方法を示す概略断面図。

【図5】(a)～(c)は、第1実施形態の配線基板の製造方法を示す概略断面図。

20

【図6】(a)、(b)は、第1実施形態の配線基板の製造方法を示す概略断面図。

【図7】(a)、(b)は、第1実施形態の配線基板の製造方法を示す概略断面図。

【図8】(a)は、第1実施形態の配線基板の製造方法を示す概略断面図、(b)は(a)に示した構造体の一部を拡大した拡大断面図。

【図9】(a)、(b)は、第1実施形態の配線基板の製造方法を示す概略断面図。

【図10】(a)は、第1実施形態の配線基板の製造方法を示す概略断面図、(b)は、(a)に示した構造体の一部を拡大した拡大断面図。

【図11】第1実施形態の半導体装置の製造方法を示す概略断面図。

【図12】第2実施形態の配線基板を示す概略断面図。

【図13】(a)、(b)は、第2実施形態の配線基板の製造方法を示す概略断面図。

30

【図14】(a)～(c)は、第2実施形態の配線基板の製造方法を示す概略断面図。

【図15】第2実施形態の配線基板の製造方法を示す概略断面図。

【図16】第3実施形態の配線基板を示す概略断面図。

【図17】第4実施形態の配線基板を示す概略断面図。

【図18】第5実施形態の配線基板を示す概略断面図。

【図19】第5実施形態の配線基板の適用例を示す概略断面図。

【図20】第5実施形態の配線基板の適用例を示す概略断面図。

【図21】第5実施形態の配線基板の適用例を示す概略断面図。

【図22】変形例における最下層の配線層を示す概略平面図。

【図23】シミュレーション結果を示す説明図。

40

【図24】(a)、(b)は、配線基板の反りの向きを示す説明図。

【発明を実施するための形態】

【0008】

以下、添付図面を参照して各実施形態を説明する。なお、添付図面は、特徴を分かりやすくするために便宜上特徴となる部分を拡大して示している場合があり、各構成要素の寸法比率などが実際と同じであるとは限らない。また、断面図では、各部材の断面構造を分かりやすくするために、一部の部材のハッチングを梨地模様にて示し、一部の部材のハッチングを省略している。

【0009】

(第1実施形態)

50

以下、図1～図11に従って第1実施形態を説明する。

図1に示すように、配線基板10は、配線構造11と、配線構造11の一方の側の面（ここでは、上面）に積層された配線構造12と、配線構造11の他方の側の面（ここでは、下面）に積層されたソルダレジスト層13とを有している。配線基板10の平面形状は、任意の形状及び任意の大きさとすることができる。例えば、配線基板10の平面形状は、20mm×20mm～40mm×40mm程度の正方形とすることができる。

【0010】

まず、配線構造11の構造について説明する。

配線構造11は、配線構造12よりも配線密度の低い配線層が形成された低密度配線層である。この配線構造11の厚さ方向の略中心部には、コア基板20が設けられている。コア基板20としては、例えば、補強材であるガラスクロス（ガラス織布）にエポキシ系樹脂を主成分とする熱硬化性の絶縁性樹脂を含浸させ硬化させた、いわゆるガラスエポキシ基板を用いることができる。熱硬化性の絶縁性樹脂としては、エポキシ系樹脂に限らず、例えば、ポリイミド系樹脂やシアネート系樹脂などの樹脂材を用いることができる。コア基板20は、所要数（図1では、1個）のガラスクロス20Gを有している。例えば、ガラスクロス20Gは、第1方向に並設されたガラス繊維束と、第1方向と平面視で直交する第2方向に並設されたガラス繊維束とが格子状に平織りされた形態を有している。各ガラス繊維束は、例えば、1本当たりの繊維径が1～2μm程度のガラス繊維を複数本束ねたものである。各ガラス繊維束の厚さは、例えば、5～50μm程度とすることができる。なお、ガラス繊維束を用いたガラスクロス20G以外に、炭素繊維束、ポリエステル繊維束、ナイロン繊維束、アラミド繊維束、液晶ポリマ（Liquid Crystal Polymer：LCP）繊維束等を用いた織布や不織布を補強材として用いてもよい。繊維束の織り方は、平織りに限定されず、例えば、朱子織りや綾織りであってもよい。また、コア基板20は、例えば、シリカ（SiO₂）やアルミナ（Al₂O₃）等のフィラーを含有していてもよい。

【0011】

コア基板20には、所要の箇所（図1では3箇所）に貫通孔20Xが設けられている。貫通孔20Xは、コア基板20の上面20Aから下面20Bまでを貫通するように形成されている。貫通孔20Xは、図示は省略するが、例えば平面視略円形状に形成されている。その貫通孔20Xの直径は、例えば、100～200μm程度とすることができる。貫通孔20Xのピッチは、例えば、200～400μm程度とすることができる。

【0012】

貫通孔20Xの内側面には、コア基板20を厚さ方向に貫通する貫通電極21が形成されている。貫通孔20Xの中心部（つまり、貫通電極21よりも内側の貫通孔20X）には、樹脂22が充填されている。貫通電極21の材料としては、例えば、銅（Cu）や銅合金を用いることができる。樹脂22の材料としては、例えば、エポキシ系樹脂等の絶縁性樹脂を用いることができる。

【0013】

コア基板20の上面20Aには配線層23が形成され、コア基板20の下面20Bには配線層24が形成されている。これら配線層23、24は貫通電極21を介して相互に電氣的に接続されている。なお、配線層23、24の材料としては、例えば、銅や銅合金を用いることができる。配線層23、24の厚さは、例えば、15～35μm程度とすることができる。配線層23、24のラインアンドスペース（L/S）は、例えば、20μm/20μm程度とすることができる。ここで、ラインアンドスペースは、配線の幅と、隣り合う配線同士の間隔とを示す。

【0014】

コア基板20の上面20Aには、絶縁層31と、配線層32と、絶縁層33と、配線層34と、絶縁層35と、ビア配線36が順に積層されている。絶縁層31、33、35の材料としては、例えば、エポキシ系樹脂やポリイミド系樹脂などの熱硬化性樹脂を主成分とする非感光性の絶縁性樹脂を用いることができる。これら絶縁層31、33、35は、

10

20

30

40

50

例えば、シリカやアルミナ等のフィラーを含有していてもよい。配線層 3 2 , 3 4 及びビア配線 3 6 の材料としては、例えば、銅や銅合金を用いることができる。また、絶縁層 3 1 , 3 3 , 3 5 の厚さは、例えば、20 ~ 45 μm 程度とすることができる。配線層 3 2 , 3 4 の厚さは、例えば、15 ~ 35 μm 程度とすることができる。配線層 3 2 , 3 4 のラインアンドスペース (L / S) は、例えば、20 μm / 20 μm 程度とすることができる。

【 0 0 1 5 】

絶縁層 3 1 は、コア基板 2 0 の上面 2 0 A に、配線層 2 3 を被覆するように形成されている。絶縁層 3 1 には、所要の箇所に、当該絶縁層 3 1 を厚さ方向に貫通して配線層 2 3 の上面を露出する貫通孔 3 1 X が形成されている。

10

【 0 0 1 6 】

配線層 3 2 は、絶縁層 3 1 の上面に積層されている。配線層 3 2 は、貫通孔 3 1 X 内に充填されたビア配線を介して配線層 2 3 と電氣的に接続されている。この配線層 3 2 は、例えば、貫通孔 3 1 X 内に充填されたビア配線と一体に形成されている。

【 0 0 1 7 】

絶縁層 3 3 は、絶縁層 3 1 の上面に、配線層 3 2 を被覆するように形成されている。絶縁層 3 3 には、所要の箇所に、当該絶縁層 3 3 を厚さ方向に貫通して配線層 3 2 の上面を露出する貫通孔 3 3 X が形成されている。

【 0 0 1 8 】

配線層 3 4 は、絶縁層 3 3 の上面に積層されている。配線層 3 4 は、貫通孔 3 3 X 内に充填されたビア配線を介して配線層 3 2 と電氣的に接続されている。この配線層 3 4 は、例えば、貫通孔 3 3 X 内に充填されたビア配線と一体に形成されている。

20

【 0 0 1 9 】

絶縁層 3 5 は、絶縁層 3 3 の上面に、配線層 3 4 を被覆するように形成されている。絶縁層 3 5 には、当該絶縁層 3 5 の上面 3 5 A の所要の箇所に開口し、当該絶縁層 3 5 を厚さ方向に貫通して配線層 3 4 の上面を露出する貫通孔 3 5 X が形成されている。

【 0 0 2 0 】

絶縁層 3 5 の上面 3 5 A は、凹凸が少ない平滑面 (低粗度面) である。例えば、絶縁層 3 5 の上面 3 5 A は、貫通孔 3 5 X の内側面よりも表面粗度が低くなっている。絶縁層 3 5 の上面 3 5 A の粗度は、表面粗さ R a 値で例えば 15 ~ 40 nm 程度となるように設定されている。また、貫通孔 3 5 X の内側面の粗度は、表面粗さ R a 値で例えば 300 ~ 400 nm 程度となるように設定されている。ここで、表面粗さ R a 値とは、表面粗さを表わす数値の一種であり、算術平均粗さと呼ばれるものであって、具体的には測定領域内で変化する高さの絶対値を平均ラインである表面から測定して算術平均したものである。

30

【 0 0 2 1 】

ここで、貫通孔 3 1 X , 3 3 X , 3 5 X は、図 1 において下側 (コア基板 2 0 側) から上側 (配線構造 1 2 側) に向かうに連れて径が大きくなるテーパ状に形成されている。例えば、貫通孔 3 1 X , 3 3 X , 3 5 X は、上側の開口端の開口径が下側の開口端の開口径よりも大径となる逆円錐台形状に形成されている。貫通孔 3 1 X , 3 3 X , 3 5 X の上側の開口端の開口径は、例えば、60 ~ 70 μm 程度とすることができる。

40

【 0 0 2 2 】

貫通孔 3 5 X 内には、配線層 3 4 と絶縁層 3 5 の上面 3 5 A 上に形成された配線層 5 0 とを電氣的に接続するビア配線 3 6 が形成されている。このビア配線 3 6 は、絶縁層 3 5 を厚さ方向に貫通するように形成されている。ビア配線 3 6 は、貫通孔 3 5 X と同様に、図 1 において下側 (配線層 3 4 側) から上側 (配線層 5 0 側) に向かうに連れて径が大きくなるテーパ状に形成されている。例えば、ビア配線 3 6 は、上端面 3 6 A が下端面よりも大径となる略逆円錐台形状に形成されている。ビア配線 3 6 の上端面 3 6 A は、絶縁層 3 5 から露出されている。例えば、ビア配線 3 6 の上端面 3 6 A は、絶縁層 3 5 の上面 3 5 A と略面一に形成されている。そして、ビア配線 3 6 の上端面 3 6 A は配線層 5 0 に直接接合されている。なお、ビア配線 3 6 の上端面 3 6 A の直径は、例えば、60 ~ 70 μ

50

m程度とすることができる。ビア配線36の材料としては、例えば、銅や銅合金を用いることができる。

【0023】

コア基板20の下面20Bには、絶縁層41と、配線層42と、絶縁層43と、配線層44と、絶縁層45と、最外層(ここでは、最下層)の配線層46とが順に積層されている。絶縁層41, 43, 45の材料としては、例えば、エポキシ系樹脂やポリイミド系樹脂などの絶縁性樹脂を主成分とする熱硬化性の絶縁性樹脂を用いることができる。これら絶縁層41, 43, 45は、例えば、シリカやアルミナ等のフィラーを含有していてもよい。配線層42, 44, 46の材料としては、例えば、銅や銅合金を用いることができる。また、絶縁層41, 43, 45の厚さは、例えば、20~45 μ m程度とすることができる。配線層42, 44, 46の厚さは、例えば、15~35 μ m程度とすることができる。配線層42, 44, 46のラインアンドスペース(L/S)は、例えば、20 μ m/20 μ m程度とすることができる。

10

【0024】

絶縁層41は、コア基板20の下面20Bに、配線層24を被覆するように形成されている。絶縁層41には、所要の箇所に、当該絶縁層41を厚さ方向に貫通して配線層24の下面を露出する貫通孔41Xが形成されている。

【0025】

配線層42は、絶縁層41の下面に積層されている。配線層42は、貫通孔41X内に充填されたビア配線を介して配線層24と電氣的に接続されている。この配線層42は、例えば、貫通孔41X内に充填されたビア配線と一体に形成されている。

20

【0026】

絶縁層43は、絶縁層41の下面に、配線層42を被覆するように形成されている。絶縁層43には、所要の箇所に、当該絶縁層43を厚さ方向に貫通して配線層42の下面を露出する貫通孔43Xが形成されている。

【0027】

配線層44は、絶縁層43の下面に積層されている。配線層44は、貫通孔43X内に充填されたビア配線を介して配線層42と電氣的に接続されている。この配線層44は、例えば、貫通孔43X内に充填されたビア配線と一体に形成されている。

【0028】

絶縁層45は、絶縁層43の下面に、配線層44を被覆するように形成されている。絶縁層45は、配線構造11の最下層に形成された絶縁層である。絶縁層45には、所要の箇所に、当該絶縁層45を厚さ方向に貫通して配線層44の下面を露出する貫通孔45Xが形成されている。

30

【0029】

ここで、貫通孔41X, 43X, 45Xは、図1において上側(コア基板20側)から下側(ソルダレジスト層13側)に向かうに連れて径が大きくなるテーパ状に形成されている。例えば、貫通孔41X, 43X, 45Xは、下側の開口端の開口径が上側の開口端の開口径よりも大径となる円錐台形状に形成されている。貫通孔41X, 43X, 45Xの下側の開口端の開口径は、例えば、60~70 μ m程度とすることができる。

40

【0030】

配線層46は、絶縁層45の下面に積層されている。配線層46は、配線構造11の最下層(最外層)に形成された配線層である。配線層46の一部は、貫通孔45X内に充填されたビア配線47を介して配線層44と電氣的に接続されている。

【0031】

配線層46は、例えば、ビア配線47と一体に形成され、ビア配線47を介して配線層44と電氣的に接続された配線パターン46Aと、配線パターン46Aの形成(配置)されていない領域の一部に形成されたダミーパターン46Bとを有している。配線パターン46Aは、例えば、当該配線基板10をマザーボード等の実装基板に実装する際に使用されるはんだボールやリードピン等の外部接続端子が接続される外部接続用パッドP2とし

50

て機能する。ダミーパターン46Bは、例えば、ベタ状に形成されている。また、ダミーパターン46Bは、例えば、直上の配線層44(ビア配線47)と電氣的に接続されず、電氣的に孤立(フローティング)している。

【0032】

図2に示すように、配線パターン46Aは、例えば、平面視でマトリクス状に配置されている。ダミーパターン46Bは、例えば、隣接する配線パターン46A間に形成されている。配線パターン46A及びダミーパターン46Bの平面形状は、任意の形状及び任意の大きさとすることができる。例えば、配線パターン46Aの平面形状は、直径が250~400 μm 程度の円形状とすることができる。また、ダミーパターン46Bは、例えば、平面視略菱形に形成されている。

10

【0033】

このように、図1に示した配線構造11では、コア基板20の上下両面に同一層数の絶縁層及び配線層が積層されている。すなわち、コア基板20を中心として絶縁層及び配線層が上下略対称に形成されている。このため、配線構造11は、反りに強い構造である。とくに、各絶縁層を同一層厚とすることにより、上下のバランスが向上するため、反りに強い構造となる。

【0034】

本実施形態では、コア基板20の上面20Aに3層の絶縁層(絶縁層31, 33, 35)が形成され、コア基板20の下面20Bに3層の絶縁層(絶縁層41, 43, 45)が形成されている。これに限らず、コア基板20の上面20A及び下面20Bにそれぞれ形成される絶縁層の数は3層以外の層数に設定してもよい。また、コア基板20の上面20Aに4層の配線層(配線層23, 32, 34及びビア配線36)が形成され、コア基板20の下面20B側に4層の配線層(配線層24, 42, 44, 46)が形成されている。これに限らず、コア基板20の上面20A及び下面20Bにそれぞれ形成される配線層の数は4層以外の層数に設定してもよい。

20

【0035】

次に、配線構造12の構造について説明する。

配線構造12は、配線構造11よりも配線密度の高い配線層が形成された高密度配線層である。配線構造12は、絶縁層35上に積層された配線層50と、絶縁層51と、配線層52と、絶縁層53と、配線層54と、絶縁層55と、配線層56とが順に積層された構造を有している。配線構造12の厚さT1、具体的には配線構造12内の全ての絶縁層を合わせた厚さ(つまり、絶縁層35の上面35Aから絶縁層55の上面までの厚さ)T1は、例えば、20~40 μm 程度とすることができる。

30

【0036】

ここで、配線層50, 52, 54, 56の材料としては、例えば、銅や銅合金を用いることができる。また、絶縁層51, 53, 55の材料としては、例えば、フェノール系樹脂やポリイミド系樹脂等を主成分とする感光性の絶縁性樹脂を用いることができる。これら絶縁層51, 53, 55は、例えば、シリカやアルミナ等のフィラーを含有していてもよい。

【0037】

また、配線層50, 52, 54, 56は、配線構造11の配線層よりも薄い配線層である。配線層50, 52, 54の厚さは、例えば、1~3 μm 程度とすることができる。配線層56の厚さは、例えば、10~15 μm 程度とすることができる。配線層50, 52, 54のラインアンドスペース(L/S)は、例えば、2 μm /2 μm 程度とすることができる。また、絶縁層51, 53, 55は、配線構造11の絶縁層よりも薄い絶縁層である。絶縁層51, 53, 55の厚さは、例えば、5~10 μm 程度とすることができる。

40

【0038】

配線層50は、ビア配線36の上端面36Aと接続するように、絶縁層35の上面35A上に積層されている。すなわち、配線層50の下面の一部がビア配線36の上端面36Aと接しており、配線層50とビア配線36とが電氣的に接続されている。換言すると、

50

配線層 50 とビア配線 36 とは電氣的に接続されているが、一体的ではない。具体的には、配線層 50 は、例えば、ビア配線 36 (例えば、銅 (Cu) 層) の上端面 36A 上に形成されたシード層 (例えば、チタン (Ti) 層と Cu 層の積層体) と、そのシード層上に形成された金属層 (例えば、Cu 層) とを有している。

【0039】

絶縁層 51 は、絶縁層 35 の上面 35A に、配線層 50 を被覆するように形成されている。絶縁層 51 は、配線層 50 から露出する絶縁層 35 の上面 35A 全面を被覆するように形成されている。絶縁層 51 には、所要の箇所に、当該絶縁層 51 を厚さ方向に貫通して配線層 50 の上面を露出する貫通孔 51X が形成されている。

【0040】

配線層 52 は、絶縁層 51 の上面に積層されている。配線層 52 は、貫通孔 51X 内に充填されたビア配線を介して配線層 50 と電氣的に接続されている。この配線層 52 は、例えば、貫通孔 51X 内に充填されたビア配線と一体に形成されている。

【0041】

絶縁層 53 は、絶縁層 51 の上面に、配線層 52 を被覆するように形成されている。絶縁層 53 には、所要の箇所に、当該絶縁層 53 を厚さ方向に貫通して配線層 52 の上面を露出する貫通孔 53X が形成されている。

【0042】

配線層 54 は、絶縁層 53 の上面に積層されている。配線層 54 は、貫通孔 53X 内に充填されたビア配線を介して配線層 52 と電氣的に接続されている。この配線層 54 は、例えば、貫通孔 53X 内に充填されたビア配線と一体に形成されている。

【0043】

絶縁層 55 は、絶縁層 53 の上面に、配線層 54 を被覆するように形成されている。絶縁層 55 には、所要の箇所に、当該絶縁層 55 を厚さ方向に貫通して配線層 54 の上面を露出する貫通孔 55X が形成されている。

【0044】

ここで、貫通孔 51X, 53X, 55X は、図 1 において下側 (配線構造 11 側) から上側 (配線層 56 側) に向かうに連れて径が大きくなるテーパ状に形成されている。例えば、貫通孔 51X, 53X, 55X は、上側の開口端の開口径が下側の開口端の開口径よりも大径となる逆円錐台形状に形成されている。貫通孔 51X, 53X, 55X の上側の開口端の開口径は、例えば、10 ~ 20 μm 程度とすることができる。

【0045】

配線層 56 は、絶縁層 55 の上面に積層されている。配線層 56 は、貫通孔 55X 内に充填されたビア配線を介して配線層 54 と電氣的に接続されている。この配線層 56 は、例えば、貫通孔 55X 内に充填されたビア配線と一体に形成され、絶縁層 55 の上面から突出するパッド P1 を有している。パッド P1 の平面形状は、任意の形状及び任意の大きさとすることができる。例えば、パッド P1 の平面形状は、直径が 20 ~ 30 μm 程度の円形状とすることができる。パッド P1 のピッチは、例えば、40 ~ 60 μm 程度とすることができる。このパッド P1 は、半導体チップ等の電子部品と電氣的に接続するための電子部品搭載用のパッドとして機能する。

【0046】

なお、必要に応じて、パッド P1 の表面 (上面及び側面、又は上面のみ) に表面処理層を形成するようにしてもよい。表面処理層の例としては、金 (Au) 層、ニッケル (Ni) 層 / Au 層 (Ni 層と Au 層をこの順番で積層した金属層)、Ni 層 / パラジウム (Pd) 層 / Au 層 (Ni 層と Pd 層と Au 層をこの順番で積層した金属層) などを挙げることができる。これら Ni 層、Au 層、Pd 層としては、例えば、無電解めっき法により形成された金属層 (無電解めっき金属層) を用いることができる。また、Ni 層は Ni 又は Ni 合金からなる金属層、Au 層は Au 又は Au 合金からなる金属層、Pd 層は Pd 又は Pd 合金からなる金属層である。また、パッド P1 の表面 (上面及び側面、又は上面のみ) に、OSP (Organic Solderability Preservative) 処理などの酸化防止処理を施して

10

20

30

40

50

表面処理層を形成するようにしてもよい。

【0047】

ここで、配線構造12全体における配線層50, 52, 54, 56の体積V1は、配線構造11の最下層の配線層46（つまり、最下層の絶縁層45の下面に形成された配線パターン46A及びダミーパターン46B）の体積V2と略等しくなるように設定されている。例えば、配線構造11の最上層の絶縁層35よりも上方に形成された配線層50, 52, 54, 56の体積V1を、配線構造11の最下層の絶縁層45よりも下方に形成された配線層46の体積V2と略等しくすることにより、配線基板10の反り量を低減できる。

【0048】

具体的には、最下層の配線層46の体積V2に対する、配線層50, 52, 54, 56の体積V1の体積比 $V1/V2$ は、0.8~1.5であることが好ましく、1.0~1.5であることが更に好ましい。このように体積比 $V1/V2$ を設定することにより、配線基板10の反り量をより好適に低減することができる。詳しくは、反りのシミュレーションの項で説明する。

【0049】

なお、体積V2に対する体積V1の体積比 $V1/V2$ は、例えば、ダミーパターン46Bの形成領域や、配線層46及び配線層50, 52, 54, 56の厚さを適宜調整することにより、所定値に設定することができる。

【0050】

一方、ソルダレジスト層13は、配線基板10の最外層（ここでは、最下層）の最外絶縁層である。ソルダレジスト層13は、配線構造11の下面（具体的には、配線構造11の最下層に形成された絶縁層45の下面）に、最下層の配線層46を被覆するように形成されている。ソルダレジスト層13は、例えば、配線パターン46Aの一部を被覆するとともに、ダミーパターン46Bの表面（下面及び側面）全面を被覆するように形成されている。

【0051】

ソルダレジスト層13には、最下層の配線層46（具体的には、配線パターン46A）の一部を外部接続用パッドP2として露出させるための開口部13Xが形成されている。この外部接続用パッドP2には、配線基板10をマザーボード等の実装基板に実装する際に使用されるはんだボールやリードピン等の外部接続端子が接続されるようになっている。なお、必要に応じて、開口部13Xから露出する配線パターン46A上に表面処理層を形成するようにしてもよい。表面処理層の例としては、Au層、Ni/Au層（Ni層とAu層をこの順番で積層した金属層）や、Ni層/Pd層/Au層（Ni層とPd層とAu層をこの順番で積層した金属層）などを挙げることができる。これらNi層、Au層、Pd層としては、例えば、無電解めっき法により形成された金属層を用いることができる。また、外部接続用パッドP2の下面に、OSP処理などの酸化防止処理を施して表面処理層を形成するようにしてもよい。なお、開口部13Xから露出する配線パターン46A（あるいは、配線パターン46A上に表面処理層が形成されている場合には、その表面処理層）自体を、外部接続端子としてもよい。

【0052】

外部接続用パッドP2及び開口部13Xの平面形状は、任意の形状及び任意の大きさとすることができる。例えば、外部接続用パッドP2及び開口部13Xの平面形状は、直径が200~300 μm 程度の円形状とすることができる。なお、ソルダレジスト層13の材料としては、例えば、フェノール系樹脂やポリイミド系樹脂などを主成分とする感光性の絶縁性樹脂を用いることができる。ソルダレジスト層13は、例えば、シリカやアルミナ等のフィラーを含有していてもよい。

【0053】

ソルダレジスト層13の厚さT2、つまり絶縁層45の下面からソルダレジスト層13の下面までの厚さT2は、配線構造12の厚さT1と等しい、又は、厚さT1よりも厚く

10

20

30

40

50

設定されている。例えば、配線構造 1 2 の厚さ T 1 が 3 0 μm である場合には、ソルダレジスト層 1 3 の厚さ T 2 は例えば 3 0 ~ 5 0 μm 程度とすることができる。具体的には、ソルダレジスト層 1 3 の厚さ T 2 に対する配線構造 1 2 の厚さ T 1 の比率 (T 1 / T 2) は、1 以下とすることが好ましく、0 . 7 5 以下とすることが更に好ましい。このようにソルダレジスト層 1 3 の厚さを設定することにより、配線基板 1 0 の反り量を低減することができる。

【 0 0 5 4 】

配線基板 1 0 において、コア基板 2 0 の弾性率は約 3 0 G P a 程度とし、コア基板 2 0 の熱膨張係数は約 1 0 p p m / 程度とすることが好ましい。また、熱硬化性樹脂 (非感光性樹脂) を主成分とする絶縁層 3 1 , 3 3 , 3 5 , 4 1 , 4 3 , 4 5 の弾性率は約 5 ~ 1 5 G P a 程度とし、絶縁層 3 1 , 3 3 , 3 5 , 4 1 , 4 3 , 4 5 の熱膨張係数は約 1 0 ~ 4 0 p p m / 程度とすることが好ましい。また、感光性樹脂を主成分とする絶縁層 5 1 , 5 3 , 5 5 の弾性率は約 5 G P a 程度とし、絶縁層 5 1 , 5 3 , 5 5 の熱膨張係数は約 5 0 ~ 7 0 p p m / 程度とすることが好ましい。また、感光性樹脂を主成分とするソルダレジスト層 1 3 の弾性率は約 2 ~ 4 G P a 程度とし、ソルダレジスト層 1 3 の熱膨張係数は約 4 0 ~ 5 0 p p m / 程度とすることが好ましい。

【 0 0 5 5 】

なお、各絶縁層の熱膨張係数は、例えば、フィラーの含有量により所定値に調整することができる。但し、感光性樹脂を主成分とする絶縁層では、フィラーの含有量が多くなると露光が不可能となるため、含有可能なフィラーの量には制限 (上限) がある。したがって、感光性樹脂を主成分とする絶縁層の熱膨張係数は、熱硬化性樹脂を主成分とする絶縁層の熱膨張係数よりも大きくなる傾向がある。フィラーとしては、前述したシリカやアルミナ以外に、例えば、カオリン ($\text{Al}_2\text{Si}_2\text{O}_5(\text{OH}_4)$)、タルク ($\text{Mg}_3\text{Si}_4\text{O}_{10}(\text{OH}_2)$) などを用いてもよい。または、これらを混在させてもよい。

【 0 0 5 6 】

上述した物性値 (弾性率及び熱膨張係数) とすることにより、配線基板 1 0 は、コア基板 2 0 を中心として外層に向かうに連れて徐々に軟らかくなる構造となる。このため、上述した、配線層 5 0 , 5 2 , 5 4 , 5 6 と配線層 4 6 の体積の関係、及びソルダレジスト層 1 3 と配線構造 1 2 の厚さの関係との相乗効果により、配線基板 1 0 の反りが抑制される。

【 0 0 5 7 】

次に、図 3 に従って、半導体装置 6 0 の構造について説明する。

図 3 に示すように、半導体装置 6 0 は、配線基板 1 0 と、1 又は複数の半導体チップ 7 0 と、アンダーフィル樹脂 7 5 とを有している。

【 0 0 5 8 】

半導体チップ 7 0 は、配線基板 1 0 にフリップチップ実装されている。すなわち、半導体チップ 7 0 の回路形成面 (ここでは、下面) に配設された接続端子 7 1 を、接合部材 7 2 を介して配線基板 1 0 のパッド P 1 に接合することにより、半導体チップ 7 0 は、接続端子 7 1 及び接合部材 7 2 を介してパッド P 1 (配線層 5 6) と電氣的に接続されている。

【 0 0 5 9 】

半導体チップ 7 0 としては、例えば、C P U (Central Processing Unit) チップや G P U (Graphics Processing Unit) チップなどのロジックチップを用いることができる。また、半導体チップ 7 0 としては、例えば、D R A M (Dynamic Random Access Memory) チップ、S R A M (Static Random Access Memory) チップやフラッシュメモリチップなどのメモリチップを用いることもできる。なお、配線基板 1 0 に複数の半導体チップ 7 0 を搭載する場合には、ロジックチップとメモリチップとを組み合わせる配線基板 1 0 に搭載するようにしてもよい。

【 0 0 6 0 】

半導体チップ 7 0 の大きさは、例えば、平面視で 3 m m \times 3 m m ~ 1 2 m m \times 1 2 m m

10

20

30

40

50

程度とすることができる。また、半導体チップ70の厚さは、例えば、50～100 μ m程度とすることができる。

【0061】

接続端子71としては、例えば、金属ポストを用いることができる。この接続端子71は、半導体チップ70の回路形成面から下方に延びる柱状の接続端子である。本例の接続端子71は、例えば、円柱状に形成されている。このような接続端子71の高さは、例えば、10～20 μ m程度とすることができる。接続端子71の直径は、例えば、20～30 μ m程度とすることができる。また、接続端子71のピッチは、例えば、40～60 μ m程度とすることができる。接続端子71の材料としては、例えば、銅や銅合金を用いることができる。なお、接続端子71としては、金属ポストの他に、例えば、金バンプを用いることもできる。

10

【0062】

接合部材72は、パッドP1に接合されるとともに、接続端子71に接合されている。接合部材72としては、例えば、錫(Sn)層や鉛(Pb)フリーはんだのはんだを用いることができる。はんだの材料としては、例えば、Sn-銀(Ag)系、Sn-Cu系、Sn-Ag-Cu系の鉛フリーはんだを用いることができる。なお、接合部材72の厚さは、例えば、5～15 μ m程度とすることができる。

【0063】

アンダーフィル樹脂75は、配線基板10と半導体チップ70との隙間を充填するように設けられている。アンダーフィル樹脂75の材料としては、例えば、エポキシ系樹脂などの絶縁性樹脂を用いることができる。

20

【0064】

次に、配線基板10の製造方法について説明する。なお、以下の説明では、配線基板10となる複数の部分を一括して製作した後に、個片化して多数の配線基板10を製造する、いわゆる多数個取りの製造方法について説明する。

【0065】

まず、図4(a)に示す工程では、コア基板20の上面20Aに平板状の金属箔81が積層され、コア基板20の下面20Bに平板状の金属箔82が積層された基材を準備する。このとき、コア基板20としては、配線基板10が多数個取れる大判の基板が使用される。詳述すると、コア基板20は、配線基板10に対応する構造体が形成される領域A1を複数個有している。このコア基板20は、領域A1に配線基板10に対応する構造体が形成された後、切断線A2に沿ってスライサー等によって切断される。これにより、配線基板10に対応する構造体が個片化され、複数の配線基板10が製造されることになる。なお、金属箔81、82としては、例えば、厚さが10～20 μ m程度の銅箔を用いることができる。

30

【0066】

次に、コア基板20(基材)に複数の貫通孔20Xを形成する。この貫通孔20Xは、例えば、ドリル加工法により形成することができる。

続いて、図4(b)に示す工程では、例えば、銅等を用いた無電解めっき法と電解めっき法等により、各貫通孔20Xの内側面に貫通電極21を形成する。次いで、貫通電極21が形成された各貫通孔20Xの中心部に、例えばエポキシ系樹脂等の絶縁性樹脂を充填して樹脂22を形成する。また、貫通電極21及び樹脂22の上端面及び下端面に、例えば、無電解めっき法と電解めっき法等により銅パターンを形成する。なお、図4(b)では、貫通電極21及び樹脂22の上端面及び下端面に形成された銅パターンと、その周辺部の金属箔とは特に区別していない。このため、図4(b)では、銅パターンを形成した部分も含めて平板状の金属箔81、82として図示している。

40

【0067】

次いで、平板状の金属箔81、82をパターンングして、図4(c)に示すように、コア基板20の上面20Aに配線層23を形成し、コア基板20の下面20Bに配線層24を形成する。このように、配線層23、24は、例えば、サブトラクティブ法により形成

50

される。

【0068】

次に、図4(d)に示す工程では、コア基板20の上面20A及び配線層23を被覆する絶縁層31を形成するとともに、コア基板20の下面20B及び配線層24を被覆する絶縁層41を形成する。絶縁層31, 41として樹脂フィルムを用いる場合には、例えば、コア基板20の上面20A及び下面20Bに樹脂フィルムをラミネートする。そして、樹脂フィルムを押圧しながら硬化温度以上の温度(例えば、130~200程度)で熱処理して硬化させることにより、絶縁層31, 41を形成することができる。このとき、樹脂フィルムを真空雰囲気中でラミネートすることにより、ポイドの巻き込みを防止することができる。なお、樹脂フィルムとしては、例えば、エポキシ系樹脂を主成分とする熱硬化性樹脂のフィルムを用いることができる。また、絶縁層31, 41として液状又はペースト状の絶縁性樹脂を用いる場合には、コア基板20の上面20A及び下面20Bに液状又はペースト状の絶縁性樹脂をスピンコート法などにより塗布する。そして、塗布した絶縁性樹脂を硬化温度以上の温度で熱処理して硬化させることにより、絶縁層31, 41を形成することができる。なお、液状又はペースト状の絶縁性樹脂としては、例えば、エポキシ系樹脂を主成分とする熱硬化性樹脂を用いることができる。

10

【0069】

続いて、図5(a)に示す工程では、配線層23の上面の一部が露出されるように絶縁層31の所定箇所に貫通孔31Xを形成するとともに、配線層24の下面の一部が露出されるように絶縁層41の所定箇所に貫通孔41Xを形成する。これら貫通孔31X, 41Xは、例えば、CO₂レーザやUV-YAGレーザ等によるレーザ加工法によって形成することができる。次いで、貫通孔31X, 41Xをレーザ加工法によって形成した場合には、デスマ処理を行って、貫通孔31X, 41Xの底部に露出する配線層23, 24の露出面に付着した樹脂スミアを除去する。

20

【0070】

続いて、図5(b)に示す工程では、絶縁層31の貫通孔31Xに充填されたビア配線と、そのビア配線を介して配線層23と電気的に接続され、絶縁層31の上面に積層された配線層32とを形成する。また、絶縁層41の貫通孔41Xに充填されたビア配線と、そのビア配線を介して配線層24と電気的に接続され、絶縁層41の下面に積層された配線層42を形成する。これら配線層32, 42は、例えば、セミアディティブ法やサブトラクティブ法などの各種の配線形成方法を用いて形成することができる。

30

【0071】

次に、図4(d)~図5(b)に示した工程と同様の工程を再度実行することにより、図5(c)に示すように、絶縁層31の上面に絶縁層33と配線層34を積層するとともに、絶縁層41の下面に絶縁層43と配線層44を積層する。

【0072】

また、図5(c)に示す工程では、図4(d)及び図5(a)に示した工程と同様の工程を再度実行することにより、絶縁層33の上面に、貫通孔35Xを有する絶縁層35を積層するとともに、絶縁層43の下面に、貫通孔45Xを有する絶縁層45を積層する。

40

【0073】

次いで、貫通孔35X, 45Xをレーザ加工法によって形成した場合には、デスマ処理を行って、貫通孔35X, 45Xの底部に露出する配線層34, 44の露出面に付着した樹脂スミアを除去する。このデスマ処理により、貫通孔35Xの内側面及び絶縁層35の上面35Aが粗化されるとともに、貫通孔45Xの内側面及び絶縁層45の下面が粗化される。

【0074】

次に、図6(a)に示す工程では、絶縁層45の貫通孔45Xに充填されたビア配線47を形成するとともに、絶縁層45の下面に配線層46を形成する。このとき、絶縁層45の下面には、ビア配線47を介して配線層44と電気的に接続される配線パターン46Aと、その配線パターン46Aの配置されていない領域の一部に形成されたダミーパター

50

ン４６Ｂとが形成される。この配線層４６は、例えば、セミアディティブ法やサブトラクティブ法などの各種の配線形成方法を用いて形成することができる。

【００７５】

また、図６（ａ）に示す工程では、貫通孔３５Ｘの内面を含む絶縁層３５の上面３５Ａ全面を被覆するシード層（図示略）を形成し、そのシード層を給電層とする電解めっきを施す。例えば、絶縁層３５の表面全面を被覆するシード層を無電解銅めっき法により形成し、そのシード層を給電層とする電解銅めっき法を施して導電層８３を形成する。これにより、貫通孔３５Ｘを充填するとともに、絶縁層３５の上面３５Ａ全面を被覆する導電層８３が形成される。

【００７６】

続いて、図６（ｂ）に示す工程では、例えば、CMP法（Chemical Mechanical Polishing）等により、絶縁層３５の上面３５Ａから突出する導電層８３を研磨するとともに、粗化面である絶縁層３５の上面３５Ａの一部を研磨する。これにより、貫通孔３５Ｘ内に充填されたビア配線３６が形成され、そのビア配線３６の上端面３６Ａが絶縁層３５の上面３５Ａと略面一になるように形成される。また、絶縁層３５の上面３５Ａの一部を研磨することにより、絶縁層３５の上面３５Ａが平滑化される。例えば、研磨前における絶縁層３５の上面３５Ａの粗度が表面粗さRa値で300～400nm程度であるのに対し、研磨により絶縁層３５の上面３５Ａの粗度を表面粗さRa値で15～40nm程度とすることができる。換言すると、本工程では、絶縁層３５の上面３５Ａが平滑化される（例えば、表面粗さRa値で15～40nm程度）ように、絶縁層３５の上面３５Ａが研磨される。なお、貫通孔３５Ｘの内側面は粗面化された状態のままであるため、絶縁層３５の上面３５Ａは貫通孔３５Ｘの内側面よりも表面粗度が低くなる。本工程の研磨により、絶縁層３５の上面３５Ａ及びビア配線３６の上端面３６Ａは研磨面となる。

【００７７】

以上の製造工程により、配線構造１１に対応する構造体が製造される。

次に、図７（ａ）に示す工程では、絶縁層３５の上面３５Ａ全面及びビア配線３６の上端面３６Ａ全面を被覆するようにシード層８４を形成する。このシード層８４は、例えば、スパッタ法や無電解めっき法により形成することができる。例えば、本工程では、絶縁層３５の上面３５Ａが平滑面であるため、その上面３５Ａに対してスパッタ法によりシード層８４を均一に形成することができ、シード層８４の上面を平滑に形成することができる。このため、粗化面に対してスパッタ法によりシード層８４を形成する場合に比べて、シード層８４を薄く形成することができる。例えば、スパッタ法によりシード層８４を形成する場合には、まず、絶縁層３５の上面３５Ａ及びビア配線３６の上端面３６Ａを被覆するように、それら上面３５Ａ及び上端面３６Ａ上にチタン（Ti）をスパッタリングにより堆積させてTi層を形成する。その後、Ti層上に銅をスパッタリングにより堆積させてCu層を形成する。これにより、２層構造（Ti層/Cu層）のシード層８４を形成することができる。このとき、Ti層の厚さは、例えば20～50nm程度とすることができ、Cu層の厚さは、例えば100～300nm程度とすることができる。このように、シード層８４の下層にTi層を形成することにより、絶縁層３５とシード層８４との密着性を向上させることができる。なお、Ti層を窒化チタン（TiN）からなるTiN層に変更し、TiN層とCu層からなる２層構造のシード層８４を形成するようにしてもよい。ここで、チタンや窒化チタンは、銅よりも耐腐食性の高い金属であり、銅よりも絶縁層３５との密着性が高い金属である。また、無電解めっき法によりシード層８４を形成する場合には、例えば、無電解銅めっき法によりCu層（１層構造）からなるシード層８４を形成することができる。

【００７８】

なお、シード層８４を形成する前に、絶縁層３５の上面３５Ａに、O₂プラズマアッシング等のプラズマ処理を施すようにしてもよい。プラズマ処理を施すことにより、絶縁層３５の上面３５Ａを粗化できる。絶縁層３５の上面３５Ａを粗化することにより、シード層８４と絶縁層３５との密着性を高めることができる。但し、絶縁層３５の上面３５Ａの

10

20

30

40

50

粗度を低減して平滑度を向上することにより上面 35A 上に微細配線の形成が可能となるため、プラズマ処理では、後工程での微細配線の形成に支障のない程度に絶縁層 35 の上面 35A を粗化する。

【0079】

次いで、シード層 84 上に、所定の箇所に開口パターン 85X を有するレジスト層 85 を形成する。開口パターン 85X は、配線層 50 (図 1 参照) の形成領域に対応する部分のシード層 84 を露出するように形成される。レジスト層 85 の材料としては、例えば、次工程のめっき処理に対して耐めっき性がある材料を用いることができる。例えば、レジスト層 85 の材料としては、感光性のドライフィルムレジスト又は液状のフォトレジスト (例えば、ノボラック系樹脂やアクリル系樹脂等のドライフィルムレジストや液状レジスト) 等を用いることができる。例えば、感光性のドライフィルムレジストを用いる場合には、シード層 84 の上面にドライフィルムを熱圧着によりラミネートし、そのドライフィルムをフォトリソグラフィ法によりパターンニングしてレジスト層 85 を形成する。なお、液状のフォトレジストを用いる場合にも、同様の工程を経て、レジスト層 85 を形成することができる。本工程において、レジスト層 85 が形成されるシード層 84 の上面が平滑面になっているため、レジスト層 85 にパターンニング欠陥が生じることを抑制することができる。すなわち、レジスト層 85 に開口パターン 85X を高精度に形成することができる。

10

【0080】

次に、図 7 (b) に示す工程では、レジスト層 85 をめっきマスクとして、シード層 84 の上面に、そのシード層 84 をめっき給電層に利用する電解めっき法を施す。具体的には、レジスト層 85 の開口パターン 85X から露出されたシード層 84 の上面に電解めっき法 (ここでは、電解銅めっき法) を施すことにより、そのシード層 84 の上面に金属層 86 (電解めっき金属層) を形成する。

20

【0081】

続いて、レジスト層 85 を例えばアルカリ性の剥離液により除去する。次いで、金属層 86 をエッチングマスクとして、不要なシード層 84 をエッチングにより除去する。これにより、図 8 (a) 及び図 8 (b) に示すように、ビア配線 36 の上端面 36A 及び絶縁層 35 の上面 35A 上に配線層 50 が形成される。この配線層 50 は、図 8 (b) に示すように、ビア配線 36 の上端面 36A と接合されたシード層 84 と、そのシード層 84 上に形成された金属層 86 とから構成されている。このように、配線層 50 は、セミアディティブ法によって形成される。また、配線層 50 とビア配線 36 とは別工程で形成されるため、配線層 50 とビア配線 36 とは一体的に形成されていない。

30

【0082】

次に、図 9 (a) に示す工程では、絶縁層 35 の上面 35A 上に、配線層 50 の上面の一部を露出する貫通孔 51X を有する絶縁層 51 を形成する。例えば、絶縁層 51 として樹脂フィルムを用いる場合には、絶縁層 35 の上面 35A に樹脂フィルムを熱圧着によりラミネートし、その樹脂フィルムをフォトリソグラフィ法によりパターンニングして絶縁層 51 を形成する。このとき、樹脂フィルムを真空雰囲気中でラミネートすることにより、ボイドの巻き込みを防止することができる。なお、樹脂フィルムとしては、例えば、フェノール系樹脂やポリイミド系樹脂等の感光性樹脂のフィルムを用いることができる。また、絶縁層 51 として液状又はペースト状の絶縁性樹脂を用いる場合には、例えば、絶縁層 35 の上面 35A に液状又はペースト状の絶縁性樹脂をスピコート法などにより塗布し、その絶縁性樹脂をフォトリソグラフィ法によりパターンニングして絶縁層 51 を形成する。なお、液状又はペースト状の絶縁性樹脂としては、例えば、フェノール系樹脂やポリイミド系樹脂等の感光性樹脂を用いることができる。

40

【0083】

なお、このような感光性樹脂からなる絶縁層 51 の上面の粗度は、例えば、表面粗さ Ra 値で 2 ~ 10 nm 程度とすることができる。すなわち、絶縁層 51 の上面は、貫通孔 35X の内側面よりも表面粗度が低く、且つ絶縁層 35 の上面 35A よりも表面粗度が低い

50

。

【 0 0 8 4 】

次いで、図 9 (b) に示す工程では、貫通孔 5 1 X に充填されたビア配線と、そのビア配線を介して配線層 5 0 と電氣的に接続され、絶縁層 5 1 の上面に積層された配線層 5 2 とを形成する。このとき、配線層 5 2 は、図 1 0 (b) に示すように、貫通孔 5 1 X 周辺の絶縁層 5 1 の上面を被覆するシード層 9 1 と、そのシード層 9 1 上に形成された電解銅めっき層 9 2 とから構成されている。この配線層 5 2 は、例えば、セミアディティブ法を用いて形成することができる。なお、シード層 9 1 は、シード層 8 4 と同様に、例えば、スパッタ法や無電解めっき法により形成することができる。

【 0 0 8 5 】

次に、図 1 0 (a) に示す工程では、図 9 (a) に示した工程と同様に、絶縁層 5 1 上に、配線層 5 2 の上面の一部を露出する貫通孔 5 3 X を有する絶縁層 5 3 を形成する。続いて、図 9 (b) に示した工程と同様に、例えばセミアディティブ法により、貫通孔 5 3 X に充填されたビア配線と、そのビア配線を介して配線層 5 2 と電氣的に接続され、絶縁層 5 3 の上面に積層された配線層 5 4 とを形成する。このとき、配線層 5 4 は、図 1 0 (b) に示すように、貫通孔 5 3 X 周辺の絶縁層 5 3 の上面を被覆するシード層 9 3 と、そのシード層 9 3 上に形成された電解銅めっき層 9 4 とから構成されている。なお、シード層 9 3 は、シード層 8 4 と同様に、例えば、スパッタ法や無電解めっき法により形成することができる。

【 0 0 8 6 】

次に、図 9 (a) に示した工程と同様に、絶縁層 5 3 上に、配線層 5 4 の上面の一部を露出する貫通孔 5 5 X を有する絶縁層 5 5 を形成する。続いて、図 9 (b) に示した工程と同様に、例えばセミアディティブ法により、貫通孔 5 5 X に充填されたビア配線と、そのビア配線を介して配線層 5 4 と電氣的に接続され、絶縁層 5 5 の上面に積層された配線層 5 6 とを形成する。このとき、配線層 5 6 は、貫通孔 5 5 X 周辺の絶縁層 5 5 の上面を被覆するシード層 9 5 と、そのシード層 9 5 上に形成された電解銅めっき層 9 6 とから構成されている。なお、必要に応じて、配線層 5 6 のパッド P 1 の表面に表面処理層を形成するようにしてもよい。また、シード層 9 5 は、シード層 8 4 と同様に、例えば、スパッタ法や無電解めっき法により形成することができる。

【 0 0 8 7 】

以上の製造工程により、配線構造 1 1 の最上層に形成された絶縁層 3 5 の上面 3 5 A 上に配線構造 1 2 を積層することができる。このとき、配線構造 1 2 全体の配線層 5 0 , 5 2 , 5 4 , 5 6 の体積 V 1 は、配線構造 1 1 の最下層の配線層 4 6 の体積 V 2 と略等しくなるように設定されている。

【 0 0 8 8 】

また、図 1 0 (a) に示す工程では、配線構造 1 1 の最下層の配線パターン 4 6 A の所要箇所に画定される外部接続用パッド P 2 を露出させるための開口部 1 3 X を有するソルダレジスト層 1 3 を、絶縁層 4 5 の下面に積層する。このとき、ソルダレジスト層 1 3 の厚さ T 2 (絶縁層 4 5 の下面からソルダレジスト層 1 3 の下面までの厚さ) は、配線構造 1 2 の厚さ T 1 (絶縁層 3 5 の上面 3 5 A から絶縁層 5 5 の上面までの厚さ) と等しい、又は配線構造 1 2 の厚さ T 1 よりも厚く設定されている。ソルダレジスト層 1 3 は、感光性のフェノール系樹脂やポリイミド系樹脂からなる。このソルダレジスト層 1 3 は、例えば、感光性のソルダレジストフィルムをラミネートし、又は液状のソルダレジストを塗布し、当該レジストを所要の形状にパターンングすることにより形成することができる。これにより、ソルダレジスト層 1 3 の開口部 1 3 X から配線パターン 4 6 A の一部が外部接続用パッド P 2 として露出される。

【 0 0 8 9 】

なお、必要に応じて、外部接続用パッド P 2 上に表面処理層を形成するようにしてもよい。また、ソルダレジスト層 1 3 は、最下層の配線層 4 6 を形成した後であればいつ形成してもよい。例えば、図 6 (a) に示した工程の後にソルダレジスト層 1 3 を形成するよ

10

20

30

40

50

うにしてもよい。

【0090】

以上の製造工程により、各領域A1に配線基板10に対応する構造体が製造される。

次に、図10(a)に示した構造体を、スライサー等を用いて切断線A2に沿って切断することにより、個片化された複数の配線基板10を得る。

【0091】

次に、図11に従って、半導体装置60の製造方法について説明する。

図11に示す工程では、まず、柱状の接続端子71を有する半導体チップ70を用意する。接続端子71は、公知の製造方法により製造することが可能であるため、図示を省略して詳細な説明を割愛するが、例えば以下のような方法で製造される。

10

【0092】

まず、半導体チップ70の回路形成面(ここでは、下面)に、例えば電極パッドを露出させる開口部を有する保護膜を形成し、その保護膜の下面及び電極パッドの下面を被覆するようにシード層を形成する。次に、接続端子71の形成領域に対応する部分のシード層(電極パッドの下面を被覆するシード層)を露出させたレジスト層を形成する。続いて、レジスト層から露出されたシード層上に、そのシード層を給電層に利用する電解めっき法(例えば、電解銅めっき法)を施すことにより、電極パッド上に柱状の接続端子71を形成する。

【0093】

続いて、接続端子71の下面に、接合部材72を形成する。この接合部材72は、例えば、レジスト層をめっきマスクに利用し、シード層をめっき給電層に利用する電解はんだめっき法により、接続端子71の下面にはんだを被着することにより形成することができる。その後、不要なシード層及びレジスト層を除去する。

20

【0094】

次いで、配線基板10のパッドP1上に、半導体チップ70の接続端子71をフリップチップ接合する。例えば、配線基板10と半導体チップ70とを位置合わせした後に、リフロー処理を行って接合部材72(はんだめっき層)を熔融させ、接続端子71をパッドP1に電氣的に接続する。

【0095】

その後、フリップチップ接合された半導体チップ70と配線基板10との間に、アンダーフィル樹脂75(図3参照)を充填し、そのアンダーフィル樹脂75を硬化する。以上の製造工程により、図3に示した半導体装置60を製造することができる。

30

【0096】

以上説明した本実施形態によれば、以下の効果を奏することができる。

(1)配線基板10は、コア基板20を中心として絶縁層及び配線層が上下略対称に形成された配線構造11を有している。また、配線基板10は、配線構造11の上面に配線層及び絶縁層が複数層積層された配線構造12が形成され、配線構造11の下面にソルダレジスト層13が形成されており、配線構造11を中心として上下非対称の構造になっている。具体的には、外部接続用パッドP2が設けられる配線パターン46Aは配線密度が低いため、その配線パターン46Aと配線構造12との間で配線密度の差が生じ、配線構造11を中心として上下非対称の構造になっている。このため、配線基板10は、反りが発生し易い構造になっている。

40

【0097】

但し、本実施形態の配線基板10では、配線構造11の最下層の絶縁層45の下面に積層された配線層46の体積V2を、配線構造11の最上層の絶縁層35の上面35Aに積層された配線層50,52,54,56の体積V1と略等しくなるように設定した。これにより、最下層の絶縁層45の下方における配線密度と、最上層の絶縁層35の上方における配線密度との差を小さくすることができる。したがって、コア基板20を中心とした上下の物性値(熱膨張係数や弾性率等)のバランスが良好となる。すなわち、配線基板10を上下方向(厚さ方向)に見たときに、コア基板20を中心とした物性値の分布が上下

50

対称に近づく。このため、配線基板 10 に反りやうねりが発生することを好適に抑制することができる。

【0098】

(2)ところで、配線基板 10 に反りやうねりが発生した場合には、熱硬化性樹脂を主成分とする絶縁層 35 と、感光性樹脂を主成分とする絶縁層 51 との界面に応力が生じる。このとき、絶縁層 35 の上面 35A が平滑面である場合には、絶縁層 35 と絶縁層 51 との密着性が弱いため、応力に起因して絶縁層 51 が絶縁層 35 から剥離しやすくなるという問題がある。これに対し、本例では、配線基板 10 に反りやうねりが発生することを抑制できるため、絶縁層 51 が絶縁層 35 から剥離することを好適に抑制することができる。

10

【0099】

(3)配線層 46 に、配線パターン 46A とダミーパターン 46B を設けるようにした。このとき、配線パターン 46A の配線密度が低いため、ダミーパターン 46B を配置する領域を容易に確保することができる。

【0100】

(4)ソルダレジスト層 13 の厚さ T2 を、配線構造 12 内の全ての絶縁層を合わせた厚さ T1 と等しい、又は厚さ T1 よりも厚く形成するようにした。これにより、配線基板 10 を上下方向(厚さ方向)に見たときの物性値の分布を、コア基板 20 を中心にして上下対称に近づけることができる。したがって、コア基板 20 を中心とした上下の物性値のバランスが良好となり、熱収縮などに伴って配線基板 10 に反りや変形が発生することを好適に抑制することができる。

20

【0101】

(5)絶縁層 35 に設けられた貫通孔 35X の内側面を粗化面とした。これにより、貫通孔 35X の内側面が平滑面である場合に比べて、ビア配線 36 と絶縁層 35 との接触面積を増大させることができる。このため、ビア配線 36 と絶縁層 35 との密着性が向上し、ビア配線 36 と絶縁層 35 との線膨張係数の差に起因した引っ張り力に対して強くなる。したがって、ビア配線 36 と絶縁層 35 との接続信頼性を向上させることができるとともに、ビア配線 36 が貫通孔 35X から抜けることを抑制することができる。

【0102】

(6)絶縁層 35 の上面 35A を、その絶縁層 35 の貫通孔 35X の内側面よりも平滑な面とした。このため、例えばスパッタ法により、絶縁層 35 の上面 35A に金属膜(例えば、シード層 84)を均一に形成することができる。したがって、粗化面にシード層 84 を形成する場合に比べて、シード層 84 を薄く形成することができる。さらに、絶縁層 35 の上面 35A は凹凸の少ない平滑面であるため、絶縁層 35 の上面 35A が凹凸の大きい粗化面である場合に比べて、シード層 84 をエッチング除去する際の残渣の発生を抑制することができる。これらにより、絶縁層 35 の上面 35A に積層される配線層の微細化が進んだ場合であっても、その配線層の微細化に容易に対応することができる。

30

【0103】

(第2実施形態)

以下、図 12 ~ 図 15 に従って第2実施形態を説明する。この実施形態の配線基板 10A は、配線構造 11 が配線構造 11A に置換された点が上記第1実施形態と異なっている。先の図 1 ~ 図 11 に示した部材と同一の部材にはそれぞれ同一の符号を付して示し、それら各要素についての詳細な説明は省略する。

40

【0104】

図 12 に示すように、配線基板 10A は、配線構造 11A と、配線構造 11A の上面に積層された配線構造 12 と、配線構造 11A の下面に積層されたソルダレジスト層 13 とを有している。配線基板 10A の平面形状は、任意の形状及び任意の大きさとすることができる。例えば、配線基板 10A の平面形状は、20mm x 20mm ~ 40mm x 40mm 程度の正形状とすることができる。

【0105】

50

配線構造 1 1 A は、配線構造 1 2 よりも配線密度の低い配線層が形成された低密度配線層である。この配線構造 1 1 A は、コア基板 2 0 と、コア基板 2 0 の上面 2 0 A に積層された絶縁層 1 3 1 及びビア配線 1 3 2 と、コア基板 2 0 の下面 2 0 B に積層された絶縁層 1 4 1 及び配線層 1 4 2 とを有している。

【 0 1 0 6 】

ここで、絶縁層 1 3 1 , 1 4 1 は、補強材入りの絶縁層であって、機械的強度（剛性や硬度等）の高い絶縁層である。例えば、絶縁層 1 3 1 , 1 4 1 は、配線構造 1 2 の絶縁層 5 1 , 5 3 , 5 5 よりも機械的強度の高い絶縁層である。この絶縁層 1 3 1 , 1 4 1 の材料としては、例えば、補強材であるガラスクロスにエポキシ樹脂を主成分とする熱硬化性の絶縁性樹脂を含浸させ硬化させた、いわゆるガラスエポキシ樹脂を用いることができる。絶縁層 1 3 1 は、所要数（図 1 2 では、1 個）のガラスクロス 1 3 1 G を有し、絶縁層 1 4 1 は、所要数（図 1 2 では、1 個）のガラスクロス 1 4 1 G を有している。これらガラスクロス 1 3 1 G , 1 4 1 G は、ガラスクロス 2 0 G と同様の構造を有している。なお、補強材としてはガラスクロス 1 3 1 G に限らず、例えば、炭素繊維束、ポリエステル繊維束、ナイロン繊維束、アラミド繊維束、液晶ポリマ繊維束等を用いた織布や不織布を用いることができる。また、熱硬化性の絶縁性樹脂としては、エポキシ系樹脂に限らず、例えば、ポリイミド系樹脂やシアネート系樹脂などの樹脂材を用いることができる。

10

【 0 1 0 7 】

絶縁層 1 3 1 は、配線層 2 3 を被覆するように、コア基板 2 0 の上面 2 0 A に積層されている。絶縁層 1 3 1 の厚さは、例えば、コア基板 2 0 よりも薄く設定されている。例えば、絶縁層 1 3 1 の厚さは 4 0 ~ 7 5 μm 程度とすることができる。

20

【 0 1 0 8 】

絶縁層 1 3 1 には、上面 1 3 1 A の所要の箇所に開口し、当該絶縁層 1 3 1 を厚さ方向に貫通して配線層 2 3 の上面の一部を露出する貫通孔 1 3 1 X が形成されている。貫通孔 1 3 1 X は、図 1 2 において下側（コア基板 2 0 側）から上側（配線構造 1 2 側）に向かって径が大きくなるテーパ状に形成されている。例えば、貫通孔 1 3 1 X は、下側の開口端の開口径が上側の開口端の開口径よりも小径となる逆円錐台形状に形成されている。なお、貫通孔 1 3 1 X の上側の開口端の開口径は、貫通孔 2 0 X の直径よりも小径に設定されている。例えば、貫通孔 1 3 1 X の上側の開口端の開口径は 5 0 ~ 7 0 μm 程度とすることができる。

30

【 0 1 0 9 】

この貫通孔 1 3 1 X によってガラスクロス 1 3 1 G が分断されている。分断されたガラスクロス 1 3 1 G の端部は、例えば、貫通孔 1 3 1 X の側壁から該貫通孔 1 3 1 X の内側に向かって突出している。

【 0 1 1 0 】

絶縁層 1 3 1 の上面 1 3 1 A は、凹凸が少ない平滑面（低粗度面）である。例えば、絶縁層 1 3 1 の上面 1 3 1 A は、貫通孔 1 3 1 X の内側面よりも表面粗度が低くなっている。絶縁層 1 3 1 の上面 1 3 1 A の粗度は、表面粗さ R a 値で例えば 1 5 ~ 4 0 n m 程度となるように設定されている。また、貫通孔 1 3 1 X の内側面の粗度は、表面粗さ R a 値で例えば 3 0 0 ~ 4 0 0 n m 程度となるように設定されている。

40

【 0 1 1 1 】

貫通孔 1 3 1 X 内には、配線層 2 3 と電氣的に接続されるビア配線 1 3 2 が形成されている。このビア配線 1 3 2 は、絶縁層 1 3 1 を厚さ方向に貫通するように形成されている。ビア配線 1 3 2 は、例えば、貫通孔 1 3 1 X 内に充填されている。このため、ビア配線 1 3 2 は、貫通孔 1 3 1 X と同様の形状に形成されている。なお、ビア配線 1 3 2 の材料としては、例えば、銅や銅合金を用いることができる。

【 0 1 1 2 】

ビア配線 1 3 2 は、貫通孔 1 3 1 X 内において、その貫通孔 1 3 1 X の側壁から突出されたガラスクロス 1 3 1 G の端部全面を被覆するように形成されている。

これら絶縁層 1 3 1 の上面 1 3 1 A 及びビア配線 1 3 2 の上端面 1 3 2 A には、配線構

50

造 1 2 が積層されている。例えば、配線構造 1 2 の配線層 5 0 は、ビア配線 1 3 2 の上端面 1 3 2 A と接続するように、絶縁層 1 3 1 の上面 1 3 1 A に積層されている。

【 0 1 1 3 】

一方、コア基板 2 0 の下面 2 0 B には、絶縁層 1 4 1 と、配線層 1 4 2 とが順に積層されている。絶縁層 1 4 1 は、配線層 2 4 を被覆するように、コア基板 2 0 の下面 2 0 B に積層されている。絶縁層 1 4 1 の厚さは、例えば、コア基板 2 0 よりも薄く設定されている。例えば、絶縁層 1 4 1 の厚さは 4 0 ~ 7 5 μm 程度とすることができる。

【 0 1 1 4 】

絶縁層 1 4 1 には、所要の箇所に、当該絶縁層 1 4 1 を厚さ方向に貫通する貫通孔 1 4 1 X が形成されている。貫通孔 1 4 1 X は、図 1 2 において上側（コア基板 2 0 側）から下側（ソルダレジスト層 1 3 側）に向かうに連れて径が大きくなるテーパ状に形成されている。例えば、貫通孔 1 4 1 X は、下側の開口端の開口径が上側の開口端の開口径よりも大径となる円錐台形状に形成されている。なお、貫通孔 1 4 1 X の下側の開口端の開口径は、貫通孔 2 0 X の直径よりも小径に設定されている。例えば、貫通孔 1 4 1 X の下側の開口端の開口径は 5 0 ~ 7 0 μm 程度とすることができる。

10

【 0 1 1 5 】

この貫通孔 1 4 1 X によってガラスクロス 1 4 1 G が分断されている。分断されたガラスクロス 1 4 1 G の端部は、例えば、貫通孔 1 4 1 X の側壁から該貫通孔 1 4 1 X の内側に向かって突出している。

【 0 1 1 6 】

配線層 1 4 2 は、配線構造 1 1 A の最下層の絶縁層 1 4 1 の下面に積層された最下層の配線層である。配線層 1 4 2 の一部は、貫通孔 1 4 1 X 内に形成されたビア配線 1 4 3 を介して配線層 2 4 と電氣的に接続されている。ビア配線 1 4 3 は、例えば、貫通孔 1 4 1 X 内に充填されている。このため、ビア配線 1 4 3 は、貫通孔 1 4 1 X と同様の形状に形成されている。

20

【 0 1 1 7 】

配線層 1 4 2 は、例えば、ビア配線 1 4 3 と一体に形成され、ビア配線 1 4 3 を介して配線層 2 4 と電氣的に接続された配線パターン 1 4 2 A と、配線パターン 1 4 2 A の形成されていない領域の一部に形成されたダミーパターン 1 4 2 B とを有している。ダミーパターン 1 4 2 B は、上記第 1 実施形態のダミーパターン 4 6 B と同様に形成されている。

30

【 0 1 1 8 】

なお、配線層 1 4 2（配線パターン 1 4 2 A 及びダミーパターン 1 4 2 B）及びビア配線 1 4 3 の材料としては、例えば、銅や銅合金を用いることができる。

ここで、配線構造 1 1 A の最下層の配線層 1 4 2（配線パターン 1 4 2 A 及びダミーパターン 1 4 2 B）の体積 V_2 は、配線構造 1 2 全体の配線層 5 0, 5 2, 5 4, 5 6 の体積 V_1 と略等しくなるように設定されている。具体的には、体積 V_2 に対する体積 V_1 の体積比 V_1 / V_2 が 0.8 ~ 1.5 の範囲に設定されている。

【 0 1 1 9 】

ソルダレジスト層 1 3 は、配線構造 1 1 A の最下層に形成された絶縁層 1 4 1 の下面に、最下層の配線層 1 4 2 を被覆するように形成されている。このソルダレジスト層 1 3 の開口部 1 3 X から配線層 1 4 2（具体的には、配線パターン 1 4 2 A）の下面の一部が外部接続用パッド P 2 として露出される。

40

【 0 1 2 0 】

次に、配線基板 1 0 A の製造方法について説明する。なお、以下の説明では、配線基板 1 0 A となる複数の部分を一括して製作した後に、個片化して多数の配線基板 1 0 A を製造する、いわゆる多数個取りの製造方法について説明する。

【 0 1 2 1 】

まず、図 1 3（a）に示す工程では、図 4（a）~ 図 4（c）に示した工程と同様に、コア基板 2 0 の上面 2 0 A に配線層 2 3 を形成し、コア基板 2 0 の下面に配線層 2 4 を形成する。

50

【 0 1 2 2 】

続いて、図 1 3 (b) に示す工程では、コア基板 2 0 の上面 2 0 A 及び配線層 2 3 を被覆する絶縁層 1 3 1 を形成するとともに、コア基板 2 0 の下面 2 0 B 及び配線層 2 4 を被覆する絶縁層 1 4 1 を形成する。これら絶縁層 1 3 1 , 1 4 1 は、例えば、コア基板 2 0 に樹脂フィルムをラミネートした後に、樹脂フィルムを押圧しながら 1 3 0 ~ 2 0 0 程度の温度で熱処理して硬化させることにより形成することができる。ここで、樹脂フィルムとしては、補強材であるガラスクロスにエポキシ樹脂等の熱硬化性樹脂を含浸させた樹脂フィルムを用いることができる。

【 0 1 2 3 】

続いて、図 1 4 (a) に示す工程では、配線層 2 3 の上面の一部が露出されるように絶縁層 1 3 1 の所定箇所に貫通孔 1 3 1 X を形成するとともに、配線層 2 4 の下面の一部が露出されるように絶縁層 1 4 1 の所定箇所に貫通孔 1 4 1 X を形成する。これら貫通孔 1 3 1 X , 1 4 1 X は、例えば、CO₂ レーザや UV - YAG レーザ等によるレーザ加工法によって形成することができる。レーザ加工法により貫通孔 1 3 1 X を形成すると、レーザにより切断されたガラスクロス 1 3 1 G の端部が貫通孔 1 3 1 X の側壁から突出する。これにより、ガラスクロス 1 3 1 G 部分の表面粗さが樹脂部分（つまり、貫通孔 1 3 1 X の側壁を構成する樹脂層）の表面粗さよりも大きくなる。同様に、レーザ加工法により貫通孔 1 4 1 X を形成した場合には、レーザにより切断されたガラスクロス 1 4 1 G の端部が貫通孔 1 4 1 X の側壁から突出する。

【 0 1 2 4 】

次いで、貫通孔 1 3 1 X , 1 4 1 X をレーザ加工法によって形成した場合には、デスマア処理を行って、貫通孔 1 3 1 X , 1 4 1 X の底部に露出する配線層 2 3 , 2 4 の露出面に付着した樹脂スミアを除去する。なお、このデスマア処理により、貫通孔 1 3 1 X の内側面及び絶縁層 1 3 1 の上面 1 3 1 A が粗化されるとともに、貫通孔 1 4 1 X の内側面及び絶縁層 1 4 1 の下面が粗化される。

【 0 1 2 5 】

続いて、図 1 4 (b) に示す工程では、図 6 (a) に示した工程と同様に、絶縁層 1 4 1 の貫通孔 1 4 1 X に充填されたビア配線 1 4 3 を形成するとともに、絶縁層 1 4 1 の下面に配線層 1 4 2 を形成する。このとき、ビア配線 1 4 3 は、貫通孔 1 4 1 X の側壁から突出するガラスクロス 1 4 1 G の端部全面を被覆するように形成される。このため、貫通孔 1 4 1 X の側壁から突出されたガラスクロス 1 4 1 G の端部がビア配線 1 4 3 に食い込むように形成されることになる。また、本工程により、絶縁層 1 4 1 の下面に、ビア配線 1 4 3 を介して配線層 2 4 と電気的に接続される配線パターン 1 4 2 A が形成されるとともに、配線パターン 1 4 2 A の配置されていない領域にダミーパターン 1 4 2 B が形成される。

【 0 1 2 6 】

また、図 1 4 (b) に示す工程では、貫通孔 1 3 1 X の内面を含む絶縁層 1 3 1 の上面 1 3 1 A 全面及び貫通孔 1 3 1 X から露出する配線層 2 3 の上面全面を被覆するシード層（図示略）を形成し、そのシード層を給電層とする電解めっき法を施す。これにより、貫通孔 1 3 1 X を充填するとともに、絶縁層 1 3 1 の上面 1 3 1 A 全面を被覆する導電層 1 5 0 が形成される。

【 0 1 2 7 】

次いで、図 1 4 (c) に示す工程では、例えば、CMP 法等により、絶縁層 1 3 1 の上面 1 3 1 A から突出する導電層 1 5 0 を研磨するとともに、粗化面である絶縁層 1 3 1 の上面 1 3 1 A の一部を研磨する。これにより、貫通孔 1 3 1 X 内に充填されたビア配線 1 3 2 が形成され、そのビア配線 1 3 2 の上端面 1 3 2 A が絶縁層 1 3 1 の上面 1 3 1 A と略面一になるように形成される。このとき、ビア配線 1 3 2 は、貫通孔 1 3 1 X の側壁から突出するガラスクロス 1 3 1 G の端部全面を被覆するように形成される。このため、貫通孔 1 3 1 X の側壁から突出されたガラスクロス 1 3 1 G の端部がビア配線 1 3 2 に食い込むように形成されることになる。また、本工程では、絶縁層 1 3 1 の上面 1 3 1 A の一

10

20

30

40

50

部を研磨することにより、絶縁層 131 の上面 131A が平滑化される。

【0128】

以上の製造工程により、配線構造 11A を製造することができる。

次に、図 15 に示す工程では、図 7 ~ 図 10 に示した工程と同様に、配線構造 11A の上面、つまり絶縁層 131 の上面 131A 上及びビア配線 132 の上端面 132A 上に、複数の配線層 50, 52, 54, 56 と複数の絶縁層 51, 53, 55 とを交互に積層する。これにより、配線構造 11A の上面に配線構造 12 が積層される。その後、配線構造 11A の下面、つまり絶縁層 141 の下面に、最下層の配線パターン 142A の所要箇所に画定される外部接続用パッド P2 を露出させるための開口部 13X を有するソルダレジスト層 13 (図 12 参照) を積層する。

10

【0129】

以上の製造工程により、各領域 A1 に配線基板 10A に対応する構造体が製造される。

以上説明した実施形態によれば、第 1 実施形態の (1) ~ (6) の効果に加えて、以下の効果を奏することができる。

【0130】

(7) コア基板 20 の上下両面に、補強材入りの絶縁性樹脂からなる絶縁層 131, 141 を形成するようにした。これにより、コア基板 20 の薄型化に伴ってコア基板 20 の機械的強度が低下した場合であっても、その低下した分を絶縁層 131, 141 の機械的強度によって補うことができる。この点について以下に説明する。

【0131】

まず、コア基板 20 に形成される貫通孔 20X の直径が 100 ~ 200 μm 程度であるのに対し、補強材入りの絶縁層 131, 141 に形成される貫通孔 131X, 141X の直径は 50 ~ 70 μm 程度である。すなわち、貫通孔 131X, 141X は、貫通孔 20X よりも小径に設定されている。このため、仮に貫通孔 20X と貫通孔 131X (又は、貫通孔 141X) とを同数設けた場合には、コア基板 20 のガラスクロス 20G が貫通孔 20X により分断される量よりも、絶縁層 131 のガラスクロス 131G (又は、絶縁層 141 のガラスクロス 141G) が貫通孔 131X (又は、貫通孔 141X) により分断される量の方が少なくなる。このため、補強材であるガラスクロス 20G, 131G, 141G が占める面積が大きく確保される。従って、コア基板 20 を薄型化し、その厚さ減少分よりも薄い絶縁層 131, 141 をコア基板 20 の上下両面に積層した場合であって

20

30

も、絶縁層 131, 141 のガラスクロス 131G, 141G により、配線基板 10A の剛性を十分に確保することができる。このため、配線基板 10A 全体を薄型化することができ、さらに配線基板 10A に反りやうねりが発生することを好適に抑制することができる。

【0132】

(第 3 実施形態)

以下、図 16 に従って第 3 実施形態を説明する。この実施形態の配線基板 10B は、配線構造 11 が配線構造 11B に置換された点が上記第 1 実施形態と異なっている。以下、第 1 実施形態との相違点を中心に説明する。なお、先の図 1 ~ 図 15 に示した部材と同一の部材にはそれぞれ同一の符号を付して示し、それら各要素についての詳細な説明は省略する。

40

【0133】

図 16 に示すように、配線構造 11B は、コア基板 20 を有していない配線構造であり、配線構造 12 よりも配線密度の低い配線層が形成された低密度配線層である。配線構造 11B は、配線層 160 と、絶縁層 161 と、配線層 162 と、絶縁層 163 と、配線層 164 と、絶縁層 165 と、ビア配線 166 とが順に積層された構造を有している。絶縁層 161, 163, 165 の材料としては、例えば、エポキシ系樹脂やポリイミド系樹脂などの絶縁性樹脂を主成分とする熱硬化性の絶縁性樹脂を用いることができる。これら絶縁層 161, 163, 165 は、例えば、シリカやアルミナ等のフィラーを含有していてもよい。配線層 162, 164 及びビア配線 166 の材料としては、例えば、銅や銅合金

50

を用いることができる。また、絶縁層 161, 163, 165 の厚さは、例えば 20 ~ 45 μm 程度とすることができる。配線層 160, 162, 164 の厚さは、例えば、15 ~ 35 μm 程度とすることができる。配線層 160, 162, 164 のラインアンドスペース (L/S) は、例えば、20 μm / 20 μm 程度とすることができる。

【0134】

配線層 160 は、配線構造 11B の最下層の配線層である。配線層 160 の下面は、絶縁層 161 から露出されている。配線層 160 の下面は、例えば、絶縁層 161 の下面と略面一になるように形成されている。例えば、配線層 160 としては、第 1 金属層 (例えば、Cu 層) と、第 2 金属層 (例えば、Ni 層 / Au 層) とが積層された構造を採用することができる。この場合に、配線層 160 は、Au 層が絶縁層 161 から露出するように形成されている。

10

【0135】

配線層 160 は、例えば、直上の配線層 162 と電氣的に接続された配線パターン 160A と、配線パターン 160A の形成されていない領域の一部に形成されたダミーパターン 160B とを有している。ダミーパターン 160B は、上記第 1 実施形態のダミーパターン 46B と同様に形成されている。

【0136】

ここで、配線構造 11B の最下層の配線層 160 (配線パターン 160A 及びダミーパターン 160B) の体積 V_2 は、配線構造 12 全体の配線層 50, 52, 54, 56 の体積 V_1 と略等しくなるように設定されている。具体的には、体積 V_2 に対する体積 V_1 の体積比 V_1 / V_2 が 0.8 ~ 1.5 の範囲に設定されている。

20

【0137】

絶縁層 161 は、配線層 160 の上面及び側面を被覆し、配線層 160 の下面を露出するように形成されている。絶縁層 161 には、所要の箇所、当該絶縁層 161 を厚さ方向に貫通して配線層 160 (具体的には、配線パターン 160A) の上面を露出する貫通孔 161X が形成されている。

【0138】

配線層 162 は、絶縁層 161 の上面に積層されている。配線層 162 は、貫通孔 161X 内に充填されたビア配線を介して配線層 160 (具体的には、配線パターン 160A) と電氣的に接続されている。この配線層 162 は、例えば、貫通孔 161X 内に充填されたビア配線と一体に形成されている。

30

【0139】

絶縁層 163 は、絶縁層 161 の上面に、配線層 162 を被覆するように形成されている。絶縁層 163 には、所要の箇所、当該絶縁層 163 を厚さ方向に貫通して配線層 162 の上面を露出する貫通孔 163X が形成されている。

【0140】

配線層 164 は、絶縁層 163 の上面に積層されている。配線層 164 は、貫通孔 163X 内に充填されたビア配線を介して配線層 162 と電氣的に接続されている。この配線層 164 は、例えば、貫通孔 163X 内に充填されたビア配線と一体に形成されている。

【0141】

40

絶縁層 165 は、絶縁層 163 の上面に、配線層 164 を被覆するように形成されている。絶縁層 165 には、上面 165A の所要の箇所、当該絶縁層 165 を厚さ方向に貫通して配線層 164 の上面を露出する貫通孔 165X が形成されている。

【0142】

ここで、貫通孔 161X, 163X, 165X は、図 16 において下側 (ソルダレジスト層 13 側) から上側 (配線構造 12 側) に向かうに連れて径が大きくなるテーパ状に形成されている。例えば、貫通孔 161X, 163X, 165X は、上側の開口端の開口径が下側の開口端の開口径よりも大径となる逆円錐台形状に形成されている。このように、配線構造 11B に形成された貫通孔 161X, 163X, 165X の全てが、ソルダレジスト層 13 側の開口部に対して配線構造 12 側の開口部が拡開されたテーパ状に形成され

50

ている。なお、貫通孔 161X, 163X, 165X の上側の開口端の開口径は、例えば、60~70 μ m 程度とすることができる。

【0143】

貫通孔 165X 内には、配線層 164 と絶縁層 165 の上面 165A 上に形成された配線層 50 とを電氣的に接続するビア配線 166 が形成されている。ビア配線 166 は、例えば、貫通孔 165X 内に充填されている。このため、ビア配線 166 は、貫通孔 165X と同様の形状に形成されている。ビア配線 166 の上端面 166A は、例えば、絶縁層 165 の上面 165A と略面一になるように形成されている。

【0144】

これら絶縁層 165 の上面 165A 上及びビア配線 166 の上端面 166A 上には、配線構造 12 が積層されている。例えば、配線構造 12 の配線層 50 は、ビア配線 166 の上端面 166A と接続するように、絶縁層 165 の上面 165A 上に積層されている。ここで、絶縁層 165 の上面 165A 及びビア配線 166 の上端面 166A を、例えば、上記第 1 実施形態の絶縁層 35 の上面 35A 及びビア配線 36 の上端面 36A (図 1 参照) と同様に、研磨面としてもよい。

10

【0145】

一方、ソルダレジスト層 13 は、配線構造 11B の最下層の絶縁層 161 の下面に、最下層の配線層 160 を被覆するように形成されている。このソルダレジスト層 13 の開口部 13X から配線パターン 160A の下面の一部が外部接続用パッド P2 として露出される。

20

【0146】

このように配線構造 11B がコア基板 20 を有しない場合であっても、配線層 160 の体積 V2 に対する配線層 50, 52, 54, 56 の体積 V1 の体積比 $V1/V2$ を 0.8~1.5 (より好適には、1.0~1.5) に設定することにより、配線基板 10B の反り量を低減することができる。また、配線構造 11B がコア基板 20 を有しない場合であっても、上記第 1 実施形態の (2)~(6) の効果と同様の効果を奏することができる。

【0147】

なお、配線構造 11B は、公知の製造方法により製造することが可能であるため、図示を省略して説明を割愛するが、例えば以下のような方法で製造される。まず、支持体としての仮基板を用意し、この仮基板の上に、配線層 160 と、絶縁層 161 と、配線層 162 と、絶縁層 163 と、配線層 164 と、絶縁層 165 とを順に積層し、絶縁層 165 にビア配線 166 を形成する。これにより、仮基板の上に配線構造 11B に対応する構造体が製造される。そして、図 7~図 10 に示した工程と同様に、配線構造 11B の上面に配線構造 12 を積層した後、仮基板を除去し、絶縁層 161 の下面にソルダレジスト層 13 を形成することにより、配線基板 10B を製造することができる。

30

【0148】

(第 4 実施形態)

以下、図 17 に従って第 4 実施形態を説明する。この実施形態の配線基板 10C は、配線構造 11 が配線構造 11C に置換された点が上記第 1 実施形態と異なっている。以下、第 1 実施形態との相違点を中心に説明する。なお、先の図 1~図 16 に示した部材と同一の部材にはそれぞれ同一の符号を付して示し、それら各要素についての詳細な説明は省略する。

40

【0149】

図 17 に示すように、配線構造 11C は、コア基板 20 を有していない配線構造であり、配線構造 12 よりも配線密度の低い配線層が形成された低密度配線層である。配線構造 11C は、絶縁層 41 と、配線層 42 と、絶縁層 43 と、配線層 44 と、絶縁層 45 と、配線層 46 とが順に積層された構造を有している。

【0150】

配線構造 11C の最上層に形成された絶縁層 41 には、上面 41A の所要の箇所に開口し、当該絶縁層 41 を厚さ方向に貫通する貫通孔 41X が形成されている。絶縁層 41 の

50

上面41Aは、例えば、貫通孔41Xの内側面よりも表面粗度が低くなっている。

【0151】

ここで、配線構造11Cの絶縁層41, 43, 45に形成された貫通孔41X, 43X, 45Xは、図17において上側(配線構造12側)から下側(ソルダレジスト層13側)に向かうに連れて径が大きくなるテーパ状に形成されている。例えば、貫通孔41X, 43X, 45Xは、下側の開口端の開口径が上側の開口端の開口径よりも大径となる円錐台形状に形成されている。このように、配線構造11Cに形成された貫通孔41X, 43X, 45Xの全てが、配線構造12側の開口部に対してソルダレジスト層13側の開口部が拡開されたテーパ形状に形成されている。

【0152】

配線層42は、絶縁層41の下面に形成されている。配線層42は、貫通孔41X内に形成されたビア配線48と電気的に接続されている。配線層42は、例えば、ビア配線48と一体に形成されている。ビア配線48は、貫通孔41X内に充填されている。このため、ビア配線48は、貫通孔41Xと同様の形状に形成されている。ビア配線48の上端面48Aは、例えば、絶縁層41の上面41Aと略面一に形成されている。

【0153】

これら絶縁層41の上面41A上及びビア配線48の上端面48A上には、配線構造12が積層されている。例えば、配線構造12の配線層50は、ビア配線48の上端面48Aと接続するように、絶縁層41の上面41A上に積層されている。ここで、絶縁層41の上面41A及びビア配線48の上端面48Aを、例えば、上記第1実施形態の絶縁層35の上面35A及びビア配線36の上端面36A(図1参照)と同様に、研磨面としてもよい。

【0154】

このように配線構造11Cがコア基板20を有しない場合であっても、最下層の配線層46の体積V2に対する配線層50, 52, 54, 56の体積V1の体積比 $V1/V2$ を0.8~1.5(より好適には、1.0~1.5)に設定することにより、配線基板10Cの反り量を低減することができる。また、配線構造11Cがコア基板20を有しない場合であっても、上記第1実施形態の(2)~(6)の効果と同様の効果を奏することができる。

【0155】

なお、配線構造11Cは、公知の製造方法により製造することが可能であるため、図示を省略して説明を割愛するが、例えば以下のような方法で製造される。まず、支持体としての仮基板を用意し、この仮基板の上に、絶縁層41と、配線層42と、絶縁層43と、配線層44と、絶縁層45と、配線層46とを順に積層する。これにより、仮基板上に配線構造11Cに対応する構造体が製造される。そして、配線構造11Cから仮基板を除去した後、絶縁層41の上面41A上及びビア配線48の上端面48A上に配線構造12を積層し、絶縁層45の下面にソルダレジスト層13を形成することにより、配線基板10Cを製造することができる。

【0156】

(第5実施形態)

以下、図18に従って第5実施形態を説明する。この実施形態の配線基板10Dは、最上層の配線層56の構造が上記第1実施形態と異なっている。以下、第1実施形態との相違点を中心に説明する。なお、先の図1~図17に示した部材と同一の部材にはそれぞれ同一の符号を付して示し、それら各要素についての詳細な説明は省略する。

【0157】

配線基板10Dでは、図1に示した配線基板10における最上層の配線層56に、パッドP1と併せて、他の配線基板や他の半導体装置と電気的に接続される接続パッドP3を設けるようにした。

【0158】

接続パッドP3は、例えば、パッドP1よりも外側の領域に形成されている。接続パッ

10

20

30

40

50

ドP3は、例えば、最上層の絶縁層55の上面に平面視でペリフェラル状に配置されている。接続パッドP3の平面形状は、任意の形状及び任意の大きさとすることができる。接続パッドP3の平面形状は、例えば、パッドP1の平面形状よりも大きく形成されている。例えば、接続パッドP3の平面形状は、直径が120～170μm程度の円形状とすることができる。

【0159】

このように配線層56に接続パッドP3を設けた場合であっても、最下層の配線層46の体積V2に対する配線層50, 52, 54, 56の体積V1の体積比 $V1/V2$ を0.8～1.5(より好適には、1.0～1.5)に設定することにより、配線基板10Dの反り量を低減することができる。また、配線層56に接続パッドP3を設けた配線基板10Dであっても、上記第1実施形態の(2)～(6)の効果と同様の効果を奏することができる。

10

【0160】

次に、図19～図21に従って、配線基板10Dの適用例について説明する。

(適用例1)

まず、図19に従って、配線基板10Dに他の半導体パッケージ200を搭載した半導体装置61について説明する。

【0161】

半導体装置61は、配線基板10Dと、配線基板10Dに実装された1又は複数(図19では、2つ)の半導体チップ70と、配線基板10Dに積層接合された半導体パッケージ200と、外部接続端子14とを有している。

20

【0162】

次に、半導体パッケージ200の構造について簡単に説明する。

半導体パッケージ200は、配線基板210と、その配線基板210に実装された1又は複数の半導体チップ220と、配線基板210と半導体チップ220との間に形成されたアンダーフィル樹脂225とを有している。

【0163】

配線基板210は、コア基板211と、コア基板211に設けられた貫通電極212と、コア基板211の下面に形成された最下層の配線層213と、コア基板211の上面に形成された最上層の配線層214と、ソルダレジスト層215, 216とを有している。配線層213, 214は、貫通電極212を介して相互に電氣的に接続されている。

30

【0164】

ソルダレジスト層215は、配線層213の一部を覆うようにコア基板211の下面に積層されている。ソルダレジスト層215には、配線層213の一部を接続パッドP4として露出させるための開口部215Xが形成されている。この接続パッドP4は、配線基板10Dの接続パッドP3と電氣的に接続されるパッドであり、接続パッドP3の各々に対向するように設けられている。

【0165】

ソルダレジスト層216は、配線層214の一部を覆うようにコア基板211の上面に積層されている。ソルダレジスト層216には、配線層214の一部をパッドP5として露出させるための開口部216Xが形成されている。このパッドP5は、半導体チップや受動素子等の電子部品と電氣的に接続するための電子部品搭載用のパッドとして機能する。

40

【0166】

半導体チップ220は、以上説明した配線基板210にフリップチップ実装されている。すなわち、半導体チップ220の回路形成面(図19では、下面)に配設された bumps 221をパッドP5に接合することにより、半導体チップ220は、 bumps 221を介して配線層214と電氣的に接続されている。このようにフリップチップ接合された配線基板210と半導体チップ220との隙間には、アンダーフィル樹脂225が形成されている。

50

【 0 1 6 7 】

配線基板 1 0 D の接続パッド P 3 上には、はんだボール 2 3 0 が接合されている。はんだボール 2 3 0 は、配線基板 1 0 D と半導体パッケージ 2 0 0 との間に介在して設けられ、その一端が接続パッド P 3 に接合され、他端が接続パッド P 4 に接合されている。はんだボール 2 3 0 としては、例えば、導電性コアボール（銅コアボールなど）や樹脂コアボールの周囲をはんだで覆った構造を有するはんだボールを用いることができる。なお、はんだボール 2 3 0 としては、導電性コアボールや樹脂コアボールを省略したはんだボールを用いることもできる。

【 0 1 6 8 】

このように、配線基板 1 0 D と半導体パッケージ 2 0 0 とがはんだボール 2 3 0 を介して積層接合され、P O P（Package on Package）構造の半導体装置 6 1 が形成されている。

10

【 0 1 6 9 】

外部接続端子 1 4 は、配線基板 1 0 D の外部接続用パッド P 2 上に形成されている。この外部接続端子 1 4 は、例えば図示しないマザーボード等の実装基板に設けられたパッドと電氣的に接続される接続端子である。外部接続端子 1 4 としては、例えば、はんだボールやリードピンを用いることができる。

【 0 1 7 0 】

なお、配線基板 1 0 D 上に半導体パッケージ 2 0 0 を積層接合する際に、配線基板 1 0 D の反り量が低減されているため、その配線基板 1 0 D に半導体パッケージ 2 0 0 を容易に積層接合させることができる。

20

【 0 1 7 1 】

（適用例 2）

次に、図 2 0 に従って、配線基板 1 0 D を電子部品内蔵基板 6 2 に適用した場合について説明する。

【 0 1 7 2 】

電子部品内蔵基板 6 2 は、配線基板 1 0 D と、配線基板 1 0 D に実装された 1 又は複数（図 2 0 では、2 つ）の半導体チップ 7 0 と、配線基板 1 0 D に搭載された他の配線基板 2 1 0 と、配線基板 1 0 D と配線基板 2 1 0 との間の空間に形成された封止樹脂 2 4 0 とを有している。

30

【 0 1 7 3 】

電子部品内蔵基板 6 2 では、配線基板 1 0 D と配線基板 2 1 0 とがはんだボール 2 3 0 を介して積層接合されている。はんだボール 2 3 0 は、配線基板 1 0 D と配線基板 2 1 0 との間に介在して設けられ、その一端が接続パッド P 3 に接合され、他端が接続パッド P 4 に接合されている。

【 0 1 7 4 】

配線基板 1 0 D と配線基板 2 1 0 との間の空間には、封止樹脂 2 4 0 が充填されている。この封止樹脂 2 4 0 によって、配線基板 2 1 0 が配線基板 1 0 D に対して固定されるとともに、配線基板 1 0 D に実装された半導体チップ 7 0 が封止される。すなわち、封止樹脂 2 4 0 は、配線基板 1 0 D と配線基板 2 1 0 とを接着する接着剤として機能するとともに、半導体チップ 7 0 を保護する保護層として機能する。

40

【 0 1 7 5 】

このように、電子部品内蔵基板 6 2 は、配線基板 1 0 D と配線基板 2 1 0 との間の空間に電子部品である半導体チップ 7 0 が内蔵された構造を有している。

（適用例 3）

次に、図 2 1 に従って、図 2 0 に示した電子部品内蔵基板 6 2 に、他の半導体パッケージ 3 0 0 を搭載した半導体装置 6 3 について説明する。

【 0 1 7 6 】

半導体装置 6 3 は、配線基板 1 0 D を有する電子部品内蔵基板 6 2 と、その電子部品内蔵基板 6 2 に積層接合された半導体パッケージ 3 0 0 と、外部接続端子 1 4 とを有してい

50

る。電子部品内蔵基板 6 2 の配線基板 2 1 0 に形成されたパッド P 5 は、他の配線基板や他の半導体装置と電氣的に接続されるパッドとして機能する。

【 0 1 7 7 】

次に、半導体パッケージ 3 0 0 の構造について簡単に説明する。

半導体パッケージ 3 0 0 は、配線基板 3 1 0 と、その配線基板 3 1 0 に実装された 1 又は複数の半導体チップ 3 2 0 と、配線基板 3 1 0 と半導体チップ 3 2 0 との間に形成されたアンダーフィル樹脂 3 2 5 とを有している。

【 0 1 7 8 】

配線基板 3 1 0 は、コア基板 3 1 1 と、コア基板 3 1 1 に設けられた貫通電極 3 1 2 と、コア基板 3 1 1 の下面に形成された最下層の配線層 3 1 3 と、コア基板 3 1 1 の上面に形成された最上層の配線層 3 1 4 と、ソルダレジスト層 3 1 5 , 3 1 6 とを有している。配線層 3 1 3 , 3 1 4 は、貫通電極 3 1 2 を介して相互に電氣的に接続されている。

10

【 0 1 7 9 】

ソルダレジスト層 3 1 5 は、配線層 3 1 3 の一部を覆うようにコア基板 3 1 1 の下面に積層されている。ソルダレジスト層 3 1 5 には、配線層 3 1 3 の一部を接続パッド P 6 として露出させるための開口部 3 1 5 X が形成されている。この接続パッド P 6 は、電子部品内蔵基板 6 2 のパッド P 5 と電氣的に接続されるパッドであり、パッド P 5 の各々に対向するように設けられている。

【 0 1 8 0 】

ソルダレジスト層 3 1 6 は、配線層 3 1 4 の一部を覆うようにコア基板 3 1 1 の上面に積層されている。ソルダレジスト層 3 1 6 には、配線層 3 1 4 の一部をパッド P 7 として露出させるための開口部 3 1 6 X が形成されている。このパッド P 7 は、半導体チップや受動素子等の電子部品と電氣的に接続するための電子部品搭載用のパッドとして機能する。

20

【 0 1 8 1 】

半導体チップ 3 2 0 は、以上説明した配線基板 3 1 0 にフリップチップ実装されている。すなわち、半導体チップ 3 2 0 の回路形成面（図 2 1 では、下面）に配設されたバンプ 3 2 1 をパッド P 7 に接合することにより、半導体チップ 3 2 0 は、バンプ 3 2 1 を介して配線層 3 1 4 と電氣的に接続されている。このようにフリップチップ接合された配線基板 3 1 0 と半導体チップ 3 2 0 との間には、アンダーフィル樹脂 3 2 5 が形成されている。

30

【 0 1 8 2 】

半導体パッケージ 3 0 0 は、はんだボール 3 3 0 を介して電子部品内蔵基板 6 2 上に積層接合されている。はんだボール 3 3 0 は、電子部品内蔵基板 6 2 と半導体パッケージ 3 0 0 との間に介在して設けられ、その一端が電子部品内蔵基板 6 2 のパッド P 5 に接合され、他端が接続パッド P 6 に接合されている。

【 0 1 8 3 】

（他の実施形態）

なお、上記各実施形態は、これを適宜変更した以下の態様にて実施することもできる。

・上記第 2 ~ 第 4 実施形態の配線基板 1 0 A ~ 1 0 C における最上層の配線層 5 6 に、上記第 5 実施形態の配線基板 1 0 D と同様に、接続パッド P 3 を設けるようにしてもよい。

40

【 0 1 8 4 】

・上記各実施形態では、配線構造 1 1 , 1 1 A ~ 1 1 D の最下層の配線層 4 6 , 1 4 2 , 1 6 0 に、配線パターン 4 6 A , 1 4 2 A , 1 6 0 A とダミーパターン 4 6 B , 1 4 2 B , 1 6 0 B とを形成するようにした。これに限らず、例えば、ダミーパターン 4 6 B , 1 4 2 B , 1 6 0 B と同様のダミーパターンを、配線構造 1 2 内の配線層 5 0 , 5 2 , 5 4 , 5 6 の少なくとも 1 つの配線層に形成するようにしてもよい。

【 0 1 8 5 】

・上記各実施形態及び上記変形例における配線層 4 6 , 1 4 2 , 1 6 0 の構造を変更し

50

てもよい。例えば、上記各実施形態及び上記変形例におけるダミーパターン46B, 142B, 160Bを省略してもよい。このとき、例えば図22に示すように、配線層46を、外部接続用パッドP2のみで構成するようにしてもよい。図示の例では、外部接続用パッドP2は、例えば、最下層の絶縁層45の下面全面に平面視で格子状に配列される。また、ダミーパターン46Bを省略したときに、例えば、配線層46を、外部接続用パッドP2と、その外部接続用パッドP2と接続される配線パターンとから構成するようにしてもよい。以上説明した配線層46と同様に、配線層142, 160についても変更することができる。

【0186】

なお、このようにダミーパターン46B, 142B, 160Bを省略した場合には、配線構造11, 11A~11Cの最下層の配線層46, 142, 160の厚さや面積と、配線層50, 52, 54, 56の厚さや面積とを適宜調整することにより、体積比 $V1/V2$ を0.8~1.5の範囲に設定するようにしてもよい。

10

【0187】

・上記各実施形態では、ソルダレジスト層13の厚さ $T2$ を、配線構造12の厚さ $T1$ と等しい、又は配線構造12の厚さ $T1$ よりも厚く設定するようにした。これに限らず、例えば、ソルダレジスト層13の厚さ $T2$ を、配線構造12の厚さ $T1$ よりも薄く設定するようにしてもよい。

【0188】

・上記各実施形態では、ビア配線36, 132, 166, 48の上端面36A, 132A, 166A, 48Aを、絶縁層35, 131, 165, 41の上面35A, 131A, 165A, 41Aと面一になるようにそれぞれ形成した。これに限らず、例えば、ビア配線36, 132, 166, 48の上端面36A, 132A, 166A, 48Aを、絶縁層35, 131, 165, 41の上面35A, 131A, 165A, 41Aよりも下方に凹むように形成してもよい。また、ビア配線36, 132, 166, 48の上端面36A, 132A, 166A, 48Aを、絶縁層35, 131, 165, 41の上面35A, 131A, 165A, 41Aよりも上方に突出するように形成してもよい。

20

【0189】

・上記各実施形態の配線基板10, 10A~10Cに形成された貫通孔の断面形状は特に限定されない。例えば、配線基板10, 10A~10Cに形成された貫通孔をストレーツト形状(断面視略矩形状)に形成するようにしてもよい。

30

【0190】

・上記各実施形態における配線構造11, 11A~11Cにおける配線層及び絶縁層の層数や配線の取り回しなどは様々に変形・変更することが可能である。例えば、上記第2実施形態では、コア基板20の上面20Aに1層の絶縁層131を形成し、コア基板20の下面20Bに1層の絶縁層141を形成するようにした。これに限らず、コア基板20の上面20A及び下面20Bにそれぞれ形成される、補強材入りの絶縁層の層数を2層以上としてもよい。

【0191】

・上記各実施形態では、配線構造12内の絶縁層51, 53, 55を、感光性樹脂を主成分とする絶縁性樹脂からなる絶縁層とした。これに限らず、例えば、配線構造12内の絶縁層51, 53, 55を、熱硬化性樹脂を主成分とする非感光性の絶縁性樹脂からなる絶縁層としてもよい。

40

【0192】

・上記各実施形態における配線構造12における配線層50, 52, 54, 56及び絶縁層51, 53, 55の層数や配線の取り回しなどは様々に変形・変更することが可能である。

【0193】

・上記第1実施形態の半導体装置60では、配線基板10に半導体チップ70を実装するようにした。これに限らず、例えば、半導体チップ70の代わりに、チップコンデンサ

50

、チップ抵抗やチップインダクタ等のチップ部品や水晶振動子などの半導体チップ以外の電子部品を配線基板 10 に実装するようにしてもよい。また、上記第 2 ~ 第 4 実施形態の配線基板 10A ~ 10C に半導体チップ 70 等の電子部品を実装するようにしてもよい。

【0194】

・また、半導体チップ 70、チップ部品及び水晶振動子などの電子部品の実装の形態（例えば、フリップチップ実装、ワイヤボンディング実装、はんだ実装又はこれらの組み合わせ）などは様々に変形・変更することが可能である。

【0195】

・上記各実施形態における貫通電極 21 を、例えば、めっき金属層（例えば、Cu 層）等により貫通孔 20X を完全に充填した貫通電極に変更してもよい。

10

（反りのシミュレーション）

図 1 に示した配線基板 10 と同様の構造を有する配線基板（以下、「配線基板 A」とする）について、反りのシミュレーションを実行した。具体的には、配線基板 A の平面形状は、19.5 mm × 13.5 mm の矩形形状とした。また、コア基板 20 の厚さを 800 μm、配線構造 11 内の配線層 23, 24 の厚さを 35 μm、配線層 32, 34, 42, 44 の厚さを 15 μm、配線構造 11 内の絶縁層 31, 33, 35, 41, 43, 45 の厚さを 30 μm、ソルダレジスト層 13 の厚さを 25 μm に固定した。そして、このような配線基板 A において、最下層の配線層 46 の体積 V2 に対する、配線構造 12 内の配線層 50, 52, 54, 56 の体積 V1 の体積比 V1/V2 を、0.8、1.0、1.3、1.5 に変えた場合の反りのシミュレーションを実行した。なお、比較例として、体積 V2 に対する体積 V1 の体積比 V1/V2 を 0.5、1.9、2.5 とした場合の反りのシミュレーションも実行した。

20

【0196】

シミュレーション結果を図 23 に示す。図 23 に示すように、体積比 V1/V2 が所定値（ここでは、1.5）に近くなると、配線基板 A の反り量が低減されることが確認された。具体的には、体積比 V1/V2 を 0.8 ~ 2.5 の範囲に設定することにより、体積比 V1/V2 が 0.5 である比較例よりも、配線基板 A の反り量を低減できることが確認された。また、体積比 V1/V2 が所定値（1.5）よりも小さい場合には、配線構造 12 側が凹に反る傾向があることが確認された。さらに、体積比 V1/V2 が所定値（1.5）よりも大きい場合、ここでは体積比 V1/V2 が 1.9 及び 2.5 の比較例の場合には、配線構造 12 側が凸に反る傾向があることが確認された。

30

【0197】

配線基板 A は、配線構造 11 の上面に高密度配線層である配線構造 12 が形成され、配線構造 11 の下面にソルダレジスト層 13 が形成された構造、つまり配線構造 11 を中心として上下非対称の構造を有している。このため、配線基板 A は、反りの発生し易い構造になっている。しかし、上下非対称構造である配線基板 A であっても、体積比 V1/V2 を 1.5 近傍の所定値に近づけることにより、配線基板 A の反りを改善できることが分かった。その一方で、体積比 V1/V2 が 1.5 近傍の所定値より大きくなって小さくなくても反りが悪化する傾向にあることが分かった。

【0198】

ここで、本発明者らの検討により、配線基板 A のパッド P1 に半導体チップ等の電子部品を実装する場合を考慮すると、配線基板 A の反り量を 40 μm 以下に抑制すると好適であり、30 μm 以下に抑制すると更に好適であることが分かっている。さらに、配線基板 A の反りの向きは、配線構造 12 側が凹に反る方向が好適であることが分かっている。

40

【0199】

以下に、図 24 を参照して、配線構造 12 側が凹に反る方向が好適である点について説明する。

配線基板 A の配線構造 12（高密度配線層）における絶縁層の熱膨張係数（例えば、50 ~ 70 ppm / 程度）は、コア基板 20 の熱膨張係数（例えば、10 ppm / 程度）よりも大きい。このため、配線基板 A のパッド P1 に半導体チップ 70 を搭載する際の

50

加熱処理では、コア基板 20 よりも配線構造 12 が大きく膨張する。このため、図 24 (b) に示すように、半導体チップ 70 の搭載前に配線構造 12 側が凸に反っている場合には、半導体チップ 70 を搭載する際の加熱処理によって配線基板 A の反りが悪化してしまう。これに対し、図 24 (a) に示すように、半導体チップ 70 の搭載前に配線構造 12 側が凹に反っている場合には、半導体チップ 70 を搭載する際の加熱処理において配線基板 A の反りが改善される。以上のことから、半導体チップ 70 を搭載する前の配線基板 A の反りの向きは、配線構造 12 側が凹に反る方向が好適である。

【0200】

これらの検討を踏まえると、図 23 に示したシミュレーション結果から、配線基板 A の反りの方向を配線構造 12 側が凹に反る方向とし、反り量を $40 \mu\text{m}$ 以下に抑制するためには、体積比 $V1/V2$ を $0.8 \sim 1.5$ の範囲に設定することが好ましい。さらに、配線基板 A の反りの方向を配線構造 12 側が凹に反る方向とし、反り量を $30 \mu\text{m}$ 以下に抑制するためには、体積比 $V1/V2$ を $1.0 \sim 1.5$ の範囲に設定することが好ましい。

【0201】

ここで、体積比 $V1/V2$ を 1.5 から 1.9 に変更させたときの反り量の変化量は $3.9 \mu\text{m}$ であることから、体積比 $V1/V2$ を 1.5 から 1.9 に変更させたときには反り量がほとんど変化しない。このため、体積比 $V1/V2$ を $1.5 \sim 1.9$ の間で更に細かく刻んでシミュレーションを行っても、シミュレーション精度の関係から、実際上の有効な結果は得られない。また、体積比 $V1/V2$ が 1.5 のときに配線構造 12 側が凹に反る方向、体積比 $V1/V2$ が 1.9 のときに配線構造 12 側が凸に反る方向であり、 1.5 と 1.9 との間で反り方向が変化する。以上のことから、体積比 $V1/V2$ が 1.5 のときを反り方向の転換点と見なし、「 1.5 」を体積比 $V1/V2$ の上限とした。

【符号の説明】

【0202】

- 10, 10A ~ 10D 配線基板
- 11, 11A ~ 11C 配線構造 (第 1 配線構造)
- 12 配線構造 (第 2 配線構造)
- 13 ソルダレジスト層 (最外絶縁層)
- 20 コア基板
- 23, 24, 32, 34, 42, 44 配線層
- 31, 33, 43, 45, 141 絶縁層
- 35, 41, 131, 165 絶縁層 (第 1 絶縁層、最上層の絶縁層)
- 35A, 41A, 131A, 165A 上面
- 35X, 41X, 131X, 165X 貫通孔
- 36, 48, 132, 166 ビア配線
- 36A, 48A, 132A, 166A 上端面
- 41X, 43X, 45X, 161X, 163X 貫通孔
- 46, 142, 160 配線層 (最下層の配線層)
- 46A, 142A, 160A 配線パターン
- 46B, 142B, 160B ダミーパターン
- 50 配線層 (第 1 配線層)
- 52, 54 配線層
- 56 配線層 (最上層の配線層)
- 51, 53, 55 絶縁層
- 60 半導体装置
- 70 半導体チップ
- 83, 150 導電層
- 84 シード層
- 161, 163, 165 絶縁層
- 162, 164 配線層

10

20

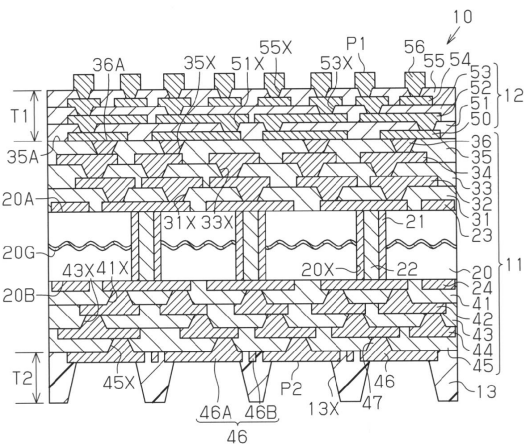
30

40

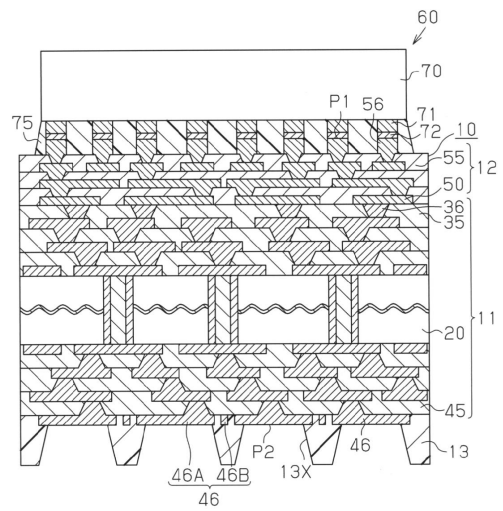
50

T 1 厚さ
T 2 厚さ

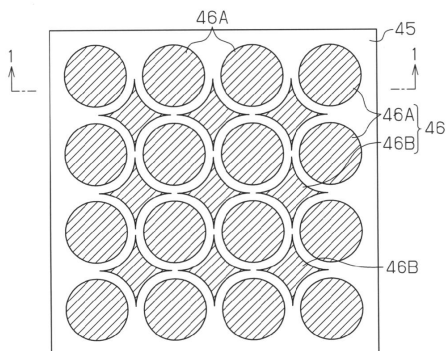
【 図 1 】



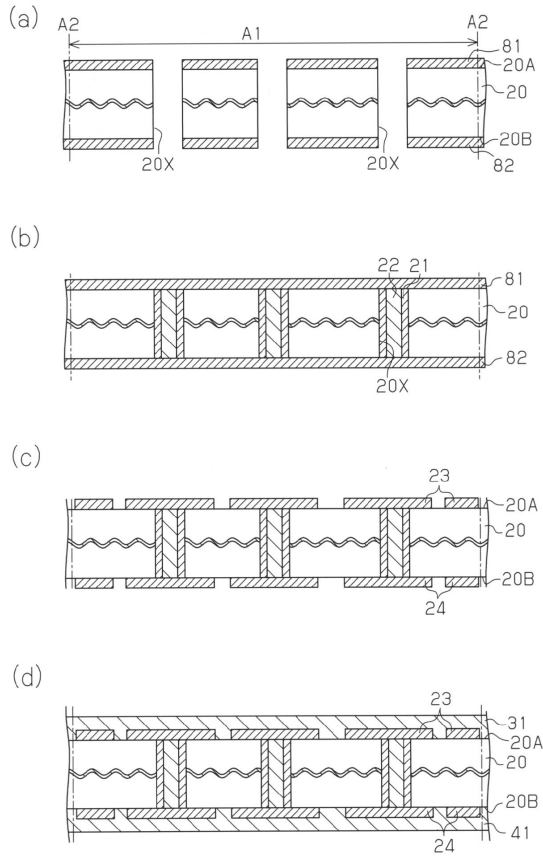
【 図 3 】



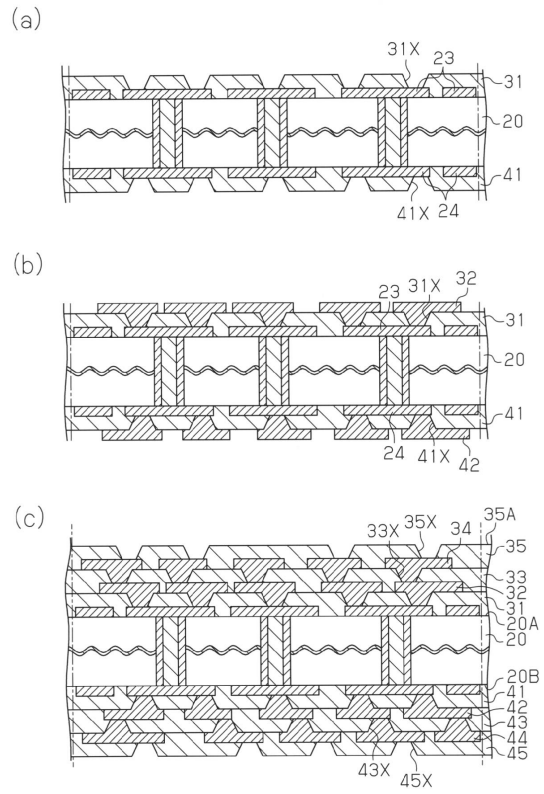
【 図 2 】



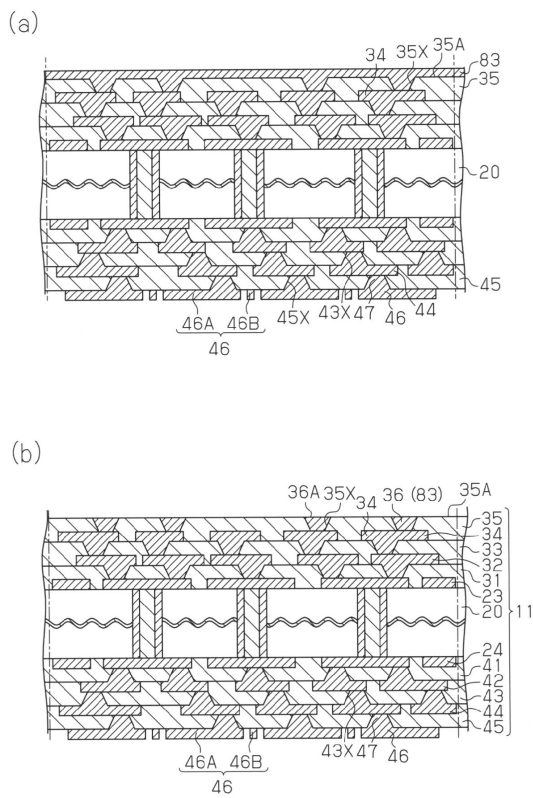
【図4】



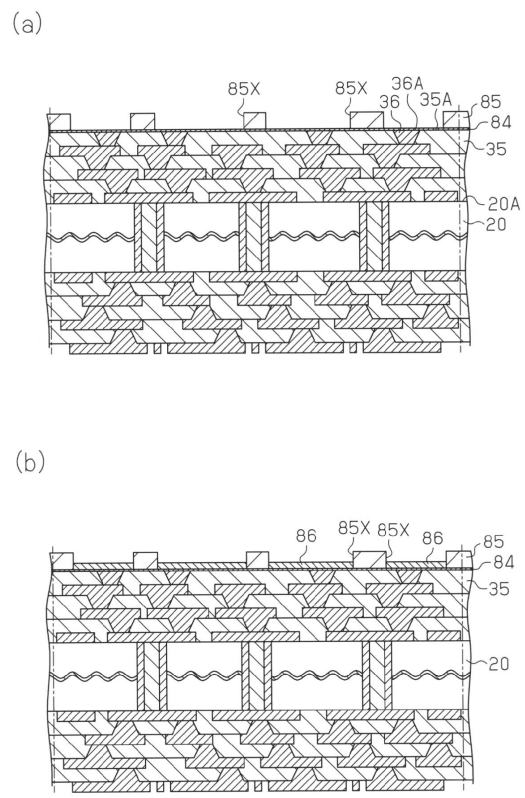
【図5】



【図6】

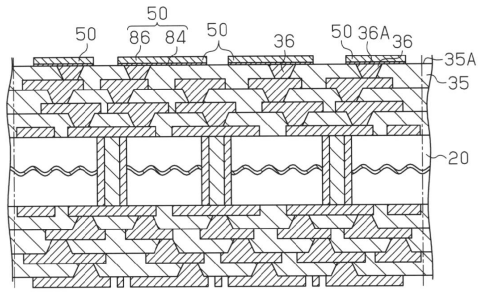


【図7】

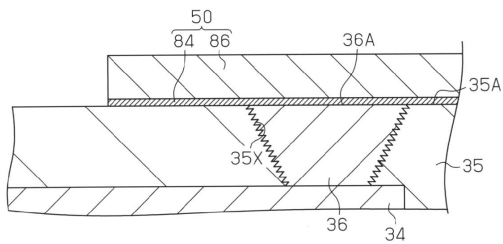


【 図 8 】

(a)

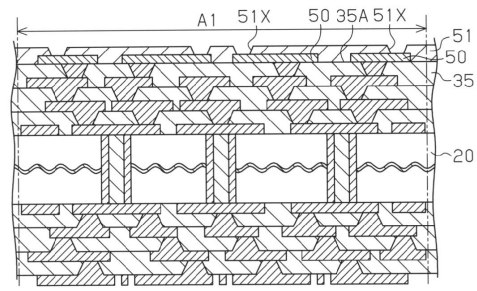


(b)

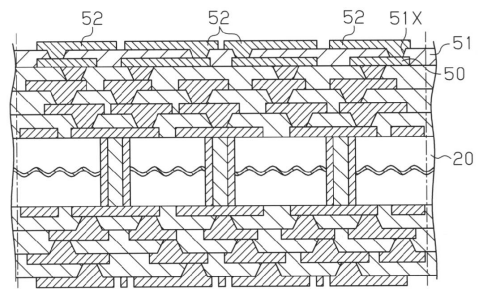


【 図 9 】

(a)

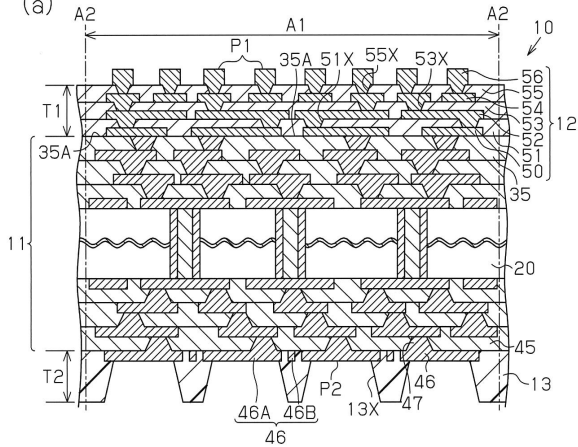


(b)

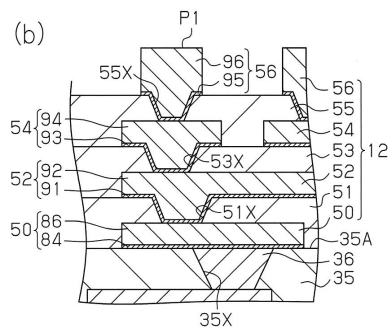


【 図 10 】

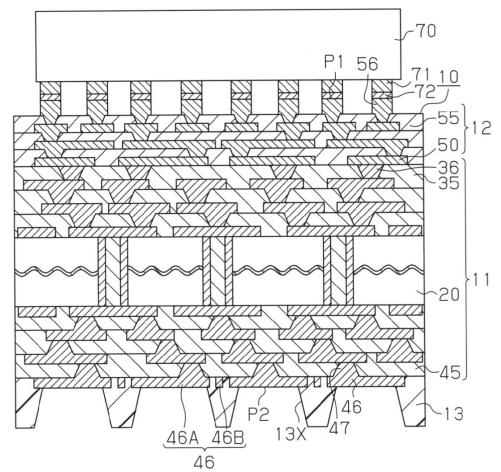
(a)



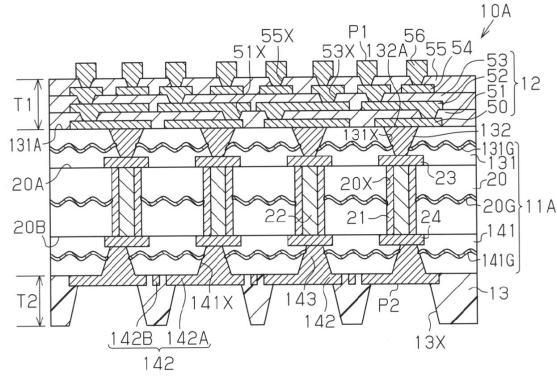
(b)



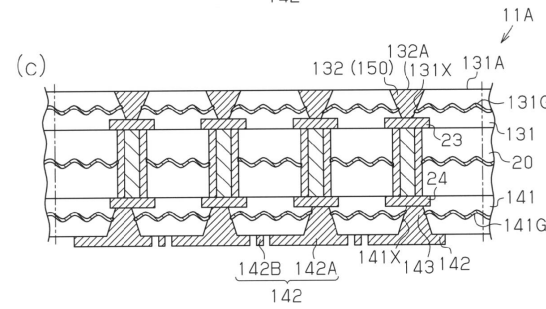
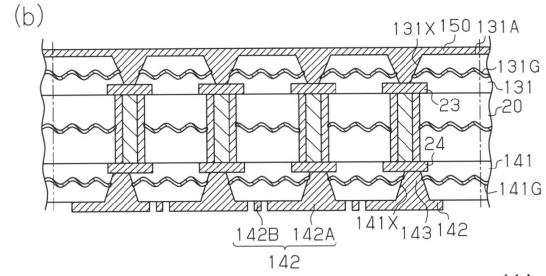
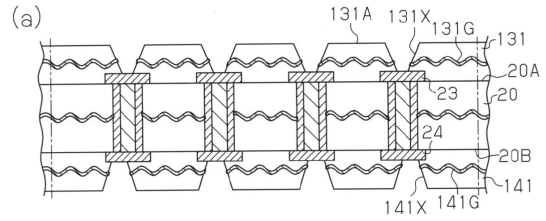
【 図 11 】



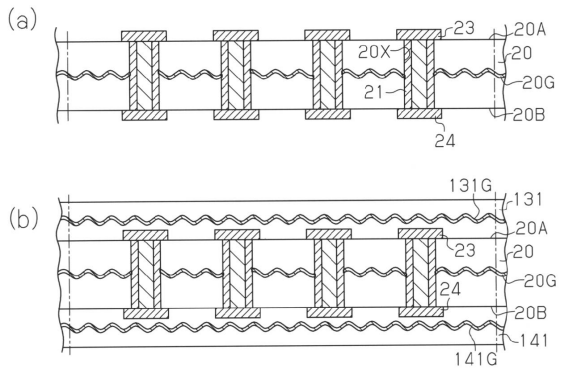
【図12】



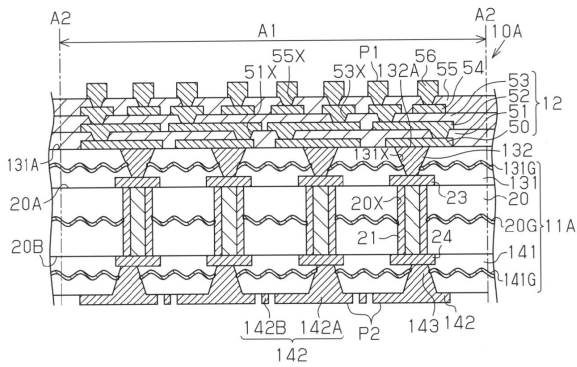
【図14】



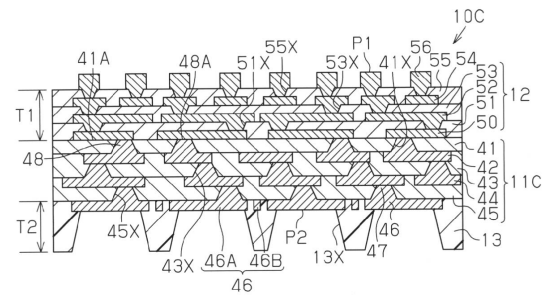
【図13】



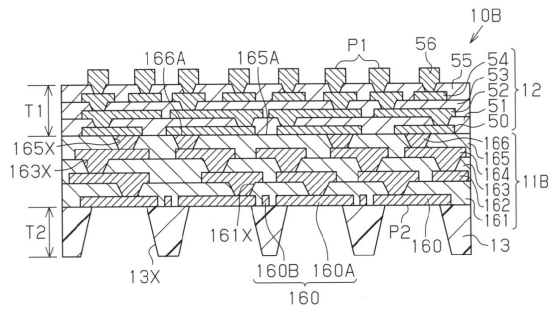
【図15】



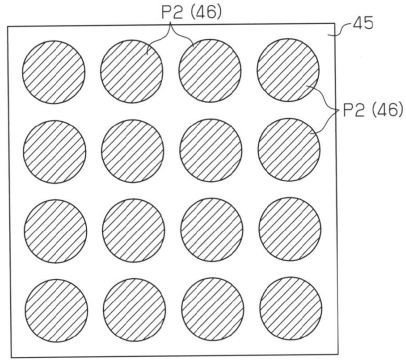
【図17】



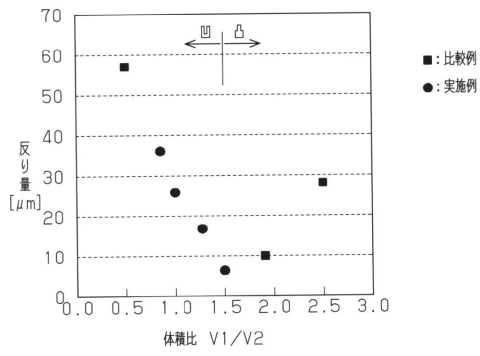
【図16】



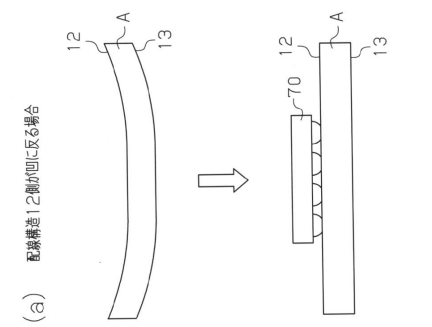
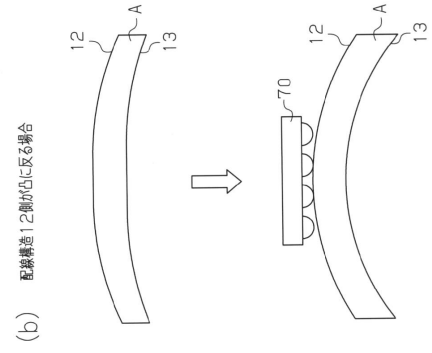
【図22】



【図23】



【図24】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 23/12 N

(72)発明者 小山 利徳
長野県長野市小島田町80番地 新光電気工業 株式会社 内
(72)発明者 六川 昭雄
長野県長野市小島田町80番地 新光電気工業 株式会社 内

審査官 石坂 博明

(56)参考文献 特開2005-072328(JP,A)
特開平04-226097(JP,A)
特開平08-316643(JP,A)
特開2013-219228(JP,A)
特開2014-033101(JP,A)
特開2010-177555(JP,A)
特開平09-172104(JP,A)
米国特許出願公開第2013/0264100(US,A1)
特開2013-135080(JP,A)
特開2014-225632(JP,A)
特開2004-087856(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 5 K 1 / 0 2 , 3 / 2 8 , 3 / 4 6
H 0 1 L 2 3 / 1 2 - 2 3 / 1 5