

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6965732号  
(P6965732)

(45) 発行日 令和3年11月10日(2021.11.10)

(24) 登録日 令和3年10月25日(2021.10.25)

(51) Int.Cl. F I  
H O 1 P 1/203 (2006.01) H O 1 P 1/203

請求項の数 14 (全 43 頁)

(21) 出願番号	特願2017-249867 (P2017-249867)	(73) 特許権者	000003067
(22) 出願日	平成29年12月26日 (2017.12.26)		TDK株式会社
(65) 公開番号	特開2019-117970 (P2019-117970A)		東京都中央区日本橋二丁目5番1号
(43) 公開日	令和1年7月18日 (2019.7.18)	(74) 代理人	110002907
審査請求日	令和2年7月28日 (2020.7.28)		特許業務法人イトーシン国際特許事務所
		(74) 代理人	100166257
			弁理士 城澤 達哉
		(74) 代理人	100076233
			弁理士 伊藤 進
		(72) 発明者	芦田 裕太
			東京都港区芝浦三丁目9番1号 TDK株式会社内
		(72) 発明者	平林 憲幸
			東京都港区芝浦三丁目9番1号 TDK株式会社内

最終頁に続く

(54) 【発明の名称】 バンドパスフィルタ

(57) 【特許請求の範囲】

【請求項1】

誘電体よりなる本体と、  
 前記本体に一体化された第1の入出力ポートおよび第2の入出力ポートと、  
 前記本体内に設けられていると共に、回路構成上前記第1の入出力ポートと前記第2の入出力ポートの間に設けられ、回路構成上隣接する2つの共振器が電磁結合するように構成された3つ以上の共振器と、  
 導体よりなり、前記本体に一体化されたシールドと、  
 導体よりなり、前記本体内に設けられて、前記シールドに電氣的に接続された仕切り部とを備えたバンドパスフィルタであって、  
 前記シールドは、第1の方向について間隔を開けて配置された第1の部分および第2の部分と、前記第1の部分と前記第2の部分を接続する接続部とを含み、  
 前記第1の部分、前記第2の部分および前記接続部は、前記3つ以上の共振器を囲むように配置され、  
 前記3つ以上の共振器は、回路構成上隣接していないが磁気結合する第1の共振器と第2の共振器を含み、  
 前記第1の共振器は、導体よりなる第1の共振器導体部を有し、  
 前記第2の共振器は、導体よりなる第2の共振器導体部を有し、  
 前記第1の共振器導体部と前記第2の共振器導体部の各々は、前記第1の方向と交差する方向に延び、

前記仕切り部は、その少なくとも一部が前記第 1 の共振器導体部のうち前記磁気結合を実現する部分と前記第 2 の共振器導体部のうち前記磁気結合を実現する部分の間を通過するように延びて、前記第 1 の部分と前記第 2 の部分とに接していることを特徴とするバンドパスフィルタ。

【請求項 2】

前記回路構成上隣接する 2 つの共振器の間の電磁結合は、容量結合であることを特徴とする請求項 1 記載のバンドパスフィルタ。

【請求項 3】

前記 3 つ以上の共振器の各々は、両端開放型共振器であることを特徴とする請求項 1 または 2 記載のバンドパスフィルタ。

10

【請求項 4】

前記仕切り部は、前記第 1 の方向に延びて、前記第 1 の部分と前記第 2 の部分を最短経路で接続することを特徴とする請求項 1 ないし 3 のいずれかに記載のバンドパスフィルタ。

【請求項 5】

前記第 1 の共振器は、回路構成上前記第 1 の入出力ポートに最も近い共振器であり、前記第 2 の共振器は、回路構成上前記第 2 の入出力ポートに最も近い共振器であることを特徴とする請求項 1 ないし 4 のいずれかに記載のバンドパスフィルタ。

【請求項 6】

前記 3 つ以上の共振器は、5 つの共振器であることを特徴とする請求項 5 記載のバンドパスフィルタ。

20

【請求項 7】

前記第 1 の共振器は、回路構成上前記第 1 の入出力ポートに対して 2 番目に近い共振器であり、

前記第 2 の共振器は、回路構成上前記第 2 の入出力ポートに対して 2 番目に近い共振器であることを特徴とする請求項 1 ないし 4 のいずれかに記載のバンドパスフィルタ。

【請求項 8】

前記 3 つ以上の共振器は、6 つの共振器であることを特徴とする請求項 7 記載のバンドパスフィルタ。

【請求項 9】

更に、通過帯域よりも高い所定の周波数の信号を減衰させるためのノッチフィルタ部を備えたことを特徴とする請求項 1 ないし 8 のいずれかに記載のバンドパスフィルタ。

30

【請求項 10】

前記本体は、前記第 1 の方向に積層された複数の誘電体層からなる積層体を含むことを特徴とする請求項 1 ないし 9 のいずれかに記載のバンドパスフィルタ。

【請求項 11】

前記積層体は、前記複数の誘電体層のうちの、積層された 2 つ以上の誘電体層からなる主要部を含み、

前記主要部は、2 つ以上の誘電体層の前記第 1 の方向における両端に位置する第 1 の端面と第 2 の端面を有し、

40

前記第 1 の部分は、前記第 1 の端面に配置された第 1 の導体層によって構成され、

前記第 2 の部分は、前記第 2 の端面に配置された第 2 の導体層によって構成され、

前記仕切り部は、前記 2 つ以上の誘電体層を貫通していることを特徴とする請求項 10 記載のバンドパスフィルタ。

【請求項 12】

前記仕切り部は、それぞれ前記 2 つ以上の誘電体層を貫通する複数の第 1 のスルーホール列を含み、

前記複数の第 1 のスルーホール列の各々は、直列に接続された 2 つ以上のスルーホールを含むことを特徴とする請求項 11 記載のバンドパスフィルタ。

【請求項 13】

50

前記シールドの前記接続部は、それぞれ前記 2 つ以上の誘電体層を貫通する複数の第 2 のスルーホール列を含み、

前記複数の第 2 のスルーホール列の各々は、直列に接続された 2 つ以上のスルーホールを含むことを特徴とする請求項 1 1 または 1 2 記載のバンドパスフィルタ。

【請求項 1 4】

前記第 1 の共振器導体部と前記第 2 の共振器導体部は、前記第 1 の方向に関して、前記積層体内の同じ位置に配置されていることを特徴とする請求項 1 0 ないし 1 3 のいずれかに記載のバンドパスフィルタ。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、複数の共振器とシールドを含むバンドパスフィルタに関する。

【背景技術】

【0002】

現在、第 5 世代移動通信システム（以下、5 G と言う。）の規格化が進められている。5 G では、周波数帯域を拡大するために、1 0 G H z 以上の周波数帯域、特に、1 0 ~ 3 0 G H z の準ミリ波帯や 3 0 ~ 3 0 0 G H z のミリ波帯の利用が検討されている。

【0003】

通信装置に用いられる電子部品の一つには、複数の共振器を備えたバンドパスフィルタがある。複数の共振器の各々は、例えば、一方向に長い導体部を有している。また、バンドパスフィルタには、周囲へ電磁波が放射されることを防止するために、複数の共振器をシールドで囲った構造のものがある。

20

【0004】

特許文献 1 には、準ミリ波帯やミリ波帯での使用が可能なチップ型多段フィルタ装置が記載されている。このチップ型多段フィルタ装置は、複数の誘電体層を積層してなる多層基板と、第 1 および第 2 の表面グラウンド電極と、第 1 および第 2 の内部グラウンド電極と、第 1 および第 2 の / 2 共振器電極とを備えている。多層基板は、対向する第 1 および第 2 の主面と、第 1 および第 2 の主面を連結する第 1 ないし第 4 の側面を有している。第 1 の側面と第 2 の側面は対向している。第 1 の表面グラウンド電極は、第 1 の側面に設けられている。第 2 の表面グラウンド電極は、第 2 の側面に設けられている。第 1 の内部グラウンド電極は、多層基板内において、第 1 の主面に相対的に近い誘電体層に設けられている。第 2 の内部グラウンド電極は、多層基板内において、第 2 の主面に相対的に近い誘電体層に設けられている。第 1 および第 2 の / 2 共振器電極は、第 1 および第 2 の表面グラウンド電極と第 1 および第 2 の内部グラウンド電極によって囲まれた領域に配置されている。

30

【0005】

特許文献 1 に記載されたチップ型多段フィルタ装置は、更に、ビアホール導体と、容量ユニットを備えている。ビアホール導体は、第 1 および第 2 の内部グラウンド電極を電氣的に接続するように複数の誘電体層のうちの少なくとも一部の誘電体層を貫通するように設けられている。第 1 および第 2 の / 2 共振器電極は、ビアホール導体を介して対向配置されている。容量ユニットは、第 1 および第 2 の / 2 共振器電極間に結合容量を付加するために多層基板内に設けられている。

40

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2 0 0 6 - 3 1 1 1 0 0 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

複数の共振器をシールドで囲った構造のバンドパスフィルタでは、シールドとその内側

50

の誘電体によって導波管に似た構造が形成されることによって、1つ以上の電磁波の伝搬モードが生じる。以下、この電磁波の伝搬モードを導波管モードと言う。バンドパスフィルタでは、この導波管モードによって、通過帯域よりも高い周波数領域に存在する共振周波数を有する不要な共振が生じて、通過帯域よりも高い周波数領域における減衰特性が悪化するという問題が生じていた。特に、通過帯域が準ミリ波帯やミリ波帯に存在するように設計されたバンドパスフィルタでは、共振周波数が最も低い導波管モード（以下、最低次導波管モードと言う。）の共振周波数であっても、通過帯域に比較的近くなるため、上記の問題が顕著になっていた。

【0008】

最低次導波管モードの共振周波数は、シールドで囲まれた空間の形状によって変化する。一般的に、この空間が大きいほど、最低次導波管モードの共振周波数は低くなる。

10

【0009】

特許文献1には、ビアホール導体によって、外形形状に起因する共振を抑制することができる旨が記載されている。外形形状に起因する共振は、上述の導波管モードに起因する共振に対応する。

【0010】

しかし、特許文献1に記載されたフィルタ装置では、以下のような問題点がある。このフィルタ装置では、回路構成上隣接して容量結合する2つの / 2 共振器電極の間にビアホール導体が配置されている。一般的に、回路構成上隣接する2つの共振器が結合するように構成されたバンドパスフィルタでは、回路構成上隣接する2つの共振器の間には強い結合が必要である。特許文献1に記載されたフィルタ装置では、回路構成上隣接する2つの / 2 共振器電極の間に強い容量結合を生じさせることと、その2つの / 2 共振器電極の間にビアホール導体を配置することとを、バンドパスフィルタの特性を劣化させることなく両立させることが難しいという問題点がある。

20

【0011】

本発明はかかる問題点に鑑みてなされたもので、その目的は、複数の共振器とシールドを含み、良好な特性を有するバンドパスフィルタを提供することにある。

【課題を解決するための手段】

【0012】

本発明のバンドパスフィルタは、誘電体よりなる本体と、本体に一体化された第1の入出力ポートおよび第2の入出力ポートと、3つ以上の共振器と、シールドと、仕切り部とを備えている。3つ以上の共振器は、本体内に設けられていると共に、回路構成上第1の入出力ポートと第2の入出力ポートの間に設けられ、回路構成上隣接する2つの共振器が電磁結合するように構成されている。シールドは、導体よりなり、本体に一体化されている。仕切り部は、導体よりなり、本体内に設けられて、シールドに電氣的に接続されている。

30

【0013】

シールドは、第1の方向について間隔を開けて配置された第1の部分および第2の部分と、第1の部分と第2の部分を接続する接続部とを含んでいる。第1の部分、第2の部分および接続部は、3つ以上の共振器を囲むように配置されている。

40

【0014】

3つ以上の共振器は、回路構成上隣接していないが磁気結合する第1の共振器と第2の共振器を含んでいる。第1の共振器は、導体よりなる第1の共振器導体部を有している。第2の共振器は、導体よりなる第2の共振器導体部を有している。第1の共振器導体部と第2の共振器導体部の各々は、第1の方向と交差する方向に延びている。

【0015】

仕切り部は、その少なくとも一部が第1の共振器導体部と第2の共振器導体部の間を通過するように延びて、第1の部分と第2の部分とに接している。

【0016】

本発明のバンドパスフィルタにおいて、回路構成上隣接する2つの共振器の間の電磁結

50

合は、容量結合であってもよい。

【0017】

また、本発明のバンドパスフィルタにおいて、3つ以上の共振器の各々は、両端開放型共振器であってもよい。

【0018】

また、本発明のバンドパスフィルタにおいて、仕切り部は、第1の方向に延びて、第1の部分と第2の部分を最短経路で接続していてもよい。

【0019】

また、本発明のバンドパスフィルタにおいて、第1の共振器は、回路構成上第1の入出力ポートに最も近い共振器であってもよく、第2の共振器は、回路構成上第2の入出力ポートに最も近い共振器であってもよい。この場合、3つ以上の共振器は、5つの共振器であってもよい。

10

【0020】

また、本発明のバンドパスフィルタにおいて、第1の共振器は、回路構成上第1の入出力ポートに対して2番目に近い共振器であってもよく、第2の共振器は、回路構成上第2の入出力ポートに対して2番目に近い共振器であってもよい。この場合、3つ以上の共振器は、6つの共振器であってもよい。

【0021】

また、本発明のバンドパスフィルタは、更に、通過帯域よりも高い所定の周波数の信号を減衰させるためのノッチフィルタ部を備えていてもよい。

20

【0022】

また、本発明のバンドパスフィルタにおいて、本体は、第1の方向に積層された複数の誘電体層からなる積層体を含んでいてもよい。この場合、積層体は、複数の誘電体層のうち、積層された2つ以上の誘電体層からなる主要部を含んでいてもよい。主要部は、2つ以上の誘電体層の第1の方向における両端に位置する第1の端面と第2の端面を有している。第1の部分は、第1の端面に配置された第1の導体層によって構成されていてもよい。第2の部分は、第2の端面に配置された第2の導体層によって構成されていてもよい。また、仕切り部は、上記2つ以上の誘電体層を貫通していてもよい。仕切り部は、それぞれ上記2つ以上の誘電体層を貫通する複数の第1のスルーホール列を含んでいてもよい。複数の第1のスルーホール列の各々は、直列に接続された2つ以上のスルーホールを含んでいてもよい。また、シールドの接続部は、それぞれ上記2つ以上の誘電体層を貫通する複数の第2のスルーホール列を含んでいてもよい。複数の第2のスルーホール列の各々は、直列に接続された2つ以上のスルーホールを含んでいる。

30

【0023】

また、本発明のバンドパスフィルタにおいて、本体が上記積層体を含んでいる場合には、第1の共振器導体部と第2の共振器導体部は、第1の方向に関して、積層体内の同じ位置に配置されていてもよい。

【発明の効果】

【0024】

本発明のバンドパスフィルタでは、仕切り部によって、シールドで囲まれた空間が、第1の共振器導体部が存在する空間と、第2の共振器導体部が存在する空間とに仕切られる。これにより、本発明によれば、仕切り部が無い場合に比べて、最低次導波管モードの共振周波数を高くすることができる。また、本発明によれば、回路構成上隣接していない第1の共振器と第2の共振器が磁気結合することにより、挿入損失の周波数特性において、通過帯域よりも低く通過帯域に近い周波数領域である第1の通過帯域近傍領域と、通過帯域よりも高く通過帯域に近い周波数領域である第2の通過帯域近傍領域の少なくとも一方に、減衰極を生じさせることができる。これらのことから、本発明によれば、複数の共振器とシールドを含み、良好な特性を有するバンドパスフィルタを実現することができるという効果を奏する。

40

【図面の簡単な説明】

50

【 0 0 2 5 】

- 【図 1】本発明の第 1 の実施の形態に係るバンドパスフィルタの構造を示す斜視図である。
- 【図 2】本発明の第 1 の実施の形態に係るバンドパスフィルタの回路構成を示す回路図である。
- 【図 3】図 1 に示した積層体における 1 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 4】図 1 に示した積層体における 2 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 5】図 1 に示した積層体における 3 層目の誘電体層のパターン形成面を示す説明図である。 10
- 【図 6】図 1 に示した積層体における 4 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 7】図 1 に示した積層体における 5 層目ないし 7 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 8】図 1 に示した積層体における 8 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 9】図 1 に示した積層体における 9 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 10】図 1 に示した積層体における 10 層目ないし 17 層目の誘電体層のパターン形成面を示す説明図である。 20
- 【図 11】図 1 に示した積層体における 18 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 12】本発明の第 1 の実施の形態に係るバンドパスフィルタの挿入損失の周波数特性の一例を示す特性図である。
- 【図 13】第 1 の比較例のバンドパスフィルタの挿入損失の周波数特性の一例を示す特性図である。
- 【図 14】本発明の第 2 の実施の形態に係るバンドパスフィルタの構造を示す斜視図である。
- 【図 15】本発明の第 2 の実施の形態に係るバンドパスフィルタの回路構成を示す回路図 30
- 【図 16】図 14 に示した積層体における 1 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 17】図 14 に示した積層体における 2 層目および 3 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 18】図 14 に示した積層体における 4 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 19】図 14 に示した積層体における 5 層目ないし 9 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 20】図 14 に示した積層体における 10 層目の誘電体層のパターン形成面を示す説明図である。 40
- 【図 21】図 14 に示した積層体における 11 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 22】図 14 に示した積層体における 12 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 23】図 14 に示した積層体における 13 層目ないし 21 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 24】図 14 に示した積層体における 22 層目の誘電体層のパターン形成面を示す説明図である。
- 【図 25】本発明の第 2 の実施の形態に係るバンドパスフィルタの挿入損失の周波数特性 50

の一例を示す特性図である。

【図 2 6】第 2 の比較例のバンドパスフィルタの挿入損失の周波数特性の一例を示す特性図である。

【図 2 7】本発明の第 3 の実施の形態に係るバンドパスフィルタの構造を示す斜視図である。

【図 2 8】本発明の第 3 の実施の形態に係るバンドパスフィルタの回路構成を示す回路図である。

【図 2 9】本発明の第 4 の実施の形態に係るバンドパスフィルタの構造を示す斜視図である。

【図 3 0】本発明の第 4 の実施の形態に係るバンドパスフィルタの回路構成を示す回路図である。

10

【発明を実施するための形態】

【 0 0 2 6 】

[ 第 1 の実施の形態 ]

以下、本発明の実施の形態について図面を参照して詳細に説明する。始めに、図 1 および図 2 を参照して、本発明の第 1 の実施の形態に係るバンドパスフィルタの構成について説明する。図 1 は、本実施の形態に係るバンドパスフィルタの構造を示す斜視図である。図 2 は、本実施の形態に係るバンドパスフィルタの回路構成を示す回路図である。

【 0 0 2 7 】

図 1 に示したように、本実施の形態に係るバンドパスフィルタ 1 は、誘電体よりなる本体 2 と、本体 2 に一体化された第 1 の入出力ポート 3 および第 2 の入出力ポート 4 と、本体 2 内に設けられた 3 つ以上の共振器と、シールド 6 と、第 1 の仕切り部 7 と、第 2 の仕切り部 8 とを備えている。シールド 6 は、導体よりなり、本体 2 に一体化されている。また、シールド 6 は、グランドに接続されている。シールド 6 は、バンドパスフィルタ 1 の周囲へ電磁波が放射されることを防止する機能を有する。第 1 の仕切り部 7 と第 2 の仕切り部 8 の各々は、導体よりなり、本体 2 内に設けられて、シールド 6 に電氣的に接続されている。第 1 の仕切り部 7 は、本発明における仕切り部に対応する。

20

【 0 0 2 8 】

本体 2 は、積層された複数の誘電体層からなる積層体 2 0 を含んでいる。ここで、図 1 に示したように、X 方向、Y 方向および Z 方向を定義する。X 方向、Y 方向および Z 方向は、互いに直交する。本実施の形態では、複数の誘電体層の積層方向（図 1 では上側に向かう方向）を、Z 方向とする。Z 方向は、本発明における第 1 の方向に対応する。

30

【 0 0 2 9 】

本体 2 は、直方体形状を有している。本体 2 は、Z 方向における本体 2 の両端に位置する第 1 の端面 2 A および第 2 の端面 2 B と、第 1 の端面 2 A と第 2 の端面 2 B を接続する 4 つの側面 2 C , 2 D , 2 E , 2 F を有している。第 1 の端面 2 A は、本体 2 の下面でもある。第 2 の端面 2 B は、本体 2 の上面でもある。側面 2 C , 2 D は、Y 方向における本体 2 の両端に位置している。側面 2 E , 2 F は、X 方向における本体 2 の両端に位置している。

【 0 0 3 0 】

3 つ以上の共振器は、回路構成上、第 1 の入出力ポート 3 と第 2 の入出力ポート 4 の間に設けられている。また、3 つ以上の共振器は、回路構成上隣接する 2 つの共振器が電磁結合するように構成されている。なお、本出願において、「回路構成上」という表現は、物理的な構成における配置ではなく、回路図上での配置を指すために用いている。以下、3 つ以上の共振器について、回路構成上、第 1 の入出力ポート 3 に近い順に n 番目の共振器を、n 段目の共振器とも言う。

40

【 0 0 3 1 】

図 2 に示したように、本実施の形態では特に、3 つ以上の共振器は、5 つの共振器 5 1 , 5 2 , 5 3 , 5 4 , 5 5 である。5 つの共振器 5 1 , 5 2 , 5 3 , 5 4 , 5 5 は、回路構成上、第 1 の入出力ポート 3 側からこの順に配置されている。共振器 5 1 ~ 5 5 は、共

50

共振器 5 1 , 5 2 が回路構成上隣接して電磁結合し、共振器 5 2 , 5 3 が回路構成上隣接して電磁結合し、共振器 5 3 , 5 4 が回路構成上隣接して電磁結合し、共振器 5 4 , 5 5 が回路構成上隣接して電磁結合するように構成されている。また、本実施の形態では特に、回路構成上隣接する 2 つの共振器の間の電磁結合は、容量結合である。また、本実施の形態では特に、共振器 5 1 ~ 5 5 の各々は、両端開放型共振器であり且つ 1 / 2 波長共振器である。

【 0 0 3 2 】

バンドパスフィルタ 1 は、共振器 5 1 , 5 2 間の容量結合を実現するキャパシタ C 1 2 と、共振器 5 2 , 5 3 間の容量結合を実現するキャパシタ C 2 3 と、共振器 5 3 , 5 4 間の容量結合を実現するキャパシタ C 3 4 と、共振器 5 4 , 5 5 間の容量結合を実現するキャパシタ C 4 5 とを備えている。

10

【 0 0 3 3 】

ここで、回路構成上隣接する 2 つの共振器が結合するように構成された 3 つ以上の共振器を備えたバンドパスフィルタにおける、回路構成上隣接しない 2 つの共振器の間の電磁結合を飛び越し結合と言う。本実施の形態に係るバンドパスフィルタ 1 は、以下で説明するように、2 つの飛び越し結合を有している。

【 0 0 3 4 】

本実施の形態では、5 つの共振器 5 1 ~ 5 5 のうち回路構成上第 1 の入出力ポート 3 に最も近い共振器 5 1 と、5 つの共振器 5 1 ~ 5 5 のうち回路構成上第 2 の入出力ポート 4 に最も近い共振器 5 5 は、回路構成上隣接していないが磁気結合している。共振器 5 1 は、本発明における第 1 の共振器に対応する。共振器 5 5 は、本発明における第 2 の共振器に対応する。

20

【 0 0 3 5 】

また、本実施の形態では、5 つの共振器 5 1 ~ 5 5 のうち回路構成上第 1 の入出力ポート 3 に対して 2 番目に近い共振器 5 2 と、5 つの共振器 5 1 ~ 5 5 のうち回路構成上第 2 の入出力ポート 4 に対して 2 番目に近い共振器 5 4 は、回路構成上隣接していないが容量結合している。図 2 において、符号 C 2 4 を付したキャパシタの記号は、共振器 5 2 , 5 4 間の容量結合を表している。

【 0 0 3 6 】

バンドパスフィルタ 1 は、更に、第 1 の入出力ポート 3 と共振器 5 1 との間に設けられたキャパシタ C 1 と、第 2 の入出力ポート 4 と共振器 5 5 との間に設けられたキャパシタ C 2 とを備えている。

30

【 0 0 3 7 】

バンドパスフィルタ 1 は、更に、通過帯域よりも高い所定の周波数（以下、ノッチ周波数と言う。）の信号を減衰させるためのノッチフィルタ部を備えている。このノッチフィルタ部は、導体よりなる 2 つの線路 9 1 , 9 2 を備えている。線路 9 1 , 9 2 の各々は、互いに反対側に位置する第 1 端と第 2 端を有している。線路 9 1 の第 1 端は第 1 の入出力ポート 3 に接続され、線路 9 1 の第 2 端は開放されている。線路 9 2 の第 1 端は第 2 の入出力ポート 4 に接続され、線路 9 2 の第 2 端は開放されている。線路 9 1 , 9 2 の各々は、ノッチ周波数に対応する波長の 1 / 4 またはそれに近い長さを有している。線路 9 1 , 9 2 の各々は、ノッチ周波数で共振する 1 / 4 波長共振器である。ノッチ周波数は、例えば、バンドパスフィルタ 1 の通過帯域の中心周波数の 2 倍の周波数である。

40

【 0 0 3 8 】

シールド 6 は、第 1 の方向すなわち Z 方向について間隔を開けて配置された第 1 の部分 6 1 および第 2 の部分 6 2 と、第 1 の部分 6 1 と第 2 の部分 6 2 を接続する接続部 6 3 とを含んでいる。第 1 の部分 6 1 、第 2 の部分 6 2 および接続部 6 3 は、5 つの共振器 5 1 ~ 5 5 を囲むように配置されている。

【 0 0 3 9 】

積層体 2 0 は、主要部 2 1 と被覆部 2 2 とを含んでいる。主要部 2 1 は、積層体 2 0 を構成する複数の誘電体層のうちの、積層された 2 つ以上の誘電体層によって構成されてい

50

る。被覆部 22 は、積層体 20 を構成する複数の誘電体層のうちの、主要部 21 を構成する 2 つ以上の誘電体層以外の 1 つ以上の誘電体層によって構成されている。主要部 21 は、2 つ以上の誘電体層の積層方向における両端に位置する第 1 の端面 21 a と第 2 の端面 21 b を有している。被覆部 22 は、第 2 の端面 21 b を覆っている。主要部 21 の第 1 の端面 21 a は、本体 2 の第 1 の端面 2 A と一致している。主要部 21 の第 2 の端面 21 b は、本体 2 の内部に位置している。

【0040】

第 1 の部分 61 は、第 1 の端面 21 a に配置された第 1 の導体層 313 によって構成されている。第 2 の部分 62 は、第 2 の端面 21 b に配置された第 2 の導体層 481 によって構成されている。第 2 の部分 62 は、主要部 21 と被覆部 22 の間に介在している。

10

【0041】

共振器 51 は、導体よりなる共振器導体部 510 を有している。共振器 52 は、導体よりなる共振器導体部 520 を有している。共振器 53 は、導体よりなる共振器導体部 530 を有している。共振器 54 は、導体よりなる共振器導体部 540 を有している。共振器 55 は、導体よりなる共振器導体部 550 を有している。共振器導体部 510 は、本発明における第 1 の共振器導体部に対応する。共振器導体部 550 は、本発明における第 2 の共振器導体部に対応する。

【0042】

共振器導体部 510, 520, 530, 540, 550 の各々は、第 1 の方向すなわち Z 方向と交差する方向に延びている。本実施の形態では特に、共振器導体部 510, 520, 530, 540, 550 の各々は、第 1 の方向すなわち Z 方向に直交する方向に延びている。

20

【0043】

共振器導体部 510, 520, 530, 540, 550 の各々は、互いに反対側に位置する第 1 端と第 2 端を有している。前述のように、共振器 51 ~ 55 の各々は、両端開放型共振器である。そのため、共振器導体部 510, 520, 530, 540, 550 の各々の第 1 端と第 2 端は、いずれも開放されている。共振器導体部 510, 520, 530, 540, 550 の各々は、バンドパスフィルタ 1 の通過帯域の中心周波数に対応する波長の 1/2 またはそれに近い長さを有している。

【0044】

第 1 の仕切り部 7 は、その少なくとも一部が共振器導体部 510 と共振器導体部 550 の間を通過するように延びて、第 1 の部分 61 と第 2 の部分 62 とに接している。本実施の形態では特に、第 1 の仕切り部 7 は、第 1 の方向すなわち Z 方向に延びている。また、第 1 の仕切り部 7 は、第 1 の部分 61 と第 2 の部分 62 を最短経路で接続している。すなわち、第 1 の仕切り部 7 の Z 方向の長さは、第 1 の部分 61 と第 2 の部分 62 の間の距離と等しい。

30

【0045】

また、第 1 の仕切り部 7 は、主要部 21 を構成する 2 つ以上の誘電体層を貫通している。本実施の形態では、第 1 の仕切り部 7 は、それぞれ主要部 21 を構成する 2 つ以上の誘電体層を貫通する複数のスルーホール列 7T を含んでいる。複数のスルーホール列 7T は、本発明における第 1 のスルーホール列に対応する。図 1 では、個々のスルーホール列 7T を円柱で表している。複数のスルーホール列 7T の各々は、直列に接続された 2 つ以上のスルーホールを含んでいる。複数のスルーホール列 7T の各々は、Z 方向に延びている。また、複数のスルーホール列 7T は、Y 方向に並ぶように配列されている。本実施の形態では、スルーホール列 7T の数は 5 である。

40

【0046】

第 2 の仕切り部 8 は、共振器導体部 520, 530, 540 で囲まれた領域を通過するように延びて、第 1 の部分 61 と第 2 の部分 62 とに接している。本実施の形態では特に、第 2 の仕切り部 8 は、第 1 の方向すなわち Z 方向に延びている。また、第 2 の仕切り部 8 は、第 1 の部分 61 と第 2 の部分 62 を最短経路で接続している。すなわち、第 2 の仕

50

切り部 8 の Z 方向の長さは、第 1 の部分 6 1 と第 2 の部分 6 2 の間の距離と等しい。

【 0 0 4 7 】

また、第 2 の仕切り部 8 は、主要部 2 1 を構成する 2 つ以上の誘電体層を貫通している。本実施の形態では、第 2 の仕切り部 8 は、それぞれ主要部 2 1 を構成する 2 つ以上の誘電体層を貫通する複数のスルーホール列 8 T を含んでいる。図 1 では、個々のスルーホール列 8 T を円柱で表している。複数のスルーホール列 8 T の各々は、直列に接続された 2 つ以上のスルーホールを含んでいる。複数のスルーホール列 8 T の各々は、Z 方向に延びている。また、複数のスルーホール列 8 T は、X 方向に並ぶように配列されている。本実施の形態では、スルーホール列 8 T の数は 5 である。

【 0 0 4 8 】

シールド 6 の接続部 6 3 は、それぞれ主要部 2 1 を構成する 2 つ以上の誘電体層を貫通する複数のスルーホール列 6 3 T を含んでいる。複数のスルーホール列 6 3 T は、本発明における第 2 のスルーホール列に対応する。図 1 では、個々のスルーホール列 6 3 T を円柱で表している。図 1 において、5 つのスルーホール列 7 T と 5 つのスルーホール列 8 T 以外の複数の円柱で表わされた複数のスルーホール列は、全てスルーホール列 6 3 T である。複数のスルーホール列 6 3 T の各々は、直列に接続された 2 つ以上のスルーホールを含んでいる。複数のスルーホール列 6 3 T の各々は、Z 方向に延びている。

【 0 0 4 9 】

次に、図 3 ないし図 1 1 を参照して、積層体 2 0 を構成する複数の誘電体層と、この複数の誘電体層に形成された複数の導体層および複数のスルーホールの構成の一例について説明する。この例では、積層体 2 0 は、積層された 1 8 層の誘電体層を有している。以下、この 1 8 層の誘電体層を、下から順に 1 層目ないし 1 8 層目の誘電体層と呼ぶ。また、1 層目ないし 1 8 層目の誘電体層を符号 3 1 ~ 4 8 で表す。主要部 2 1 は、1 層目ないし 1 7 層目の誘電体層 3 1 ~ 4 7 によって構成されている。被覆部 2 2 は、1 8 層目の誘電体層 4 8 によって構成されている。図 3 ないし図 1 0 において、複数の円は複数のスルーホールを表している。

【 0 0 5 0 】

図 3 は、1 層目の誘電体層 3 1 のパターン形成面を示している。誘電体層 3 1 のパターン形成面には、第 1 の入出力ポート 3 を構成する導体層 3 1 1 と、第 2 の入出力ポート 4 を構成する導体層 3 1 2 と、シールド 6 の第 1 の部分 6 1 を構成する第 1 の導体層 3 1 3 とが形成されている。

【 0 0 5 1 】

また、誘電体層 3 1 には、導体層 3 1 1 に接続されたスルーホール 3 1 T 1 と、導体層 3 1 2 に接続されたスルーホール 3 1 T 2 とが形成されている。誘電体層 3 1 には、更に、5 つのスルーホール列 7 T の一部を構成する 5 つのスルーホール 7 T 1 と、5 つのスルーホール列 8 T の一部を構成する 5 つのスルーホール 8 T 1 と、複数のスルーホール列 6 3 T の一部を構成する複数のスルーホール 6 3 T 1 が形成されている。図 3 において、スルーホール 3 1 T 1 , 3 1 T 2 , 7 T 1 , 8 T 1 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 6 3 T 1 である。スルーホール 7 T 1 , 8 T 1 , 6 3 T 1 は、第 1 の導体層 3 1 3 に接続されている。

【 0 0 5 2 】

図 4 は、2 層目の誘電体層 3 2 のパターン形成面を示している。誘電体層 3 2 のパターン形成面には、導体層 3 2 1 , 3 2 2 が形成されている。導体層 3 2 1 , 3 2 2 には、それぞれ図 3 に示したスルーホール 3 1 T 1 , 3 1 T 2 が接続されている。

【 0 0 5 3 】

また、誘電体層 3 2 には、導体層 3 2 1 に接続されたスルーホール 3 2 T 1 と、導体層 3 2 2 に接続されたスルーホール 3 2 T 2 とが形成されている。

【 0 0 5 4 】

誘電体層 3 2 には、更に、5 つのスルーホール列 7 T の一部を構成する 5 つのスルーホール 7 T 2 が形成されている。5 つのスルーホール 7 T 2 には、図 3 に示した 5 つのスル

10

20

30

40

50

ーホール 7 T 1 が接続されている。

【 0 0 5 5 】

誘電体層 3 2 には、更に、5 つのスルーホール列 8 T の一部を構成する 5 つのスルーホール 8 T 2 が形成されている。5 つのスルーホール 8 T 2 には、図 3 に示した 5 つのスルーホール 8 T 1 が接続されている。

【 0 0 5 6 】

誘電体層 3 2 には、更に、複数のスルーホール列 6 3 T の一部を構成する複数のスルーホール 6 3 T 2 が形成されている。図 4 において、スルーホール 3 2 T 1 , 3 2 T 2 , 7 T 2 , 8 T 2 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 6 3 T 2 である。複数のスルーホール 6 3 T 2 には、図 3 に示した複数のスルーホール 6 3 T 1 が接続されている。

10

【 0 0 5 7 】

図 5 は、3 層目の誘電体層 3 3 のパターン形成面を示している。誘電体層 3 3 には、スルーホール 3 3 T 1 , 3 3 T 2 が形成されている。スルーホール 3 3 T 1 , 3 3 T 2 には、それぞれ、図 4 に示したスルーホール 3 2 T 1 , 3 2 T 2 が接続されている。

【 0 0 5 8 】

誘電体層 3 3 には、更に、5 つのスルーホール列 7 T の一部を構成する 5 つのスルーホール 7 T 3 が形成されている。5 つのスルーホール 7 T 3 には、図 4 に示した 5 つのスルーホール 7 T 2 が接続されている。

【 0 0 5 9 】

20

誘電体層 3 3 には、更に、5 つのスルーホール列 8 T の一部を構成する 5 つのスルーホール 8 T 3 が形成されている。5 つのスルーホール 8 T 3 には、図 4 に示した 5 つのスルーホール 8 T 2 が接続されている。

【 0 0 6 0 】

誘電体層 3 3 には、更に、複数のスルーホール列 6 3 T の一部を構成する複数のスルーホール 6 3 T 3 が形成されている。図 5 において、スルーホール 3 3 T 1 , 3 3 T 2 , 7 T 3 , 8 T 3 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 6 3 T 3 である。複数のスルーホール 6 3 T 3 には、図 4 に示した複数のスルーホール 6 3 T 2 が接続されている。

【 0 0 6 1 】

30

図 6 は、4 層目の誘電体層 3 4 のパターン形成面を示している。誘電体層 3 4 のパターン形成面には、線路 9 1 を構成する導体層 3 4 1 と、線路 9 2 を構成する導体層 3 4 2 が形成されている。導体層 3 4 1 , 3 4 2 の各々は、互いに反対側に位置する第 1 端と第 2 端を有している。導体層 3 4 1 における第 1 端の近傍部分には、図 5 に示したスルーホール 3 3 T 1 が接続されている。導体層 3 4 2 における第 1 端の近傍部分には、図 5 に示したスルーホール 3 3 T 2 が接続されている。導体層 3 4 1 における第 2 端の近傍の一部と、導体層 3 4 2 における第 2 端の近傍の一部は、誘電体層 3 1 , 3 2 , 3 3 を介して、図 3 に示した導体層 3 1 3 に対向している。

【 0 0 6 2 】

また、誘電体層 3 4 には、導体層 3 4 1 における第 1 端の近傍部分に接続されたスルーホール 3 4 T 1 と、導体層 3 4 2 における第 1 端の近傍部分に接続されたスルーホール 3 4 T 2 とが形成されている。

40

【 0 0 6 3 】

誘電体層 3 4 には、更に、5 つのスルーホール列 7 T の一部を構成する 5 つのスルーホール 7 T 4 が形成されている。5 つのスルーホール 7 T 4 には、図 5 に示した 5 つのスルーホール 7 T 3 が接続されている。

【 0 0 6 4 】

誘電体層 3 4 には、更に、5 つのスルーホール列 8 T の一部を構成する 5 つのスルーホール 8 T 4 が形成されている。5 つのスルーホール 8 T 4 には、図 5 に示した 5 つのスルーホール 8 T 3 が接続されている。

50

## 【 0 0 6 5 】

誘電体層 3 4 には、更に、複数のスルーホール列 6 3 T の一部を構成する複数のスルーホール 6 3 T 4 が形成されている。図 6 において、スルーホール 3 4 T 1 , 3 4 T 2 , 7 T 4 , 8 T 4 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 6 3 T 4 である。複数のスルーホール 6 3 T 4 には、図 5 に示した複数のスルーホール 6 3 T 3 が接続されている。

## 【 0 0 6 6 】

図 7 は、5 層目ないし 7 層目の誘電体層 3 5 ~ 3 7 のパターン形成面を示している。誘電体層 3 5 ~ 3 7 の各々には、スルーホール 3 5 T 1 , 3 5 T 2 が形成されている。5 層目の誘電体層 3 5 に形成されたスルーホール 3 5 T 1 , 3 5 T 2 には、それぞれ、図 6 に示したスルーホール 3 4 T 1 , 3 4 T 2 が接続されている。

10

## 【 0 0 6 7 】

誘電体層 3 5 ~ 3 7 の各々には、更に、5 つのスルーホール列 7 T の一部を構成する 5 つのスルーホール 7 T 5 が形成されている。5 層目の誘電体層 3 5 に形成された 5 つのスルーホール 7 T 5 には、図 6 に示した 5 つのスルーホール 7 T 4 が接続されている。

## 【 0 0 6 8 】

誘電体層 3 5 ~ 3 7 の各々には、更に、5 つのスルーホール列 8 T の一部を構成する 5 つのスルーホール 8 T 5 が形成されている。5 層目の誘電体層 3 5 に形成された 5 つのスルーホール 8 T 5 には、図 6 に示した 5 つのスルーホール 8 T 4 が接続されている。

## 【 0 0 6 9 】

誘電体層 3 5 ~ 3 7 の各々には、更に、複数のスルーホール列 6 3 T の一部を構成する複数のスルーホール 6 3 T 5 が形成されている。図 7 において、スルーホール 3 5 T 1 , 3 5 T 2 , 7 T 5 , 8 T 5 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 6 3 T 5 である。5 層目の誘電体層 3 5 に形成された複数のスルーホール 6 3 T 5 には、図 6 に示した複数のスルーホール 6 3 T 4 が接続されている。

20

## 【 0 0 7 0 】

誘電体層 3 5 ~ 3 7 では、上下に隣接する同じ符号のスルーホール同士が互いに接続されている。

## 【 0 0 7 1 】

図 8 は、8 層目の誘電体層 3 8 のパターン形成面を示している。誘電体層 3 8 のパターン形成面には、図 2 に示したキャパシタ C 1 を構成するための導体層 3 8 1 と、図 2 に示したキャパシタ C 2 を構成するための導体層 3 8 2 とが形成されている。導体層 3 8 1 には、7 層目の誘電体層 3 7 に形成されたスルーホール 3 5 T 1 が接続されている。導体層 3 8 2 には、7 層目の誘電体層 3 7 に形成されたスルーホール 3 5 T 2 が接続されている。

30

## 【 0 0 7 2 】

誘電体層 3 8 のパターン形成面には、更に、それぞれ図 2 に示したキャパシタ C 1 2 , C 2 3 , C 3 4 , C 4 5 を構成するための導体層 3 8 3 , 3 8 4 , 3 8 5 , 3 8 6 が形成されている。

## 【 0 0 7 3 】

また、誘電体層 3 8 には、5 つのスルーホール列 7 T の一部を構成する 5 つのスルーホール 7 T 8 が形成されている。5 つのスルーホール 7 T 8 には、7 層目の誘電体層 3 7 に形成された 5 つのスルーホール 7 T 5 が接続されている。

40

## 【 0 0 7 4 】

誘電体層 3 8 には、更に、5 つのスルーホール列 8 T の一部を構成する 5 つのスルーホール 8 T 8 が形成されている。5 つのスルーホール 8 T 8 には、7 層目の誘電体層 3 7 に形成された 5 つのスルーホール 8 T 5 が接続されている。

## 【 0 0 7 5 】

誘電体層 3 8 には、更に、複数のスルーホール列 6 3 T の一部を構成する複数のスルーホール 6 3 T 8 が形成されている。図 8 において、スルーホール 7 T 8 , 8 T 8 以外の複

50

数の円で表わされた複数のスルーホールは、全てスルーホール 6 3 T 8 である。複数のスルーホール 6 3 T 8 には、7 層目の誘電体層 3 7 に形成された複数のスルーホール 6 3 T 5 が接続されている。

【 0 0 7 6 】

図 9 は、9 層目の誘電体層 3 9 のパターン形成面を示している。誘電体層 3 9 のパターン形成面には、共振器導体部 5 1 0 , 5 2 0 , 5 3 0 , 5 4 0 , 5 5 0 が形成されている。

【 0 0 7 7 】

共振器導体部 5 1 0 は、互いに反対側に位置する第 1 端 5 1 0 a と第 2 端 5 1 0 b を有している。共振器導体部 5 2 0 は、互いに反対側に位置する第 1 端 5 2 0 a と第 2 端 5 2 0 b を有している。共振器導体部 5 3 0 は、互いに反対側に位置する第 1 端 5 3 0 a と第 2 端 5 3 0 b を有している。共振器導体部 5 4 0 は、互いに反対側に位置する第 1 端 5 4 0 a と第 2 端 5 4 0 b を有している。共振器導体部 5 5 0 は、互いに反対側に位置する第 1 端 5 5 0 a と第 2 端 5 5 0 b を有している。

10

【 0 0 7 8 】

共振器導体部 5 1 0 は、第 1 の部分 5 1 0 A と第 2 の部分 5 1 0 B と第 3 の部分 5 1 0 C を含んでいる。第 1 の部分 5 1 0 A は第 1 端 5 1 0 a を有し、第 2 の部分 5 1 0 B は第 2 端 5 1 0 b を有している。第 1 の部分 5 1 0 A は X 方向に延び、第 2 の部分 5 1 0 B は Y 方向に延びている。第 3 の部分 5 1 0 C は、第 1 の部分 5 1 0 A における第 1 端 5 1 0 a とは反対側の端部と、第 2 の部分 5 1 0 B における第 2 端 5 1 0 b とは反対側の端部と接続している。図 9 では、第 1 の部分 5 1 0 A と第 3 の部分 5 1 0 C の境界と、第 2 の部分 5 1 0 B と第 3 の部分 5 1 0 C の境界を、破線で示している。回路構成上、第 1 の部分 5 1 0 A は、第 2 の部分 5 1 0 B よりも、第 1 の入出力ポート 3 により近い。

20

【 0 0 7 9 】

共振器導体部 5 5 0 は、第 1 の部分 5 5 0 A と第 2 の部分 5 5 0 B と第 3 の部分 5 5 0 C を含んでいる。第 1 の部分 5 5 0 A は第 1 端 5 5 0 a を有し、第 2 の部分 5 5 0 B は第 2 端 5 5 0 b を有している。第 1 の部分 5 5 0 A は X 方向に延び、第 2 の部分 5 5 0 B は Y 方向に延びている。第 3 の部分 5 5 0 C は、第 1 の部分 5 5 0 A における第 1 端 5 5 0 a とは反対側の端部と、第 2 の部分 5 5 0 B における第 2 端 5 5 0 b とは反対側の端部と接続している。図 9 では、第 1 の部分 5 5 0 A と第 3 の部分 5 5 0 C の境界と、第 2 の部分 5 5 0 B と第 3 の部分 5 5 0 C の境界を、破線で示している。回路構成上、第 1 の部分 5 5 0 A は、第 2 の部分 5 5 0 B よりも、第 2 の入出力ポート 4 により近い。

30

【 0 0 8 0 】

共振器導体部 5 1 0 の第 2 の部分 5 1 0 B と共振器導体部 5 5 0 の第 2 の部分 5 5 0 B は、所定の間隔を開けて X 方向に隣接している。第 2 の部分 5 1 0 B と第 2 の部分 5 5 0 B の間隔は、共振器導体部 5 1 0 , 5 5 0 の各々の長さよりも小さい。

【 0 0 8 1 】

共振器導体部 5 2 0 は、第 1 の部分 5 2 0 A と第 2 の部分 5 2 0 B と第 3 の部分 5 2 0 C を含んでいる。第 1 の部分 5 2 0 A は第 1 端 5 2 0 a を有し、第 2 の部分 5 2 0 B は第 2 端 5 2 0 b を有している。第 1 の部分 5 2 0 A は X 方向に延び、第 2 の部分 5 2 0 B は Y 方向に延びている。第 3 の部分 5 2 0 C は、第 1 の部分 5 2 0 A における第 1 端 5 2 0 a とは反対側の端部と、第 2 の部分 5 2 0 B における第 2 端 5 2 0 b とは反対側の端部と接続している。図 9 では、第 1 の部分 5 2 0 A と第 3 の部分 5 2 0 C の境界と、第 2 の部分 5 2 0 B と第 3 の部分 5 2 0 C の境界を、破線で示している。第 1 端 5 2 0 a は、共振器導体部 5 1 0 の第 2 端 5 1 0 b の近傍に配置されている。

40

【 0 0 8 2 】

共振器導体部 5 4 0 は、第 1 の部分 5 4 0 A と第 2 の部分 5 4 0 B と第 3 の部分 5 4 0 C を含んでいる。第 1 の部分 5 4 0 A は第 1 端 5 4 0 a を有し、第 2 の部分 5 4 0 B は第 2 端 5 4 0 b を有している。第 1 の部分 5 4 0 A は X 方向に延び、第 2 の部分 5 4 0 B は Y 方向に延びている。第 3 の部分 5 4 0 C は、第 1 の部分 5 4 0 A における第 1 端 5 4 0

50

aとは反対側の端部と、第2の部分540Bにおける第2端540bとは反対側の端部と接続している。図9では、第1の部分540Aと第3の部分540Cの境界と、第2の部分540Bと第3の部分540Cの境界を、破線で示している。第1端540aは、共振器導体部550の第2端550bの近傍に配置されている。

【0083】

共振器導体部520の第1端520aと共振器導体部540の第1端540aは、所定の間隔を開けて隣接している。第1端520aと第1端540aの間隔は、共振器導体部520, 540の各々の長さよりも十分に小さい。

【0084】

共振器導体部530は、X方向に延びている。共振器導体部530の第1端530aは、共振器導体部520の第2端520bの近傍に配置されている。共振器導体部530の第2端530bは、共振器導体部540の第2端540bの近傍に配置されている。

10

【0085】

また、誘電体層39には、5つのスルーホール列7Tの一部を構成する5つのスルーホール7T9が形成されている。5つのスルーホール7T9には、図8に示した5つのスルーホール7T8が接続されている。

【0086】

誘電体層39には、更に、5つのスルーホール列8Tの一部を構成する5つのスルーホール8T9が形成されている。5つのスルーホール8T9には、図8に示した5つのスルーホール8T8が接続されている。

20

【0087】

誘電体層39には、更に、複数のスルーホール列63Tの一部を構成する複数のスルーホール63T9が形成されている。図9において、スルーホール7T9, 8T9以外の複数の円で表わされた複数のスルーホールは、全てスルーホール63T9である。複数のスルーホール63T9には、図8に示した複数のスルーホール63T8が接続されている。

【0088】

図10は、10層目ないし17層目の誘電体層40~47のパターン形成面を示している。誘電体層40~47の各々には、5つのスルーホール列7Tの一部を構成する5つのスルーホール7T10が形成されている。10層目の誘電体層40に形成された5つのスルーホール7T10には、図9に示した5つのスルーホール7T9が接続されている。

30

【0089】

誘電体層40~47の各々には、更に、5つのスルーホール列8Tの一部を構成する5つのスルーホール8T10が形成されている。10層目の誘電体層40に形成された5つのスルーホール8T10には、図9に示した5つのスルーホール8T9が接続されている。

【0090】

誘電体層40~47の各々には、更に、複数のスルーホール列63Tの一部を構成する複数のスルーホール63T10が形成されている。図10において、スルーホール7T10, 8T10以外の複数の円で表わされた複数のスルーホールは、全てスルーホール63T10である。10層目の誘電体層40に形成された複数のスルーホール63T10には、図9に示した複数のスルーホール63T9が接続されている。

40

【0091】

誘電体層40~47では、上下に隣接する同じ符号のスルーホール同士が互いに接続されている。

【0092】

図11は、18層目の誘電体層48のパターン形成面を示している。誘電体層48のパターン形成面には、シールド6の第2の部分62を構成する第2の導体層481が形成されている。第2の導体層481には、17層目の誘電体層47に形成されたスルーホール7T10, 8T10, 63T10が接続されている。

【0093】

50

本実施の形態に係るバンドパスフィルタ 1 は、1 層目の誘電体層 3 1 のパターン形成面が本体 2 の第 1 の端面 2 A になるように、1 層目ないし 1 8 層目の誘電体層 3 1 ~ 4 8 が積層されて構成される。1 8 層目の誘電体層 4 8 におけるパターン形成面とは反対側の面は、本体 2 の第 2 の端面 2 B になる。1 層目ないし 1 8 層目の誘電体層 3 1 ~ 4 8 は、積層体 2 0 を構成する。

【 0 0 9 4 】

共振器 5 1 ~ 5 5 のそれぞれの共振器導体部 5 1 0 , 5 2 0 , 5 3 0 , 5 4 0 , 5 5 0 は、第 1 の方向すなわち Z 方向に関して、積層体 2 0 内の同じ位置に配置されている。

【 0 0 9 5 】

第 1 の入出力ポート 3 を構成する導体層 3 1 1 は、スルーホール 3 1 T 1、導体層 3 2 1 およびスルーホール 3 2 T 1 , 3 3 T 1 , 3 4 T 1 , 3 5 T 1 を介して、図 8 に示した導体層 3 8 1 に接続されている。導体層 3 8 1 は、誘電体層 3 8 を介して、図 9 に示した共振器導体部 5 1 0 における第 1 端 5 1 0 a の近傍部分に対向している。図 2 に示したキャパシタ C 1 は、導体層 3 8 1 と共振器導体部 5 1 0 と、これらの間の誘電体層 3 8 とによって構成されている。

10

【 0 0 9 6 】

第 2 の入出力ポート 4 を構成する導体層 3 1 2 は、スルーホール 3 1 T 2、導体層 3 2 2 およびスルーホール 3 2 T 2 , 3 3 T 2 , 3 4 T 2 , 3 5 T 2 を介して、図 8 に示した導体層 3 8 2 に接続されている。導体層 3 8 2 は、誘電体層 3 8 を介して、図 9 に示した共振器導体部 5 5 0 における第 1 端 5 5 0 a の近傍部分に対向している。図 2 に示したキャ

20

【 0 0 9 7 】

図 8 に示した導体層 3 8 3 は、誘電体層 3 8 を介して、共振器導体部 5 1 0 における第 2 端 5 1 0 b の近傍部分と、共振器導体部 5 2 0 における第 1 端 5 2 0 a の近傍部分とに対向している。図 2 に示したキャパシタ C 1 2 は、導体層 3 8 3 と、共振器導体部 5 1 0 , 5 2 0 と、これらの間の誘電体層 3 8 とによって構成されている。

【 0 0 9 8 】

図 8 に示した導体層 3 8 4 は、誘電体層 3 8 を介して、共振器導体部 5 2 0 における第 2 端 5 2 0 b の近傍部分と、共振器導体部 5 3 0 における第 1 端 5 3 0 a の近傍部分とに対向している。図 2 に示したキャパシタ C 2 3 は、導体層 3 8 4 と、共振器導体部 5 2 0 , 5 3 0 と、これらの間の誘電体層 3 8 とによって構成されている。

30

【 0 0 9 9 】

図 8 に示した導体層 3 8 5 は、誘電体層 3 8 を介して、共振器導体部 5 3 0 における第 2 端 5 3 0 b の近傍部分と、共振器導体部 5 4 0 における第 2 端 5 4 0 b の近傍部分とに対向している。図 2 に示したキャパシタ C 3 4 は、導体層 3 8 5 と、共振器導体部 5 3 0 , 5 4 0 と、これらの間の誘電体層 3 8 とによって構成されている。

【 0 1 0 0 】

図 8 に示した導体層 3 8 6 は、誘電体層 3 8 を介して、共振器導体部 5 4 0 における第 1 端 5 4 0 a の近傍部分と、共振器導体部 5 5 0 における第 2 端 5 5 0 b の近傍部分とに対向している。図 2 に示したキャパシタ C 4 5 は、導体層 3 8 6 と、共振器導体部 5 4 0 , 5 5 0 と、これらの間の誘電体層 3 8 とによって構成されている。

40

【 0 1 0 1 】

第 1 の仕切り部 7 の 5 つのスルーホール列 7 T の各々は、スルーホール 7 T 1 , 7 T 2 , 7 T 3 , 7 T 4 , 7 T 5 , 7 T 8 , 7 T 9 , 7 T 1 0 が、Z 方向に直列に接続されることによって構成されている。

【 0 1 0 2 】

図 3 ないし図 1 1 に示した例では、第 1 の仕切り部 7 の一部が、共振器導体部 5 1 0 の第 2 の部分 5 1 0 B と、共振器導体部 5 5 0 の第 2 の部分 5 5 0 B との間を通過するように延びて、第 1 の部分 6 1 と第 2 の部分 6 2 とに接している。

50

## 【 0 1 0 3 】

第2の仕切り部8の5つのスルーホール列8Tの各々は、スルーホール8T1, 8T2, 8T3, 8T4, 8T5, 8T8, 8T9, 8T10が、Z方向に直列に接続されることによって構成されている。

## 【 0 1 0 4 】

接続部63の複数のスルーホール列63Tの各々は、スルーホール63T1, 63T2, 63T3, 63T4, 63T5, 63T8, 63T9, 63T10が、Z方向に直列に接続されることによって構成されている。

## 【 0 1 0 5 】

本実施の形態では、回路構成上隣接していない共振器51, 55が磁気結合し、回路構成上隣接していない共振器52, 54が容量結合している。共振器51と共振器52は回路構成上隣接し、且つ容量結合している。また、共振器55と共振器54は回路構成上隣接し、且つ容量結合している。このような回路構成上の関係を有する共振器51, 52, 54, 55の共振器導体部510, 520, 540, 550は、以下のような物理的な関係を有している。

10

## 【 0 1 0 6 】

共振器51, 55のそれぞれの共振器導体部510, 550は、他の共振器の共振器導体部を介することなく物理的に隣接している。本実施の形態では特に、いずれもY方向に延びる共振器導体部510の第2の部分510Bと共振器導体部550の第2の部分550Bが、それらの間に他の共振器の共振器導体部を介することなく、X方向に物理的に隣接している。これにより、共振器51, 55間の磁気結合が実現されている。

20

## 【 0 1 0 7 】

また、共振器52, 54のそれぞれの共振器導体部520, 540は、他の共振器の共振器導体部を介することなく物理的に隣接している。本実施の形態では特に、共振器導体部520の第1端520aと、共振器導体部540の第1端540aが、それらの間に他の共振器の共振器導体部を介することなく、小さい間隔を開けて隣接している。これにより、共振器52, 54間の容量結合が実現されている。

## 【 0 1 0 8 】

また、共振器51, 52のそれぞれの共振器導体部510, 520は、他の共振器の共振器導体部を介することなく物理的に隣接している。これにより、共振器51, 52間の容量結合を容易に実現することができる。

30

## 【 0 1 0 9 】

また、共振器54, 55のそれぞれの共振器導体部540, 550は、他の共振器の共振器導体部を介することなく物理的に隣接している。これにより、共振器54, 55間の容量結合を容易に実現することができる。

## 【 0 1 1 0 】

次に、本実施の形態に係るバンドパスフィルタ1の作用および効果について説明する。バンドパスフィルタ1は、例えば、通過帯域が10~30GHzの準ミリ波帯または30~300GHzのミリ波帯に存在するように設計および構成される。

## 【 0 1 1 1 】

バンドパスフィルタ1は、回路構成上、第1の入出力ポート3と第2の入出力ポート4の間に第1の入出力ポート3側から順に配置された共振器51, 52, 53, 54, 55を備えている。共振器51~55は、回路構成上隣接する2つの共振器が電磁結合、特に容量結合するように構成されている。

40

## 【 0 1 1 2 】

バンドパスフィルタ1は、シールド6を備えている。シールド6は、バンドパスフィルタ1の周囲へ電磁波が放射されることを防止する機能を有する。本実施の形態では、シールド6とその内側の誘電体によって導波管に似た構造が形成されることによって、1つ以上の導波管モードが生じ得る。この1つ以上の導波管モードの共振周波数は、通常、バンドパスフィルタ1の通過帯域よりも高い周波数領域に存在する。もし、共振周波数が最も

50

低い導波管モードすなわち最低次導波管モードの共振周波数が、バンドパスフィルタ 1 の通過帯域に比較的近いと、最低次導波管モードの共振周波数における不要な共振によって、通過帯域よりも高い周波数領域における減衰特性が悪化するという問題が生じる。

【 0 1 1 3 】

本実施の形態に係るバンドパスフィルタ 1 は、第 1 および第 2 の仕切り部 7 , 8 を備えることによって、上記の問題の発生を防止している。以下、これについて詳しく説明する。まず、第 1 および第 2 の仕切り部 7 , 8 が無いと仮定すると、最低次導波管モードの共振周波数は、シールド 6 で囲まれた空間の形状に依存する。一般的に、この空間が大きいほど、最低次導波管モードの共振周波数は低くなる。

【 0 1 1 4 】

これに対し、本実施の形態では、第 1 および第 2 の仕切り部 7 , 8 によって、シールド 6 で囲まれた空間が、複数の空間に仕切られる。本実施の形態では特に、第 1 の仕切り部 7 によって、シールド 6 で囲まれた空間が、共振器導体部 5 1 0 が存在する空間と、共振器導体部 5 5 0 が存在する空間とに仕切られる。

【 0 1 1 5 】

本実施の形態では、最低次導波管モードの共振周波数は、第 1 および第 2 の仕切り部 7 , 8 によって仕切られた複数の空間の各々の形状に依存する。この複数の空間の各々は、第 1 および第 2 の仕切り部 7 , 8 が無いと仮定したときのシールド 6 で囲まれた空間よりも小さい。そのため、本実施の形態によれば、第 1 および第 2 の仕切り部 7 , 8 が無い場合に比べて、最低次導波管モードの共振周波数を高くすることができる。これにより、本実施の形態に係るバンドパスフィルタ 1 によれば、最低次導波管モードによって通過帯域よりも高い周波数領域における減衰特性が悪化することを防止することができる。

【 0 1 1 6 】

また、本実施の形態では、回路構成上隣接していない 1 段目の共振器 5 1 と 5 段目の共振器 5 5 が磁気結合している。これにより、本実施の形態によれば、挿入損失の周波数特性において、通過帯域よりも低く通過帯域に近い周波数領域である第 1 の通過帯域近傍領域と、通過帯域よりも高く通過帯域に近い周波数領域である第 2 の通過帯域近傍領域の少なくとも一方に、減衰極を生じさせることができる。なお、通過帯域は、例えば、挿入損失の最小値から 3 d B だけ挿入損失が大きくなる 2 つの周波数の間の周波数帯域である。

【 0 1 1 7 】

本実施の形態では特に、1 段目の共振器 5 1 と 5 段目の共振器 5 5 の間の磁気結合は、第 1 の通過帯域近傍領域に減衰極を生じさせる。

【 0 1 1 8 】

また、本実施の形態では、回路構成上隣接していない 2 段目の共振器 5 2 と 4 段目の共振器 5 4 が容量結合している。これにより、本実施の形態によれば、第 2 の通過帯域近傍領域に減衰極を生じさせることができる。

【 0 1 1 9 】

これらのことから、本実施の形態によれば、5 つの共振器 5 1 ~ 5 5 とシールド 6 を含み、良好な特性を有するバンドパスフィルタ 1 を実現することができる。本実施の形態におけるバンドパスフィルタ 1 の良好な特性とは、具体的には、第 1 の通過帯域近傍領域と第 2 の通過帯域近傍領域の両方において挿入損失が急峻に変化することと、最低次導波管モードに起因した減衰特性の悪化が抑制されていることである。

【 0 1 2 0 】

また、本実施の形態では、第 1 の仕切り部 7 は、その少なくとも一部が共振器導体部 5 1 0 と共振器導体部 5 5 0 の間を通過するように配置されている。共振器導体部 5 1 0 と共振器導体部 5 5 0 は、回路構成上隣接していないが磁気結合している共振器 5 1 と共振器 5 5 を構成している。共振器 5 1 , 5 5 間の磁気結合は、回路構成上隣接する 2 つの共振器間の電磁結合よりも弱くてよい。そのため、本実施の形態では、第 1 の仕切り部 7 を、その少なくとも一部が共振器導体部 5 1 0 と共振器導体部 5 5 0 の間を通過するように配置しながら、共振器 5 1 , 5 5 を磁気結合させることができる。これにより、本実施の

10

20

30

40

50

形態によれば、第1の仕切り部7を設けて最低次導波管モードに起因した減衰特性の悪化を抑制することと、共振器51, 55を磁気結合させて減衰極を生じさせることとを両立させて、バンドパスフィルタ1の良好な特性を実現することができる。

【0121】

ところで、本実施の形態における5つの共振器51~55の各々は、1/2波長共振器である。この場合、共振器導体部510, 520, 530, 540, 550の各々は、通過帯域を決定する基本共振周波数の基本共振モードの他に、基本共振周波数の2倍の共振周波数の高調波共振モードを有する場合がある。高調波共振モードは、通過帯域よりも高い周波数領域における減衰特性を悪化させるおそれがある。

【0122】

これに対し、本実施の形態に係るバンドパスフィルタ1では、ノッチフィルタ部によって、基本共振周波数の2倍の共振周波数の信号を減衰させることが可能である。これにより、本実施の形態によれば、高調波共振モードに起因した減衰特性の悪化を抑制することができる。

【0123】

また、本実施の形態では、前述の回路構成上の関係を有する共振器51, 52, 54, 55の共振器導体部510, 520, 540, 550が、前述の物理的な関係を有するように構成されている。これにより、本実施の形態によれば、2つの飛び越し結合を有し、且つ簡単な構造のバンドパスフィルタ1を実現することができる。

【0124】

次に、本実施の形態に係るバンドパスフィルタ1の特性の一例と、第1の比較例のバンドパスフィルタの特性の一例を示す。第1の比較例のバンドパスフィルタは、バンドパスフィルタ1から第1の仕切り部7を除いた構成を有している。

【0125】

図12は、本実施の形態に係るバンドパスフィルタ1の挿入損失の周波数特性の一例を示している。図13は、第1の比較例のバンドパスフィルタの挿入損失の周波数特性の一例を示している。図12および図13に示した特性は、シミュレーションによって求めたものである。図12および図13において、横軸は周波数を示し、縦軸は挿入損失を示している。図12および図13に示した例では、バンドパスフィルタ1および第1の比較例のバンドパスフィルタの通過帯域は、約26~30GHzであり、通過帯域の中心周波数は、約28GHzである。

【0126】

シミュレーションにおけるバンドパスフィルタ1では、第1の仕切り部7の存在を前提として、図12に示したように第1の通過帯域近傍領域と第2の通過帯域近傍領域の両方に減衰極が生じるように、2つの飛び越し結合の大きさが調整されている。第1の通過帯域近傍領域は、約24~26GHzの周波数領域である。第2の通過帯域近傍領域は、約30~32GHzの周波数領域である。図13に示した第1の比較例のバンドパスフィルタの特性では、第1の通過帯域近傍領域には減衰極は無く、第2の通過帯域近傍領域における減衰極における挿入損失はバンドパスフィルタ1に比べて小さくなっている。これは、第1の比較例のバンドパスフィルタでは、第1の仕切り部7を除いたことにより、共振器51, 55間の磁気結合の大きさが、バンドパスフィルタ1において調整された大きさからずれたためである。

【0127】

また、図13に示した第1の比較例のバンドパスフィルタの特性では、約40GHzにおいて挿入損失が極端に小さくなるピークが存在している。これは、約40GHzにおいて最低次導波管モードによる不要な共振が生じているためと考えられる。図12に示したバンドパスフィルタ1の特性では、図13に示した特性において生じているようなピークは存在せず、図13に示した特性に比べて、通過帯域よりも高い周波数領域における減衰特性は良好である。

【0128】

10

20

30

40

50

また、図12に示したバンドパスフィルタ1の特性では、約55GHzにおける挿入損失が大きくなっている。これは、ノッチフィルタ部の作用によるものである。

【0129】

図12から、本実施の形態に係るバンドパスフィルタ1によれば、第1の通過帯域近傍領域と第2の通過帯域近傍領域の両方において挿入損失が急峻に変化し、且つ最低次導波管モードに起因した減衰特性の悪化が抑制された良好な特性を実現できることが分かる。

【0130】

[第2の実施の形態]

次に、本発明の第2の実施の形態について説明する。始めに、図14および図15を参照して、本実施の形態に係るバンドパスフィルタの構成について説明する。図14は、本実施の形態に係るバンドパスフィルタの構造を示す斜視図である。図15は、本実施の形態に係るバンドパスフィルタの回路構成を示す回路図である。

【0131】

本実施の形態に係るバンドパスフィルタ100は、本体2と、第1の入出力ポート3および第2の入出力ポート4と、3つ以上の共振器と、シールド6と、仕切り部107と、結合調整部108とを備えている。本体2は、積層体20を含んでいる。

【0132】

3つ以上の共振器は、回路構成上、第1の入出力ポート3と第2の入出力ポート4の間に設けられている。本実施の形態では、3つ以上の共振器は、6つの共振器151, 152, 153, 154, 155, 156である。6つの共振器151, 152, 153, 154, 155, 156は、回路構成上、第1の入出力ポート3側からこの順に配置されている。6つの共振器151~156は、回路構成上隣接する2つの共振器が電磁結合するように構成されている。具体的に説明すると、共振器151~156は、共振器151, 152が回路構成上隣接して電磁結合し、共振器152, 153が回路構成上隣接して電磁結合し、共振器153, 154が回路構成上隣接して電磁結合し、共振器154, 155が回路構成上隣接して電磁結合し、共振器155, 156が回路構成上隣接して電磁結合するように構成されている。また、本実施の形態では特に、回路構成上隣接する2つの共振器の間の電磁結合は、容量結合である。また、本実施の形態では特に、共振器151~156の各々は、両端開放型共振器であり且つ1/2波長共振器である。

【0133】

シールド6の第1の部分61、第2の部分62および接続部63は、6つの共振器151~156を囲むように配置されている。第1の部分61は、積層体20の主要部21の第1の端面21aに配置された第1の導体層1313によって構成されている。第2の部分62は、積層体20の主要部21の第2の端面21bに配置された第2の導体層1521によって構成されている。

【0134】

バンドパスフィルタ100は、共振器151, 152間の容量結合を実現するキャパシタC112と、共振器152, 153間の容量結合を実現するキャパシタC123と、共振器153, 154間の容量結合を実現するキャパシタC134と、共振器154, 155間の容量結合を実現するキャパシタC145と、共振器155, 156間の容量結合を実現するキャパシタC156とを備えている。

【0135】

本実施の形態では、6つの共振器151~156のうち回路構成上第1の入出力ポート3に対して2番目に近い共振器152と、6つの共振器151~156のうち回路構成上第2の入出力ポート4に対して2番目に近い共振器155は、回路構成上隣接していないが磁気結合している。共振器152は、本発明における第1の共振器に対応する。共振器155は、本発明における第2の共振器に対応する。

【0136】

また、本実施の形態では、6つの共振器151~156のうち回路構成上第1の入出力ポート3に最も近い共振器151と、6つの共振器151~156のうち回路構成上第2

10

20

30

40

50

の入出力ポート4に最も近い共振器156は、回路構成上隣接していないが容量結合している。図15において、符号C116を付したキャパシタの記号は、共振器151, 156間の容量結合を表している。

【0137】

バンドパスフィルタ100は、更に、第1の入出力ポート3と共振器151との間に設けられたキャパシタC101と、第2の入出力ポート4と共振器156との間に設けられたキャパシタC102とを備えている。

【0138】

バンドパスフィルタ100は、更に、第1の実施の形態と同様に、2つの線路91, 92を備えている。

10

【0139】

共振器151は、導体よりなる共振器導体部1510を有している。共振器152は、導体よりなる共振器導体部1520を有している。共振器153は、導体よりなる共振器導体部1530を有している。共振器154は、導体よりなる共振器導体部1540を有している。共振器155は、導体よりなる共振器導体部1550を有している。共振器156は、導体よりなる共振器導体部1560を有している。共振器導体部1520は、本発明における第1の共振器導体部に対応する。共振器導体部1550は、本発明における第2の共振器導体部に対応する。

【0140】

共振器導体部1510, 1520, 1530, 1540, 1550, 1560の各々は、第1の方向すなわちZ方向と交差する方向に延びている。本実施の形態では特に、共振器導体部1510, 1520, 1530, 1540, 1550, 1560の各々は、第1の方向すなわちZ方向に直交する方向に延びている。

20

【0141】

共振器導体部1510, 1520, 1530, 1540, 1550, 1560の各々は、互いに反対側に位置する第1端と第2端を有している。前述のように、共振器151~156の各々は、両端開放型共振器である。そのため、共振器導体部1510, 1520, 1530, 1540, 1550, 1560の各々の第1端と第2端は、いずれも開放されている。共振器導体部1510, 1520, 1530, 1540, 1550, 1560の各々は、バンドパスフィルタ100の通過帯域の中心周波数に対応する波長の1/2またはそれに近い長さを有している。

30

【0142】

仕切り部107は、その少なくとも一部が共振器導体部1520と共振器導体部1550の間を通過するように延びて、第1の部分61と第2の部分62とに接している。本実施の形態では特に、仕切り部107は、第1の方向すなわちZ方向に延びている。また、仕切り部107は、第1の部分61と第2の部分62を最短経路で接続している。すなわち、仕切り部107のZ方向の長さは、第1の部分61と第2の部分62の間の距離と等しい。

【0143】

また、仕切り部107は、主要部21を構成する2つ以上の誘電体層を貫通している。本実施の形態では、仕切り部107は、それぞれ主要部21を構成する2つ以上の誘電体層を貫通する複数のスルーホール列107Tと、導体層107Cとを含んでいる。複数のスルーホール列107Tは、本発明における第1のスルーホール列に対応する。図14では、個々のスルーホール列107Tを円柱で表している。複数のスルーホール列107Tの各々は、直列に接続された2つ以上のスルーホールを含んでいる。複数のスルーホール列107Tの各々は、Z方向に延びている。また、複数のスルーホール列107Tは、Y方向に並ぶように配列されている。本実施の形態では、スルーホール列107Tの数は7である。

40

【0144】

結合調整部108は、共振器151, 156間の容量結合の大きさを調整するためのも

50

のである。結合調整部 108 は、それぞれ主要部 21 を構成する 2 つ以上の誘電体層を貫通する複数のスルーホール列 108 T を含んでいる。図 14 では、個々のスルーホール列 108 T を円柱で表している。複数のスルーホール列 108 T の各々は、直列に接続された 2 つ以上のスルーホールを含んでいる。複数のスルーホール列 108 T の各々は、Z 方向に延びて、第 1 の部分 61 と第 2 の部分 62 とに接している。また、複数のスルーホール列 108 T は、共振器導体部 1510 の第 2 端と共振器導体部 1560 の第 2 端の近傍において、Y 方向に並ぶように配列されている。本実施の形態では、スルーホール列 108 T の数は 2 である。

#### 【0145】

シールド 6 の接続部 63 は、それぞれ主要部 21 を構成する 2 つ以上の誘電体層を貫通する複数のスルーホール列 163 T を含んでいる。複数のスルーホール列 163 T は、本発明における第 2 のスルーホール列に対応する。図 14 では、個々のスルーホール列 163 T を円柱で表している。図 14 において、7 つのスルーホール列 107 T と 2 つのスルーホール列 108 T 以外の複数の円柱で表わされた複数のスルーホール列は、全てスルーホール列 163 T である。複数のスルーホール列 163 T の各々は、直列に接続された 2 つ以上のスルーホールを含んでいる。複数のスルーホール列 163 T の各々は、Z 方向に延びている。

#### 【0146】

次に、図 16 ないし図 24 を参照して、本実施の形態における積層体 20 を構成する複数の誘電体層と、この複数の誘電体層に形成された複数の導体層および複数のスルーホールの構成の一例について説明する。この例では、積層体 20 は、積層された 22 層の誘電体層を有している。この 22 層の誘電体層を、下から順に 1 層目ないし 22 層目の誘電体層と呼ぶ。また、1 層目ないし 22 層目の誘電体層を符号 131 ~ 152 で表す。主要部 21 は、1 層目ないし 21 層目の誘電体層 131 ~ 151 によって構成されている。被覆部 22 は、22 層目の誘電体層 152 によって構成されている。図 16 ないし図 23 において、複数の円は複数のスルーホールを表している。

#### 【0147】

図 16 は、1 層目の誘電体層 131 のパターン形成面を示している。誘電体層 131 のパターン形成面には、第 1 の入出力ポート 3 を構成する導体層 1311 と、第 2 の入出力ポート 4 を構成する導体層 1312 と、シールド 6 の第 1 の部分 61 を構成する第 1 の導体層 1313 とが形成されている。

#### 【0148】

また、誘電体層 131 には、導体層 1311 に接続されたスルーホール 131T1 と、導体層 1312 に接続されたスルーホール 131T2 とが形成されている。誘電体層 131 には、更に、7 つのスルーホール列 107 T の一部を構成する 7 つのスルーホール 107T1 と、2 つのスルーホール列 108 T の一部を構成する 2 つのスルーホール 108T1 と、複数のスルーホール列 163 T の一部を構成する複数のスルーホール 163T1 が形成されている。図 16 において、スルーホール 131T1, 131T2, 107T1, 108T1 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 163T1 である。スルーホール 107T1, 108T1, 163T1 は、第 1 の導体層 1313 に接続されている。

#### 【0149】

図 17 は、2 層目および 3 層目の誘電体層 132, 133 のパターン形成面を示している。誘電体層 132, 133 の各々には、スルーホール 132T1, 132T2 が形成されている。2 層目の誘電体層 132 に形成されたスルーホール 132T1, 132T2 には、それぞれ、図 16 に示したスルーホール 131T1, 131T2 が接続されている。

#### 【0150】

誘電体層 132, 133 の各々には、更に、7 つのスルーホール列 107 T の一部を構成する 7 つのスルーホール 107T2 が形成されている。2 層目の誘電体層 132 に形成された 7 つのスルーホール 107T2 には、図 16 に示した 7 つのスルーホール 107T

10

20

30

40

50

1 が接続されている。

【 0 1 5 1 】

誘電体層 1 3 2 , 1 3 3 の各々には、更に、2つのスルーホール列 1 0 8 T の一部を構成する2つのスルーホール 1 0 8 T 2 が形成されている。2層目の誘電体層 1 3 2 に形成された2つのスルーホール 1 0 8 T 2 には、図 1 6 に示した2つのスルーホール 1 0 8 T 1 が接続されている。

【 0 1 5 2 】

誘電体層 1 3 2 , 1 3 3 の各々には、更に、複数のスルーホール列 1 6 3 T の一部を構成する複数のスルーホール 1 6 3 T 2 が形成されている。図 1 7 において、スルーホール 1 3 2 T 1 , 1 3 2 T 2 , 1 0 7 T 2 , 1 0 8 T 2 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 1 6 3 T 2 である。2層目の誘電体層 1 3 2 に形成された複数のスルーホール 1 6 3 T 2 には、図 1 6 に示した複数のスルーホール 1 6 3 T 1 が接続されている。

【 0 1 5 3 】

誘電体層 1 3 2 , 1 3 3 では、上下に隣接する同じ符号のスルーホール同士が互いに接続されている。

【 0 1 5 4 】

図 1 8 は、4層目の誘電体層 1 3 4 のパターン形成面を示している。誘電体層 1 3 4 のパターン形成面には、線路 9 1 を構成する導体層 1 3 4 1 と、線路 9 2 を構成する導体層 1 3 4 2 が形成されている。導体層 1 3 4 1 , 1 3 4 2 の各々は、互いに反対側に位置する第 1 端と第 2 端を有している。導体層 1 3 4 1 における第 1 端の近傍部分には、3層目の誘電体層 1 3 3 に形成されたスルーホール 1 3 2 T 1 が接続されている。導体層 1 3 4 2 における第 1 端の近傍部分には、3層目の誘電体層 1 3 3 に形成されたスルーホール 1 3 2 T 2 が接続されている。導体層 1 3 4 1 における第 2 端の近傍の一部と、導体層 1 3 4 2 における第 2 端の近傍の一部は、誘電体層 1 3 1 , 1 3 2 , 1 3 3 を介して、図 1 6 に示した導体層 1 3 1 3 に対向している。

【 0 1 5 5 】

また、誘電体層 1 3 4 には、導体層 1 3 4 1 における第 1 端の近傍部分に接続されたスルーホール 1 3 4 T 1 と、導体層 1 3 4 2 における第 1 端の近傍部分に接続されたスルーホール 1 3 4 T 2 とが形成されている。

【 0 1 5 6 】

誘電体層 1 3 4 には、更に、7つのスルーホール列 1 0 7 T の一部を構成する7つのスルーホール 1 0 7 T 4 が形成されている。7つのスルーホール 1 0 7 T 4 には、3層目の誘電体層 1 3 3 に形成された7つのスルーホール 1 0 7 T 2 が接続されている。

【 0 1 5 7 】

誘電体層 1 3 4 には、更に、2つのスルーホール列 1 0 8 T の一部を構成する2つのスルーホール 1 0 8 T 4 が形成されている。2つのスルーホール 1 0 8 T 4 には、3層目の誘電体層 1 3 3 に形成された2つのスルーホール 1 0 8 T 2 が接続されている。

【 0 1 5 8 】

誘電体層 1 3 4 には、更に、複数のスルーホール列 1 6 3 T の一部を構成する複数のスルーホール 1 6 3 T 4 が形成されている。図 1 8 において、スルーホール 1 3 4 T 1 , 1 3 4 T 2 , 1 0 7 T 4 , 1 0 8 T 4 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 1 6 3 T 4 である。複数のスルーホール 1 6 3 T 4 には、3層目の誘電体層 1 3 3 に形成された複数のスルーホール 1 6 3 T 2 が接続されている。

【 0 1 5 9 】

図 1 9 は、5層目ないし9層目の誘電体層 1 3 5 ~ 1 3 9 のパターン形成面を示している。誘電体層 1 3 5 ~ 1 3 9 の各々には、スルーホール 1 3 5 T 1 , 1 3 5 T 2 が形成されている。5層目の誘電体層 1 3 5 に形成されたスルーホール 1 3 5 T 1 , 1 3 5 T 2 には、それぞれ、図 1 8 に示したスルーホール 1 3 4 T 1 , 1 3 4 T 2 が接続されている。

【 0 1 6 0 】

10

20

30

40

50

誘電体層 135 ~ 139 の各々には、更に、7つのスルーホール列 107T の一部を構成する7つのスルーホール 107T5 が形成されている。5層目の誘電体層 135 に形成された7つのスルーホール 107T5 には、図 18 に示した7つのスルーホール 107T4 が接続されている。

【0161】

誘電体層 135 ~ 139 の各々には、更に、2つのスルーホール列 108T の一部を構成する2つのスルーホール 108T5 が形成されている。5層目の誘電体層 135 に形成された2つのスルーホール 108T5 には、図 18 に示した2つのスルーホール 108T4 が接続されている。

【0162】

誘電体層 135 ~ 139 の各々には、更に、複数のスルーホール列 163T の一部を構成する複数のスルーホール 163T5 が形成されている。図 19 において、スルーホール 135T1, 135T2, 107T5, 108T5 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 163T5 である。5層目の誘電体層 135 に形成された複数のスルーホール 163T5 には、図 18 に示した複数のスルーホール 163T4 が接続されている。

【0163】

誘電体層 135 ~ 139 では、上下に隣接する同じ符号のスルーホール同士が互いに接続されている。

【0164】

図 20 は、10層目の誘電体層 140 のパターン形成面を示している。誘電体層 140 のパターン形成面には、図 15 に示したキャパシタ C101 を構成するための導体層 1401 と、図 15 に示したキャパシタ C102 を構成するための導体層 1402 とが形成されている。導体層 1401 には、9層目の誘電体層 139 に形成されたスルーホール 135T1 が接続されている。導体層 1402 には、9層目の誘電体層 139 に形成されたスルーホール 135T2 が接続されている。

【0165】

誘電体層 140 のパターン形成面には、更に、それぞれ図 15 に示したキャパシタ C112, C123, C134, C145, C156 を構成するための導体層 1403, 1404, 1405, 1406, 1407 が形成されている。

【0166】

また、誘電体層 140 には、7つのスルーホール列 107T の一部を構成する7つのスルーホール 107T10 が形成されている。7つのスルーホール 107T10 には、9層目の誘電体層 139 に形成された7つのスルーホール 107T5 が接続されている。

【0167】

誘電体層 140 には、更に、2つのスルーホール列 108T の一部を構成する2つのスルーホール 108T10 が形成されている。2つのスルーホール 108T10 には、9層目の誘電体層 139 に形成された2つのスルーホール 108T5 が接続されている。

【0168】

誘電体層 140 には、更に、複数のスルーホール列 163T の一部を構成する複数のスルーホール 163T10 が形成されている。図 20 において、スルーホール 107T10, 108T10 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 163T10 である。複数のスルーホール 163T10 には、9層目の誘電体層 139 に形成された複数のスルーホール 163T5 が接続されている。

【0169】

図 21 は、11層目の誘電体層 141 のパターン形成面を示している。誘電体層 141 には、7つのスルーホール列 107T の一部を構成する7つのスルーホール 107T11 が形成されている。7つのスルーホール 107T11 には、図 20 に示した7つのスルーホール 107T10 が接続されている。

【0170】

10

20

30

40

50

誘電体層 141 には、更に、2つのスルーホール列 108T の一部を構成する2つのスルーホール 108T11 が形成されている。2つのスルーホール 108T11 には、図 20 に示した2つのスルーホール 108T10 が接続されている。

【0171】

誘電体層 141 には、更に、複数のスルーホール列 163T の一部を構成する複数のスルーホール 163T11 が形成されている。図 21 において、スルーホール 107T11 , 108T11 以外の複数の円で表わされた複数のスルーホールは、全てスルーホール 163T11 である。複数のスルーホール 163T11 には、図 20 に示した複数のスルーホール 163T10 が接続されている。

【0172】

図 22 は、12層目の誘電体層 142 のパターン形成面を示している。誘電体層 142 のパターン形成面には、共振器導体部 1510 , 1520 , 1530 , 1540 , 1550 , 1560 が形成されている。

【0173】

共振器導体部 1510 は、互いに反対側に位置する第1端 1510a と第2端 1510b を有している。共振器導体部 1520 は、互いに反対側に位置する第1端 1520a と第2端 1520b を有している。共振器導体部 1530 は、互いに反対側に位置する第1端 1530a と第2端 1530b を有している。共振器導体部 1540 は、互いに反対側に位置する第1端 1540a と第2端 1540b を有している。共振器導体部 1550 は、互いに反対側に位置する第1端 1550a と第2端 1550b を有している。共振器導体部 1560 は、互いに反対側に位置する第1端 1560a と第2端 1560b を有している。

【0174】

共振器導体部 1510 , 1560 の各々は、X方向に伸びている。また、共振器導体部 1510 , 1560 は、それらと交差してX方向に伸びる1つの直線が存在する位置関係で配置されている。共振器導体部 1510 の第2端 1510b と共振器導体部 1560 の第2端 1560b は、所定の間隔を開けて隣接している。第2端 1510b と第2端 1560b の間隔は、共振器導体部 1510 , 1560 の各々の長さよりも十分に小さい。

【0175】

共振器導体部 1520 , 1550 の各々は、Y方向に伸びている。また、共振器導体部 1520 , 1550 は、所定の間隔を開けてX方向に隣接している。共振器導体部 1520 , 1550 の間隔は、共振器導体部 1520 , 1550 の各々の長さよりも小さい。

【0176】

共振器導体部 1520 の第1端 1520a は、共振器導体部 1510 の第2端 1510b の近傍に配置されている。共振器導体部 1550 の第1端 1550a は、共振器導体部 1560 の第2端 1560b の近傍に配置されている。

【0177】

共振器導体部 1530 は、第1の部分 1530A と第2の部分 1530B と第3の部分 1530C を含んでいる。第1の部分 1530A は第1端 1530a を有し、第2の部分 1530B は第2端 1530b を有している。第1の部分 1530A はX方向に伸び、第2の部分 1530B はY方向に伸びている。第3の部分 1530C は、第1の部分 1530A における第1端 1530a とは反対側の端部と、第2の部分 1530B における第2端 1530b とは反対側の端部と接続している。図 22 では、第1の部分 1530A と第3の部分 1530C の境界と、第2の部分 1530B と第3の部分 1530C の境界を、破線で示している。第1端 1530a は、共振器導体部 1520 の第2端 1520b の近傍に配置されている。

【0178】

共振器導体部 1540 は、第1の部分 1540A と第2の部分 1540B と第3の部分 1540C を含んでいる。第1の部分 1540A は第1端 1540a を有し、第2の部分 1540B は第2端 1540b を有している。第1の部分 1540A はX方向に伸び、第

10

20

30

40

50

2の部分1540BはY方向に延びている。第3の部分1540Cは、第1の部分1540Aにおける第1端1540aとは反対側の端部と、第2の部分1540Bにおける第2端1540bとは反対側の端部と接続している。図22では、第1の部分1540Aと第3の部分1540Cの境界と、第2の部分1540Bと第3の部分1540Cの境界を、破線で示している。第1端1540aは、共振器導体部1550の第2端1550bの近傍に配置されている。

【0179】

共振器導体部1530の第1端1530aと共振器導体部1540の第1端1540aは、所定の間隔を開けて隣接している。

【0180】

誘電体層142のパターン形成面には、更に、仕切り部107の一部を構成する導体層107Cが形成されている。導体層107Cは、共振器導体部1520と共振器導体部1550の間に位置して、Y方向に延びている。

【0181】

また、誘電体層142には、7つのスルーホール列107Tの一部を構成する7つのスルーホール107T12が形成されている。7つのスルーホール107T12は、導体層107Cに接続されている。また、7つのスルーホール107T12には、図21に示した7つのスルーホール107T11が接続されている。

【0182】

誘電体層142には、更に、2つのスルーホール列108Tの一部を構成する2つのスルーホール108T12が形成されている。2つのスルーホール108T12には、図21に示した2つのスルーホール108T11が接続されている。

【0183】

誘電体層142には、更に、複数のスルーホール列163Tの一部を構成する複数のスルーホール163T12が形成されている。図22において、スルーホール107T12、108T12以外の複数の円で表わされた複数のスルーホールは、全てスルーホール163T12である。複数のスルーホール163T12には、図21に示した複数のスルーホール163T11が接続されている。

【0184】

図23は、13層目ないし21層目の誘電体層143~151のパターン形成面を示している。誘電体層143~151の各々には、7つのスルーホール列107Tの一部を構成する7つのスルーホール107T13が形成されている。13層目の誘電体層143に形成された7つのスルーホール107T13には、図22に示した7つのスルーホール107T12が接続されている。

【0185】

誘電体層143~151の各々には、更に、2つのスルーホール列108Tの一部を構成する2つのスルーホール108T13が形成されている。13層目の誘電体層143に形成された2つのスルーホール108T13には、図22に示した2つのスルーホール108T12が接続されている。

【0186】

誘電体層143~151の各々には、更に、複数のスルーホール列163Tの一部を構成する複数のスルーホール163T13が形成されている。図23において、スルーホール107T13、108T13以外の複数の円で表わされた複数のスルーホールは、全てスルーホール163T13である。13層目の誘電体層143に形成された複数のスルーホール163T13には、図22に示した複数のスルーホール163T12が接続されている。

【0187】

誘電体層143~151では、上下に隣接する同じ符号のスルーホール同士が互いに接続されている。

【0188】

10

20

30

40

50

図24は、22層目の誘電体層152のパターン形成面を示している。誘電体層152のパターン形成面には、シールド6の第2の部分62を構成する第2の導体層1521が形成されている。第2の導体層1521には、21層目の誘電体層151に形成されたスルーホール107T13, 108T13, 163T13が接続されている。

【0189】

本実施の形態に係るバンドパスフィルタ100は、1層目の誘電体層131のパターン形成面が本体2の第1の端面2Aになるように、1層目ないし22層目の誘電体層131~152が積層されて構成される。22層目の誘電体層152におけるパターン形成面とは反対側の面は、本体2の第2の端面2Bになる。1層目ないし22層目の誘電体層131~152は、積層体20を構成する。

10

【0190】

共振器151~156のそれぞれの共振器導体部1510, 1520, 1530, 1540, 1550, 1560は、第1の方向すなわちZ方向に関して、積層体20内の同じ位置に配置されている。

【0191】

第1の入出力ポート3を構成する導体層1311は、スルーホール131T1, 132T1, 134T1, 135T1を介して、図20に示した導体層1401に接続されている。導体層1401は、誘電体層140, 141を介して、図22に示した共振器導体部1510における第1端1510aの近傍部分に対向している。図15に示したキャパシタC101は、導体層1401と共振器導体部1510と、これらの間の誘電体層140, 141とによって構成されている。

20

【0192】

第2の入出力ポート4を構成する導体層1312は、スルーホール131T2, 132T2, 134T2, 135T2を介して、図20に示した導体層1402に接続されている。導体層1402は、誘電体層140, 141を介して、図22に示した共振器導体部1560における第1端1560aの近傍部分に対向している。図15に示したキャパシタC102は、導体層1402と共振器導体部1560と、これらの間の誘電体層140, 141とによって構成されている。

【0193】

図20に示した導体層1403は、誘電体層140, 141を介して、共振器導体部1510における第2端1510bの近傍部分と、共振器導体部1520における第1端1520aの近傍部分とに対向している。図15に示したキャパシタC112は、導体層1403と、共振器導体部1510, 1520と、これらの間の誘電体層140, 141とによって構成されている。

30

【0194】

図20に示した導体層1404は、誘電体層140, 141を介して、共振器導体部1520における第2端1520bの近傍部分と、共振器導体部1530における第1端1530aの近傍部分とに対向している。図15に示したキャパシタC123は、導体層1404と、共振器導体部1520, 1530と、これらの間の誘電体層140, 141とによって構成されている。

40

【0195】

図20に示した導体層1405は、誘電体層140, 141を介して、共振器導体部1530における第1端1530aの近傍部分と、共振器導体部1540における第1端1540aの近傍部分とに対向している。図15に示したキャパシタC134は、導体層1405と、共振器導体部1530, 1540と、これらの間の誘電体層140, 141とによって構成されている。

【0196】

図20に示した導体層1406は、誘電体層140, 141を介して、共振器導体部1540における第1端1540aの近傍部分と、共振器導体部1550における第2端1550bの近傍部分とに対向している。図15に示したキャパシタC145は、導体層1

50

406と、共振器導体部1540, 1550と、これらの間の誘電体層140, 141とによって構成されている。

【0197】

図20に示した導体層1407は、誘電体層140, 141を介して、共振器導体部1550における第1端1550aの近傍部分と、共振器導体部1560における第2端1560bの近傍部分とに対向している。図15に示したキャパシタC156は、導体層1407と、共振器導体部1550, 1560と、これらの間の誘電体層140, 141とによって構成されている。

【0198】

仕切り部107の7つのスルーホール列107Tの各々は、スルーホール107T1, 107T2, 107T4, 107T5, 107T10, 107T11, 107T12, 107T13が、Z方向に直列に接続されることによって構成されている。

10

【0199】

図16ないし図24に示した例では、仕切り部107は、共振器導体部1520と共振器導体部1550の間を通過するように延びて、第1の部分61と第2の部分62とに接している。

【0200】

結合調整部108の2つのスルーホール列108Tの各々は、スルーホール108T1, 108T2, 108T4, 108T5, 108T10, 108T11, 108T12, 108T13が、Z方向に直列に接続されることによって構成されている。

20

【0201】

接続部163の複数のスルーホール列163Tの各々は、スルーホール163T1, 163T2, 163T4, 163T5, 163T10, 163T11, 163T12, 163T13が、Z方向に直列に接続されることによって構成されている。

【0202】

本実施の形態では、回路構成上隣接していない共振器152, 155が磁気結合し、回路構成上隣接していない共振器151, 156が容量結合している。共振器152と共振器151は回路構成上隣接し、且つ容量結合している。また、共振器155と共振器156は回路構成上隣接し、且つ容量結合している。このような回路構成上の関係を有する共振器151, 152, 155, 156の共振器導体部1510, 1520, 1550, 1560は、以下のような物理的な関係を有している。

30

【0203】

共振器152, 155のそれぞれの共振器導体部1520, 1550は、他の共振器の共振器導体部を介することなく物理的に隣接している。本実施の形態では特に、いずれもY方向に延びる共振器導体部1520と共振器導体部1550が、それらの間に他の共振器の共振器導体部を介することなく、X方向に物理的に隣接している。これにより、共振器152, 155間の磁気結合が実現されている。

【0204】

また、共振器151, 156のそれぞれの共振器導体部1510, 1560は、他の共振器の共振器導体部を介することなく物理的に隣接している。本実施の形態では特に、共振器導体部1510の第2端1510bと、共振器導体部1560の第2端1560bが、それらの間に他の共振器の共振器導体部を介することなく、小さい間隔を開けて隣接している。これにより、共振器151, 156間の容量結合が実現されている。

40

【0205】

また、共振器152, 151のそれぞれの共振器導体部1520, 1510は、他の共振器の共振器導体部を介することなく物理的に隣接している。これにより、共振器152, 151間の容量結合を容易に実現することができる。

【0206】

また、共振器155, 156のそれぞれの共振器導体部1550, 1560は、他の共振器の共振器導体部を介することなく物理的に隣接している。これにより、共振器155

50

、156間の容量結合を容易に実現することができる。

【0207】

次に、本実施の形態に係るバンドパスフィルタ100の作用および効果について説明する。バンドパスフィルタ100は、例えば、通過帯域が10～30GHzの準ミリ波帯または30～300GHzのミリ波帯に存在するように設計および構成される。

【0208】

本実施の形態では、仕切り部107によって、シールド6で囲まれた空間が、共振器導体部1520が存在する空間と、共振器導体部1550が存在する空間とに仕切られる。これにより、本実施の形態によれば、第1の実施の形態と同様に、最低次導波管モードによって通過帯域よりも高い周波数領域における減衰特性が悪化することを防止することができる。

10

【0209】

また、本実施の形態では、回路構成上隣接していない2段目の共振器152と5段目の共振器155が磁気結合している。共振器152、155間の磁気結合は、挿入損失の周波数特性において、通過帯域よりも低く通過帯域に近い周波数領域である第1の通過帯域近傍領域と、通過帯域よりも高く通過帯域に近い周波数領域である第2の通過帯域近傍領域の両方に、減衰極を生じさせることができる。

【0210】

また、本実施の形態では、回路構成上隣接していない1段目の共振器151と6段目の共振器156が容量結合している。共振器151、156間の容量結合は、第1の通過帯域近傍領域に生じる減衰極における挿入損失を大きくする作用を有する。第1の通過帯域近傍領域に生じる減衰極における挿入損失の大きさは、共振器151、156間の容量結合の大きさによって調整することができる。結合調整部108は、共振器151、156間の容量結合の大きさを調整するために設けられている。すなわち、結合調整部108を構成する複数のスルーホール列108Tの数や間隔によって、共振器151、156間の容量結合の大きさを調整することができる。

20

【0211】

本実施の形態によれば、第1の通過帯域近傍領域と第2の通過帯域近傍領域の両方において挿入損失が急峻に変化する特性を実現することができるが、特に、第1の通過帯域近傍領域において挿入損失がより急峻に変化する特性を実現することができる。

30

【0212】

また、本実施の形態では、仕切り部107は、共振器導体部1520と共振器導体部1550の間を通過するように配置されている。共振器導体部1520と共振器導体部1550は、回路構成上隣接していないが磁気結合している共振器152と共振器155を構成している。共振器152、155間の磁気結合は、回路構成上隣接する2つの共振器間の電磁結合よりも弱くてよい。そのため、本実施の形態では、仕切り部107を、共振器導体部1520と共振器導体部1550の間を通過するように配置しながら、共振器152、155を磁気結合させることができる。これにより、本実施の形態によれば、仕切り部107を設けて最低次導波管モードに起因した減衰特性の悪化を抑制することと、共振器152、155を磁気結合させて減衰極を生じさせることを両立させて、バンドパスフィルタ100の良好な特性を実現することができる。

40

【0213】

また、本実施の形態では、前述の回路構成上の関係を有する共振器151、152、155、156の共振器導体部1510、1520、1550、1560が、前述の物理的な関係を有するように構成されている。これにより、本実施の形態によれば、2つの飛び越し結合を有し、且つ簡単な構造のバンドパスフィルタ100を実現することができる。

【0214】

次に、本実施の形態に係るバンドパスフィルタ100の特性の一例と、第2の比較例のバンドパスフィルタの特性の一例を示す。第2の比較例のバンドパスフィルタは、バンドパスフィルタ100から仕切り部107を除いた構成を有している。

50

## 【 0 2 1 5 】

図 2 5 は、本実施の形態に係るバンドパスフィルタ 1 0 0 の挿入損失の周波数特性の一例を示している。図 2 6 は、第 2 の比較例のバンドパスフィルタの挿入損失の周波数特性の一例を示している。図 2 5 および図 2 6 に示した特性は、シミュレーションによって求めたものである。図 2 5 および図 2 6 において、横軸は周波数を示し、縦軸は挿入損失を示している。図 2 5 および図 2 6 に示した例では、バンドパスフィルタ 1 0 0 および第 2 の比較例のバンドパスフィルタの通過帯域は、約 2 6 ~ 3 0 G H z であり、通過帯域の中心周波数は、約 2 8 G H z である。

## 【 0 2 1 6 】

シミュレーションにおけるバンドパスフィルタ 1 0 0 では、仕切り部 1 0 7 の存在を前提として、図 2 5 に示したように第 1 の通過帯域近傍領域と第 2 の通過帯域近傍領域の両方において挿入損失が急峻に変化する特性が得られるように、2 つの飛び越し結合の大きさが調整されている。第 1 の通過帯域近傍領域は、約 2 3 ~ 2 6 G H z の周波数領域である。第 2 の通過帯域近傍領域は、約 3 0 ~ 3 3 G H z の周波数領域である。なお、図 2 5 に示した特性では、第 2 の通過帯域近傍領域において減衰極は明確には現れていない。これは、共振器 1 5 2 , 1 5 5 間の磁気結合によって第 2 の通過帯域近傍領域に生じる減衰極における挿入損失が、共振器 1 5 1 , 1 5 6 間の容量結合によって、幾分小さくなったためである。しかし、図 2 5 に示した特性では、第 2 の通過帯域近傍領域において、減衰極は明確には現れていないものの挿入損失が急峻に変化している。

## 【 0 2 1 7 】

図 2 6 に示した第 2 の比較例のバンドパスフィルタの特性では、第 1 の通過帯域近傍領域と第 2 の通過帯域近傍領域の両方において、バンドパスフィルタ 1 0 0 に比べて、挿入損失が小さくなっている。これは、第 2 の比較例のバンドパスフィルタでは、仕切り部 1 0 7 を除いたことにより、共振器 1 5 2 , 1 5 5 間の磁気結合の大きさが、バンドパスフィルタ 1 0 0 において調整された大きさからずれたためである。

## 【 0 2 1 8 】

また、図 2 6 に示した比較例のバンドパスフィルタの特性では、5 0 G H z に近い周波数領域において挿入損失が極端に小さくなるピークが存在している。これは、最低次導波管モードによる不要な共振が生じているためと考えられる。図 2 5 に示したバンドパスフィルタ 1 0 0 の特性では、5 0 G H z に近い周波数領域に存在するピークが、図 2 6 に示した特性に比べて、より高い周波数側に移動し、且つこのピークにおける挿入損失が大きくなっている。そのため、図 2 5 に示した特性では、図 2 6 に示した特性に比べて、通過帯域よりも高い周波数領域における減衰特性は良好である。

## 【 0 2 1 9 】

図 2 5 から、本実施の形態に係るバンドパスフィルタ 1 0 0 によれば、第 1 の通過帯域近傍領域と第 2 の通過帯域近傍領域の両方において挿入損失が急峻に変化し、且つ最低次導波管モードに起因した減衰特性の悪化が抑制された良好な特性を実現できることが分かる。

## 【 0 2 2 0 】

本実施の形態におけるその他の構成、作用および効果は、第 1 の実施の形態と同様である。

## 【 0 2 2 1 】

## [ 第 3 の実施の形態 ]

次に、図 2 7 および図 2 8 を参照して、本発明の第 3 の実施の形態について説明する。図 2 7 は、本実施の形態に係るバンドパスフィルタの構造を示す斜視図である。図 2 8 は、本実施の形態に係るバンドパスフィルタの回路構成を示す回路図である。

## 【 0 2 2 2 】

本実施の形態に係るバンドパスフィルタ 2 0 0 は、本体 2 と、第 1 の入出力ポート 3 および第 2 の入出力ポート 4 と、3 つ以上の共振器と、シールド 6 と、仕切り部 2 0 7 とを備えている。本体 2 は、積層体 2 0 を含んでいる。

## 【0223】

3つ以上の共振器は、回路構成上、第1の入出力ポート3と第2の入出力ポート4の間に設けられている。本実施の形態では、3つ以上の共振器は、3つの共振器251, 252, 253である。3つの共振器251, 252, 253は、回路構成上、第1の入出力ポート3側からこの順に配置されている。3つの共振器251~253は、回路構成上隣接する2つの共振器が電磁結合するように構成されている。すなわち、共振器251~253は、共振器251, 252が回路構成上隣接して電磁結合し、共振器252, 253が回路構成上隣接して電磁結合するように構成されている。また、本実施の形態では特に、回路構成上隣接する2つの共振器の間の電磁結合は、容量結合である。また、本実施の形態では特に、共振器251~253の各々は、両端開放型共振器であり且つ1/2波長共振器である。

10

## 【0224】

シールド6の第1の部分61、第2の部分62および接続部63は、3つの共振器251~253を囲むように配置されている。第1の部分61は、積層体20の主要部21の第1の端面21aに配置された第1の導体層610によって構成されている。第2の部分62は、積層体20の主要部21の第2の端面21bに配置された第2の導体層620によって構成されている。

## 【0225】

バンドパスフィルタ200は、共振器251, 252間の容量結合を実現するキャパシタC212と、共振器252, 253間の容量結合を実現するキャパシタC223とを備えている。

20

## 【0226】

本実施の形態では、3つの共振器251~253のうち回路構成上第1の入出力ポート3に最も近い共振器251と、3つの共振器251~253のうち回路構成上第2の入出力ポート4に最も近い共振器253は、回路構成上隣接していないが磁気結合している。共振器251は、本発明における第1の共振器に対応する。共振器253は、本発明における第2の共振器に対応する。

## 【0227】

バンドパスフィルタ200は、更に、第1の入出力ポート3と共振器251との間に設けられたキャパシタC201と、第2の入出力ポート4と共振器253との間に設けられたキャパシタC202とを備えている。

30

## 【0228】

バンドパスフィルタ200は、更に、第1の実施の形態と同様に、2つの線路91, 92を備えている。

## 【0229】

共振器251は、導体よりなる共振器導体部2510を有している。共振器252は、導体よりなる共振器導体部2520を有している。共振器253は、導体よりなる共振器導体部2530を有している。共振器導体部2510は、本発明における第1の共振器導体部に対応する。共振器導体部2530は、本発明における第2の共振器導体部に対応する。

40

## 【0230】

共振器導体部2510, 2520, 2530は、第1の方向すなわちZ方向に関して、積層体20内の同じ位置に配置されている。また、共振器導体部2510, 2520, 2530の各々は、第1の方向すなわちZ方向と交差する方向に延びている。本実施の形態では特に、共振器導体部2510, 2520, 2530の各々は、第1の方向すなわちZ方向に直交する方向に延びている。

## 【0231】

共振器導体部2510, 2520, 2530の各々は、互いに反対側に位置する第1端と第2端を有している。前述のように、共振器251~253の各々は、両端開放型共振器である。そのため、共振器導体部2510, 2520, 2530の各々の第1端と第2

50

端は、いずれも開放されている。共振器導体部 2510, 2520, 2530 の各々は、バンドパスフィルタ 200 の通過帯域の中心周波数に対応する波長の 1/2 またはそれに近い長さを有している。

【0232】

仕切り部 207 は、その少なくとも一部が共振器導体部 2510 と共振器導体部 2530 の間を通過するように延びて、第 1 の部分 61 と第 2 の部分 62 とに接している。本実施の形態では特に、仕切り部 207 は、第 1 の方向すなわち Z 方向に延びている。また、仕切り部 207 は、第 1 の部分 61 と第 2 の部分 62 を最短経路で接続している。すなわち、仕切り部 207 の Z 方向の長さは、第 1 の部分 61 と第 2 の部分 62 の間の距離と等しい。

10

【0233】

また、仕切り部 207 は、主要部 21 を構成する 2 つ以上の誘電体層を貫通している。本実施の形態では、仕切り部 207 は、それぞれ主要部 21 を構成する 2 つ以上の誘電体層を貫通する複数のスルーホール列 207T を含んでいる。複数のスルーホール列 207T は、本発明における第 1 のスルーホール列に対応する。図 27 では、個々のスルーホール列 207T を円柱で表している。複数のスルーホール列 207T の各々は、直列に接続された 2 つ以上のスルーホールを含んでいる。複数のスルーホール列 207T の各々は、Z 方向に延びている。

【0234】

本実施の形態では、共振器導体部 2510 と共振器導体部 2530 は、Y 方向に延び、所定の間隔を開けて X 方向に隣接している。複数のスルーホール列 207T は、Y 方向に並ぶように配列されて、共振器導体部 2510 と共振器導体部 2530 の間を通過するように配置されている。本実施の形態では、スルーホール列 207T の数は 6 である。

20

【0235】

シールド 6 の接続部 63 は、それぞれ主要部 21 を構成する 2 つ以上の誘電体層を貫通する複数のスルーホール列 263T を含んでいる。複数のスルーホール列 263T は、本発明における第 2 のスルーホール列に対応する。図 27 では、個々のスルーホール列 263T を円柱で表している。図 27 において、6 つのスルーホール列 207T 以外の複数の円柱で表わされた複数のスルーホール列は、全てスルーホール列 263T である。複数のスルーホール列 263T の各々は、直列に接続された 2 つ以上のスルーホールを含んでいる。複数のスルーホール列 263T の各々は、Z 方向に延びている。

30

【0236】

バンドパスフィルタ 200 は、更に、積層体 20 内に設けられた導体層 211, 212, 221, 222 を備えている。

【0237】

導体層 211 は、互いに反対側に位置する第 1 端と第 2 端を有している。導体層 211 における第 1 端の近傍部分は、積層体 20 内に設けられた複数のスルーホールを介して第 1 の入出力ポート 3 に接続されている。導体層 211 における第 2 端の近傍部分は、1 つ以上の誘電体層を介して、共振器導体部 2510 における第 1 端の近傍部分に対向している。これにより、キャパシタ C201 が構成されている。線路 91 は、導体層 211 と第 1 の入出力ポート 3 を接続する複数のスルーホールのうちの 1 つ以上のスルーホールを介して、第 1 の入出力ポート 3 に接続されている。

40

【0238】

導体層 212 は、互いに反対側に位置する第 1 端と第 2 端を有している。導体層 212 における第 1 端の近傍部分は、積層体 20 内に設けられた複数のスルーホールを介して第 2 の入出力ポート 4 に接続されている。導体層 212 における第 2 端の近傍部分は、1 つ以上の誘電体層を介して、共振器導体部 2530 における第 1 端の近傍部分に対向している。これにより、キャパシタ C202 が構成されている。線路 92 は、導体層 212 と第 2 の入出力ポート 4 を接続する複数のスルーホールのうちの 1 つ以上のスルーホールを介して、第 2 の入出力ポート 4 に接続されている。

50

## 【 0 2 3 9 】

導体層 2 2 1 は、1 つ以上の誘電体層を介して、共振器導体部 2 5 1 0 における第 2 端の近傍部分と共振器導体部 2 5 2 0 における第 1 端の近傍部分とに対向している。これにより、キャパシタ C 2 1 2 が構成されている。

## 【 0 2 4 0 】

導体層 2 2 2 は、1 つ以上の誘電体層を介して、共振器導体部 2 5 2 0 における第 2 端の近傍部分と共振器導体部 2 5 3 0 における第 2 端の近傍部分とに対向している。これにより、キャパシタ C 2 2 3 が構成されている。

## 【 0 2 4 1 】

本実施の形態では、仕切り部 2 0 7 によって、シールド 6 で囲まれた空間が、共振器導体部 2 5 1 0 が存在する空間と、共振器導体部 2 5 3 0 が存在する空間とに仕切られる。これにより、本実施の形態によれば、第 1 の実施の形態と同様に、最低次導波管モードによって通過帯域よりも高い周波数領域における減衰特性が悪化することを防止することができる。

10

## 【 0 2 4 2 】

また、本実施の形態では、回路構成上隣接していない 1 段目の共振器 2 5 1 と 3 段目の共振器 2 5 3 が磁気結合している。共振器 2 5 1 , 2 5 3 間の磁気結合は、挿入損失の周波数特性において、通過帯域よりも低く通過帯域に近い周波数領域である第 1 の通過帯域近傍領域に、減衰極を生じさせることができる。

## 【 0 2 4 3 】

これらのことから、本実施の形態に係るバンドパスフィルタ 2 0 0 によれば、第 1 の通過帯域近傍領域において挿入損失が急峻に変化し、且つ最低次導波管モードに起因した減衰特性の悪化が抑制された良好な特性を実現することができる。

20

## 【 0 2 4 4 】

本実施の形態におけるその他の構成、作用および効果は、第 1 の実施の形態と同様である。

## 【 0 2 4 5 】

## [ 第 4 の実施の形態 ]

次に、図 2 9 および図 3 0 を参照して、本発明の第 4 の実施の形態について説明する。図 2 9 は、本実施の形態に係るバンドパスフィルタの構造を示す斜視図である。図 3 0 は、本実施の形態に係るバンドパスフィルタの回路構成を示す回路図である。

30

## 【 0 2 4 6 】

本実施の形態に係るバンドパスフィルタ 3 0 0 は、本体 2 と、第 1 の入出力ポート 3 および第 2 の入出力ポート 4 と、3 つ以上の共振器と、シールド 6 と、仕切り部 3 0 7 とを備えている。本体 2 は、積層体 2 0 を含んでいる。

## 【 0 2 4 7 】

3 つ以上の共振器は、回路構成上、第 1 の入出力ポート 3 と第 2 の入出力ポート 4 の間に設けられている。本実施の形態では、3 つ以上の共振器は、4 つの共振器 3 5 1 , 3 5 2 , 3 5 3 , 3 5 4 である。4 つの共振器 3 5 1 , 3 5 2 , 3 5 3 , 3 5 4 は、回路構成上、第 1 の入出力ポート 3 側からこの順に配置されている。4 つの共振器 3 5 1 ~ 3 5 4 は、回路構成上隣接する 2 つの共振器が電磁結合するように構成されている。すなわち、共振器 3 5 1 ~ 3 5 4 は、共振器 3 5 1 , 3 5 2 が回路構成上隣接して電磁結合し、共振器 3 5 2 , 3 5 3 が回路構成上隣接して電磁結合し、共振器 3 5 3 , 3 5 4 が回路構成上隣接して電磁結合するように構成されている。また、本実施の形態では特に、回路構成上隣接する 2 つの共振器の間の電磁結合は、容量結合である。また、本実施の形態では特に、共振器 3 5 1 ~ 3 5 4 の各々は、両端開放型共振器であり且つ 1 / 2 波長共振器である。

40

## 【 0 2 4 8 】

シールド 6 の第 1 の部分 6 1、第 2 の部分 6 2 および接続部 6 3 は、4 つの共振器 3 5 1 ~ 3 5 4 を囲むように配置されている。第 1 の部分 6 1 は、積層体 2 0 の主要部 2 1 の

50

第1の端面21aに配置された第1の導体層610によって構成されている。第2の部分62は、積層体20の主要部21の第2の端面21bに配置された第2の導体層620によって構成されている。

【0249】

バンドパスフィルタ300は、共振器351, 352間の容量結合を実現するキャパシタC312と、共振器352, 353間の容量結合を実現するキャパシタC323と、共振器353, 354間の容量結合を実現するキャパシタC334とを備えている。

【0250】

本実施の形態では、4つの共振器351~354のうち回路構成上第1の入出力ポート3に最も近い共振器351と、4つの共振器351~354のうち回路構成上第2の入出力ポート4に最も近い共振器354は、回路構成上隣接していないが磁気結合している。共振器351は、本発明における第1の共振器に対応する。共振器354は、本発明における第2の共振器に対応する。

10

【0251】

バンドパスフィルタ300は、更に、第1の入出力ポート3と共振器351との間に設けられたキャパシタC301と、第2の入出力ポート4と共振器354との間に設けられたキャパシタC302とを備えている。

【0252】

バンドパスフィルタ300は、更に、第1の実施の形態と同様に、2つの線路91, 92を備えている。

20

【0253】

共振器351は、導体よりなる共振器導体部3510を有している。共振器352は、導体よりなる共振器導体部3520を有している。共振器353は、導体よりなる共振器導体部3530を有している。共振器354は、導体よりなる共振器導体部3540を有している。共振器導体部3510は、本発明における第1の共振器導体部に対応する。共振器導体部3540は、本発明における第2の共振器導体部に対応する。

【0254】

共振器導体部3510, 3520, 3530, 3540は、第1の方向すなわちZ方向に関して、積層体20内の同じ位置に配置されている。また、共振器導体部3510, 3520, 3530, 3540の各々は、第1の方向すなわちZ方向と交差する方向に延びている。本実施の形態では特に、共振器導体部3510, 3520, 3530, 3540の各々は、第1の方向すなわちZ方向に直交する方向に延びている。

30

【0255】

共振器導体部3510, 3520, 3530, 3540の各々は、互いに反対側に位置する第1端と第2端を有している。前述のように、共振器351~354の各々は、両端開放型共振器である。そのため、共振器導体部3510, 3520, 3530, 3540の各々の第1端と第2端は、いずれも開放されている。共振器導体部3510, 3520, 3530, 3540の各々は、バンドパスフィルタ300の通過帯域の中心周波数に対応する波長の1/2またはそれに近い長さを有している。

【0256】

仕切り部307は、その少なくとも一部が共振器導体部3510と共振器導体部3540の間を通過するように延びて、第1の部分61と第2の部分62とに接している。本実施の形態では特に、仕切り部307は、第1の方向すなわちZ方向に延びている。また、仕切り部307は、第1の部分61と第2の部分62を最短経路で接続している。すなわち、仕切り部307のZ方向の長さは、第1の部分61と第2の部分62の間の距離と等しい。

40

【0257】

また、仕切り部307は、主要部21を構成する2つ以上の誘電体層を貫通している。本実施の形態では、仕切り部307は、それぞれ主要部21を構成する2つ以上の誘電体層を貫通する複数のスルーホール列307Tを含んでいる。複数のスルーホール列307

50

Tは、本発明における第1のスルーホール列に対応する。図29では、個々のスルーホール列307Tを円柱で表している。複数のスルーホール列307Tの各々は、直列に接続された2つ以上のスルーホールを含んでいる。複数のスルーホール列307Tの各々は、Z方向に延びている。

【0258】

本実施の形態では、共振器導体部3510と共振器導体部3540は、Y方向に延び、所定の間隔を開けてX方向に隣接している。複数のスルーホール列307Tは、Y方向に並ぶように配列されて、共振器導体部3510と共振器導体部3540の間を通過するように配置されている。本実施の形態では、スルーホール列307Tの数は6である。

【0259】

シールド6の接続部63は、それぞれ主要部21を構成する2つ以上の誘電体層を貫通する複数のスルーホール列363Tを含んでいる。複数のスルーホール列363Tは、本発明における第2のスルーホール列に対応する。図29では、個々のスルーホール列363Tを円柱で表している。図29において、6つのスルーホール列307T以外の複数の円柱で表わされた複数のスルーホール列は、全てスルーホール列363Tである。複数のスルーホール列363Tの各々は、直列に接続された2つ以上のスルーホールを含んでいる。複数のスルーホール列363Tの各々は、Z方向に延びている。

【0260】

バンドパスフィルタ300は、更に、積層体20内に設けられた導体層311, 312, 321, 322, 323を備えている。

【0261】

導体層311は、互いに反対側に位置する第1端と第2端を有している。導体層311における第1端の近傍部分は、積層体20内に設けられた複数のスルーホールを介して第1の入出力ポート3に接続されている。導体層311における第2端の近傍部分は、1つ以上の誘電体層を介して、共振器導体部3510における第1端の近傍部分に対向している。これにより、キャパシタC301が構成されている。線路91は、導体層311と第1の入出力ポート3を接続する複数のスルーホールのうちの1つ以上のスルーホールを介して、第1の入出力ポート3に接続されている。

【0262】

導体層312は、互いに反対側に位置する第1端と第2端を有している。導体層312における第1端の近傍部分は、積層体20内に設けられた複数のスルーホールを介して第2の入出力ポート4に接続されている。導体層312における第2端の近傍部分は、1つ以上の誘電体層を介して、共振器導体部3540における第1端の近傍部分に対向している。これにより、キャパシタC302が構成されている。線路92は、導体層312と第2の入出力ポート4を接続する複数のスルーホールのうちの1つ以上のスルーホールを介して、第2の入出力ポート4に接続されている。

【0263】

導体層321は、1つ以上の誘電体層を介して、共振器導体部3510における第2端の近傍部分と共振器導体部3520における第1端の近傍部分とに対向している。これにより、キャパシタC312が構成されている。

【0264】

導体層322は、1つ以上の誘電体層を介して、共振器導体部3520における第1端の近傍部分と共振器導体部3530における第1端の近傍部分とに対向している。これにより、キャパシタC323が構成されている。

【0265】

導体層323は、1つ以上の誘電体層を介して、共振器導体部3530における第1端の近傍部分と共振器導体部3540における第2端の近傍部分とに対向している。これにより、キャパシタC334が構成されている。

【0266】

本実施の形態では、仕切り部307によって、シールド6で囲まれた空間が、共振器導

10

20

30

40

50

体部 3 5 1 0 が存在する空間と、共振器導体部 3 5 4 0 が存在する空間とに仕切られる。これにより、本実施の形態によれば、第 1 の実施の形態と同様に、最低次導波管モードによって通過帯域よりも高い周波数領域における減衰特性が悪化することを防止することができる。

【 0 2 6 7 】

また、本実施の形態では、回路構成上隣接していない 1 段目の共振器 3 5 1 と 4 段目の共振器 3 5 4 が磁気結合している。共振器 3 5 1 , 3 5 4 間の磁気結合は、挿入損失の周波数特性において、通過帯域よりも低く通過帯域に近い周波数領域である第 1 の通過帯域近傍領域と、通過帯域よりも高く通過帯域に近い周波数領域である第 2 の通過帯域近傍領域の両方に、減衰極を生じさせることができる。

10

【 0 2 6 8 】

これらのことから、本実施の形態に係るバンドパスフィルタ 3 0 0 によれば、第 1 の通過帯域近傍領域と第 2 の通過帯域近傍領域の両方において挿入損失が急峻に変化し、且つ最低次導波管モードに起因した減衰特性の悪化が抑制された良好な特性を実現することができる。

【 0 2 6 9 】

本実施の形態におけるその他の構成、作用および効果は、第 1 の実施の形態と同様である。

【 0 2 7 0 】

なお、本発明は、上記各実施の形態に限定されず、種々の変更が可能である。例えば、共振器の数や構成は、各実施の形態に示したものに限らず、特許請求の範囲を満たすものであればよい。また、シールド 6 の接続部の少なくとも一部は、複数のスルーホール列の代わりに、本体 2 の 1 つ以上の側面に形成した導体層によって構成してもよい。また、仕切り部は、複数のスルーホール列の代わりに、板状の導体部によって構成してもよい。

20

【 符号の説明 】

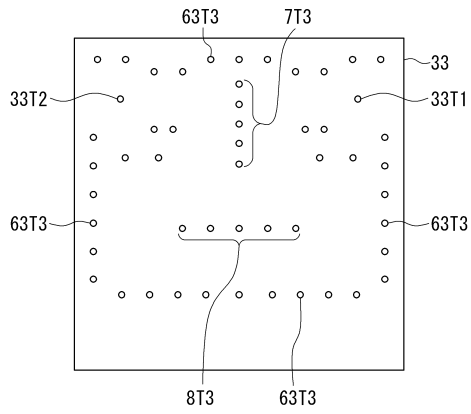
【 0 2 7 1 】

1 ... バンドパスフィルタ、 2 ... 本体、 3 ... 第 1 の入出力ポート、 4 ... 第 2 の入出力ポート、 6 ... シールド、 7 ... 第 1 の仕切り部、 7 T ... スルーホール列、 2 0 ... 積層体、 2 1 ... 主要部、 2 2 ... 被覆部、 3 1 ~ 4 8 ... 誘電体層、 5 1 , 5 2 , 5 3 , 5 4 , 5 5 ... 共振器、 6 1 ... 第 1 の部分、 6 2 ... 第 2 の部分、 6 3 ... 接続部、 6 3 T ... スルーホール列。

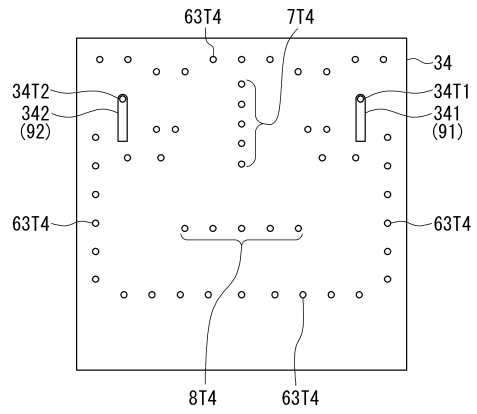
30



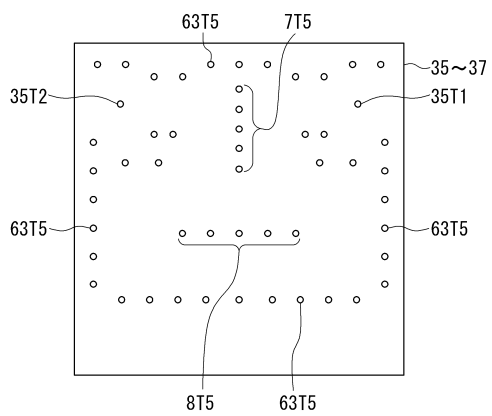
【図5】



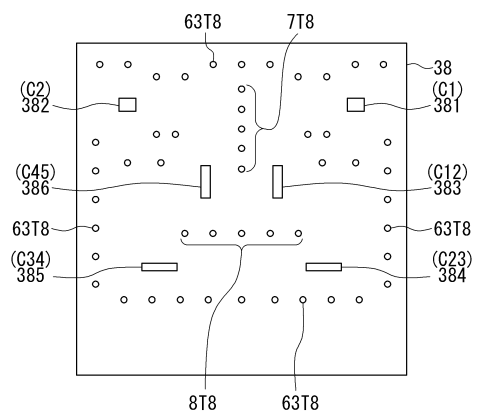
【図6】



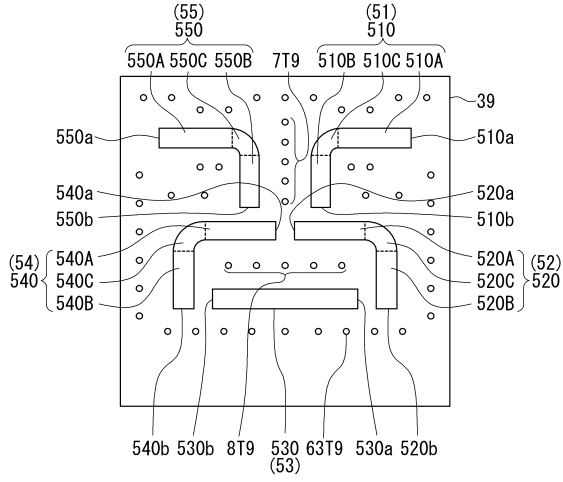
【図7】



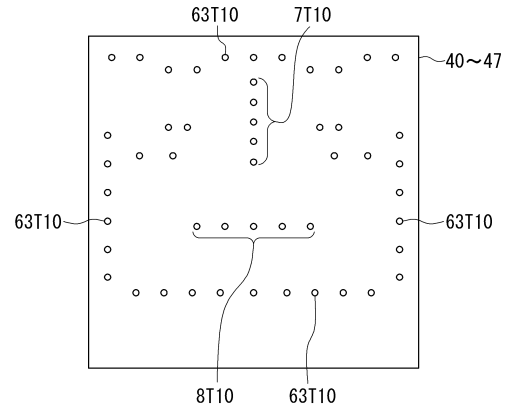
【図8】



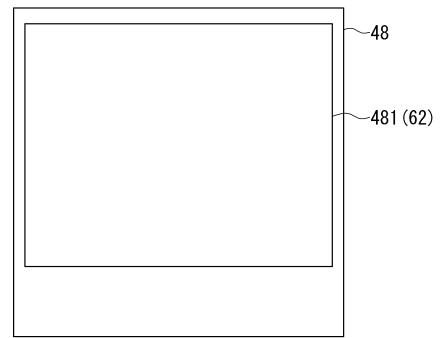
【図9】



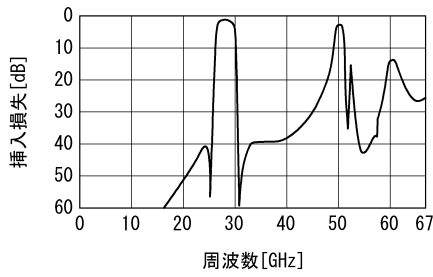
【図10】



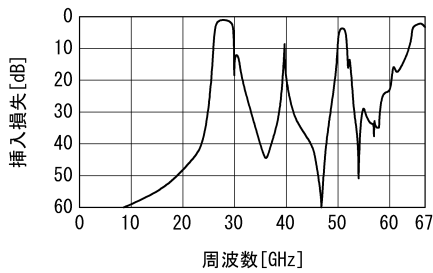
【図11】



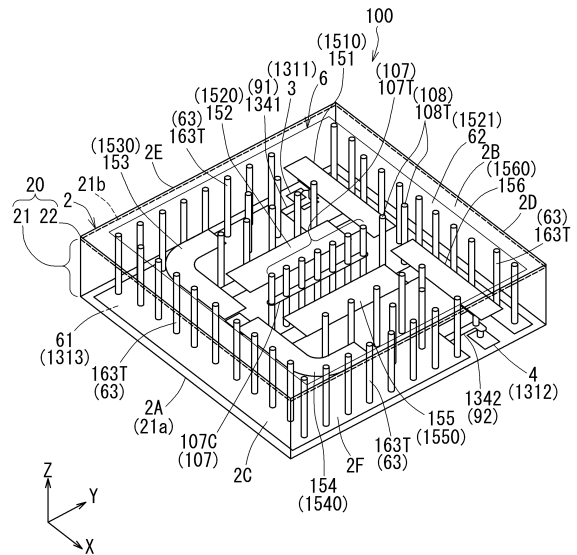
【図12】



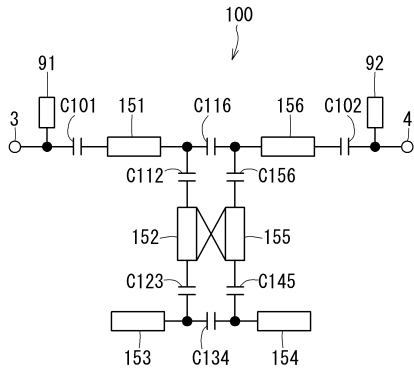
【図13】



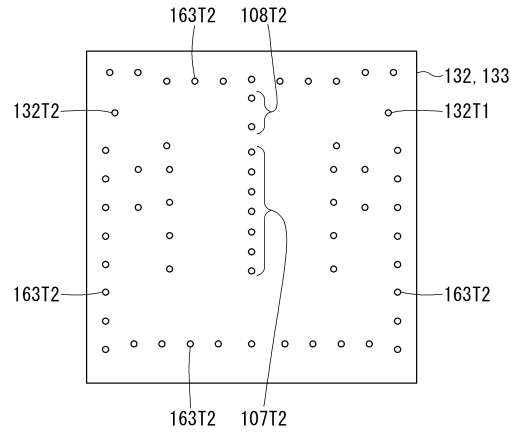
【図14】



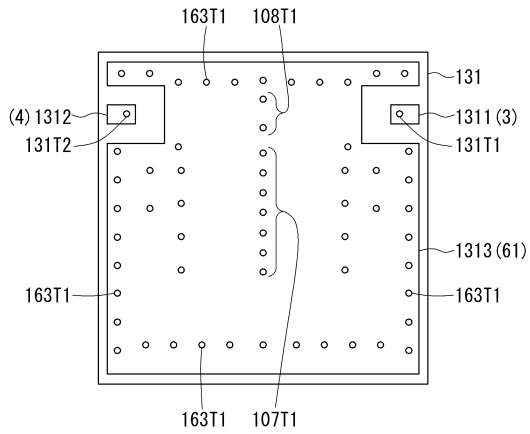
【図 15】



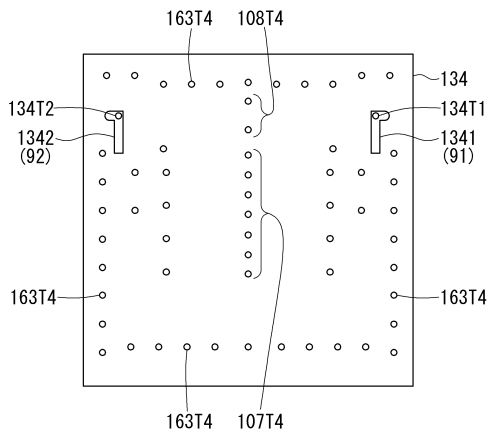
【図 17】



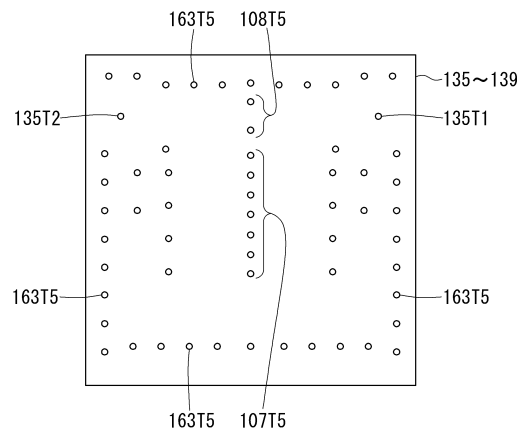
【図 16】



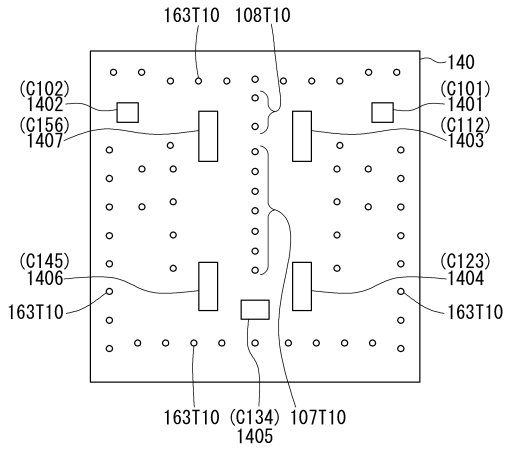
【図 18】



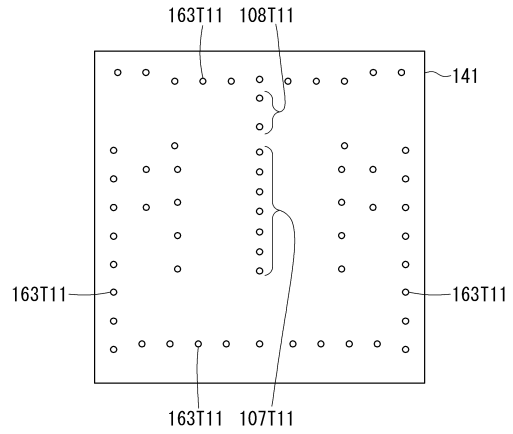
【図 19】



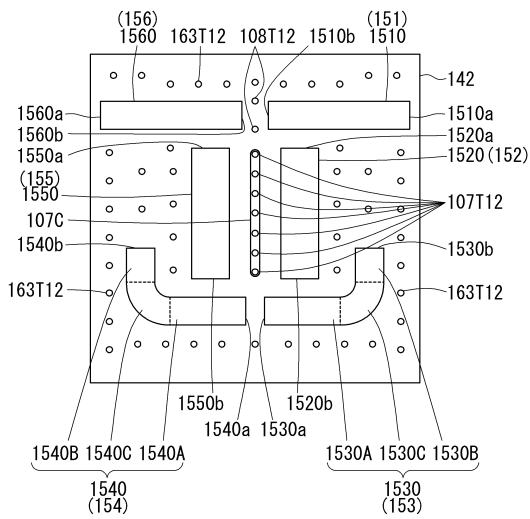
【 図 2 0 】



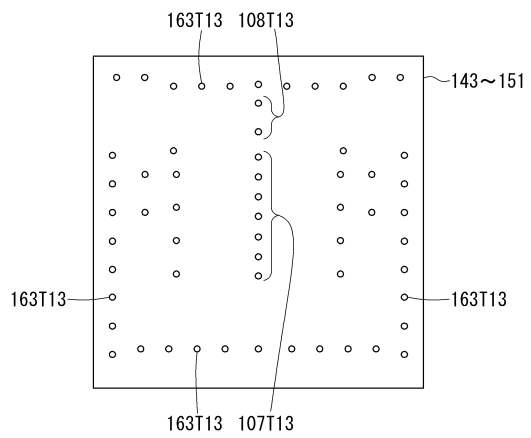
【 図 2 1 】



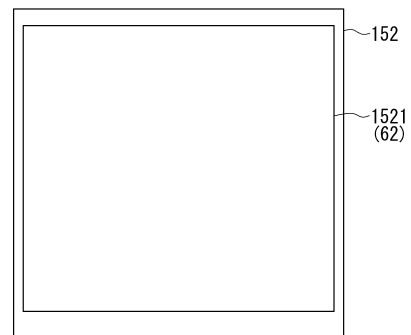
【 図 2 2 】



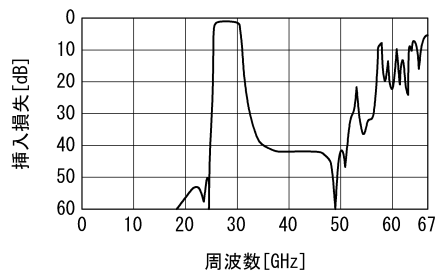
【 図 2 3 】



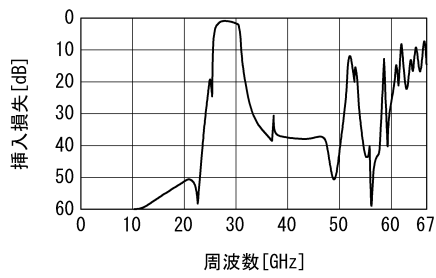
【 図 2 4 】



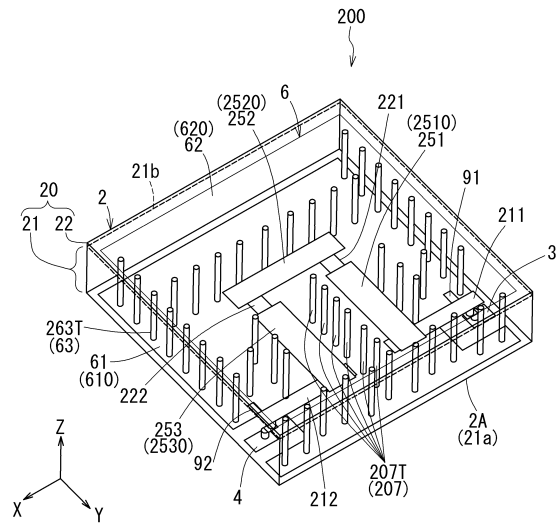
【図 25】



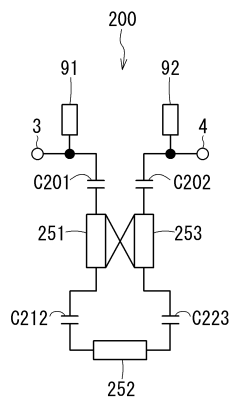
【図 26】



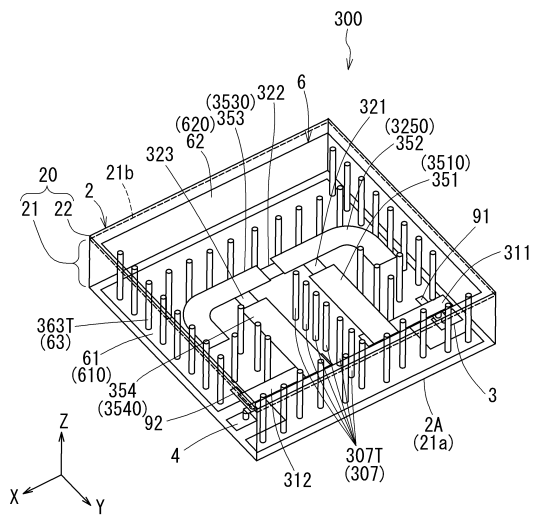
【図 27】



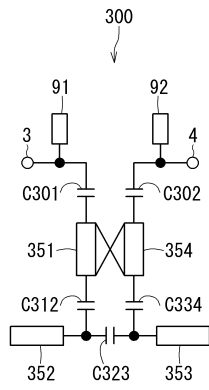
【図 28】



【図 29】



【図 30】



---

フロントページの続き

(72)発明者 戸蒔 重光  
東京都港区芝浦三丁目9番1号 TDK株式会社内

審査官 福田 正悟

(56)参考文献 国際公開第2009/060696(WO, A1)  
特開2001-068902(JP, A)  
特開平10-290103(JP, A)  
特開2018-125804(JP, A)  
特開平08-181506(JP, A)  
特開平09-232809(JP, A)  
特開昭62-077703(JP, A)  
特開昭63-267001(JP, A)  
特開2001-060809(JP, A)  
特開平07-249902(JP, A)  
特開2006-166136(JP, A)  
特開平10-190309(JP, A)  
米国特許出願公開第2003/0132820(US, A1)  
特許第6784184(JP, B2)

(58)調査した分野(Int.Cl., DB名)  
H01P 1/203