



(12) 发明专利

(10) 授权公告号 CN 102645799 B

(45) 授权公告日 2015.01.07

(21) 申请号 201110076578.1

(22) 申请日 2011.03.29

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

专利权人 合肥京东方光电科技有限公司

(72) 发明人 訾玉宝 郑载润 王世凯 吴代吾
侯智

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

G02F 1/1335(2006.01)

G02F 1/1343(2006.01)

H01L 27/12(2006.01)

H01L 21/77(2006.01)

审查员 李伟超

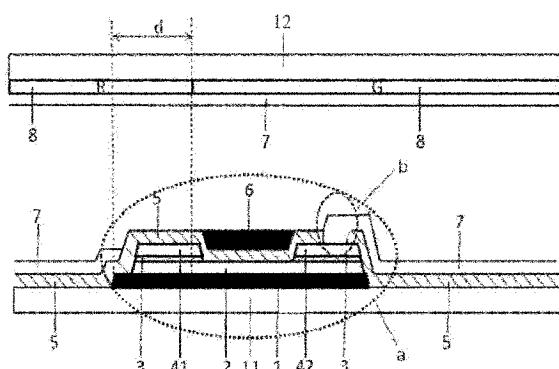
权利要求书2页 说明书5页 附图5页

(54) 发明名称

一种液晶显示器件、阵列基板和彩膜基板及
其制造方法

(57) 摘要

本发明公开了一种液晶显示器件、阵列基板
和彩膜基板及其制造方法,可提高液晶显示器
件的开口率。本发明实施例的液晶显示器件包
括:下基板;黑矩阵,形成在所述下基板之上;
顶栅型 TFT 器件,形成在所述黑矩阵之上;
上基板;像素层,形成在所述上基板上;彩膜
ITO 电极,形成在所述像素层之上;液晶分子
层,形成在所述上基板和下基板之间。本发明
通过直接将黑矩阵集成于玻璃基板上,因而可
在基板上集成顶栅型 TFT 器件,使 TFT-LCD
的开口率进一步提高;且由于使用了顶栅型
TFT 器件,使工艺更加简单,进一步降低生产
成本。



1. 一种液晶显示器件,其特征在于,包括:

下基板;

黑矩阵,形成在所述下基板之上;

顶栅型薄膜晶体管 TFT 器件,形成在所述黑矩阵之上,所述顶栅型 TFT 器件形成在所述黑矩阵的覆盖区域内;

上基板;

像素层,形成在所述上基板上;

彩膜透明导电氧化物 ITO 电极,形成在所述像素层之上;

液晶分子层,形成在所述上基板和下基板之间。

2. 如权利要求 1 所述的液晶显示器件,其特征在于,所述顶栅型 TFT 器件包括:

有源层,形成在所述黑矩阵上;

欧姆接触层,形成在所述有源层上;

源电极和漏电极,形成在所述欧姆接触层上;

绝缘层,覆盖在所述源电极和漏电极上;

栅电极和 TFT ITO 电极,且,TFT ITO 电极通过所述绝缘层上的通路孔和源电极相连。

3. 一种阵列基板,其特征在于,包括:

基板;

黑矩阵,形成在所述基板之上;

顶栅型薄膜晶体管 TFT 器件,形成在所述黑矩阵之上,所述顶栅型 TFT 器件形成在所述黑矩阵的覆盖区域内。

4. 如权利要求 3 所述的阵列基板,其特征在于,所述顶栅型 TFT 器件包括:

有源层,形成在所述黑矩阵上;

欧姆接触层,形成在所述有源层上;

源电极和漏电极,形成在所述欧姆接触层上;

绝缘层,覆盖在所述源电极和漏电极上;

栅电极和 TFT 透明导电氧化物 ITO 电极,且,TFT ITO 电极通过所述绝缘层上的通路孔和源电极搭接。

5. 一种阵列基板的制造方法,其特征在于,该方法包括以下步骤:

提供一基板;

在所述基板上形成黑矩阵;

在所述黑矩阵之上集成顶栅型薄膜晶体管 TFT 器件,所述顶栅型 TFT 器件形成在所述黑矩阵的覆盖区域内。

6. 根据权利要求 5 所述的方法,其特征在于,在所述黑矩阵之上集成顶栅型 TFT 器件,包括:

在所述黑矩阵上形成起开关作用的有源层;

在所述有源层上面形成欧姆接触层;

将源电极和漏电极集成在所述欧姆接触层上面;

在除源电极和漏电极以及沟道区外部分的光阻胶显影掉,在沟道区进行部分曝光;

进行信号线的刻蚀,形成源极漏极线;

通过灰化过程将经过显影后得到的沟道区内的光阻胶去除，再进行沟道内刻蚀；
在经过再次刻蚀后的外部形成绝缘层，且在源电极上形成通路孔；
在所述绝缘层上形成像素电极层，且将像素电极通过所述绝缘层上的通路孔和源电极
搭接；
利用栅电极掩膜处理形成栅电极层。

一种液晶显示器件、阵列基板和彩膜基板及其制造方法

技术领域

[0001] 本发明涉及液晶显示器件及其制造方法,特别涉及一种液晶显示器件、阵列基板和彩膜基板及其制造方法。

背景技术

[0002] 薄膜晶体管 (TFT) - 液晶显示器件 (LCD) 包括阵列基板、彩膜基板以及中间的液晶填充层。其中,阵列基板也称为下基板,或 TFT 玻璃基板,彩膜基板也称为 CF 玻璃基板,或上基板。

[0003] 图 1 所示为现阶段常用的 TFT-LCD 的结构,如图 1 所示,

[0004] TFT 玻璃基板由底栅型 TFT 器件集成在基板上形成,即在下基板 11 上位栅电极 6,栅电极 6 上面是栅电极绝缘层 5a ;栅电极绝缘层 5a 之上是起开关作用的有源 (a-Si) 层 2, TFT 器件的源极 (S) 41 / 漏极 42 (D) 集成在有源 (a-Si) 层 2 上,形成 S/D 层,为了减小 S/D 层和 a-Si 层之间的电阻,在 S/D 层和 a-Si 层之间加上一层导电性较好的欧姆接触 (N+a-Si) 层 3,它和 S/D 层能够形成较好的欧姆接触 ;S/D 层上,为钝化保护膜 (PVX) 10 ;PVX 上为透明电极 TFT ITO,形成 TFT ITO 层 7。

[0005] CF 玻璃基板是在上基板 12 上集成黑矩阵 1、像素区域 9 以及 CF 透明导电氧化物 (ITO) 电极 8 构成。CF 玻璃基板由黑矩阵 1 和像素区域 9 构成的像素层上面镀 ITO 电极形成,其工艺相对简单。

[0006] 对于 TFT 玻璃基板的制作,现在国际上使用较多的一般为 5mask 工艺。通过栅电极 (Gate) 掩膜 (Mask),形成栅电极图层 (Pattern) ;通过进行有源层 (Active) 掩膜,对 a-Si 层和 N+a-Si 层进行刻蚀,形成有源图层 Active Pattern ;通过 SD 掩膜,形成 SD 电极 ;进行 PVX 掩膜,刻蚀形成通路孔 (VIAHole) ;通过 ITO 掩膜处理,形成 ITO 像素电极层。5mask 所使用的曝光工艺为常规曝光,如图 3 所示,在薄膜 (Thin Film) 上涂布一层光阻 (PR) 胶,通过光线的照射配合使用 Mask,使 PR 胶曝光,再利用显影过程形成需要的图层。

[0007] 对于黑矩阵,考虑以下三个方面的原因 :一是 a-Si TFT 器件中的有源层 a-Si 是一种光敏感材料,而在底栅结构器件中导电沟道又位于 TFT 器件的最上层,因此在 TFT-LCD 的使用过程中,外界光线很容易照射到作为导电沟道的 a-Si 材料上,从而引起 TFT 器件关态特性的劣化,影响 TFT-LCD 的保持特性,严重时会发生图象闪烁或灰度级的变化。另一方面是由于 TFT-LCD 一般采用 TN 型液晶常白模式显示,因此在显示一幅黑画面时,由于非显示区产生的漏光现象,会使图象的对比度严重下降。另外,液晶盒在受到信号线和像素电极之间的横向电场作用时,在像素边缘会发生颠倒倾斜取向缺陷 (Reverse-Tilt Alignment Defect),该缺陷会降低图象对比度,而且有时也会引起残象现象。因此 CF 玻璃基板上的黑矩阵 (BM) 需要与 TFT 基板上的 ITO 像素区有一定交叠 (图 1 中 d1, d2 所示),才能保证不会漏光。然而这种交叠减小了 TFT-LCD 屏的开口率,不利于提高器件的显示效果。

发明内容

[0008] 本发明提供一种液晶显示器件、阵列基板和彩膜基板及其制造方法，以解决液晶显示器开口率低的问题。

[0009] 本发明实施例提供的一种液晶显示器件，包括：

[0010] 下基板；

[0011] 黑矩阵，形成在所述下基板之上；

[0012] 顶栅型 TFT 器件，形成在所述黑矩阵之上；

[0013] 上基板；

[0014] 像素层，形成在所述上基板上；

[0015] ITO 电极，形成在所述像素层之上；

[0016] 液晶分子层，形成在所述上基板和下基板之间。

[0017] 所述顶栅型 TFT 器件可以具有以下顶栅型 TFT 结构，包括：

[0018] 有源层，形成在所述黑矩阵上；

[0019] 欧姆接触层，形成在所述有源层上；

[0020] 源电极和漏电极，形成在所述欧姆接触层上；

[0021] 绝缘层，覆盖在所述源电极和漏电极上；

[0022] 栅电极和像素电极，且，像素电极通过所述绝缘层上的通路孔和源电极相连。

[0023] 所述像素层可以为集成了红、绿和蓝像素的彩色滤光层。

[0024] 本发明实施例提供了一种阵列基板，包括：

[0025] 基板；

[0026] 黑矩阵，形成在所述基板之上；

[0027] 顶栅型 TFT 器件，形成在所述黑矩阵之上。

[0028] 所述顶栅型 TFT 器件包括：

[0029] 有源层，形成在所述黑矩阵上；

[0030] 欧姆接触层，形成在所述有源层上；

[0031] 源电极和漏电极，形成在所述欧姆接触层上；

[0032] 绝缘层，覆盖在所述源电极和漏电极上；

[0033] 栅电极和像素电极，且，像素电极通过所述绝缘层上的通路孔和源电极搭接。

[0034] 本发明实施例提供一种彩膜基板，包括：

[0035] 基板；

[0036] 像素层，形成在所述基板上；

[0037] ITO 电极，形成在所述像素层之上。

[0038] 所述像素层可以为集成了红、绿和蓝像素的彩色滤光层。

[0039] 本发明实施例提供一种阵列基板的制造方法，该方法包括以下步骤：

[0040] 提供一基板；

[0041] 在所述基板上形成黑矩阵；

[0042] 在所述黑矩阵之上集成顶栅型 TFT 器件。

[0043] 其中，在所述黑矩阵之上集成顶栅型 TFT 器件可以这样实现：

[0044] 在所述黑矩阵上形成起开关作用的有源层；

[0045] 在所述有源层上面形成欧姆接触层；

- [0046] 将源电极和漏电极集成在所述欧姆接触层上面；
- [0047] 在除源电极和漏电极以及沟道区外部分的光阻 PR 胶显影掉，在沟道区进行部分曝光；
- [0048] 进行 SD Line 刻蚀，形成 SD 线。
- [0049] 通过灰化过程将经过显影后得到的沟道区内的 PR 胶去除，再进行沟道内刻蚀；
- [0050] 在经过再次刻蚀后的外部形成绝缘层，且在源电极上形成通路孔；
- [0051] 在所述绝缘层上形成像素电极层，且将像素电极通过所述绝缘层上的通路孔和源电极搭接；
- [0052] 利用栅电极掩膜处理形成栅电极层。
- [0053] 本发明实施例提供一种彩膜基板的制造方法，包括：
- [0054] 提供一基板；
- [0055] 在所述基板上集成像素层；
- [0056] 在所述像素层集成 ITO 电极。
- [0057] 本发明方案是直接将 BM 集成于基板上，因此可以在 TFT 基板上集成顶栅型 TFT 器件，这种结构一方面使 TFT-LCD 屏的开口率进一步提高；另一方面，由于使用了顶栅型 TFT 器件，使工艺更加简单，进一步降低生产成本。

附图说明

- [0058] 图 1 为现有技术中常用的 TFT-LCD 的结构示意图；
- [0059] 图 2 为本发明实施例的 TFT-LCD 的结构示意图；
- [0060] 图 3 为本发明实施例阵列基板的制造方法的流程示意图；
- [0061] 图 4 为本发明实施例在黑矩阵之上集成顶栅型 TFT 器件的具体过程示意图；
- [0062] 图 5 为本发明实施例的彩膜基板的制造方法的流程示意图；
- [0063] 图 6 为有源层、欧姆接触层、SD 电极层的形成过程。
- [0064] 附图标记说明：
 - [0065] 图 1 和 2 中，1- 黑矩阵；2- 有源层；3- 欧姆接触层；41- 源电极 (SD-source)；42- 漏电极 (SD-Drain)；5- 绝缘层；5a- 栅电极绝缘层；6- 栅电极；7-TFT ITO；8-CF ITO；9- 像素 (R G B)；10-PVX；11- 下基板，12- 上基板；a-TFT 区域；b- 通路孔；
 - [0066] 图 6 中，601- 曝光过程；602- 第一部分刻蚀；603- 灰化；604- 第二部分刻蚀。

具体实施方式

- [0067] 为了提高液晶显示器件的开口率，本发明实施例将黑矩阵集成于 TFT 器件与玻璃基板之间 (BM Under TFT)，即本发明实施例的液晶显示器件包括：下基板；黑矩阵，形成在所述下基板之上；顶栅型 TFT 器件，形成在所述黑矩阵之上；上基板；像素层，形成在所述上基板上；彩膜 ITO 电极，形成在所述像素层之上；液晶分子层，形成在所述上基板和下基板之间。

- [0068] 图 2 所示为本发明实施例的 TFT-LCD 的结构示意图。如图 2 所示，本发明实施例的 TFT-LCD 包括：下基板 11；黑矩阵 1，形成在所述下基板 11 之上；顶栅型 TFT 器件，对应图中区域 a，形成在所述黑矩阵 1 之上；上基板 12；像素层 9，形成在所述上基板 12 上；彩膜

ITO 电极,形成在所述像素层 9 上;液晶分子层(图中未示意出)形成在所述上基板 12 和下基板 11 之间。所述像素层 9 为集成了红、绿和蓝像素的彩色滤光层。

[0069] 所述顶栅型 TFT 器件可形成在所述黑矩阵的覆盖区域内。

[0070] 所述顶栅型 TFT 器件包括:有源层 2,形成在所述黑矩阵 1 上;欧姆接触层 3,形成在所述有源层 2 上;源电极 41 和漏电极 42,形成在所述欧姆接触层 3 上;绝缘层 5,覆盖在所述源电极 41 和漏电极 42 上;栅电极 6 和 TFT ITO 电极 7,且,TFT ITO 电极 7 通过所述绝缘层上的通路孔 b 和源电极 41 相连。

[0071] 所述上基板和所述下基板可以为玻璃材质。

[0072] 该方案可以将现有技术中的 d1/d2 所示的部分减小掉,而黑矩阵的大小只需要达到能够覆盖 TFT 器件即可,而不需要和 ITO 像素区有所交叠,这样像素区的通光面积会增大。同时该方案可以增大 CF 基板上相应的像素(R、G 或 B)和阵列基板的重叠(图中 d 所示部分),这样可以减小制作的难度以及对对盒精度的要求。

[0073] 相应地,本发明实施例还提供一种阵列基板,对应于图 2 中下基板 11、黑矩阵 1,以及顶栅型 TFT 器件构成的部件,具体可参见图 2 中相关描述,这里不再赘述。

[0074] 本发明实施例还提供一种彩膜基板,对应于图 2 中的上基板 12、像素层 8,CF ITO 电极 7 形成的部件,具体可参见图 2 中的相关描述,这里不再赘述。

[0075] 参见图 3 所示,本发明实施例阵列基板的制造过程如下:

[0076] 步骤 301:提供一基板;

[0077] 步骤 302:在所述基板上形成黑矩阵;

[0078] 步骤 303:在所述黑矩阵之上集成顶栅型 TFT 器件。所述顶栅型 TFT 器件需要集成在所述黑矩阵的覆盖区域内。

[0079] 以下举具体实施例详细说明本发明制造阵列基板的工艺工程。

[0080] 由于曝光工艺需要,本发明实施例中的镀膜顺序如下:黑矩阵层-有源层-欧姆接触层-SD 电极层-绝缘层-ITO 像素电极层-Gate 层。其中,有源层、欧姆接触层、SD 电极层可以通过带有 Half Tone 的 Mask1 工艺形成。

[0081] 本发明实施例的 TFT 玻璃基板的刻蚀方法采用 4Mask 工艺。

[0082] 参见图 4 和 6 所示,在所述黑矩阵之上集成 TFT 器件可以这样实现:

[0083] 步骤 401:在所述黑矩阵上形成起开关作用的有源层。

[0084] 步骤 402:在所述有源层上面形成欧姆接触层。

[0085] 步骤 403:将源电极和漏电极集成在所述欧姆接触层上面。

[0086] 步骤 404:在除源电极和漏电极以及沟道区外部分的光阻 PR 胶显影掉,在沟道区进行部分曝光,这里可以利用 Half Tone 进行曝光显影,使沟道区的 PR 胶变薄。该步骤处理后,形成图 6 中 601 示出的图样。

[0087] 步骤 405:进行信号线(SD Line)刻蚀,形成 SD 线。如图 6 中 602 示出的图样

[0088] 步骤 406:通过灰化过程将经过显影后得到的沟道区内的 PR 胶去除,形成图 6 中 603 的图样。

[0089] 步骤 407:对沟道区内进行再次刻蚀,形成图 6 中 604 的图样。

[0090] 步骤 408:在经过再次刻蚀后的表面形成绝缘层,且在源电极上形成通路孔。这里,可以形成绝缘层的过程中可以采用单独的 Mask2 工艺,在源电极上形成通路孔的过程

可以使用常规 Mask 工艺。

[0091] 步骤 409 :在所述绝缘层上形成像素电极层,且将像素电极通过所述绝缘层上的通路孔和源电极搭接。这里,可以单独进行 Mask3 工艺,形成像素电极层。

[0092] 步骤 410 :最后进行栅电极掩膜 (Gate Mask) 处理,形成栅电极层 (Gate Line Pattern)。

[0093] 步骤 408 和步骤 409 中均可采用常规 Mask 工艺实现。

[0094] 参见图 5 所示,本发明实施例的彩膜基板的制造方法包括以下步骤:

[0095] 步骤 501 :提供一基板。

[0096] 步骤 502 :在所述基板上集成像素层。

[0097] 步骤 503 :在所述像素层集成 ITO 电极。

[0098] 对于彩膜基板,本发明实施例可以省去黑矩阵集成过程,直接在玻璃基板上集成 R、G、B 像素,然后再集成 ITO 电极。R、G、B 像素以及 ITO 电极的集成过程跟现有工艺相同。由于不需要黑矩阵,因此使像素区的集成范围更加宽泛,对精度的要求更低,工艺更加简单。

[0099] 本发明实施例的 TFT-LCD 中,将黑矩阵 (BM) 集成于玻璃基板上,然后在黑矩阵上面集成顶棚型 TFT 器件,形成阵列基板;彩膜基板则只需集成 R、G、B 像素以及 ITO 电极即可;阵列基板和彩膜基板之间为液晶填充层等。

[0100] 相对于现有技术,本发明实施例一方面采用了黑矩阵集成于 TFT 器件与玻璃基板之间 (BM Under TFT) 的方式,使得黑矩阵与像素电极的重叠区域进一步减小;另一方面,由于采用了 BM Under TFT 方式,底层集成的 BM 挡住了背光源,因此可以集成顶棚型 TFT 器件,而这种顶棚型 TFT 顶部的栅电极可以有效地防止反射光干扰 a-Si。由于这两方面的作用,增大了 TFT-LCD 显示屏的开口率。

[0101] 另外,这种结构设计使 TFT 基板的 Mask 工艺进一步减少到 4Mask,这将减少曝光流程,可以节约成本。对于彩膜基板,本发明可以略去黑矩阵集成过程,直接在玻璃基板上集成 R、G、B 像素,然后在集成 ITO 电极。R、G、B 像素以及 ITO 电极的集成过程跟现有工艺相同,由于不需要考虑黑矩阵,因此使像素区的集成范围更加宽泛,对精度的要求更低,工艺更加简单。

[0102] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

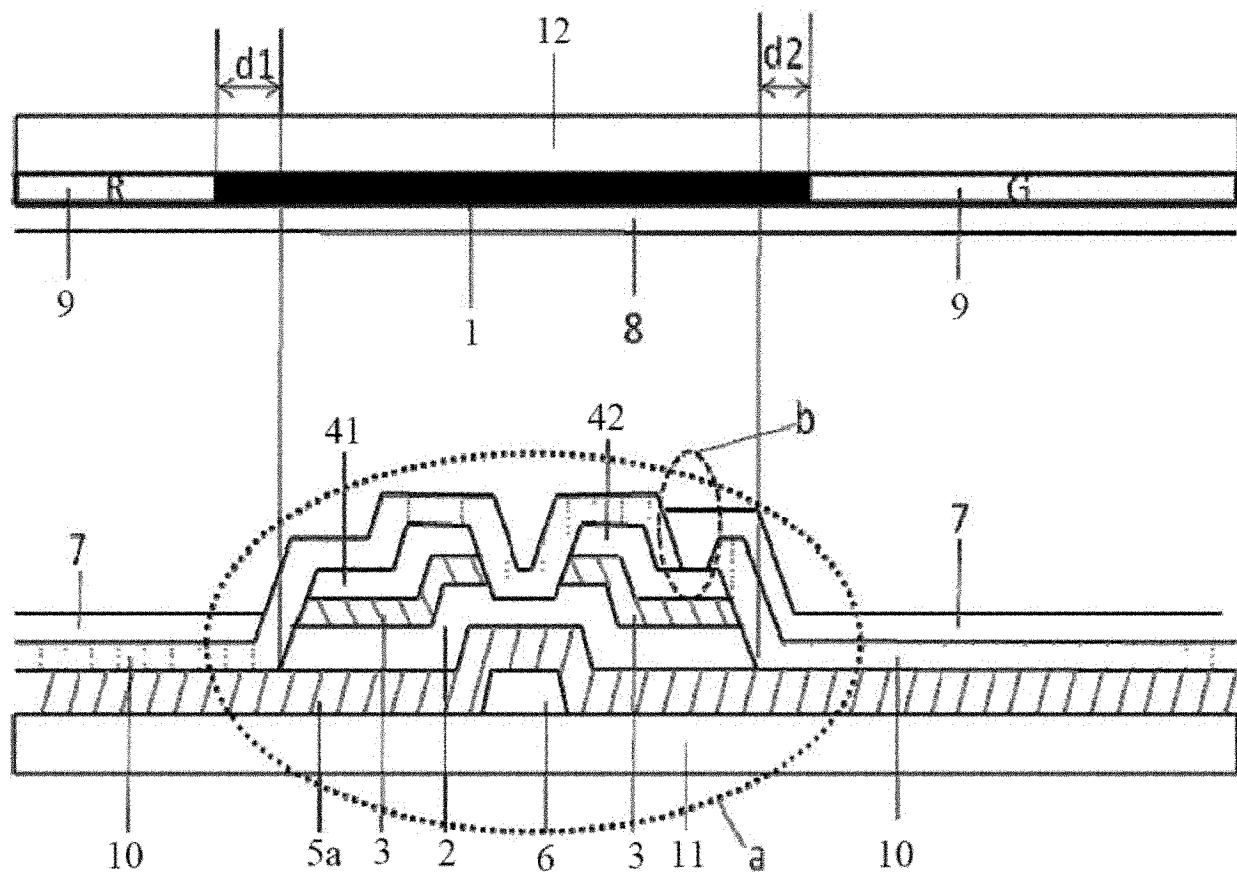


图 1

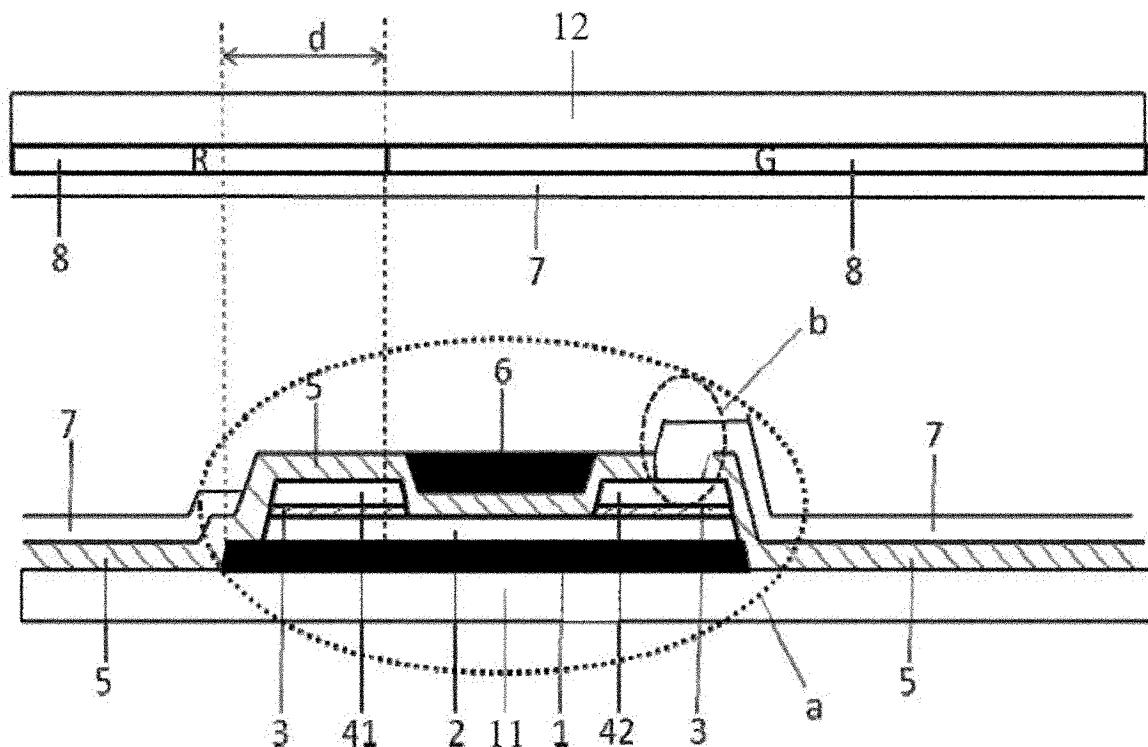


图 2

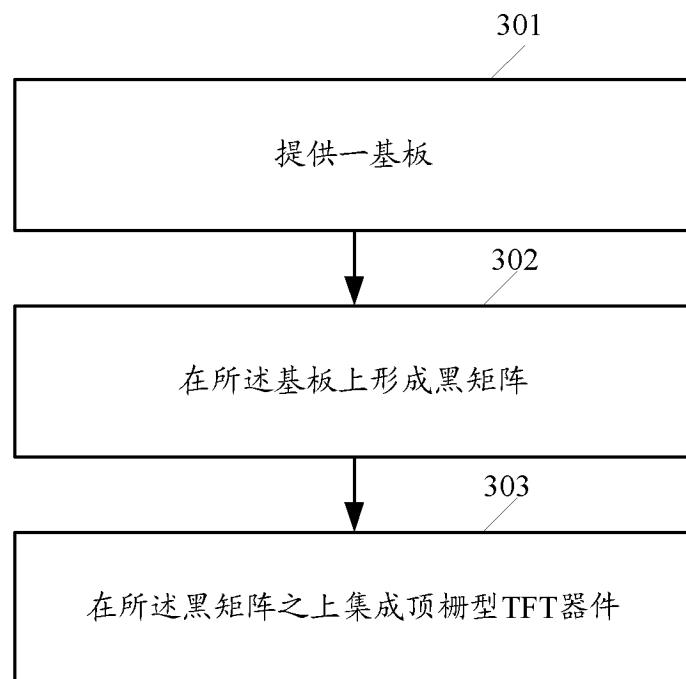


图 3

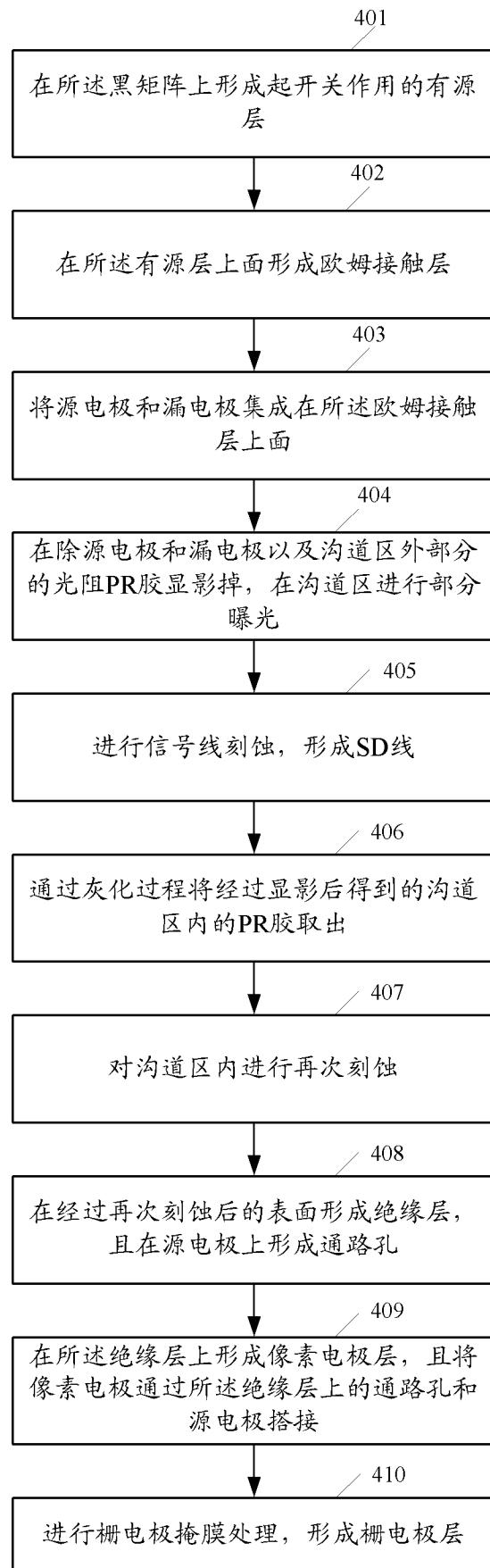


图 4

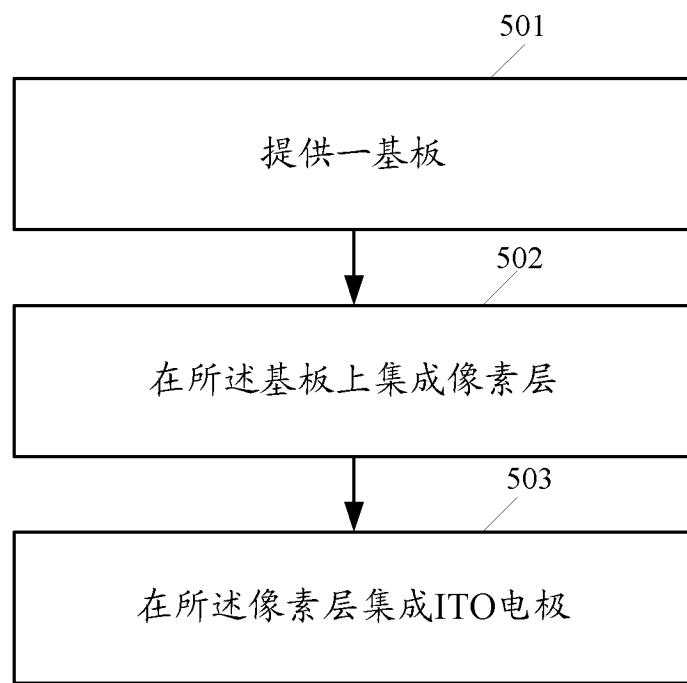


图 5

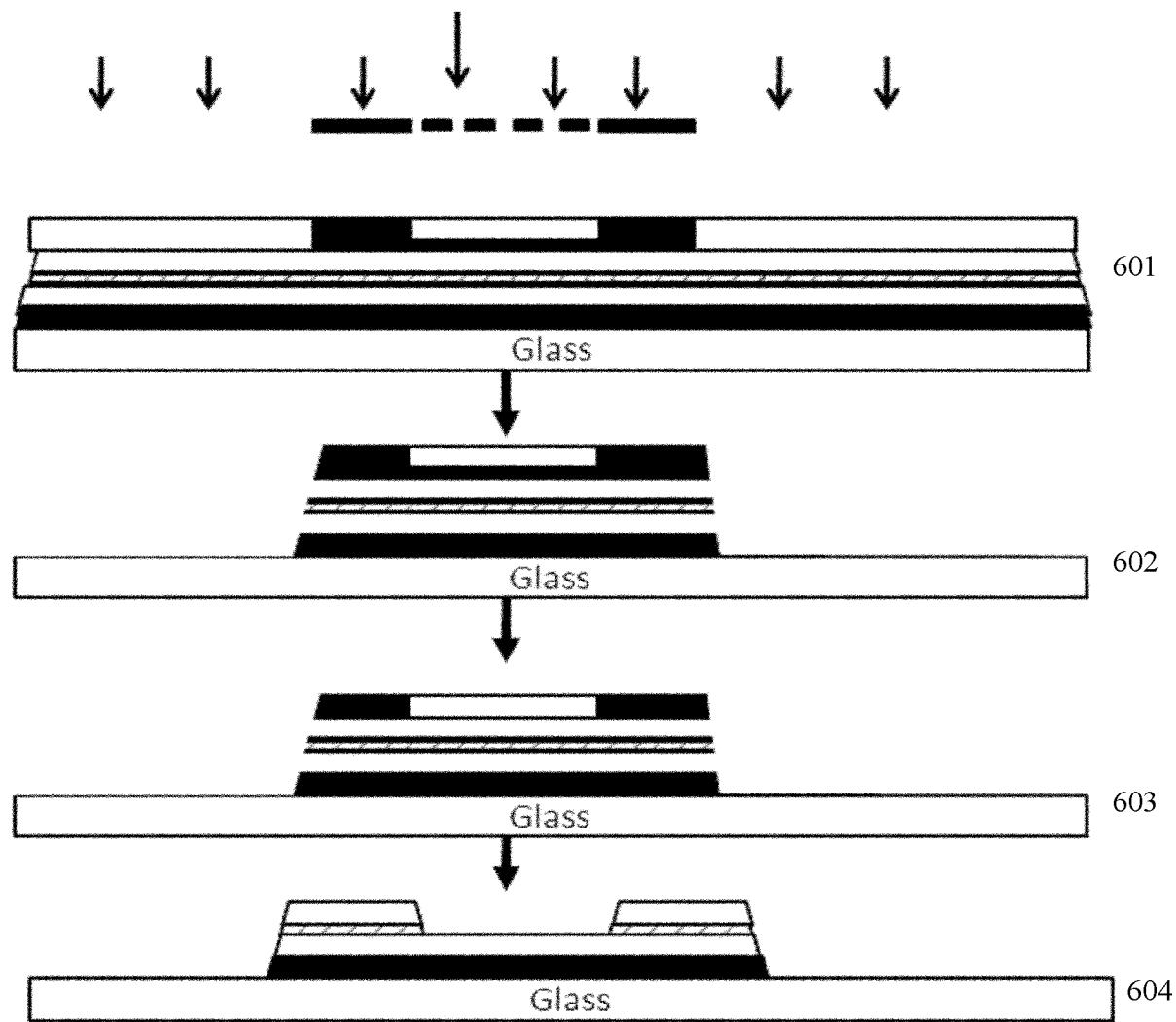


图 6