



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0012003
(43) 공개일자 2010년02월03일

(51) Int. Cl.

H01L 33/38 (2010.01)

(21) 출원번호 10-2010-0004308(분할)

(22) 출원일자 2010년01월18일

심사청구일자 없음

(71) 출원인

주식회사 에피밸리

경북 구미시 공단2동 321

(72) 발명자

김창태

경기도 성남시 분당구 수내동 양지마을금호1단지
아파트 114동 1501호

남기연

경상북도 구미시 옥계동 부영아파트 204동-1010호

(74) 대리인

안상정

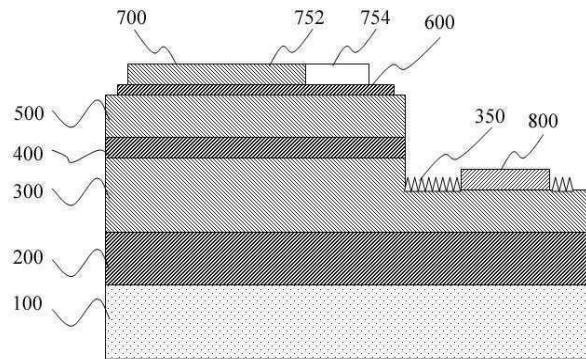
전체 청구항 수 : 총 1 항

(54) 3족 질화물 반도체 발광소자

(57) 요약

본 발명은 3족 질화물 반도체 발광소자에 관한 것으로, 보다 상세하게는 기판; 기판 위에 에피성장되는 버퍼층; 버퍼층 위에 에피성장되는 n형 질화물 반도체층; n형 질화물 반도체층 위에 에피성장되는 활성층; 활성층 위에 에피성장되는 p형 질화물 반도체층; p형 질화물 반도체층 위에 형성되는 p측 전극; 그리고, p형 질화물 반도체층과 활성층이 식각되어 노출된 n형 질화물 반도체층 위에 형성되는 n측 전극;을 포함하는 3족 질화물 반도체 발광소자에 있어서, p형 반도체층 위에서, p측 전극으로부터 n측 전극 방향으로 뺏어나가는 가지전극;으로서, 가지전극 끝단이 n측 전극을 향하여 양 갈래로 갈라지는 가지전극;을 포함하는 것을 특징으로 하는 3족 질화물 반도체 발광소자이다.

대표도 - 도4



특허청구의 범위

청구항 1

기관; 기관 위에 에피성장되는 버퍼층; 버퍼층 위에 에피성장되는 n형 질화물 반도체층; n형 질화물 반도체층 위에 에피성장되는 활성층; 활성층 위에 에피성장되는 p형 질화물 반도체층; p형 질화물 반도체층 위에 형성되는 p층 전극; 그리고, p형 질화물 반도체층과 활성층이 식각되어 노출된 n형 질화물 반도체층 위에 형성되는 n층 전극;을 포함하는 3족 질화물 반도체 발광소자에 있어서, p형 반도체층 위에서, p층 전극으로부터 n층 전극 방향으로 뻗어나가는 가지전극;으로서, 가지전극 끝단이 n층 전극을 향하여 양 갈래로 갈라지는 가지전극;을 포함하는 것을 특징으로 하는, 3족 질화물 반도체 발광소자.

명세서

기술분야

- [0001] 본 발명은 3족 질화물 반도체 발광소자에 관한 것으로, 특히 전류확산을 향상시키는 전극을 제공하는 3족 질화물 반도체 발광소자에 관한 것이다.
- [0002] 여기서, 3족 질화물 반도체 발광소자는 $Al(x)Ga(y)In(1-x-y)N$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)로 된 화합물 반도체층을 포함하는 발광다이오드와 같은 발광소자를 의미하며, 추가적으로 SiC, SiN, SiCN, CN와 같은 다른 족(group)의 원소들로 물질이나 이들 물질로 된 반도체층을 포함하는 것을 배제하는 것은 아니다.

배경기술

- [0003] 도 1은 종래의 3족 질화물 반도체 발광소자의 일 예를 나타내는 도면으로서, 3족 질화물 반도체 발광소자는 기관(10), 기관(10) 위에 에피성장되는 버퍼층(20), 버퍼층(20) 위에 에피성장되는 n형 질화물 반도체층(30), n형 질화물 반도체층(30) 위에 에피성장되는 활성층(40), 활성층(40) 위에 에피성장되는 p형 질화물 반도체층(50), p형 질화물 반도체층(50) 위에 형성되는 p층 전극(60), p층 전극(60) 위에 형성되는 p층 본딩 패드(70), p형 질화물 반도체층(50)과 활성층(40)이 식각되어 노출된 n형 질화물 반도체층(30) 위에 형성되는 n층 전극(80), 그리고 보호막(90)을 포함한다.
- [0004] 기관(10)은 동종기관으로 GaN계 기관이 이용되며, 이종기관으로 사파이어 기관, SiC 기관 또는 Si기관 등이 이용되지만, 질화물 반도체층이 성장될 수 있는 기관이라면 어떠한 형태이어도 좋다. SiC 기관이 사용될 경우에 n층 전극(80)은 SiC 기관 측에 형성될 수 있다.
- [0005] 기관(10) 위에 에피성장되는 질화물 반도체층들은 주로 MOCVD(유기금속기장성장법)에 의해 성장된다.
- [0006] 버퍼층(20)은 이종기관(10)과 질화물 반도체 사이의 격자상수 및 열팽창계수의 차이를 극복하기 위한 것이며, 미국특허 제5,122,845호에는 사파이어 기관 위에 380℃에서 800℃의 온도에서 100Å에서 500Å의 두께를 가지는 AlN 버퍼층을 성장시키는 기술이 개시되어 있으며, 미국특허 제5,290,393호에는 사파이어 기관 위에 200℃에서 900℃의 온도에서 10Å에서 5000Å의 두께를 가지는 $Al(x)Ga(1-x)N$ ($0 \leq x < 1$) 버퍼층을 성장시키는 기술이 개시되어 있고, 국제공개공보 W0/05/053042호에는 600℃에서 990℃의 온도에서 SiC 버퍼층(씨앗층)을 성장시킨 다음 그 위에 $In(x)Ga(1-x)N$ ($0 < x \leq 1$) 층을 성장시키는 기술이 개시되어 있다.
- [0007] n형 질화물 반도체층(30)은 적어도 n층 전극(80)이 형성된 영역(n형 컨택층)이 불순물로 도핑되며, n형 컨택층은 바람직하게는 GaN로 이루어지고, Si으로 도핑된다. 미국특허 제5,733,796호에는 Si과 다른 소스 물질의 혼합비를 조절함으로써 원하는 도핑농도로 n형 컨택층을 도핑하는 기술이 개시되어 있다.
- [0008] 활성층(40)은 전자와 정공의 재결합을 통해 광자(빛)를 생성하는 층으로서, 주로 $In(x)Ga(1-x)N$ ($0 < x \leq 1$)로 이루어지고, 하나의 양자우물층(single quantum well)이나 복수개의 양자우물층들(multi quantum wells)로 구성된다.
- [0009] p형 질화물 반도체층(50)은 Mg와 같은 적절한 불순물을 이용해 도핑되며, 활성화(activation) 공정을 거쳐 p형 전도성을 가진다. 미국특허 제5,247,533호에는 전자빔 조사에 의해 p형 질화물 반도체층을 활성화시키는 기술이 개시되어 있으며, 미국특허 제5,306,662호에는 400℃ 이상의 온도에서 열처리(annealing)함으로써 p형 질화물 반도체층을 활성화시키는 기술이 개시되어 있고, 국제공개공보 W0/05/022655호에는 p형 질화물 반도체층 성장의

질소전구체로서 암모니아와 하이dra진계 소스 물질을 함께 사용함으로써 활성화 공정없이 p형 질화물 반도체층이 p형 전도성을 가지게 하는 기술이 개시되어 있다.

- [0010] p층 전극(60)은 p형 질화물 반도체층(50) 전체로 전류가 잘 공급되도록 하기 위해 구비되는 것이며, 미국특허 제5,563,422호에는 p형 질화물 반도체층의 거의 전면에 걸쳐서 형성되며 p형 질화물 반도체층(50)과 오믹접촉하고 Ni과 Au로 이루어진 투광성 전극(light-transmitting electrode)에 관한 기술이 개시되어 있으며, 미국특허 제6,515,306호에는 p형 질화물 반도체층 위에 n형 초격자층을 형성한 다음 그 위에 ITO(Indium Tin Oxide)로 이루어진 투광성 전극을 형성한 기술이 개시되어 있다.
- [0011] 한편, p층 전극(60)이 빛을 투과시키지 못하도록, 즉 빛을 기관 층으로 반사하도록 두꺼운 두께를 가지게 형성할 수 있는데, 이러한 기술을 플립칩(flip chip) 기술이라 한다. 미국특허 제6,194,743호에는 20nm 이상의 두께를 가지는 Ag층, Ag 층을 덮는 확산 방지층, 그리고 확산 방지층을 덮는 Au와 Al로 이루어진 본딩 층을 포함하는 전극 구조에 관한 기술이 개시되어 있다.
- [0012] p층 본딩 패드(70)와 n층 전극(80)은 전류의 공급과 외부로의 와이어 본딩을 위한 것이며, 미국특허 제5,563,422호에는 n층 전극을 Ti과 Al으로 구성한 기술이 개시되어 있다.
- [0013] 보호막(90)은 이산화규소와 같은 물질로 형성되며, 생략되어도 좋다.
- [0014] 한편, n형 질화물 반도체층(30)이나 p형 질화물 반도체층(50)은 단일의 층이나 복수개의 층으로 구성될 수 있으며, 최근에는 레이저 또는 습식 식각을 통해 기관(10)을 질화물 반도체층들로부터 분리하여 수직형 발광소자를 제조하는 기술이 도입되고 있다.
- [0015] 도 2는 미국특허 6,307,218호에 개시된 발광소자의 일례를 나타내는 도면으로서, 대면적화되거나 제품사양에 따라 전극의 배치변화를 주어야 하는 3족 질화물 반도체 발광소자에서, 원활한 전류공급을 위한 다양한 형태의 가지전극(14a, 14b)에 관한 기술이 개시되어 있다.
- [0016] 그러나, 상기와 같이 원활한 전류공급을 위해 구비되는 가지전극(14a, 14b)의 개수가 증가함에 따라, 3족 질화물 반도체 발광소자의 발광면적이 감소하고, 가지전극(14a, 14b)이 발광소자에서 생성되는 광자(빛)를 반사시켜, 외부 양자 효율이 저하되는 문제가 있다.
- [0017] 도 3은 한국공개특허 제2005-0061509호에 개시된 발광소자의 일례를 나타내는 도면으로서, 외부 양자 효율 증가를 위해 n형 질화물 반도체층에 거친면(11)이 형성된 3족 질화물 반도체 발광소자에 관한 기술이 개시되어 있다.
- [0018] 그러나, n층 전극으로부터 연장되는 가지전극(22)이 n형 질화물 반도체층(33)에 형성됨에 따라 n형 질화물 반도체층(33)에 형성된 거친면(11)의 면적이 가지전극(22)에 의해 감소하여 외부광자효율을 감소시키는 문제가 있다.

발명의 내용

해결하려는 과제

- [0019] 본 발명은 상기의 문제점을 해결하기 위한 것으로, 가지전극을 통해 전류 확산을 원활하게 하여 발광소자의 전기적 특성을 향상시키고, 또한 가지전극이 발광소자의 빛을 반사하는 것을 개선하여 발광소자의 광학적 특성을 향상시키고 아울러, 질화물 반도체층에 거친면이 형성될 수 있는 면적을 증가시켜 외부 양자 효율을 향상시킬 수 있는 3족 질화물 반도체 발광소자를 제공하는 것을 목적으로 한다.

과제의 해결 수단

- [0020] 본 발명은 기관; 기관 위에 에피성장되는 버퍼층; 버퍼층 위에 에피성장되는 n형 질화물 반도체층; n형 질화물 반도체층 위에 에피성장되는 활성층; 활성층 위에 에피성장되는 p형 질화물 반도체층; p형 질화물 반도체층 위에 형성되는 p층 전극; 그리고, p형 질화물 반도체층과 활성층이 식각되어 노출된 n형 질화물 반도체층 위에 형성되는 n층 전극;을 포함하는 3족 질화물 반도체 발광소자에 있어서, p형 반도체층 위에서, p층 전극으로부터 n층 전극 방향으로 뻗어나가는 가지전극;으로서, 가지전극 끝단이 n층 전극을 향하여 양 갈래로 갈라지는 가지전극;을 포함하는 것을 특징으로 하는 3족 질화물 반도체 발광소자를 제공한다.
- [0021] 또한 본 발명은 가지전극이 p층 전극과 n층 전극간의 중앙에서 양 갈래로 갈라지는 것을 특징으로 하는 3족 질

화물 반도체 발광소자를 제공한다.

[0022] 또한 본 발명은 가지전극이 갈라진 양 갈래가 n측 전극과 일정한 거리를 유지하면서 감싸도록 형성되는 것을 특징으로 하는 3족 질화물 반도체 발광소자를 제공한다.

[0023] 또한 본 발명은 n형 반도체층이 식각으로 노출된 부분이 거친 표면을 지니는 것을 특징으로 하는 3족 질화물 반도체 발광소자를 제공한다.

[0024] 또한 본 발명은 가지전극이 n형 반도체층 위에서, n측 전극으로부터 p측 전극 방향으로 뻗어나가며, 가지전극 끝단이 p측 전극 쪽에 근접하여 양 갈래로 갈라지는 가지전극;을 포함하는 것을 특징으로 하는 3족 질화물 반도체 발광소자를 제공한다.

발명의 효과

[0025] 본 발명은 가지전극을 통해 전류 확산을 원활하게 하여 발광소자의 전기적 특성을 향상시키고, 또한 가지전극이 발광소자의 빛을 반사하는 것을 개선하여 발광소자의 광학적 특성을 향상시킴과 아울러, 질화물 반도체층에 거친면이 형성될 수 있는 면적을 증가시켜 외부 양자 효율을 향상시킬 수 있는 3족 질화물 반도체 발광소자를 제공하는 효과가 있다.

도면의 간단한 설명

- [0026] 도 1은 종래의 3족 질화물 반도체 발광소자의 일예를 나타내는 도면,
- 도 2는 미국특허 6,307,218호에 개시된 발광소자의 일예를 나타내는 도면,
- 도 3은 한국공개특허 제2005-0061509호에 개시된 발광소자의 일예를 나타내는 도면,
- 도 4는 본 발명에 따른 3족 질화물 반도체 발광소자의 일예를 나타내는 도면,
- 도 5는 본 발명에 따른 3족 질화물 반도체 발광소자의 일예를 나타내는 도면.

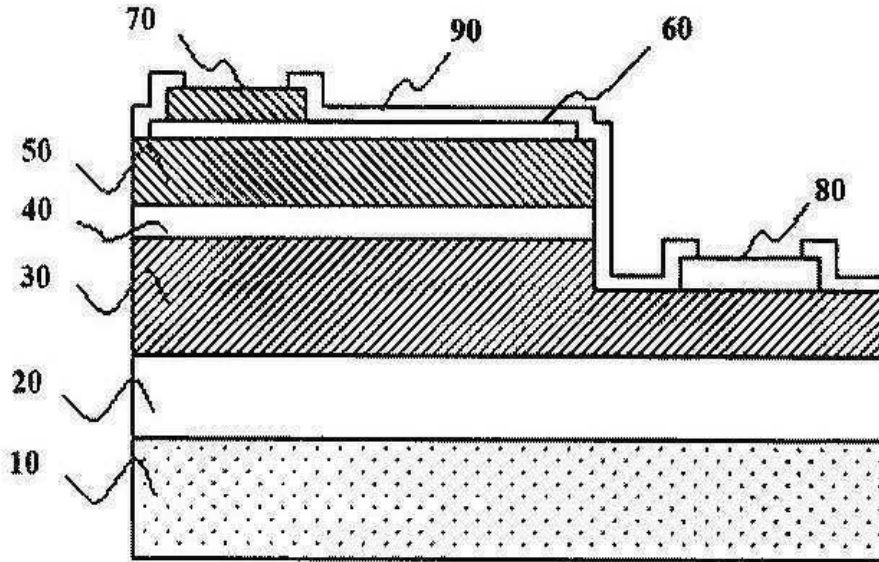
발명을 실시하기 위한 구체적인 내용

- [0027] 이하에서, 첨부된 도면을 참조하여 본 발명을 보다 상세히 설명한다.
- [0028] 도 4는 본 발명에 따른 3족 질화물 반도체 발광소자의 일예를 나타내는 도면으로서, 3족 질화물 반도체 발광소자는 기판(100), 기판(100) 위에 에피성장되는 버퍼층(200), 버퍼층(200) 위에 에피성장되는 n형 질화물 반도체층(300), n형 질화물 반도체층(300) 위에 에피성장되는 활성층(400), 활성층(400) 위에 에피성장되는 p형 질화물 반도체층(500), p형 질화물 반도체층(500) 위에 형성되는 p측 전극(600), p측 전극(600) 위에 형성되는 p측 본딩 패드(700), p형 질화물 반도체층(500)과 활성층(400)이 식각되어 노출된 n형 질화물 반도체층(300) 위에 형성되는 n측 전극(800), 그리고 p측 본딩 패드(700)와 연결되는 가지전극(752,754)을 포함한다.
- [0029] 여기서, n형 질화물 반도체층(300)은 n측 전극(800)을 제외한 부분에 거친면(350)을 지닌다. 이에 따라, 발광소자 내부에서 생성되는 광자(빛)이 전반사에 의해 발광소자 외부로 나오지 못하는 것을 방지하여 외부 광량 효율이 증가된다. 특히, 본 발명에서 제공되는 가지전극(752,754)은 p측 본딩 패드(700)에만 형성됨에 따라 n형 반도체층(300)이 지니는 거친면(350)의 넓이를 증가시켜 외부 광량 효율의 향상을 가져온다.
- [0030] 도 5는 본 발명에 따른 3족 질화물 반도체 발광소자의 일예를 나타내는 도면으로서, 가지전극(750)은 p측 본딩 패드(700)로부터 n측 전극(800) 방향으로 뻗어나가도록 형성되는 암(752;arm)과, 가지전극(750) 끝단이 n측 전극(800)을 향하여 양갈래로 갈라지는 핑거(754;figure)를 구비한다. 여기서, 가지전극(750)은 p측 본딩패드(700)와 함께 p측 전극(600) 위에 형성된다.
- [0031] 암(752)은 p측 본딩패드(700)로부터 뻗어나가 p측 본딩패드(700)와 n측 전극(800) 사이의 중앙까지 형성되는 것이 바람직하다. 또한, 핑거(754)는 암(752)의 끝단에서 양 갈래로 갈리는데, n측 전극(800)과 일정한 거리를 유지하면서 n측 전극(800)을 감싸도록 n측 전극(800)과 동일한 형태로 형성되는 것이 좋다. 이에 따라, p측 본딩패드(700)와 n측 전극(800) 간의 전류가 균일하게 확산된다.
- [0032] 여기서, 핑거(754)가 p측 본딩패드(700)와 n측 전극(800) 사이의 중앙에서 p측 본딩패드(700) 쪽으로 가깝게 형성되면, 핑거(754)와 n측 전극(800)의 거리가 멀어져서, 순방향 바이어스 전압(V_f)이 증가하게 되고, 핑거(754)가 p측 본딩패드(700)와 n측 전극(800) 사이의 중앙에서 n측 전극(800) 쪽으로 가깝게 형성되면, 핑거(754)와

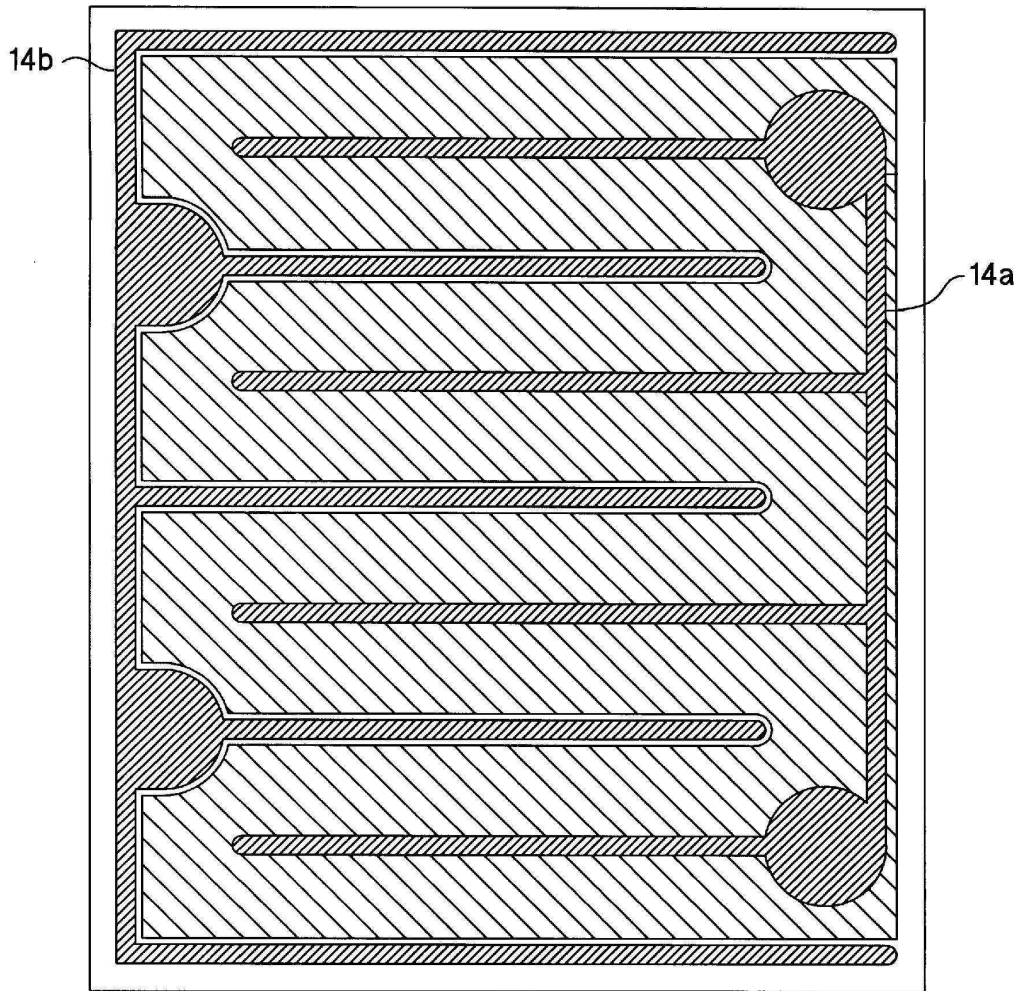
n층 전극(80) 사이에 전류가 집중됨에 따라 발광면적이 평거(754)와 n층 전극(80) 사이로 집중되어 광효율이 저하된다.

도면

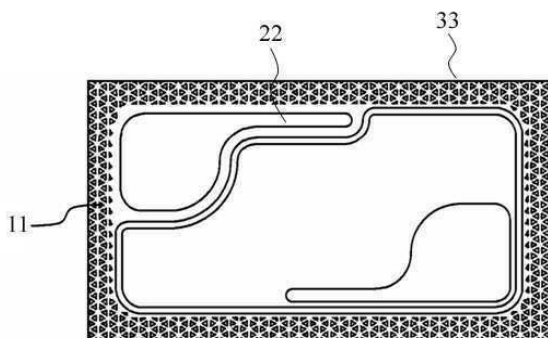
도면1



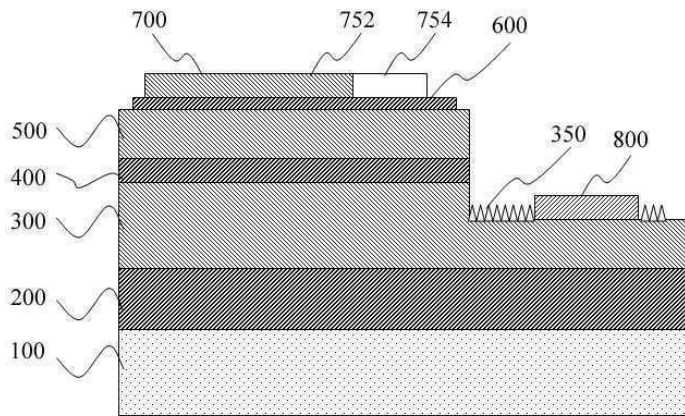
도면2



도면3



도면4



도면5

