200908360

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：97116897

※ 申請日期：97.5.7　　※IPC 分類：H01L 3/18

一、發明名稱：（中文/英文）

清潔由太陽能蝕刻膏形成之太陽能電池表面開孔的方法

METHOD FOR CLEANING A SOLAR CELL SURFACE OPENING MADE WITH A SOLAR ETCH PASTE

二、申 請 人：（共 1 人）

姓名或名稱：（中文/英文）

美商喬治亞科技研究公司

GEORGIA TECH RESEARCH CORPORATION

代表人：（中文/英文）

凱文　霍茲尼克

WOZNIAK, KEVIN

住居所或營業所地址：（中文/英文）

美國喬治亞州亞特蘭大市第10街505號

505 10TH STREET, ATLANTA, GEORGIA 30332, U.S.A.

國　籍：（中文/英文）

美國　U.S.A.

三、發明人：（共 2 人）

姓　名：（中文/英文）

1. 艾傑特　羅哈吉
   ROHATGI, AJEET
2. 維喬安　蜜蒙高凱特
   MEEMONGKOLKIAT, VICHAI

國　籍：（中文/英文）

1. 美國　U.S.A.
2. 泰國　THAILAND

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為：　年　月　日。

☑ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☑ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2007年05月07日；60/916,327
2. 美國；2008年05月06日；12/116,132
3. 美國；2008年05月06日；12/116,100
4. 美國；2008年05月06日；12/116,115

☐ 無主張專利法第二十七條第一項國際優先權：

1.
2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明通常係關於矽太陽能電池。更特別地，本發明係關於提供背表面鈍化以及光學限制屬性之背觸點或後觸點之形成。

【先前技術】

太陽能電池係轉換光能成電能之器件。該等器件亦經常稱為光電(PV)電池。太陽能電池係以多種半導體製造。一種普通半導體材料係結晶矽。

太陽能電池具有三個主要元件：(1)半導體；(2)半導體接面；以及(3)導電觸點。半導體(諸如矽)可被摻雜n型或p型。如果n型矽以及p型矽被形成而互相接觸，則在太陽能電池中n型矽與p型矽之會合區係半導體接面。半導體吸收光。來自光之能量可轉移到矽層中之原子的價電子，其允許價電子脫離其束縛態留下一個電洞。彼等光生電子以及電洞係藉由與p-n接面相關聯的電場所分離。導電觸點允許電流自太陽能電池流動至外部電路。

圖1顯示先前技術之太陽能電池的基本元件。可在矽晶圓上製造太陽能電池。太陽能電池5包括p型矽基底10、n型矽射極20、底端導電觸點40以及頂端導電觸點50。p型矽基底10以及n型矽射極20彼此接觸而形成接面。n型矽20耦合至頂端導電觸點50。p型矽10耦合至底端導電觸點40。頂端導電觸點50以及底端導電觸點40耦合至負載75以為其提供電力。

包括銀的頂端導電觸點50("前觸點")使得電流能夠流入至太陽能電池5中。然而，頂端導電觸點50並沒有覆蓋電池5的整個工作面，此係因為光不能完全穿透銀。因此，頂端導電觸點50具有網格圖案以允許光進入太陽能電池5。來自頂端導電觸點50之電子流動，並且在經由底端導電觸點40與電洞聯組合之前通過負載75。

底端導電觸點40("後觸點"或"背觸點")通常包括鋁矽共熔合金。該導電觸點40一般覆蓋p型矽10之整個底端以便最大化傳導。在大約攝氏750度之高溫下鋁與矽成為合金，該溫度大大高於攝氏577度的鋁矽共熔合金溫度。合金反應使重摻雜p型區域形成於基底的底端並且導致該處一強電場。該電場幫助排斥光生電子以防在背表面觸點處與電洞重組，使得可在p-n接面處更有效率地收集電子與電洞。

在矽與導電觸點之間的界面一般係具有高度重組之區域。例如，跨越整個背表面的鋁背表面場的背表面重組速度可係500公分/秒或更多。高背表面重組速度減小電池效率。

【發明內容】

一種已經使用之減少在背觸點之重組的方法係在矽晶圓之後表面上形成二氧化矽之介電層。該介電層改良鈍化，但引起其他問題，諸如如何產生從介電層至矽之開孔，以及最佳化尺寸以及各窗的間隔。另外，在觸點形成期間，介電層不能保護矽晶圓以免因鋁矽合金化而使矽晶圓變

形。薄膜矽晶圓尤其易受變形影響。先前技術之用於減少在背表面處重組之解決方案未能足以解決其他問題，諸如防止薄膜矽變形，決定介電開孔的尺寸以及間隔，清潔介電開孔，並且在介電開孔處形成背表面場。

如本文提出之解決方案包括一種太陽能電池結構，其具有介電鈍化層以及具有局部鋁背表面場之後觸點。提供一種用於形成後觸點之製程。在一具體實施例中，介電層形成於具有n區以及p區的薄結晶晶圓之後表面上。藉由絲網印刷蝕刻膏、隨後接著第一熱處理以在介電層中製造開孔。可使用氫氟酸溶液以移除任何蝕刻膏留下之殘餘物。藉由絲網印刷一觸點膏於整個背表面上、隨後接著是第二熱處理以形成後觸點。觸點膏係由鋁以及從1至12原子百分比的矽所組成。在觸點膏中的矽的存在使得在第二熱處理期間鋁對於矽的要求飽和，並且提供高品質背表面場觸點於局部開孔。在鋁中使用少量玻璃粉或不使用玻璃粉幫助避免顯著鋁刺穿(aluminum spiking)穿過介電層而使器件效能退化。

前述內容係摘要並且因此必然含有簡化、概括以及省略之細節。因此，熟習此項技術者將瞭解[發明內容]僅僅是說明性並且非意圖在任何一方面受限。由請求項單獨界定之其他態樣、發明的特色以及本揭示之優點，將在以下非限制性詳細說明的闡明而變得明晰。

【實施方式】

在下列詳細說明中，闡明許多細節以便提供本發明之徹

底理解。然而，其應被熟習此項技術者理解的是本發明可無需該等細節而實踐。在其他情況下，眾所周知的方法、程式、成分與電路沒有詳細敘述以便不模糊本發明。

圖2描繪一種用於形成高品質後觸點的流程圖，其在合金過程期間保護矽晶圓不受損害並且提供局部背表面場。局部背表面場(BSF)合乎需要因為其幫助減少電子在太陽能電池背表面的重組。若太陽能電池具有高品質局部BSF，則太陽能電池的效率因此增加。

在操作200中，p型層或n型層形成於矽晶圓上。矽晶圓可係結晶性。矽晶圓可具有從200微米到250微米的厚度。在另一具體實施例中，矽晶圓可具有自50微米到500微米的厚度。橫跨整個矽晶圓背表面的鋁矽合金化可使薄矽晶圓變形。因此，在操作210中，在矽晶圓的前側及後側上生長障壁層及介電層，而不是直接在矽晶圓上形成全區觸點。可並存地或同時地生長介電層。本發明之一具體實施例中，介電層是二氧化矽。本發明之另一具體實施例中，介電層可是氧化鋁。

可透過旋塗製程形成二氧化矽以於兩側達成從1000埃到5000埃之厚度。在旋塗製程期間。液態介電沈積在旋轉晶圓上。旋塗前驅物可是二氧化矽溶膠凝膠。二氧化矽溶膠凝膠可向Filmtronics公司購得，商標為"20B"。在旋塗製程後，晶圓在攝氏150到250度之溫度下乾燥10到20分鐘。在傳統的管式爐中在攝氏875到925度之溫度下在氧環境中使二氧化矽固化。旋塗製程使得能夠形成較厚、更均勻的

二氧化矽層，其對於單側擴散使介電作為擴散遮罩。

替代做法為，可經由化學氣相沈積製程或電漿增強型化學氣相沈積(PECVD)製程形成二氧化矽。該等製程可在從攝氏300到500度之溫度下持續10到20分鐘使用矽烷及氧作為前驅物。可使用一反應室來控制製程之反應物。

在操作215中，在晶圓的前側及背側上形成障壁層。障壁層可由具有厚度從100埃到700埃的氮化矽組成。可使用PECVD形成氮化矽層。矽烷及氨可分別是矽及氮化物的PECVD前驅物。替代做法為，可在適當的反應室中使用低壓化學氣相沈積製程形成氮化矽層。在前表面上的障壁層提供抗反射膜以幫助吸收光。障壁層亦保護介電層。沒有障壁層於背表面，背表面介電層可遭受到鋁刺穿及空氣中之雜質。此外，在無障壁層之情況下，介電層更容易在燃燒絲網印刷觸點期間由於高溫而受到損壞。

在操作220中，至少一個開孔形成在矽晶圓之背側上的介電層及障壁層中。如果形成複數個開孔，該等開孔可橫跨矽晶圓表面均勻分佈。本發明之一具體實施例中，開孔係藉由施加太陽能蝕刻膏至障壁層製造。示範性太陽能蝕刻膏由Merck & Co. Inc.製造，商標為"Solar Etch AX M1"。太陽能蝕刻膏可亦用以製造開孔於前表面介電層。蝕刻膏可包括磷酸、氫氟酸、氟化銨或氟化氫銨。在操作220中形成的開孔可是點形狀或線形狀。

膏應當僅被施加於希望在介電層中之開孔處的區域。可使用絲印刷機來施加膏。在基板的開孔认最佳尺寸及間隔

係依據晶圓的電阻率。可使用電腦程式(諸如Device Simulations for Smart Integrated Systems(DESSIS))來決定開孔之最佳尺寸及間隔。DESSIS依據參數(包含觸點類型(點或線)、觸點尺寸(75微米或150微米)及橫向BSF(存在或缺少))來計算最佳間隔。模擬域係衍生自最小單位晶胞(unit cell)，其可週期性延伸以表示完整結構。為了簡化模擬問題，可定義前觸點參數使得前觸點均勻分佈。在該方案下，單位晶胞的尺寸受控於在DESSIS模擬中的背觸點幾何形狀。

在圖3A中顯示用於線狀觸點之模擬域。圖3A的模擬域包括p型矽300、n型矽310、介電層320、第一導電觸點330、第二導電觸點360以及局部BSF 370。p型矽300耦合至n型矽310、介電層320以及局部BSF 370。局部BSF 370耦合至第二導電觸點360。n型矽310耦合至第一導電觸點330耦合。

同樣地，在圖3B中顯示用於點觸點之模擬域。圖3B的模擬域包括p型矽300、n型矽310、介電層320、第一導電觸點330、第二導電觸點360以及局部BSF 370。p型矽300耦合至n型矽310、介電層320以及局部BSF 370。局部BSF 370耦合至第二導電觸點360。n型矽310耦合至第一導電觸點330耦合。

光學產生(optical generation)參數可被設定以假定均勻光入射於紋理化矽表面上，紋理化矽表面具有琢面角54.7度，指數2.0之抗反射層以及75奈米之厚度。入射光可亦

被減少約8.5%以考量在實際器件中前觸點的陰影。內部前表面反射可被設定為92%。背表面反射可被設定為85%。

射極輪廓可能是高斯輪廓(Gaussian profile)，其具有1.14×10^{20}每立方公分之表面峰值n型摻雜濃度以及0.3微米之接面深度，其對應於具有大約80歐姆/單位面積之片電阻的射極。替代做法為，射極片電阻可從70到90歐姆/單位面積變化。

可界定在後觸點處的局部BSF以具有1×10^{19}每立方公分之恆定p型摻雜濃度以及1.47微米之厚度。其導致在2.0歐姆-公分基板上觸點處大約300公分/秒之有效表面重組速度。為模擬橫向BSF，BSF層可橫向延伸至少1.3微米於觸點邊緣外。為模擬無橫向BSF，BSF層可被界定以僅覆蓋觸點區。

其他參數設定可包含從50微米到200微米之晶胞厚度，從1.5到2.5歐姆-公分之電阻率，從50,000到70,000公分/秒之前表面重組速度，自40到60公分/秒之在介電處的背表面重組速度以及0歐姆-平方公分之接觸電阻。利用該等參數，在圖4A中顯示DESSIS輸出圖表，其描繪出取決於具有75微米寬度之觸點的觸點間距之太陽能電池效率，以及在圖4B中顯示一圖表，其描繪，其取決於具有150微米寬度之觸點的觸點間距之太陽能電池效率。

在施加蝕刻膏後，蝕刻膏暴露在溫度從攝氏300到380度的熱源下達30到45秒。與太陽能蝕刻膏耦合的熱源溶解障壁層以及在蝕刻膏下的介電層，留下至基板之開孔。可使

用氫氟酸溶液以移除任何在開孔中或開孔周圍的所得殘餘物。

對於本發明之另一具體實施例，可利用雷射或機械切割(mechanical scribe)製作介電層中的開孔。開孔可覆蓋後表面面積的1%到10%。在操作220之後介電層保持在剩餘後表面上。

在操作230中，用含有1到12原子百分比之矽的鋁膏塗敷後觸點層。對於本發明之一具體實施例，鋁膏可係產品號碼：AL 53-090、AL 53-110、AL 53-120、AL 53-130、AL 53-131或AL 5540，該等產品全部可自Ferro公司購得。對於本發明之另一具體實施例，鋁膏可係市售之由DuPont Corporation、Cermet Materials、Inc.、Chimet Chemicals、Cixi Lvhuan Healthy Products、Daejoo Electronic Materials、Exojet Electronic、Hamilton Precision Metals、Inc.、Metalor Technologies、PEMCO Corporation、Shanghai Daejoo、Young Solar或Zhonglian Solar Technology製造的鋁膏。鋁膏可包括純鋁粒子分散於有機媒劑中。有機媒劑可進一步包括黏結劑(諸如乙基纖維素或甲基纖維素)以及溶劑(諸如香油腦(terpineol)或卡必醇(carbitol))。矽含有物可被添加至鋁膏，致使所得"觸點膏"包括1到12原子百分比的矽。

圖5A至5D顯示在鋁膏中的矽含有物改良局部BSF的形成。BSF的品質係由BSF區的均勻性以及厚度所界定。圖5A至5D係自掃描電子顯微鏡之橫截面圖。圖5A係由玻璃料鋁膏形成的局部BSF。圖5B係由無玻璃料之鋁膏形成的

局部BSF。圖5C係由具有7原子百分比矽的無玻璃料鋁膏形成的局部BSF。圖5D係由具有12原子百分比矽的無玻璃料鋁膏形成的局部BSF。從圖5A到5D，顯然具有自1到12原子百分比矽的鋁膏比不具有矽含有物的鋁膏製造更高品質之BSF。局部BSF可幫助達成良好歐姆觸點，尤其在具有高電阻率基板之上。

此外，局部BSF幫助將在金屬界面處的高重組效應減到最小。橫跨整個背表面的鋁BSF之背表面重組速度係大約500公分/秒。相比之下，含有以含12%矽之鋁膏所形成之局部鋁BSF的介電背鈍化減小背表面重組速度至125公分/秒或更少。

可利用絲印刷機施加具有鋁以及矽之觸點膏。對於本發明之一具體實施例，觸點膏係無玻璃料。對於本發明之另一具體實施例，觸點膏係低玻璃料。無玻璃料或低玻璃料鋁不蝕刻或干擾介電層。

接著對觸點膏施加熱處理。在操作240中，熱被"斜升"至從攝氏700到900度之溫度。達到峰值溫度之斜升時間係從1到5秒。於大於低共熔合金溫度的溫度，矽溶解到鋁中，其形成熔融之鋁與矽合金。快速斜升時間幫助形成更均勻之BSF。在操作250中，一旦達到峰值溫度，該溫度保持三秒或更少時間。例如，可保持峰值溫度透1到3秒。在短時期期間保持峰值溫度幫助防止接面漏電流，此係因為雜質較少有機會擴散至接面。

最後，在操作260中，溫度"斜降"至攝氏400度或更低。

斜降時間係從3到6秒。快速斜降時間可透過強制冷卻予以達成。例如，可使用風扇或以高速從熱源移除晶圓之傳動皮帶以迅速斜降溫度至攝氏400度或更低。

快速斜降提供塊體區的鈍化。在本發明之一具體實施例中，障壁層可包括從4×10^{21}到7×10^{22}原子/立方公分的氫濃度。可藉由PECVD前驅物引入氫至氮化矽層。在熱處理期間，氫可因此自障壁層脫離。接著，氫原子可藉由附著於矽中的疵點以幫助在矽晶圓之塊體區的鈍化。

矽在鋁中的可溶性與合金的溫度成比例。所以，在冷卻期間，矽在合金中的百分比減少。過量的矽自熔化物中排斥並且在矽液體界面處繼續磊晶生長。此再生長層根據凝固溫度下鋁在矽中的限定固體溶度而用鋁摻雜。因此，再生長層變成p+ BSF層。

若使用純鋁(而非使用鋁與矽之組合)，在高溫下鋁對矽具有需求。因此，開孔中在矽表面上的矽的排斥減少。其退化背表面鈍化的品質並且降低電池效能。

與具有矽之鋁後觸點耦合的介電層亦用以改良絕對電池效率。絕對電池效率係藉由轉換傳入之光至能量的太陽能電池能力予以測量。全區域鋁共熔合金後觸點具有大約60%的背表面反射比。背表面反射比由被背表面反射至矽之入射光的百分比予以界定。本發明中揭示之背觸點生產大於85%的背表面反射比。與鋁及矽之後觸點耦合的介電層改良電池效率1到2個百分比。

在觸點膏中的1到12原子百分比之矽添加劑係用以飽和

矽之鋁。因為鋁具有矽濃度，更多的矽在冷卻期間自熔化物被排斥至開孔。排斥之矽具有鋁濃度並且繼續在矽液體界面磊晶生長而形成p+ BSF層。實驗室測試(其結果繪示在圖5A到5D中)展現具有矽添加劑，可達成從6微米到15微米之局部BSF深度。

後觸點傳統地直接施加在矽晶圓之整個背表面上。若矽被添加至鋁膏並且被施加至基板之整個背表面上，則將觀察到BSF層厚度的減少，此係因為較少矽將從矽基板中溶解。因此，其與傳統所見添加矽至鋁膏相反。然而發明人已揭示對於局部開孔幾何形狀添加矽至鋁膏會增加BSF的深度。在鋁膏中不存在矽的情況下，遠離開孔之鋁層需要大於12原子百分比矽以在冷卻期間保持均衡。此減少可用於在開孔中再生長的矽量，其導致較薄局部BSF。添加矽到鋁膏滿足鋁中矽的需求。所以，在開孔中熔融鋁矽合金中的大多數矽可用於再生長，其導致較厚的局部BSF。

除改良BSF之外，具有矽之觸點膏可幫助防止鋁刺穿。在鋁中的矽的可溶性隨溫度的添加而提高。隨著矽擴散進入鋁，鋁將繼而填充由離開之矽製造的空隙。若鋁穿透矽晶圓之p-n或p^+-p接面，將導致較低效能。

如以上的討論，因為觸點膏具有從1到12原子百分比之矽，所以矽原子已使鋁飽和。因此，在熱處理期間，防止來自基板之矽原子擴散進入鋁層。藉此避免鋁刺穿，此係由於在基板內無由脫離的矽而引起的空隙。

圖6A至6D描繪在製造過程中在多種階段的矽晶圓之一

具體實施例的橫截面視圖。圖6A描繪具有經耦合至擴散層610的經摻雜之基板600的矽晶圓。

在圖6B中，介電層620耦合至經摻雜之基板600。另外，介電層630耦合至擴散層610。該介電層620可係二氧化矽。可由如上所述之旋塗製程形成介電層620。

圖6C描繪耦合至介電層620之障壁層640及耦合至介電層630的障壁層650。障壁層640以及650可係由氮化矽組成，其由PECVD形成。障壁層640及650向介電層提供保護。此外，障壁層650可提供抗反射塗層至太陽能電池的前表面。

圖6D描繪在介電層620及障壁層640中的開孔625。可亦在介電層630以及障壁層650中形成開孔635。對於本發明之一具體實施例，可藉由施加太陽能蝕刻膏到介電層並且然後施加熱處理到介電層而形成開孔625及開孔635。熱處理可涉及從攝氏300到380度之溫度。熱處理溶解膏下的介電層，形成至在介電層805中矽810的開孔，如圖8所示。圖8描繪具有至矽810之開孔的介電層805的底端平面圖。對於本發明之另一具體實施例，可藉由雷射形成開孔625以及開孔635。對於本發明之另一具體實施例，可藉由機械切割形成開孔625以及開孔635。

開孔625可係點或線的形式。圖7A顯示具有至矽之點狀開孔725的障壁層740的底端平面圖。點狀開孔可具有矩形或環形形狀。圖7B顯示具有至矽之線狀開孔725的障壁層740的底端平面圖。

圖6E描繪後觸點660，後觸點660經由開孔625耦合至介電層620、障壁層640及經摻雜之基板600。該後觸點可係由具有1到12原子百分比之矽的鋁組成。在鋁中添加矽提供具有自6到15微米深度之高品質BSF 670。

在上述說明書中，引用本發明具體示範性具體實施例描述本發明。然而，顯然可作出多種修飾及變裉而未背離本發明之在附加請求項闡明的寬泛精神及範圍。因此，說明書以及圖片應被視作說明性而非限制意義。

【圖式簡單說明】

圖1是先前技術之太陽能電池之截面視圖。

圖2是一種用於形成具有局部背表面場之後觸點的製程之一具體實施例的流程圖。

圖3A是對於線狀後觸點的DESSIS模擬域。

圖3B是對於點狀後觸點的DESSIS模擬域。

圖4A是DESSIS輸出的圖表，其顯示對於具有75微米寬度之觸點的間隔相對於效率。

圖4B是DESSIS輸出的圖表，其顯示對於具有150微米寬度之觸點的間隔相對於效率。

圖5A到5D是來自電子顯微鏡之對於不同鋁觸點膏的局部背表面場的橫截面圖。

圖6A到6E是在背表面觸點製造過程各階段中的矽晶圓之一具體實施例的橫截面圖。

圖7A是至矽的具有點圖案之窗開孔之一具體實施例的底端平面圖。

圖7B是至矽的具有線狀圖案之窗開孔之一具體實施例的底端平面圖。

圖8是來自電子顯微鏡之暴露在絲網印刷蝕刻膏的介電層的開孔的俯視圖。

【主要元件符號說明】

5	太陽能電池
10	p型矽基底
20	n型矽射極
40	底端導電觸點
50	頂端導電觸點
75	負載
300	p型矽
310	n型矽
320	介電層
330	第一導電觸點
360	第二導電觸點
370	局部背表面場(BSF)
600	經摻雜之基板
610	擴散層
620	介電層
625	開孔
630	介電層
635	開孔
640	障壁層

650 障壁層

660 後觸點

670 背表面場(BSF)

725 點狀開孔

740 障壁層

805 介電層

810 矽

五、中文發明摘要：

本發明描述一種薄型矽太陽能電池，其具有背表面介電鈍化以及具有局部背表面場之後觸點。特別地，該太陽能電池可自一具有從微米50到500微米厚度的結晶矽晶圓製造。障壁層以及介電層係至少施加於矽晶圓的背表面，以在形成後觸點時保護矽晶圓免於變形。至少一開孔被製造於介電層。提供背表面場之鋁觸點形成於開孔中及介電層上。可藉由絲網印刷具有自1到12原子百分比之矽的鋁膏，然後在攝氏750度下施加熱處理而施加鋁觸點。

六、英文發明摘要：

A thin silicon solar cell having a back dielectric passivation and rear contact with local back surface field is described. Specifically, the solar cell may be fabricated from a crystalline silicon wafer having a thickness from 50 to 500 micrometers. A barrier layer and a dielectric layer are applied at least to the back surface of the silicon wafer to protect the silicon wafer from deformation when the rear contact is formed. At least one opening is made to the dielectric layer. An aluminum contact that provides a back surface field is formed in the opening and on the dielectric layer. The aluminum contact may be applied by screen printing an aluminum paste having from one to 12 atomic percent silicon and then applying a heat treatment at 750 degrees Celsius.

十、申請專利範圍：

1. 一種方法，其包括：

於一薄矽晶圓的一經摻雜之基板上形成一擴散層，該薄矽晶圓具有從50微米到200微米之一厚度，其中該矽晶圓具有一前表面以及一背表面；

於該矽晶圓的該背表面上形成一旋塗介電層；

於該旋塗介電層上形成一障壁層；

於該障壁層的表面面積的1%到10%上施加一蝕刻膏；

對於該蝕刻膏施加在從攝氏300到380度之一溫度下之一第一熱處理；及

用一包括氫氟酸之溶液自一開孔移除殘餘物。

2. 如請求項1之方法，其中施加該第一熱處理達一從30到45秒之時間週期。

3. 如請求項1之方法，其進一步包括：

在該第一熱處理後施加一觸點膏至該矽晶圓之該背表面。

4. 如請求項3之方法，其中該觸點膏係一具有從1到12原子百分比之矽的鋁膏。

5. 如請求項3之方法，其進一步包括：

在從攝氏700到900度之一峰值溫度下對該觸點膏施加一第二熱處理。

6. 如請求項5之方法，其中在該峰值溫度下施加該第二熱處理達1到3秒。

7. 如請求項1之方法，其進一步包括：

使用Device Simulations for Smart Integrated Systems(DESSIS)來決定對該介電層的表面區域之部分的蝕刻膏施加。

8. 如請求項7之方法，其進一步包括：

鍵入參數至DESSIS以用於決定蝕刻膏的施加，其中該等參數包括一射極片電阻、一晶胞厚度、一電阻率、一前表面重組速度、一在該介電處之背表面重組速度、以及一接觸電阻。

9. 如請求項8之方法，其中該射極片電阻係自70到90歐姆/單位面積，該晶胞厚度係自90微米到200微米，該電阻率係自1.5到2.5歐姆-公分，該前表面重組速度係自50,000到70,000公分/秒，該介電之該背表面重組速度係自40到60公分，以及該接觸電阻係零歐姆-平方公分。

十一、圖式：

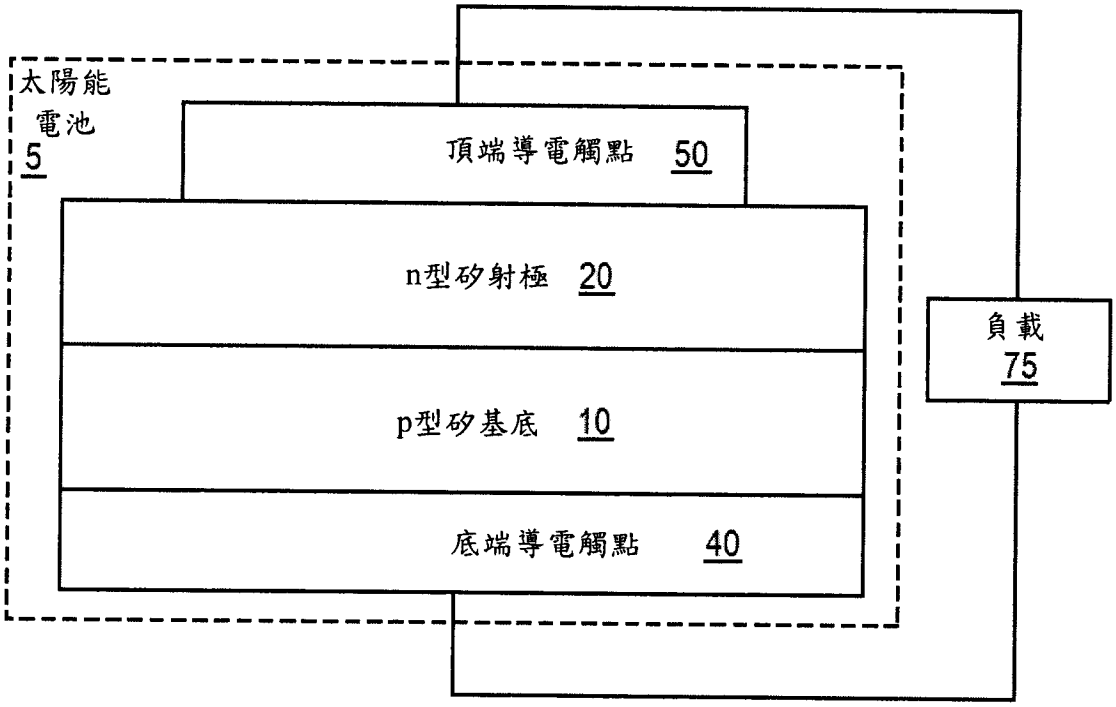


圖 1

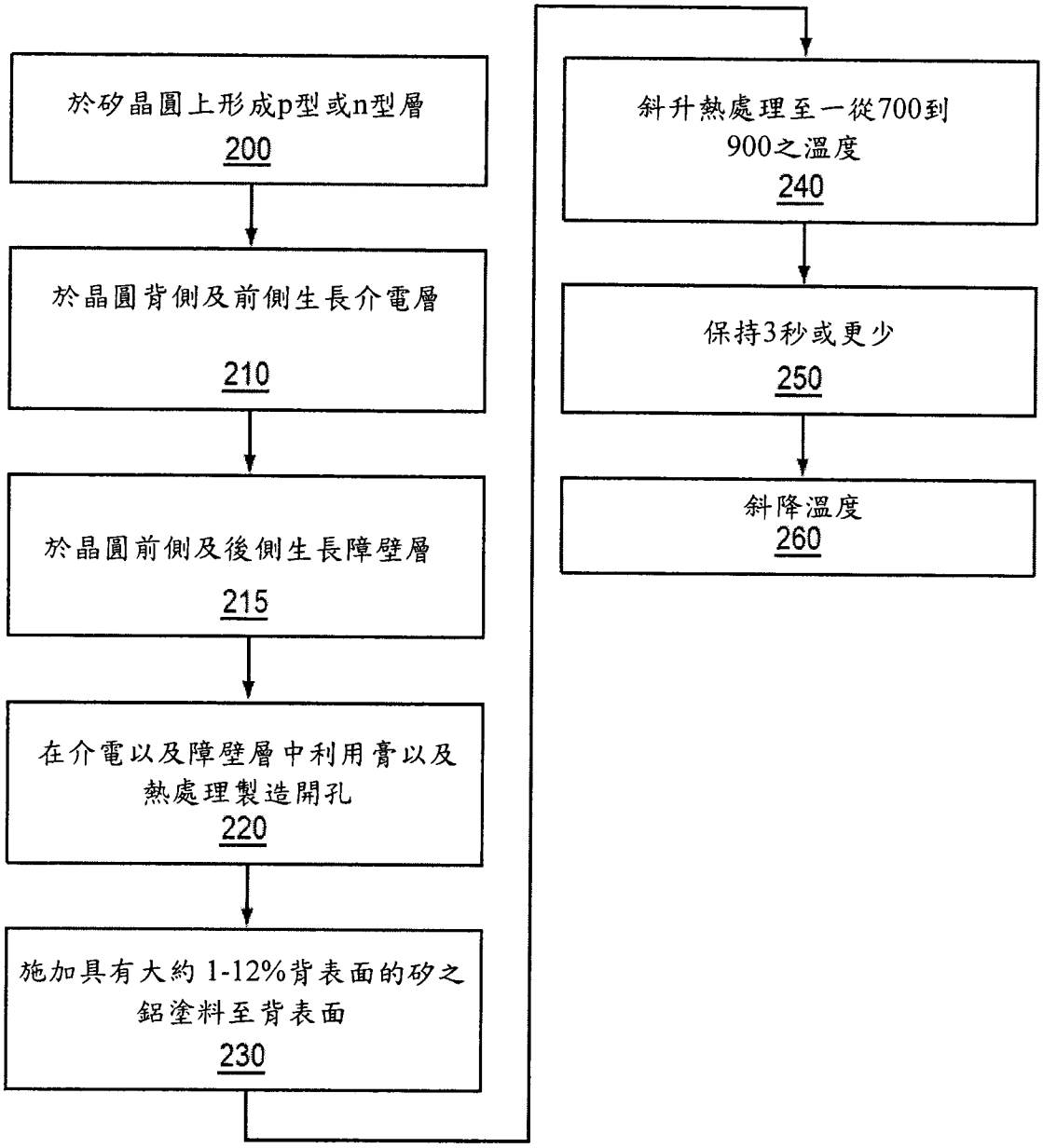

於矽晶圓上形成p型或n型層
200
於晶圓背側及前側生長介電層
210
於晶圓前側及後側生長障壁層
215
在介電以及障壁層中利用膏以及熱處理製造開孔
220
施加具有大約 1-12%背表面的矽之鋁塗料至背表面
230
斜升熱處理至一從700到900之溫度
240
保持3秒或更少
250
斜降溫度
260

圖 2

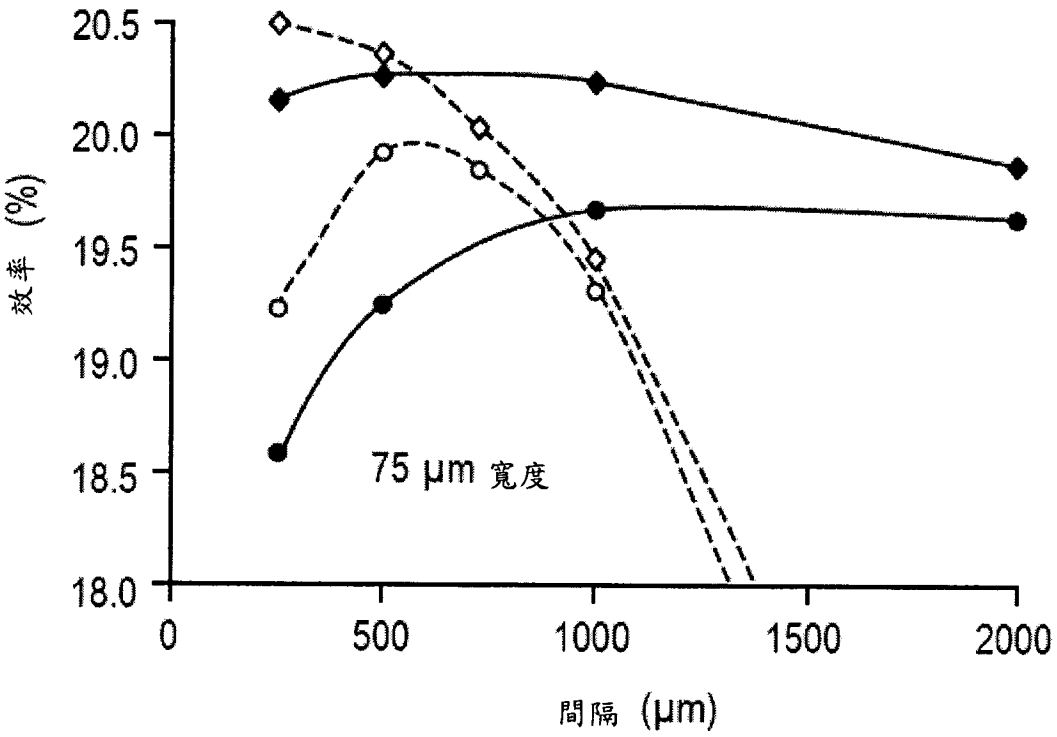

20.5
20.0
19.5
19.0
18.5
18.0
效率 (%)
75 μm 寬度
0
500
1000
1500
2000
間隔 (μm)
具有橫向背表面場(BSF)之點觸點
BSF 不具有橫向背表面場(BSF)之點觸點
具有橫向背表面場(BSF)之線觸點
不具有橫向背表面場(BSF)之線觸點

圖 4A

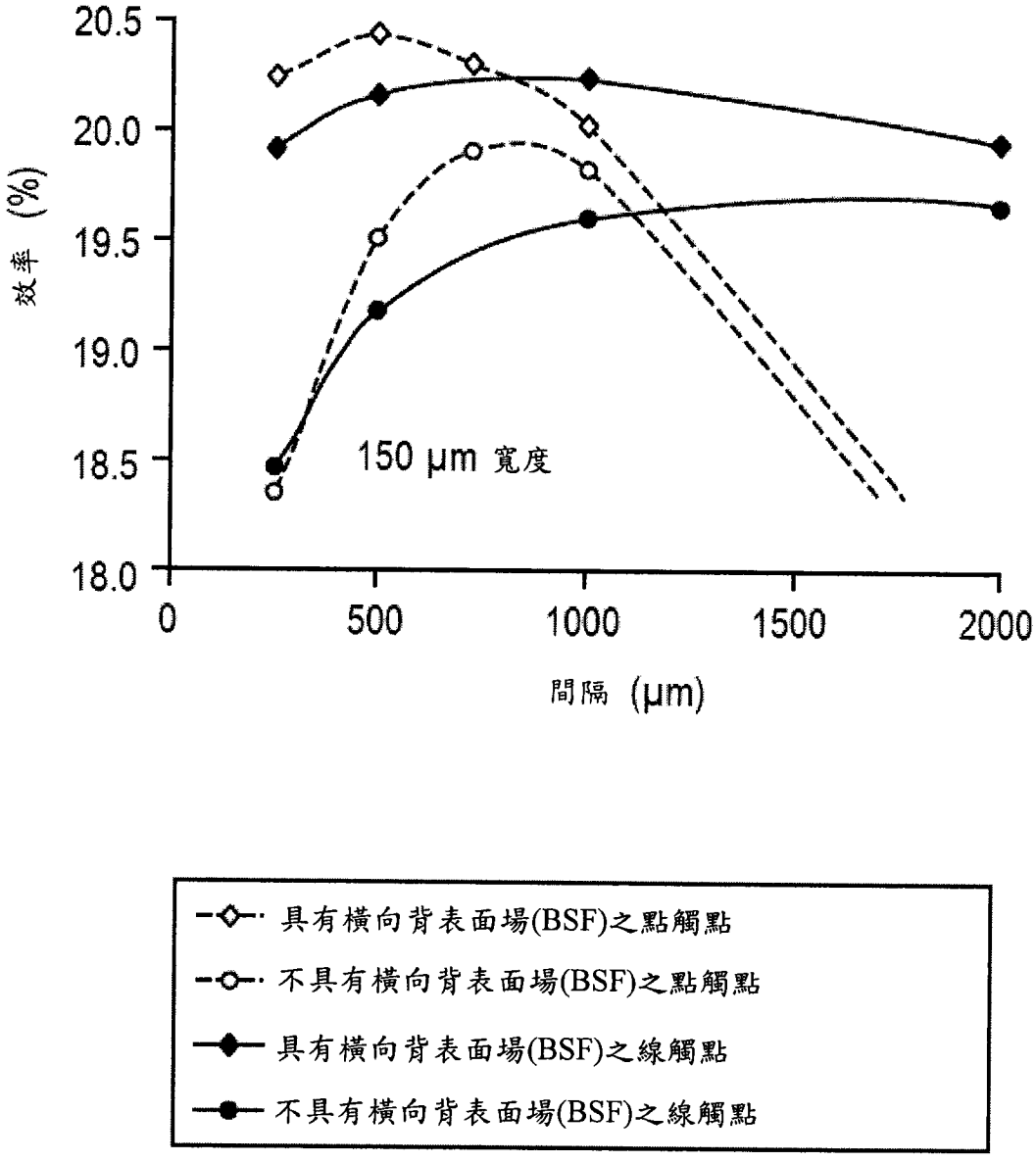

20.5
20.0
19.5
19.0
18.5
18.0
效率 (%)
150 μm 寬度
0
500
1000
1500
2000
間隔 (μm)
具有橫向背表面場(BSF)之點觸點
不具有橫向背表面場(BSF)之點觸點
具有橫向背表面場(BSF)之線觸點
不具有橫向背表面場(BSF)之線觸點

圖 4B

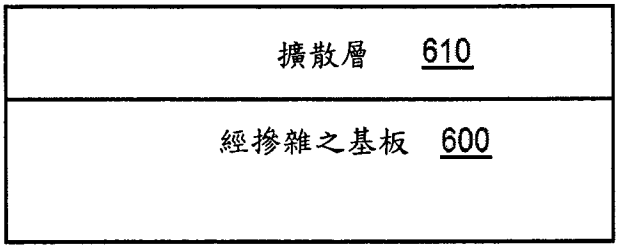

擴散層 610
經摻雜之基板 600

圖 6A

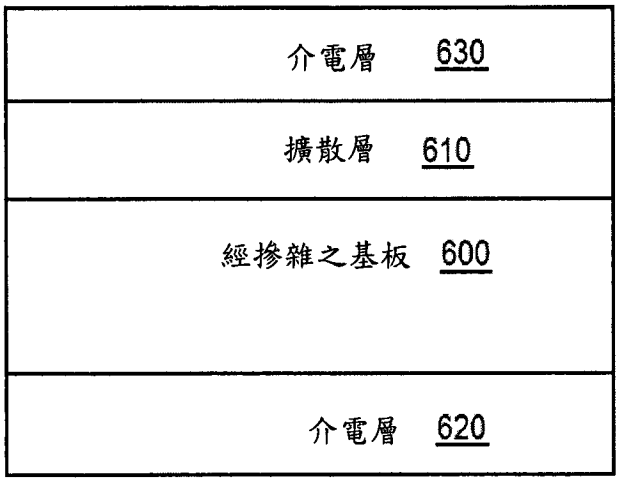

介電層 630
擴散層 610
經摻雜之基板 600
介電層 620

圖 6B

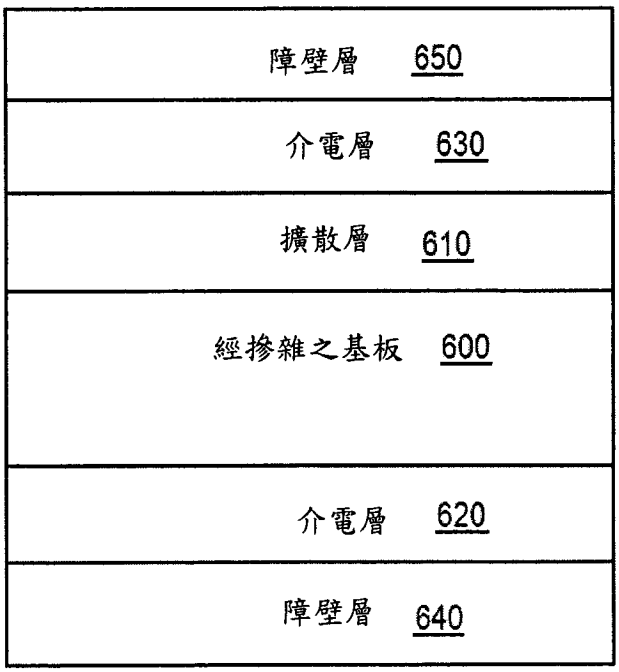

障壁層 650
介電層 630
擴散層 610
經摻雜之基板 600
介電層 620
障壁層 640

圖 6C

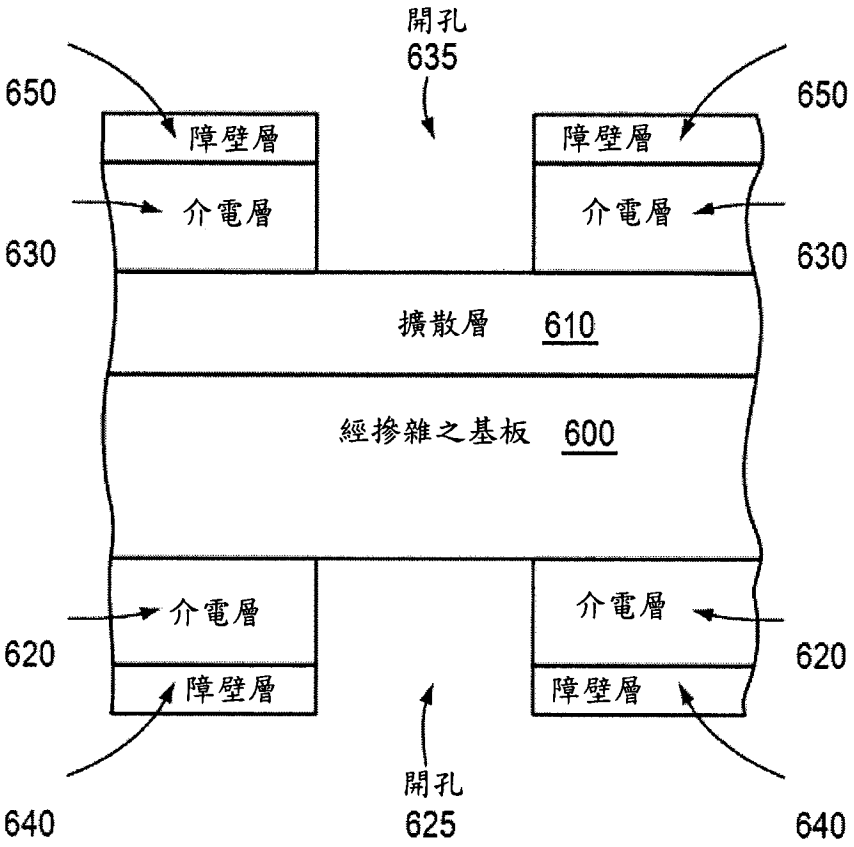

開孔
635
650
障壁層
介電層
630
650
障壁層
介電層
630
擴散層 610
經摻雜之基板 600
介電層
620
障壁層
介電層
620
障壁層
開孔
625
640
640

圖 6D

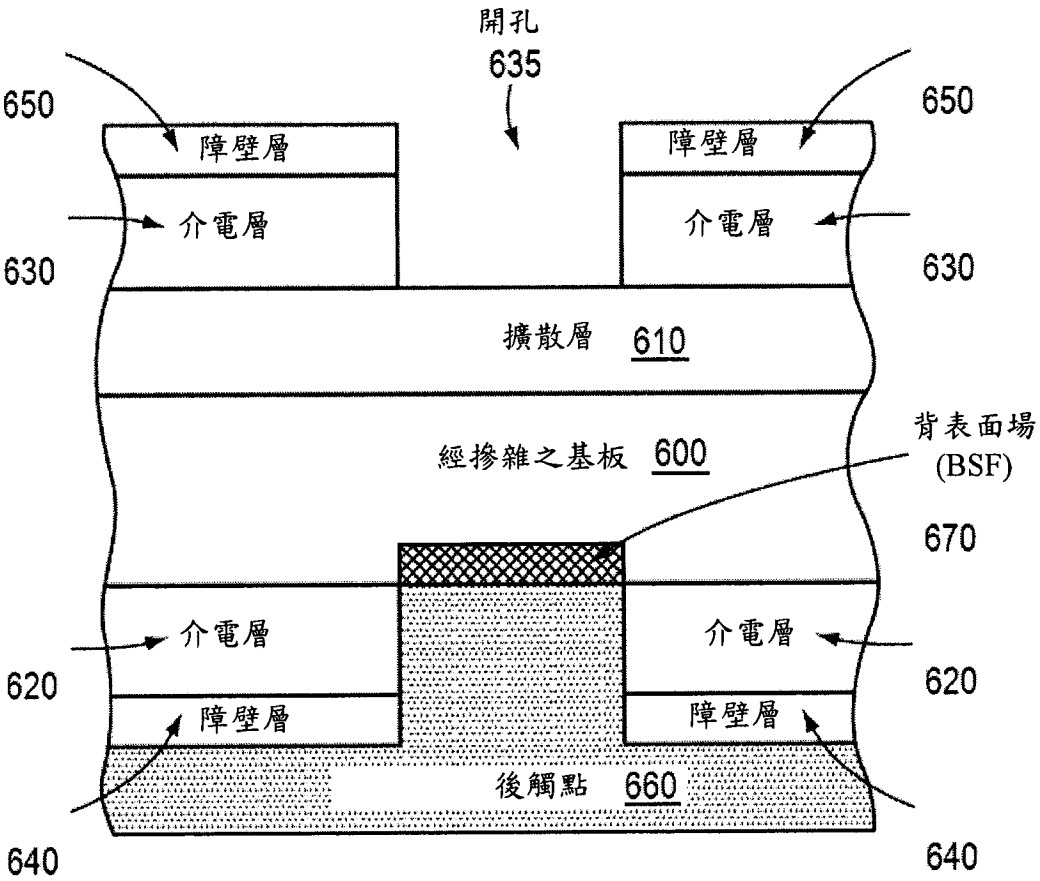

開孔
635
650
障壁層
介電層
630
擴散層 610
經摻雜之基板 600
背表面場
(BSF)
670
介電層
620
障壁層
後觸點 660
640

圖 6E

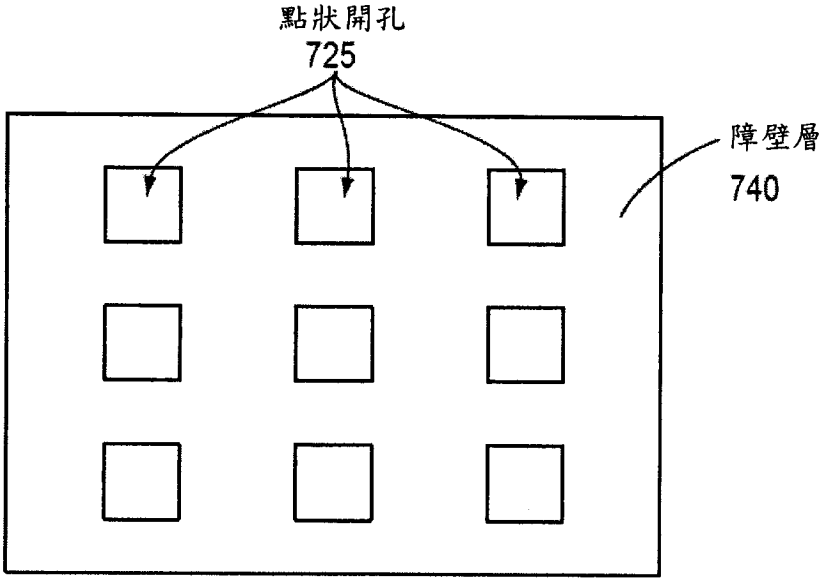


圖 7A

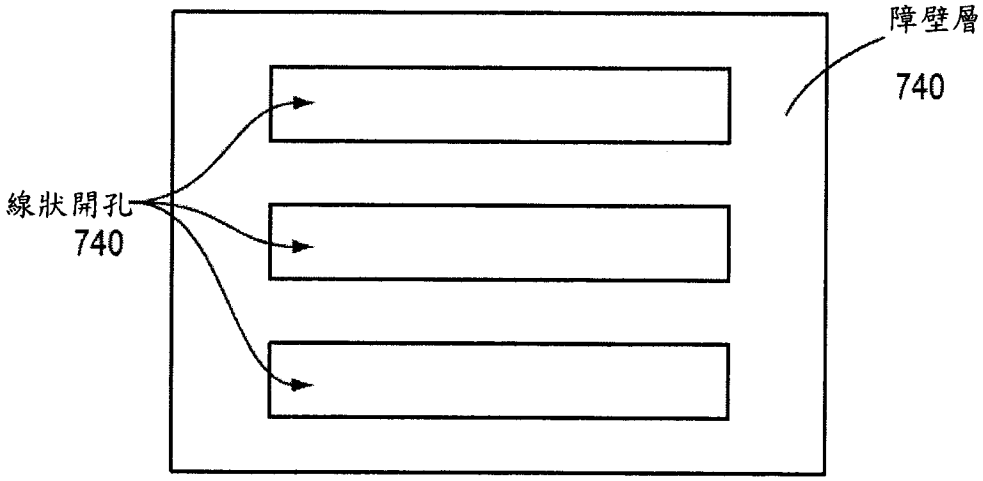


圖 7B

七、指定代表圖：

(一)本案指定代表圖為：第（ 6E ）圖。

(二)本代表圖之元件符號簡單說明：

600	經摻雜之基板
610	擴散層
620	介電層
625	開孔
630	介電層
635	開孔
640	障壁層
650	障壁層
660	後觸點
670	局部背表面場(BSF)

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)