



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201031032 A1

(43)公開日：中華民國 99 (2010) 年 08 月 16 日

(21)申請案號：098141885

(22)申請日：中華民國 98 (2009) 年 12 月 08 日

(51)Int. Cl. : H01L33/20 (2010.01)

H01L33/12 (2010.01)

C30B25/18 (2006.01)

(30)優先權：2008/12/08 日本 2008-312606

(71)申請人：昭和電工股份有限公司 (日本) SHOWA DENKO K. K. (JP)

日本

(72)發明人：楠木克輝 KUSUNOKI, KATSUKI (JP)

(74)代理人：林志剛

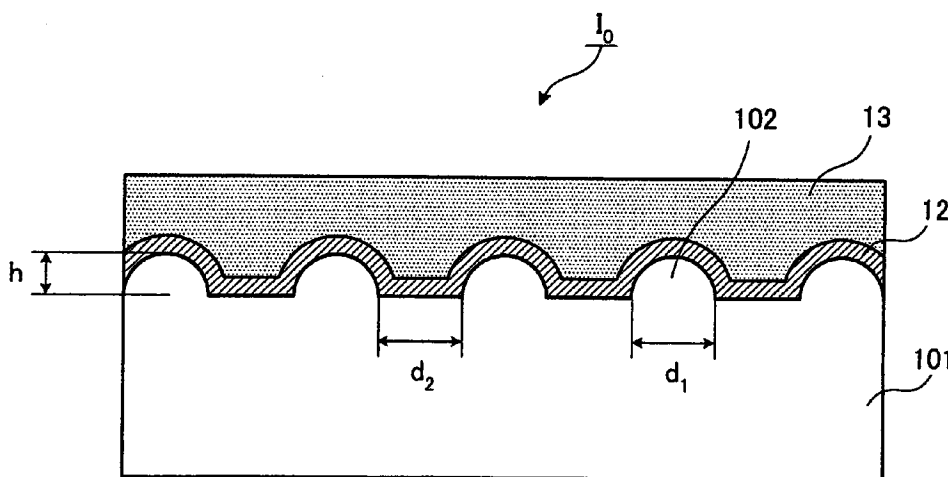
申請實體審查：有 申請專利範圍項數：26 項 圖式數：4 共 48 頁

(54)名稱

半導體發光元件用模板基板、半導體發光元件用模板基板之製造方法、半導體發光元件之製造方法及半導體發光元件

(57)摘要

本發明之課題在於提供能夠以高產率製造光取出效率優異之半導體發光元件的半導體發光元件用模板基板及其製造方法等。本發明之解決手段係提供半導體發光元件用模板基板 (I₀)，其至少具有：於表面被形成複數凸部 (102) 的基板 (101)、於基板 (101) 之複數凸部 (102) 被形成之面上被形成薄膜之 III 族氮化物半導體所構成之緩衝層 (12)；顯示被形成凸部 (102) 之基板 (101) 的表面之未被形成均一形狀之凸部 (102) 所佔之面積的比率之不良面積率在 10% 以下。



- 12：緩衝層
- 13：III 族氮化物半導體層 (下底層)
- 101：基板
- 102：凸部
- d₁：最大直徑
- d₂：間隔
- h：高度
- I₀：半導體發光元件用模板基板



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201031032 A1

(43)公開日：中華民國 99 (2010) 年 08 月 16 日

(21)申請案號：098141885

(22)申請日：中華民國 98 (2009) 年 12 月 08 日

(51)Int. Cl. : H01L33/20 (2010.01)

H01L33/12 (2010.01)

C30B25/18 (2006.01)

(30)優先權：2008/12/08 日本 2008-312606

(71)申請人：昭和電工股份有限公司 (日本) SHOWA DENKO K. K. (JP)

日本

(72)發明人：楠木克輝 KUSUNOKI, KATSUKI (JP)

(74)代理人：林志剛

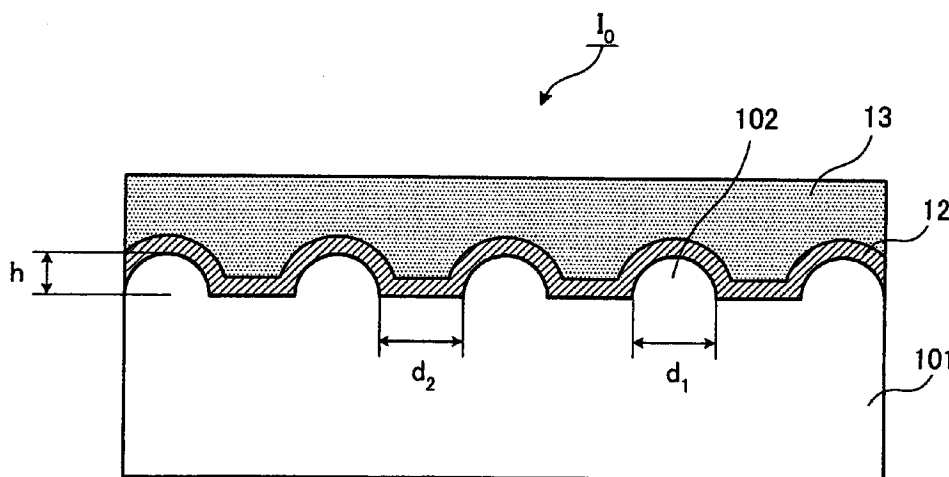
申請實體審查：有 申請專利範圍項數：26 項 圖式數：4 共 48 頁

(54)名稱

半導體發光元件用模板基板、半導體發光元件用模板基板之製造方法、半導體發光元件之製造方法及半導體發光元件

(57)摘要

本發明之課題在於提供能夠以高產率製造光取出效率優異之半導體發光元件的半導體發光元件用模板基板及其製造方法等。本發明之解決手段係提供半導體發光元件用模板基板 (I₀)，其至少具有：於表面被形成複數凸部 (102) 的基板 (101)、於基板 (101) 之複數凸部 (102) 被形成之面上被形成薄膜之 III 族氮化物半導體所構成之緩衝層 (12)；顯示被形成凸部 (102) 之基板 (101) 的表面之未被形成均一形狀之凸部 (102) 所佔之面積的比率之不良面積率在 10% 以下。



12：緩衝層

13：III 族氮化物半導體層 (下底層)

101：基板

102：凸部

d₁：最大直徑

d₂：間隔

h：高度

I₀：半導體發光元件用模板基板

六、發明說明：

【發明所屬之技術領域】

本發明係關於半導體發光元件用模板基板等，更詳言之，係關於包含 III 族氮化物化合物半導體之半導體發光元件用模板基板及其製造方法等。此外，本發明係關於使用半導體發光元件用模板基板之半導體發光元件之製造方法及半導體發光元件。

【先前技術】

近年來，III 族氮化物半導體作為半導體發光元件用的材料受到矚目。III 族氮化物半導體，係於藍寶石（sapphire）等基板上，藉由有機金屬化學氣相成長法（MOCVD）或分子線取向附生（epitaxy）法（MBE 法）等形成薄膜。

作為減低對使用這樣的 III 族氮化物半導體之半導體發光元件的內部之光的封入，改善光的取出效率之方法，例如可以舉出專利文獻 1。

於專利文獻 1，記載著對第一層表面加工凹凸，而在具有與第一層不同折射率之第二層內埋入凹凸使其成長，形成這些凹凸狀之折射率界面後，於其上藉由形成被層積包含發光層的半導體結晶層的元件構造，而被賦予使產生於發光層的橫方向的光朝向外界發出之新穎構造的發光元件。

此外，於專利文獻 2，亦記載著藉由在基板上形成由

非與基板 C 面平行的表面所構成之複數之凸部，而在基板上形成由 C 面所構成的平面與由凸部所構成的上面之加工基板，接著於該加工基板上使取向附生成長前述 III 族氮化物半導體層，使凸部以 III 族氮化物半導體層掩埋之 III 族氮化物半導體層之製造方法。

一般而言加工前的基板，例如藍寶石板其平坦度 GBIR 很差，特別是越大口徑的基板越不容易製造平坦的基板。例如 2 吋（約 50mm）之藍寶石板的平坦度 GBIR 通常為 15 μ m 程度。

[先行技術文獻]

[專利文獻]

[專利文獻 1]日本專利特開 2002-280611 號公報

[專利文獻 2]國際公開公報第 2008/081717 號小冊

【發明內容】

[發明所欲解決之課題]

然而，一般在藍寶石製的基板表面形成凹凸時，會有在其上很難使結晶性優異的 III 族氮化物半導體層成長的問題。例如，在被形成複數凸部的基板上以取向附生成長 III 族氮化物半導體層の場合，必須要使複數之凸部的大小或形狀形成為均一。亦即，凸部的大小或形狀若有差異，或者複數之凸部偏處於基板上的話，其後 III 族氮化物半導體層不會均一地成長。因此，不隻會有使取向附生成

長 III 族氮化物半導體層後所得的半導體發光元件晶片之最終的產率大幅減低，而且還有作為半導體元件之發光特性降低的情形。

此外，作為在基板上形成複數凸部的方法，通常採用光蝕刻法。但是，根據本案發明人檢討的結果，判明了在此場合，基板厚度的差異如果偏大的話，會有凸部大小或形狀變成不均一的傾向。

本發明之目的在於提供能夠以高產率製造光取出效率優異之半導體發光元件的半導體發光元件用模板基板及其製造方法，以及半導體發光元件之製造方法。

[供解決課題之手段]

亦即，根據本發明，提供以下之[1]~[26]。

[1]一種半導體發光元件用模板基板，其特徵為至少具有：於表面被形成複數凸部的基板、於基板之複數凸部被形成之面上被形成薄膜之 III 族氮化物半導體所構成之緩衝層；顯示被形成凸部之基板的表面之未被形成均一形狀之凸部所佔之面積的比率之不良面積率在 10% 以下。

[2]如前項[1]之半導體發光元件用模板基板，其中基板之表面之不良面積率不包含零。

[3]如前項[1]或[2]之半導體發光元件用模板基板，其中不良面積率在 0.01%~10% 之範圍內。

[4]如前項[1]~[3]之任一之半導體發光元件用模板基板，其中基板之複數凸部，具有基部寬幅 $0.05\mu\text{m}\sim 5\mu\text{m}$ 、高度

0.05 μm ~5 μm ，且高度為基部寬幅之 1/4 以上，且鄰接之凸部間之間隔為基部寬幅之 0.5 倍~5 倍。

[5]如前項 [1]~[4]之任一之半導體發光元件用模板基板，其中基板之複數凸部，具有最大直徑 0.5 μm ~2 μm 、高度 0.5 μm ~2 μm ，且與鄰接之凸部之間隔為 0.5 μm ~2 μm 。

[6]如前項 [1]~[5]之任一之半導體發光元件用模板基板，其中基板係由藍寶石 (sapphire) 所構成。

[7]如前項 [1]~[6]之任一之半導體發光元件用模板基板，其中基板之最大直徑為 50 mm~200 mm，基板的厚度為 0.5 mm~2 mm。

[8]如前項 [1]~[7]之任一之半導體發光元件用模板基板，其中緩衝層之 III 族氮化物半導體，係藉由濺鍍法形成之氮化鋁膜。

[9]如前項 [1]~[8]之任一之半導體發光元件用模板基板，其中於緩衝層上，進而包含由 III 族氮化物半導體所構成之下底層。

[10]如前項 [9]之半導體發光元件用模板基板，其中 III 族氮化物半導體，係氮化鎵 (GaN)。

[11]如前項 [1]~[8]之任一之半導體發光元件用模板基板，其中於緩衝層上，進而包含由 III 族氮化物半導體所構成之下底層及 n 型半導體層之層積構造。

[12]如前項 [11]之半導體發光元件用模板基板，其中 III 族氮化物半導體，係氮化鎵 (GaN)，n 型半導體層包含 n 型氮化鎵系化合物半導體。

[13]如前項[1]~[12]之任一之半導體發光元件用模板基板，其中基板，使用平坦度 GBIR 在 $10\mu\text{m}$ 以下之藍寶石板，藍寶石板之表面被形成複數凸部。

[14]如前項[13]之半導體發光元件用模板基板，其中平坦度 GBIR，在 $0.01\mu\text{m}\sim 5\mu\text{m}$ 之範圍內。

[15]一種半導體發光元件用模板基板之製造方法，係具有 III 族氮化物半導體層的半導體發光元件用模板基板之製造方法，其特徵為具有：在平坦度 GBIR 為 $10\mu\text{m}$ 以下之藍寶石製的基板表面形成複數凸部之基板加工步驟，及於基板之表面藉由濺鍍形成由 III 族氮化物半導體所構成之厚度 $0.02\mu\text{m}\sim 0.1\mu\text{m}$ 之緩衝層之緩衝層形成步驟。

[16]如前項[15]之半導體發光元件用模板基板之製造方法，其中被形成於基板之凸部，具有最大直徑 $0.05\mu\text{m}\sim 5\mu\text{m}$ 、高度 $0.05\mu\text{m}\sim 5\mu\text{m}$ 之半球形狀。

[17]如前項[15]或[16]之半導體發光元件用模板基板之製造方法，其中顯示被形成複數凸部的基板的表面之未被均一形成之凸部所佔之比率之不良面積率在 10%以下。

[18]如前項[15]~[17]之任一之半導體發光元件用模板基板之製造方法，其中基板之部位平坦度 SBIR 為 $1.5\mu\text{m}$ 以下。

[19]一種半導體發光元件之製造方法，其特徵為包含：於前項[1]至[14]之任一之半導體發光元件用模板基板，進而依序形成由 III 族氮化物半導體所構成之 n 型層、發光層及 p 型層之步驟。

[20]如前項[19]之半導體發光元件之製造方法，其中包含將半導體發光元件用模板基板，移至與製造該半導體發光元件用模板基板時所使用之取向附生（epitaxial）成長爐不同之第2取向附生成長爐，於半導體發光元件用模板基板，進而依序形成由III族氮化物半導體所構成之n型層、發光層及p型層之步驟。

[21]一種半導體發光元件係具有III族氮化物半導體層之半導體發光元件，其特徵為具有：至少具有於表面被形成複數凸部的基板、於被形成複數之凸部之面上被形成薄膜之III族氮化物半導體所構成之緩衝層之模板基板、及依序被形成於模板基板之緩衝層上之III族氮化物半導體所構成之n型層，發光層及p型層；於模板基板之基板的表面，顯示未被形成均一形狀之凸部所佔之面積的比率之不良面積率在10%以下。

[22]如前項[21]之半導體發光元件，其中模板基板之基板的表面之不良面積率不包含零。

[23]如前項[21]或[22]之半導體發光元件，其中模板基板之基板，係平坦度GBIR在 $10\mu\text{m}$ 以下之藍寶石板。

[24]如前項[21]或[23]之半導體發光元件，其中模板基板之緩衝層之III族氮化物半導體，係藉由濺鍍法形成之氮化鋁膜。

[25]如前項[21]~[24]之任一之半導體發光元件，其中於模板基板之緩衝層上，進而包含由III族氮化物半導體所構成之下底層。

[26]如前項[25]之半導體發光元件，其中於下底層上，進而包含由 III 族氮化物半導體所構成之 n 型層。

根據本發明，提供半導體發光元件用模板基板，其特徵為至少具有：於表面被形成複數凸部的基板、於基板之複數凸部被形成之面上被形成薄膜之 III 族氮化物半導體所構成之緩衝層；顯示被形成凸部之基板的表面之未被形成均一形狀之凸部所佔之面積的比率之不良面積率在 10% 以下。

此處，於本發明適用之半導體發光元件用模板基板，基板之複數凸部的形狀並沒有限定，但較佳者可以舉出藉由在基板之 (0001) C 面上形成由不平行於 C 面的表面所構成之複數凸部，而在基板上被形成由 C 面所構成的平面與由凸部所構成的上面之構造。在此場合，前述凸部，係基部寬幅 $0.05\mu\text{m}\sim 5\mu\text{m}$ 、高度 $0.05\mu\text{m}\sim 5\mu\text{m}$ ，且高度為基部寬幅之 $1/4$ 以上者，且鄰接之該凸部間之間隔為該基部寬幅之 0.5 倍 ~ 5 倍者較佳。

又，在本說明書，凸部的形狀為半球或圓錐、角錐等的場合，前述基部寬幅亦有記載為凸部的最大直徑的場合。

此外，於本發明適用之半導體發光元件用模板基板，複數之前述凸部，最好具有基部寬幅 $0.5\mu\text{m}\sim 2\mu\text{m}$ 、高度 $0.5\mu\text{m}\sim 2\mu\text{m}$ ，且與鄰接之凸部之間隔為 $0.5\mu\text{m}\sim 2\mu\text{m}$ 。

此外，基板以由藍寶石構成較佳。基板之最大直徑為 $50\text{mm}\sim 200\text{mm}$ ，基板的厚度為 $0.5\text{mm}\sim 2\text{mm}$ 為較佳。

此外，於本發明適用之半導體發光元件用模板基板，基板之複數凸部被形成之面上形成薄膜的緩衝層之 III 族氮化物半導體，最好是藉由濺鍍法形成的氮化鋁膜或以其他方法形成的氮化鎵系化合物半導體。

此外，於前述緩衝層上，最好是進而包含由氮化鎵所構成的下底層之半導體發光元件用模板基板。此外，最好是進而於緩衝層上，包含依序被形成由氮化鎵所構成的下底層及 n 型氮化鎵系化合物半導體的層積構造之半導體發光元件用模板基板。

進而，基板最好是使用平坦度 GBIR 在 $5\mu\text{m}$ 以下之藍寶石板，藍寶石板之表面被形成複數凸部者。

其次，根據本發明，提供具有 III 族氮化物半導體層的半導體發光元件用模板基板之製造方法，其特徵為具有：在平坦度 GBIR 為 $5\mu\text{m}$ 以下之藍寶石製的基板表面形成複數凸部之基板加工步驟，及於基板之表面藉由濺鍍形成由 III 族氮化物半導體所構成之厚度 $0.02\mu\text{m}\sim 0.1\mu\text{m}$ 之緩衝層之緩衝層形成步驟。

此處，於本發明適用之半導體發光元件用模板基板之製造方法，最好是被形成於基板之凸部，具有最大直徑 $0.5\mu\text{m}\sim 2\mu\text{m}$ 、高度 $0.5\mu\text{m}\sim 2\mu\text{m}$ 之半球形狀。

進而，以顯示被形成複數凸部的基板的表面之未被均一形成之凸部所佔之比率之不良面積率在 10% 以下較佳，以 0.01%~10% 之範圍更佳，以 0.01%~2% 之範圍特佳。

此外，基板之部位平坦度 SBIR 為 $1.5\mu\text{m}$ 以下較佳。

[發明之效果]

根據本發明，藉由使用不良面積率被調製在 10% 以下之半導體發光元件用模板基板，可以使所得的半導體發光元件晶片之產率提高。此處，半導體發光元件用模板基板之不良面積率，例如係以後述之坎德拉測定法來測定的。

此外，根據本發明的話，藉由使用平坦度 (GBIR) 10 μm 以下之基板，可以製造根據坎德拉測定法之不良面積率在 10% 以下之半導體發光元件用模板基板。

【實施方式】

以下，針對本發明之實施型態進行詳細說明。又，本發明並不以下列實施型態為限定內容，在不逸脫其要旨的範圍內可以進行種種變形而實施。此外，使用的圖面係供說明本實施型態之用者，並不代表實際的大小。

圖 1 係說明本實施型態適用的半導體發光元件用模板基板之一例之圖。如圖 1 所示，半導體發光元件用模板基板 1₀，具有：於表面被形成複數凸部 102 的基板 101、及於基板 101 之複數凸部 102 被形成之面上被形成薄膜之 III 族氮化物半導體所構成之緩衝層 12；進而具有以掩埋複數凸部 102 的方式被成膜於 III 族氮化物半導體所構成的緩衝層 12 上之 III 族氮化物半導體層（下底層）13。

（基板 101）

基板 101 係由與 III 族氮化物半導體不同之材料所構

成。作為構成基板 101 之材料，例如可以舉出藍寶石、碳化矽（silicon carbide, SiC）、矽、氧化鋅、氧化鎂、氧化錳、氧化鋯、氧化錳鋅鐵、氧化鎂鋁、硼化鋯、氧化鎵、氧化銮、氧化鋰鎵、氧化鋰鋁、氧化釹鎵、氧化鑰鋁、氧化鋁、氧化鋁、鉛、鎢、鉬等。其中，以藍寶石、碳化矽（silicon carbide, SiC）較佳，又以藍寶石特佳。

（複數之凸部 102）

圖 2 係說明被形成複數凸部 102 之基板 101 之一例之圖。如圖 2 所示，被形成於基板 101 之複數凸部 102，以具有特定之最大直徑 d_1 （基部寬幅 d_1 ）與高度 h 、成為均一大小與均一形狀的方式被形成。在本實施型態，作為凸部 102 之形狀，例如可以舉出半球狀。但，於本發明，凸部 102 之形狀並無特別限定。

在本實施型態，凸部 102 之最大直徑 d_1 以在 $0.5\mu\text{m}\sim 2\mu\text{m}$ 之範圍特佳。最大直徑 d_1 過小的話，使用基板 101 形成 III 族氮化物半導體發光元件的場合，恐怕會無法充分得到使光線散射反射的效果。最大直徑 d_1 過大的話，掩埋凸部 102 使取向附生成長 III 族氮化物半導體層（下底層）13 的場合，會有產生不被平坦化的部分，或是成長時間變長而生產性降低的傾向。

在本實施型態，凸部 102 之高度 h 以在 $0.5\mu\text{m}\sim 2\mu\text{m}$ 之範圍特佳。高度 h 過小的話，使用基板 101 形成 III 族

氮化物半導體發光元件的場合，恐怕會無法充分得到使光線散射反射的效果。高度 h 過大的話，很難掩埋凸部 102 使取向附生成長 III 族氮化物半導體層（下底層）13，會有無法充分得到 III 族氮化物半導體層（下底層）13 之表面的平坦性之場合。

進而，複數之凸部 102 係在基板 101 之表面設特定的間隔 d_2 而被配置的。在本實施型態，複數凸部 102 之間隔 d_2 以在 $0.5\mu\text{m}\sim 2\mu\text{m}$ 之範圍特佳。

間隔 d_2 過度小的話，使取向附生成長時，亦有從 C 面所構成的凹部的平面上之結晶成長變成很難促進，要使凸部 102 以 III 族氮化物半導體層（下底層）13 完全埋入變得困難的場合，亦有無法充分得到 III 族氮化物半導體層（下底層）13 的表面的平坦性的場合。在此場合，形成在掩埋凸部 102 的 III 族氮化物半導體層（下底層）13 上構成發光構造的半導體層的結晶的場合，此結晶成爲被形成很多小坑，會有導致被形成的 III 族氮化物半導體發光元件的輸出或電氣特性等的惡化之傾向。

間隔 d_2 過度大時，使用基板 101 形成 III 族氮化物半導體發光元件的場合，恐怕會在基板 101 與被形成於基板 101 的 III 族氮化物半導體層之界面之光的散射反射的機會減少，而無法充分提高光的取出效率。

如圖 2 所示，複數之凸部 102，係在基板 101 之表面 101s 上等間隔地被配置爲棋盤眼狀。

在本實施型態，藉由在基板 101 上形成均一形狀的複

數凸部 102，而使基板 101 與 III 族氮化物半導體層（下底層）13 之界面成爲凹凸形狀。因此，在具有這樣的構造之半導體發光元件用模板基板 I_0 之上設 LED 構造之半導體發光元件，藉由界面之光的散射反射，增大光的取出效率。藉由被形成於藍寶石板表面的凹凸，利用結晶成長於橫方向而減低結晶缺陷，可以使內部量子效率提高。

（緩衝層 12）

緩衝層 12，係藉由有機金屬化學氣相成長法（MOCVD）而形成具有如後述之半導體發光元件的發光構造（亦稱爲 LED 構造）的化合物半導體層之際，作爲發揮緩衝功能的薄膜層而設於基板 101 上者。藉由設置緩衝層 12，成膜於緩衝層 12 上的 III 族氮化物半導體層（下底層）13 與進而被成膜於其上的具有 LED 構造的化合物半導體層，成爲具有良好配向性及結晶性的結晶膜。

作爲構成緩衝層 12 的 III 族氮化物半導體，以含有鋁較佳，以含有 III 族氮化物之氮化鋁特佳。作爲構成緩衝層 12 的材料，只要是以一般式 $AlGaInN$ （氮化鋁鎵銦）表示之 III 族氮化物半導體即可沒有特別限定。進而作爲 V 族含有砷或磷亦可。緩衝層 12，包含鋁的組成的場合，以氮化鎵鋁（ $GaAlN$ ）較佳，鋁之組成在 50%以上者較佳。

在本實施型態，緩衝層 12 的厚度爲 $0.02\mu m \sim 0.1\mu m$ 。緩衝層 12 的厚度過薄的話，可能會無法藉由緩衝層 12 充

分得到緩和基板 101 與 III 族氮化物半導體層（下底層）13 之晶格常數的差異之效果。緩衝層 12 的厚度過厚時，成膜處理時間變長，會有生產性降低的傾向。

（半導體發光元件用模板基板 I_0 ）

此處，於本實施型態，在前述基板 101 上，至少包含緩衝層 12，進而被成膜 III 族氮化物半導體層所構成之 III 族氮化物半導體層（下底層）13 及 n 型半導體層 14（參照圖 4）所選出之至少 1 層。這樣的半導體層積基板稱為半導體發光元件用模板基板。亦即，於本實施型態，半導體發光元件用模板基板 I_0 ，意味著不具有發光功能的半導體層積層基板。以下，亦把半導體發光元件用模板基板，簡稱為「模板基板」。這樣的模板基板，單獨被製造、使用、販賣。進而，模板基板成為製造半導體發光元件之有效的原料基板。在此場合，使用特定之取向附生（epitaxial）成長爐製造模板基板後，進而，於與製造該模板基板時所使用之取向附生成長爐不同之第 2 取向附生成長爐，於模板基板之上，依序形成至少由 III 族氮化物半導體所構成之發光層 15 及 p 型半導體層 16，製造 III 族氮化物半導體發光元件 1。

（III 族氮化物半導體層 13（下底層））

作為使用於 III 族氮化物半導體層（下底層）13 之材料，使用含鎘之 III 族氮化物（氮化鎘系化合物半導體）

，特別是可是適切地使用氮化鋁鎵（AlGa_N）或氮化鎵（Ga_N）。本實施型態適用的半導體發光元件用模板基板 I₀ 之 III 族氮化物半導體層（下底層）13，係如後所述作為具有半導體發光元件的 LED 構造之化合物半導體層的下底層而發揮功能者。

在本實施型態，由 III 族氮化物半導體層所構成之 III 族氮化物半導體層（下底層）13 的厚度為 0.1 μ m 以上，較佳者為 0.5 μ m 以上進而更佳者為 1 μ m 以上。但是，III 族氮化物半導體層（下底層）13 的厚度，最好為 15 μ m 以下。III 族氮化物半導體層（下底層）13 的厚度過薄的話，形成於前述緩衝層 12 上的 III 族氮化物半導體層的下底層之結晶性變差，會影響到模板基板之翹曲。III 族氮化物半導體層（下底層）13 的厚度過厚的話，模板基板的翹曲有變大的傾向。

（不良面積率）

於本實施型態適用的半導體發光元件用模板基板 I₀，基板 101 之複數凸部 102 被形成的表面 101s，不良面積率在 10% 以下，較佳者為 2% 以下。此外，不良面積率以不含零較佳，尤以 0.01~10% 之範圍更佳。此處，不良面積率，例如係以坎德拉測定法測定。

此處，所謂不良面積率，係被形成於基板 101 的表面 101s 之複數凸部 102 之中，凸部 102 的高度 h、基部寬幅 d₁、間隔 d₂ 與所期望的數值不同，未被形成為所期望的

形狀的部分，亦即未被形成爲均一形狀的凸部 102（不良部分）所佔面積的比例，定量地評價基板 101 的表面 101s 全體的凸部 102 的均一性的指數。但是，凸部 102 由基板 101 上脫落者或者有傷痕者也被包含於不良面積率。

在本實施型態，藉由使基板 101 之被形成複數凸部 102 的表面 101s 之不良面積率在 10%以下，可以提高使用半導體發光元件用模板基板 I_0 調製的半導體發光元件晶片之產率提高。

不良面積率，例如使用光學式表面解析裝置（例如，KLA-Tencor 公司製造：Candela），作爲測定模式採用波長 405nm 的雷射之散射計（scatterometer）來測定。但是，雷射波長爲 635nm 或 405nm 均可，較佳者爲波長 405nm 者。因爲波長越短，可以進行更高精度的表面解析。

次定步驟係把被形成複數凸部 102 的基板 101 放入卡匣，裝設於解析裝置。基板 101 以搬送臂自動吸附於偏極夾盤之旋轉台座，開始測定。基板 101 以 5000rpm 的轉速旋轉，以 $15\mu\text{m}$ 之間距掃描表面 101s 之全面。不良產生部的感度隨凸部 102 的形狀而不同，所以有必要預先調整最佳的負側與正側之閾值。測定約 3 分鐘結束，不良產生部被映射，算出不良產生部的面積（不良面積）。不良面積以總面積來除，可以算出不良面積率。

於本實施型態，具有複數凸部 102 的基板 101，以使

用 SEMI 規格 (Semiconductor Equipment and Materials International, 例如 M1-0302) 之平坦度 (GBIR: Global Back Side Ideal Range) 在 $10\mu\text{m}$ 以下之藍寶石板較佳, 平坦度 (GBIR) 為 $5\mu\text{m}$ 以下者更佳。

此處, SEMI 規格之平坦度 (GBIR), 係被規定為表示藍寶石板的平坦度 (Flatness) 之指標之廣域 (global) 平坦度 (所謂 TTV: Total Thickness Variation) 之一。平坦度 (GBIR) 係以藍寶石板為背面基準, 被定義為表面高度的最大值與最小值之差 (μm)。平坦度 (GBIR) 之數值越小, 藍寶石板的厚度越為均一。

於本實施型態, 使用前述平坦度 (GBIR) 為 $10\mu\text{m}$ 以下, 較佳者為 $5\mu\text{m}$ 以下之藍寶石板的話, 如圖 1 所示, 可以於藍寶石板的表面形成具有均一形狀的複數凸部 102。接著, 藉由被形成具有如此般均一形狀的複數凸部 102, 可以使基板 101 的表面 101s 之根據坎德拉測定法之不良面積率為 10% 以下。結果, 使用這樣的半導體發光元件用模板基板 I_0 可以提高最終所得到的半導體發光元件晶片的產率。

此處, 在本實施型態, 使用的藍寶石板的平坦度 (GBIR) 以 $10\mu\text{m}$ 以下較佳, 以 $5\mu\text{m}$ 以下更佳。此外, 藍寶石板之平坦度 (GBIR), 以在 $0.01\mu\text{m}\sim 10\mu\text{m}$ 的範圍較佳, 以在 $0.01\mu\text{m}\sim 5\mu\text{m}$ 之範圍更佳, 以在 $0.01\mu\text{m}\sim 4\mu\text{m}$ 之範圍又更佳, 以在 $0.1\mu\text{m}\sim 3\mu\text{m}$ 之範圍最佳。

此外, 如圖 2 所示, 形成複數凸部 102 的藍寶石板,

把其表面分割為寬幅 12.5mm×高度 16mm 之部位 (site) 的場合，部位平坦度 (SBIR : Site Back Side Ideal Range) 滿足 1.5 μ m 以下之基準的比例 (稱為 SBIR 合格率 (%)) 為 90% 以上者較佳。

此處，部位平坦度 (SBIR) 係被規定作為表示 SEMI 規格之藍寶石板的平坦度之指標之一。部位平坦度 (SBIR) ，被定義為以藍寶石板作為背面基準，於矯正藍寶石板的背面為平面的狀態，虛擬把晶圓區分為複數相同形狀的部位而以一個部位之中心為基準面時之表面高度的最大值與最小值之差 (μ m) 。

(半導體發光元件用模板基板之製造方法)

其次，說明本實施型態適用的半導體發光元件用模板基板之製造方法。

圖 3 係說明半導體發光元件用模板基板 10 的製造步驟之圖。如圖 3 (a) 所示，如前所述首先準備平坦度 (GBIR) 為 5 μ m 以下之藍寶石板 10。藍寶石板 10 之最大直徑為 50mm~200mm，厚度通常為 0.5mm~2mm 之範圍。在本實施型態，使用具有最大直徑 100mm 與厚度 0.9mm 之藍寶石板 10。

其次，如圖 3 (b) 所示，加工平坦度 (GBIR) 為 5 μ m 以下之藍寶石板 10 的表面 101s 上被形成具有均一形狀的複數凸部 102 的基板 101 (基板加工步驟)。於基板加工步驟，進行形成規定基板 101 上之凸部 102 的平面配

置的遮罩之圖案化步驟，即使用藉由圖案化步驟形成的遮罩而蝕刻基板 101 形成凸部 102 之蝕刻步驟。圖案化步驟，一般可以採用光蝕刻法或翻印（reprint）法。

此處，於圖案化步驟，例如，於藍寶石板 10 的表面 101s 存在小坑（pit）的話，於表面 101s 以旋轉塗布機塗布光阻的場合，以此小坑為基點產生放射狀的不均。這樣的不均部分，一般因為光阻的膜厚很薄，蝕刻後凸部 102 的高度會改變，不良面積率有增加的傾向。此外，藍寶石板 10 的表面 101s 存在微粒（particle）等異物的場合，同樣也有不良面積率增大的傾向。進而，藉由蝕刻步驟前之收授操作等，於表面 101s 之圖案產生傷痕的話，會成為不良面積率增大的原因。

蝕刻步驟，以使用乾蝕刻法或濕蝕刻法較佳。此處，於乾蝕刻步驟，例如在真空室內不純物落下至藍寶石板 10 的表面 101s 上時，該部分不被蝕刻，不被形成凸部 102。此部分也成為不良面積率增加的原因。

又，作為形成凸部 102 的方法，不以前述蝕刻法為限。例如於藍寶石板 10 把成為凸部 102 的材料，藉由濺鍍法、蒸鍍法、CVD 法等層積而形成凸部 102 亦可。在此場合，作為成為凸部 102 之材料，使用具有與藍寶石板 10 幾乎同等折射率的材料較佳，例如可以使用 Al_2O_3 、 SiN 、 SiO_2 等。

此外，把被塗布於前述基板 101 上的光阻分割為胞（cell）狀而曝光的場合，鄰接的胞之間產生間隙的話會形

成未被曝光的部分，於形成在凸部 102 上的 III 族氮化物半導體層產生階差。此處，於 III 族氮化物半導體層，至少包含由緩衝層 12、III 族氮化物半導體層所構成之下底層 13、n 型半導體層 14 等。

同樣地，鄰接的胞重疊的話會出現雙重曝光的部分，所以形成於凸部 102 上的 III 族氮化物半導體層會產生階差。在此場合，於 III 族氮化物半導體層的表面，於對平坦定向（orientation flat）水平的方向或垂直的方向上，會產生線狀的階差。

進而，胞內之基板 101 的表面 101s 的平坦度（GBIR）過度大時，胞內不被均一地曝光，會有胞內光阻圖案形狀變得不均一的傾向。因此，於其後之蝕刻步驟所得到的凸部 102，被形成為所期望的形狀，及與其不同形狀者。接著，於形成在凸部 102 上之 III 族氮化物半導體層之表面，於具有這些之不同形狀的凸部 102 的界面產生階差，於產生的階差的部分有發生小坑等成長缺陷的傾向。

此外，形成於基板 101 的表面 101s 全面的複數個凸部 102 之中的不均一的形狀的部分，藉由坎德拉測定法，評價不良面積率。不良面積率過度大時，於基板 101 的表面 101s 上藉由取向附生成長而形成的 III 族氮化物半導體層上發生階差或小坑等缺陷，特別是有對 ESD（靜電放電）抵抗力弱等電氣特性劣化的傾向。

作為減低不良面積率之方法，例如可以舉出如以下之方法。首先，在曝光塗布於基板 101 上的光阻時，把基板

101 載置於台座上，使用特定的減壓裝置，由被載置的基板 101 的背面側來減壓吸附保持於台座上（真空保持）。此時，基板 101 翹曲的場合，在台座上以使變成平坦的方式矯正基板 101。特別是基板 101 為藍寶石製的場合，基板 101 的直徑由 2 吋至 4 吋、由 4 吋至 6 吋越大口徑，基板 101 之翹曲越容易變大。進而，基板 101 的厚度越大，基板 101 的剛性變得越大。因此，有必要採用可以把基板 101 更強力地保持於台座上之偏極夾盤。此外，必須要剛性高的台座。又，基板 101 為藍寶石製的場合，翹曲形狀可以藉由基板製造時之熱處理、單面鏡面研磨、雙面鏡面研磨、選擇板厚等來調整。

其次，前述之真空保持的場合，基板 101 之背面側被吸附保持於台座，所以特別是基板 101 的厚度差異很大的話，表面側之平坦性會變差。因此，藉由蝕刻步驟形成的各胞內的凸部 102 的形狀有變成不均一的傾向。此場合，藉由減低以基板 101 的背面為基準之厚度的差異，或者減低基板 101 的表面側之局部的凹凸，使所得到的凸部 102 的形狀變成均一。

此外，曝光被塗布於基板 101 上的光阻時，藉由縮小每 1 次之曝光面積，可以減低基板 101 的表面 101s 存在的凹凸的影響。曝光方法可以舉出 1 次曝光晶圓全面的方法，或將晶圓分割為胞狀而進行的方法。分割晶圓的場合，分割面積越小，基板 101 的表面 101s 的凹凸的影響就越減低。但是分割面積過度小的話，會有生產性變差的傾

向。

接著，如圖 3 (c) 所示，於基板 101 的表面 101s 上，形成由 III 族氮化物半導體所構成之緩衝層 12 (緩衝層形成步驟)。在本實施型態，緩衝層 12，係藉由濺鍍而形成 III 族氮化物半導體。藉由濺鍍形成緩衝層 12 的場合，真空室內之對氮原料與非活性氣體的流量之氮流量之比，氮原料最好佔 50%~100%，較佳者為成爲 75%。

此外，藉由濺鍍法，形成具有柱狀結晶 (多結晶) 的緩衝層 12 的場合，真空室內之對氮原料與非活性氣體的流量之氮流量之比，氮原料最好佔 1%~50%，較佳者為成爲 25%。

其次，如圖 3 (d) 所示，在本實施型態，緩衝層形成步驟後，於被形成緩衝層 12 的基板 101 的上面，以掩埋凸部 102 的方式，藉由 MOCVD 法成膜 III 族氮化物半導體層 (下底層) 13。又，在本實施型態，III 族氮化物半導體層 (下底層) 13 之最大厚度 H 最好是凸部 102 的高度 h (參照圖 2) 的 2 倍以上。

III 族氮化物半導體層 (下底層) 13 的最大厚度 H 太薄的話，III 族氮化物半導體層 (下底層) 13 的表面 13a 的平坦性不夠充分，所以構成被層積於 III 族氮化物半導體層 (下底層) 13 上的 LED 構造之結晶的結晶性會有降低的傾向。

作為以 MOCVD 法層積 III 族氮化物半導體層 (下底層) 13 的場合所使用的攜帶氣體，例如使用氫 (H_2)、

氮 (N_2) ; 作為 III 族原料之鎵 (Ga) 源使用三甲基鎵 (TMG) 、三乙基鎵 (TEG) ; 作為鋁源使用三甲基鋁 (TMA) 、三乙基鋁 (TEA) ; 作為銦源使用三甲基銦 (TMI) 、三乙基銦 (TEI) ; 作為 V 族原料之氮源使用氨 (NH_3) 、聯氨 (N_2H_4) 等。此外, 作為摻雜劑, 於 n 型作為矽原料可以使用甲矽烷 (SiH_4) 、乙矽烷 (Si_2H_6) ; 作為鍺原料可以使用鍺烷 (germane, GeH_4) 、四甲基鍺 ($(CH_3)_4Ge$) 、四乙基鍺 ($(C_2H_5)_4Ge$) 等有機鍺化合物 ; 於 p 型作為鎂原料可以利用環戊二烯鎂 (Cp_2Mg) 。

於本實施型態, 藉由於半導體發光元件用模板基板 I_0 形成 III 族氮化物半導體層 (下底層) 13, 如後所述, 使得被成膜於此上之 III 族氮化物半導體所構成的 n 型層、發光層、p 型層所構成的發光構造 (LED 構造) 之結晶的結晶性變得良好。結果, 可得內部量子效率優異, 漏電流很少的高輸出之半導體發光元件。

(III 族氮化物半導體發光元件)

圖 4 係顯示 III 族氮化物半導體發光元件之一例之剖面圖。如圖 4 所示, III 族氮化物半導體發光元件 1, 係具有於圖 1 所示的層積構造之半導體發光元件用模板基板 I_0 之 III 族氮化物半導體層 (下底層) 13 上被形成 LED 構造 20 之構造。LED 構造 20, 依序被層積 n 型半導體層 14、發光層 15、p 型半導體層 16。進而, 於 p 型半導體層 16 上被層積透明正極 17, 於其上被形成正極焊墊 18,

同時於被形成在 n 型半導體層 14 的 n 型接觸層 14a 之露出區域 14d 被層積負極 19。

(LED 構造 20)

構成 LED 構造 20 之 n 型半導體層 14，具有 n 型接觸層 14a 及 n 型覆蓋 (clad) 層 14b。發光層 15，具有交互層積障壁層 15a 及井層 15b 的構造。p 型半導體層 16，被層積 p 型覆蓋層 16a 及 p 型接觸層 16b。

(n 型半導體層 14)

作為 n 型半導體層 14 之 n 型接觸層 14a，與下底層之 III 族氮化物半導體層 (下底層) 13 同樣使用氮化鎵系化合物半導體。此外，構成 III 族氮化物半導體層 (下底層) 13 及 n 型接觸層 14a 的氮化鎵系化合物半導體以相同組成較佳，這些之合計膜厚設定於 $0.1\mu\text{m}\sim 20\mu\text{m}$ 之範圍，較佳者為 $0.5\mu\text{m}\sim 15\mu\text{m}$ 、進而更佳者為設定在 $1\mu\text{m}\sim 12\mu\text{m}$ 之範圍。

n 型覆蓋層 14b，可以藉由 AlGa_xN_{1-x}、Ga_xIn_{1-x}N 等來形成。此外作為這些構造之異性 (hetero) 接合或複數次層積之超格子構造亦可。採 GaInN 的場合，最好是比發光層 15 之 GaInN 的能帶間隙更大較佳。n 型覆蓋層 14b 的膜厚，最好為 5nm~500nm，更佳者為 5nm~100nm 之範圍。

(發光層 15)

發光層 15，係交互反覆層積由氮化鎵系化合物半導體所構成之障壁層 15a、及含有銦的氮化鎵系化合物半導體所構成之井層 15b，且於 n 型半導體層 14 側及 p 型半導體層 16 側依被配置的順序層積障壁層 15a 而形成的。在本實施型態，發光層 15 係交互反覆被層積 6 層障壁層 15a 與 5 層井層 15b，發光層 15 之最上層與最下層被配設障壁層 15a，各障壁層 15a 間被配設井層 15b 的構成。

作為障壁層 15a，例如，可以適切使用含銦之氮化鎵系化合物半導體所構成的井層 15b 能帶間隙能量更大的 $\text{Al}_c\text{Ga}_{1-c}\text{N}$ ($0 \leq c < 0.3$) 等氮化鎵系化合物半導體。

此外，於井層 15b，作為含銦的氮化鎵系化合物半導體，例如可以使用 $\text{Ga}_{1-s}\text{In}_s\text{N}$ ($0 < s < 0.4$) 等氮化鎵銦。

(p 型半導體層 16)

p 型半導體層 16，係由 p 型覆蓋層 16a 及 p 型接觸層 16b 所構成。作為 p 型覆蓋層 16a，較佳者可以舉出 $\text{Al}_d\text{Ga}_{1-d}\text{N}$ ($0 < d \leq 0.4$)。p 型覆蓋層 16a 的膜厚，最好為 1nm~400nm，更佳者為 5nm~100nm。

作為 p 型接觸層 16b，可以舉出至少包含 $\text{Al}_e\text{Ga}_{1-e}\text{N}$ ($0 \leq e < 0.5$) 而成的氮化鎵系化合物半導體層。p 型接觸層 16b 的膜厚，沒有特別限定，但以 10nm~500nm 較佳，更佳者為 50nm~200nm。

(透明電極 17)

作為構成透明正極 17 的材料，例如可以舉出 ITO ($\text{In}_2\text{O}_3\text{-SnO}_2$)、AZO ($\text{ZnO-Al}_2\text{O}_3$)、IZO ($\text{In}_2\text{O}_3\text{-ZnO}$)、GZO ($\text{ZnO-Ga}_2\text{O}_3$) 等從前公知的材料。此外，透明正極 17 的構造沒有特別限定，可以採用從前公知的構造。透明正極 17，亦可以覆蓋 p 型半導體層 16 上之幾乎全面的方式形成，亦可形成為格子狀或樹形狀。

(正極焊墊 18)

作為形成於透明正極 17 上的電極之正極焊墊 18，例如由從前公知之金、鋁、鎳、銅等材料所構成。正極焊墊 18 的構造沒有特別限定，可以採用從前公知的構造。

正極焊墊 18 的厚度為 100nm~1000nm，較佳者為 300nm~500nm 之範圍內。

(負極 19)

如圖 4 所示，負極 19，係於被成膜於基板 11 上的緩衝層 12 及 III 族氮化物半導體層（下底層）13 上進而成膜的 LED 構造 20（n 型半導體層 14、發光層 15 及 p 型半導體層 16），以接於 n 型半導體層 14 之 n 型接觸層 14a 的方式被形成。因此，形成負極 19 時，除去 p 型半導體層 16、發光層 15 以及 n 型半導體層 14 之一部分，形成 n 型接觸層 14a 的露出區域 14d，於此上形成負極 19。

作為負極 19 的材料，各種組成及構造之負極係已知

，可以無任何限制地使用這些週知的負極，可以用此技術領域廣為人知的慣用手段來設置。

於本實施型態 III 族氮化物半導體發光元件 1，通常是在半導體發光元件用模板基板 I_0 上成膜出 LED 構造 20，接著研削/研磨處理半導體發光元件用模板基板 I_0 之基板 101 調整為特定的厚度，其後，切斷為適當大小，而得具有特定厚度的基板 11 之半導體發光元件晶片。

如前所述，使用本實施型態適用的半導體發光元件用模板基板 I_0 之 III 族氮化物半導體發光元件 1，例如可以作為組合此與螢光體而成的燈管來使用。組合 III 族氮化物半導體發光元件 1 與螢光體之燈管，可以藉由該業者以週知的手段來做出該業者所週知的構成。此外，亦可由從前技藝，藉由採用組合 III 族氮化物半導體發光元件與螢光體而可以改變發光色之技術。作為燈管之例，可以用於一般用途之砲彈型、可攜帶電子產品的背光用途之側視型、用於顯示器之頂視型等所有用途。

[實施例]

其次，顯示實施例及比較例進而更詳細說明本發明，但本發明並不以這些實施例為限。

(1) 平坦度 (GBIR)、部位平坦度 (SBIR) 之測定

調製半導體發光元件用模板基板時使用的藍寶石板的平坦度 (GBIR) 與部位平坦度 (SBIR) 係藉由以下的步

驟來測定的（單位 μm ）。數值越小，藍寶石板的厚度差異越小。

此處，在本實施型態藍寶石板之平坦度（GBIR）及部位平坦度（SBIR）之測定，係藉由雷射光斜向入射干涉計（（股）Nitech（音譯）公司製造：平坦度測量儀（flatness-tester）FT-17）來評價的。平坦度（GBIR）及部位平坦度（SBIR）之測定，係將直徑 4 吋（100mm）、厚度 0.9mm 之藍寶石板固定於平坦度測量儀的陶瓷製真空吸附夾具，由垂直往觀測者方向傾斜 8 度的狀態下進行測定。測定係以排除藍寶石板的外週 1mm（內部（inside）值 1mm）之範圍來進行的。

（2）不良面積率之測定

被形成於藍寶石製的基板表面的複數凸部的不良面積率，係依照以下步驟進行測定的（單位 %）。不良面積率越小，複數之凸部的形狀越均一。

此處，在本實施型態，以光學式表面解析裝置（KLA-Tencor 公司製造：CS20），測定凹凸加工後之藍寶石板表面的不良面積。直徑 4 吋（100mm）、厚度 0.9mm 之藍寶石板表面的測定約 3 分鐘結束，凸部不良部被映射，算出不良面積。此時，將不良面積以測定範圍之總面積來除，得到不良面積率。

$$\text{不良面積率} = \text{不良面積（坎德拉測定值）} / \text{總面積}$$

(3) SBIR 合格率

調製半導體發光元件用模板基板時使用的藍寶石板的 SBIR 合格率係藉由以下的基準來判定。

所謂 SBIR 合格率係以前述公知的 SBIR 測定算出來的。部位 (site) 的大小 (胞尺寸) 為寬幅 12.5mm×高度 16mm 的場合，可以覆蓋直徑 4 吋 (100mm) 全面的部位數為 44 個。此時，各部位內的平坦度的合格判定為 1.5 μ m 以下。例如，合格的部位數為 22 個的場合，SBIR 合格率為 50%。

(4) ESD 產率

使用調製的半導體發光元件用模板基板製造之 III 族氮化物半導體發光元件之 ESD 產率係藉由以下基準來判定。

所謂 ESD (electro-static discharge; 靜電放電) 係指靜電破壞試驗，供評價直到將前述 III 族氮化物半導體發光元件實裝於電子機器為止之收授過程中，III 族氮化物半導體發光元件對於受到的靜電放電之耐受性之用的信賴性試驗。

靜電破壞試驗一般有 HBM 法 (Human Body Model) 與 MM 法 (Machine Model)。在本實施型態，作為試驗裝置使用 ESD 探針，依據 HBM 法，把被形成於直徑 4 吋 (100mm) 之前述半導體發光元件用模板基板上的 III 族氮化物半導體發光元件，抽樣實施面內 400 個靜電破壞試

驗。此時，在靜電破壞試驗把稱爲探針的針抵壓於前述 III 族氮化物半導體發光元件之正極焊墊與負極，使高電壓反方向施加數次，施加 20V 時之電流值爲 $10\mu\text{A}$ 以上的場合判斷爲靜電破壞。此時，不產生破壞的樣本數除以總樣本數稱爲 ESD 產率。

(5) 晶片綜合產率

使用調製的半導體發光元件用模板基板製造之 III 族氮化物半導體發光元件之晶片綜合產率係藉由以下基準來判定。晶片綜合產率係指電氣特性及 ESD 試驗達到合格基準的晶片數除以總樣本數之比例。

(實施例 1~6、比較例)

依照以下的步驟，調製最大直徑 100mm、厚度 0.9mm 之由 (0001) C 面所構成的藍寶石板的表面，形成表 1 所示之具有直徑 ϕ 與高度之半球狀的複數凸部的半導體發光元件用模板基板，使用此來製造 III 族氮化物半導體發光元件。

表 1 所示之平坦度 (GBIR)、SBIR 合格率之直徑 4 吋 (100mm)、板厚 $900\mu\text{m}$ 之藍寶石板 10 之 (0001) C 面上，藉由以下所示之步驟形成直徑 (最大直徑或基部寬幅)、高度不同的凸部，形成基板 101。

此時，基板加工係以公知之光蝕刻法形成遮罩，以乾蝕刻法蝕刻藍寶石板 10 而形成凸部。又，作爲曝光法，

使用利用紫外線之步進機 (stepper) 曝光法。

此外，於乾蝕刻使用 BCl_3 與 Cl_2 之混合氣體。其後，爲了評價凸部加工之均一性，使用光學式表面解析裝置 (Candela) 算出不良面積率。

其次，於此基板 101 上，藉由濺鍍法形成如圖 1 所示之膜厚 30nm 之氮化鋁層所構成之緩衝層 12 後，藉由有機金屬化學氣相成長法 (MOCVD)，在依序層積未摻雜之氮化鎵層所構成的厚度 $4.5\mu\text{m}$ 之 III 族氮化物半導體層 (下底層) 13、摻雜矽 (濃度 $1\times 10^{19}/\text{cm}^3$) 之氮化鎵所構成的厚度 $3\mu\text{m}$ 之 n 型接觸層 14a 爲止的狀態下由 MOCVD 裝置取出而作爲模板基板。

其後，於前述模板基板上，藉由 MOCVD 法，依序層積摻雜矽 (濃度 $1\times 10^{18}/\text{cm}^3$) 之厚度約 2nm 的 $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ 層與厚度約 2nm 之氮化鎵層交互層積 20 次之超格子構造之 n 型覆蓋 (clad) 層 14b、由氮化鎵所構成的厚度 6.5nm 之障壁層 15a 與 $\text{In}_{0.08}\text{Ga}_{0.92}\text{N}$ 所構成的厚度 3.0nm 之井層 15b 交互層積 6 次之後，最後設置障壁層 15a 之多重量子井構造之發光層 15、厚度 4nm 之未摻雜 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ 與摻雜鎂 (濃度 $4\times 10^{19}/\text{scm}^3$) 之氮化鎵所構成的厚度 3nm 之層交互層積 3 次之 p 型覆蓋層 16a、及摻雜鎂 (濃度 $1\times 10^{20}/\text{cm}^3$) 氮化鎵所構成厚度 $0.15\mu\text{m}$ 之 p 型接觸層 16b 而成爲化合物半導體晶圓。此時，LED 構造 20 之 III 族氮化物半導體層之總膜厚爲 $8\mu\text{m}$ 。

接著，使用如此進行而得到之成爲 LED 構造的各層

之被形成的基板，藉以下所示之步驟，製作 III 族氮化物半導體發光元件。首先，藉由公知之光蝕刻技術，於成爲 LED 構造的各層之被形成的基板之 p 型接觸層上，形成具有由 IZO 所構成之透明正極、與於此透明正極上依序層積鈦、鉑及金的構造之正極焊墊。

接著，對被形成正極焊墊 (bonding pad) 的基板進行乾蝕刻，使形成負極的部分之 n 型半導體層露出，於露出之 n 型半導體層上形成具有依序層積鈦、鉑及金的構造之負極。

接著，以研削及研磨薄板化被形成正極焊墊及負極之基板的背面，成爲鏡狀之面。接著，將此基板分割爲 $350\mu\text{m}$ 正方之正方形晶片狀，成爲半導體發光元件晶片。結果顯示於表 1。

[表 1]

		凸部的形狀直徑×高度 μm	平坦度 (GBIR) μm	部位平坦度 (SBIR) μm	SBIR 合格率 %	坎德拉不良面積率 %	ESD 產率 %	晶片綜合產率 %
實施例	1	$\Phi 1.7 \times 1.0$	8.0	1.5	56	5.7	90	71
	2		5.2	1.5	96	2.4	92	73
	3		4.0	1.5	100	1.1	95	84
	4		2.0	1.5	100	1.0	96	85
	5	$\Phi 0.8 \times 0.7$	3.0	1.5	100	1.5	90	80
	6		2.0	1.5	100	1.0	95	85
	7	$\Phi 1.7 \times 1.0$	1.2	1.5	100	0.01	99	91
	8	$\Phi 1.7 \times 1.0$	9.5	1.5	41	9.8	90	65
比較例		$\Phi 1.7 \times 1.0$	12.4	1.5	11	13.4	89	31

由表 1 所示結果，可知在使用坎德拉不良面積率在 10%以下的基板的場合（實施例 1~實施例 8），可以得到 LED 晶片的綜合產率超過 65%之特別的效果。又，坎德拉不良面積率為 0%之基板無法使用。

此外，在具有同一形狀的凸部的基板（實施例 1~實施例 4、實施例 7、實施例 8），GBIR 值越小 SBIR 合格率越高時，有晶片綜合產率變高的傾向。特別，可知 GBIR 值在 5 μm 以下的場合（實施例 3~實施例 6、實施例 7），顯示晶片綜合產率超過 80%之顯著效果。

對此，使用坎德拉不良面積率超過 10%的基板的場合（比較例），可知其後的 LED 晶片之綜合產率極端低到 31%。藉此，凸部形狀產生不均一很低部分的話，使取向附生成長 III 族氮化物半導體層（下底層）13 的場合，因凸部的階差影響無法被均一地平坦化，所以應該會在該階差的邊界附近容易產生錯位（dislocation）或小坑（pit），結果導致除了 ESD 產率降低以外也使低電流洩漏（漏電流）所致之電氣特性不良率增加。

【圖式簡單說明】

圖 1 係說明本實施型態適用的半導體發光元件用模板基板之一例之圖。

圖 2 係說明被形成複數凸部的基板之圖。

圖 3 係說明半導體發光元件用模板基板的製造步驟之圖。

圖 4 係顯示 III 族氮化物半導體發光元件之一例之剖面圖。

【主要元件符號說明】

1：III 族氮化物半導體發光元件

11、101：基板

12：緩衝層

13：III 族氮化物半導體層（下底層）

14：n 型半導體層

15：發光層

16：p 型半導體層

17：透明電極

18：正極焊墊

19：負極

20：LED 構造

102：凸部

I₀：半導體發光元件用模板基板

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：98141885

※申請日：98年12月08日

※IPC分類：

H01L 33/20 (2010.01)
H01L 33/12 (2010.01)
C30B 25/18 (2006.01)

一、發明名稱：(中文/英文)

半導體發光元件用模板基板、半導體發光元件用模板基板之製造方法、半導體發光元件之製造方法及半導體發光元件

二、中文發明摘要：

本發明之課題在於提供能夠以高產率製造光取出效率優異之半導體發光元件的半導體發光元件用模板基板及其製造方法等。

本發明之解決手段係提供半導體發光元件用模板基板(10)，其至少具有：於表面被形成複數凸部(102)的基板(101)、於基板(101)之複數凸部(102)被形成之面上被形成薄膜之III族氮化物半導體所構成之緩衝層(12)；顯示被形成凸部(102)之基板(101)的表面之未被形成均一形狀之凸部(102)所佔之面積的比率之不良面積率在10%以下。

三、英文發明摘要：

七、申請專利範圍：

1.一種半導體發光元件用模板基板，其特徵為至少具有：

於表面被形成複數凸部的基板、

於前述基板之複數前述凸部被形成之面上被形成薄膜之 III 族氮化物半導體所構成之緩衝層；

顯示被形成前述凸部之前述基板的表面之未被形成均一形狀之該凸部所佔之面積的比率之不良面積率在 10% 以下。

2.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述基板之表面之前述不良面積率不包含零。

3.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述不良面積率在 0.01%~10% 之範圍內。

4.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述基板之複數前述凸部，具有基部寬幅 $0.05\mu\text{m}\sim 5\mu\text{m}$ 、高度 $0.05\mu\text{m}\sim 5\mu\text{m}$ ，且高度為基部寬幅之 $1/4$ 以上，且鄰接之該凸部間之間隔為該基部寬幅之 0.5 倍~ 5 倍。

5.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述基板之複數前述凸部，具有最大直徑 $0.5\mu\text{m}\sim 2\mu\text{m}$ 、高度 $0.5\mu\text{m}\sim 2\mu\text{m}$ ，且與鄰接之該凸部之間隔為 $0.5\mu\text{m}\sim 2\mu\text{m}$ 。

6.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述基板係由藍寶石 (sapphire) 所構成。

7.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述基板之最大直徑為 50mm~200mm，該基板的厚度為 0.5mm~2mm。

8.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述緩衝層之 III 族氮化物半導體，係藉由濺鍍法形成之氮化鋁 (AlN) 膜。

9.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中於前述緩衝層上，進而包含由 III 族氮化物半導體所構成之下底層。

10.如申請專利範圍第 9 項之半導體發光元件用模板基板，其中前述 III 族氮化物半導體，係氮化鎵 (GaN)。

11.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中於前述緩衝層上，進而包含依序被形成由 III 族氮化物半導體所構成之下底層及 n 型半導體層之層積構造。

12.如申請專利範圍第 11 項之半導體發光元件用模板基板，其中前述 III 族氮化物半導體，係氮化鎵 (GaN)，前述 n 型半導體層包含 n 型氮化鎵系化合物半導體。

13.如申請專利範圍第 1 項之半導體發光元件用模板基板，其中前述基板，使用平坦度 GBIR 在 10 μ m 以下之藍寶石板，該藍寶石板之表面被形成複數前述凸部。

14.如申請專利範圍第 13 項之半導體發光元件用模板基板，其中前述平坦度 GBIR，在 0.01 μ m~5 μ m 之範圍內

15.一種半導體發光元件用模板基板之製造方法，係具有 III 族氮化物半導體層的半導體發光元件用模板基板之製造方法，其特徵為具有：

在平坦度 GBIR 為 $10\mu\text{m}$ 以下之藍寶石製的基板表面形成複數凸部之基板加工步驟，及

於前述基板之前述表面藉由濺鍍形成由 III 族氮化物半導體所構成之厚度 $0.02\mu\text{m}\sim 0.1\mu\text{m}$ 之緩衝層之緩衝層形成步驟。

16.如申請專利範圍第 15 項之半導體發光元件用模板基板之製造方法，其中被形成於前述基板之前述凸部，具有最大直徑 $0.05\mu\text{m}\sim 5\mu\text{m}$ 、高度 $0.05\mu\text{m}\sim 5\mu\text{m}$ 之半球形狀

17.如申請專利範圍第 15 項之半導體發光元件用模板基板之製造方法，其中顯示被形成複數前述凸部的前述基板的表面之未被均一形成之該凸部所佔之比率之不良面積率在 10% 以下。

18.如申請專利範圍第 15 項之半導體發光元件用模板基板之製造方法，其中前述基板之部位平坦度 SBIR 為 $1.5\mu\text{m}$ 以下。

19.一種半導體發光元件之製造方法，其特徵為包含：
於申請專利範圍第 1 項之半導體發光元件用模板基板，進而依序形成由 III 族氮化物半導體所構成之 n 型層、發光層及 p 型層之步驟。

20.如申請專利範圍第 19 項之半導體發光元件之製造方法，其中包含將前述半導體發光元件用模板基板，移至與製造該半導體發光元件用模板基板時所使用之取向附生（epitaxial）成長爐不同之第 2 取向附生成長爐，於該半導體發光元件用模板基板，進而依序形成由 III 族氮化物半導體所構成之前述 n 型層、前述發光層及前述 p 型層之步驟。

21.一種半導體發光元件係具有 III 族氮化物半導體層之半導體發光元件，其特徵為具有：

至少具有於表面被形成複數凸部的基板、於被形成複數之該凸部之面上被形成薄膜之 III 族氮化物半導體所構成之緩衝層之模板基板、及

依序被形成於前述模板基板之前述緩衝層上之 III 族氮化物半導體所構成之 n 型層，發光層及 p 型層；

於前述模板基板之前述基板的表面，顯示未被形成均一形狀之前述凸部所佔之面積的比率之不良面積率在 10% 以下。

22.如申請專利範圍第 21 項之半導體發光元件，其中前述模板基板之前述基板的表面之前述不良面積率不包含零。

23.如申請專利範圍第 21 項之半導體發光元件，其中前述模板基板之前述基板，係平坦度 GBIR，在 10 μ m 以下之藍寶石板。

24.如申請專利範圍第 21 項之半導體發光元件，其中

前述模板基板之前述緩衝層之 III 族氮化物半導體，係藉由濺鍍法形成之氮化鋁膜。

25.如申請專利範圍第 21 項之半導體發光元件，其中於前述模板基板之前述緩衝層上，進而包含由 III 族氮化物半導體所構成之下底層。

26.如申請專利範圍第 25 項之半導體發光元件，其中於前述下底層上，進而包含由 III 族氮化物半導體所構成之 n 型層。

圖 1

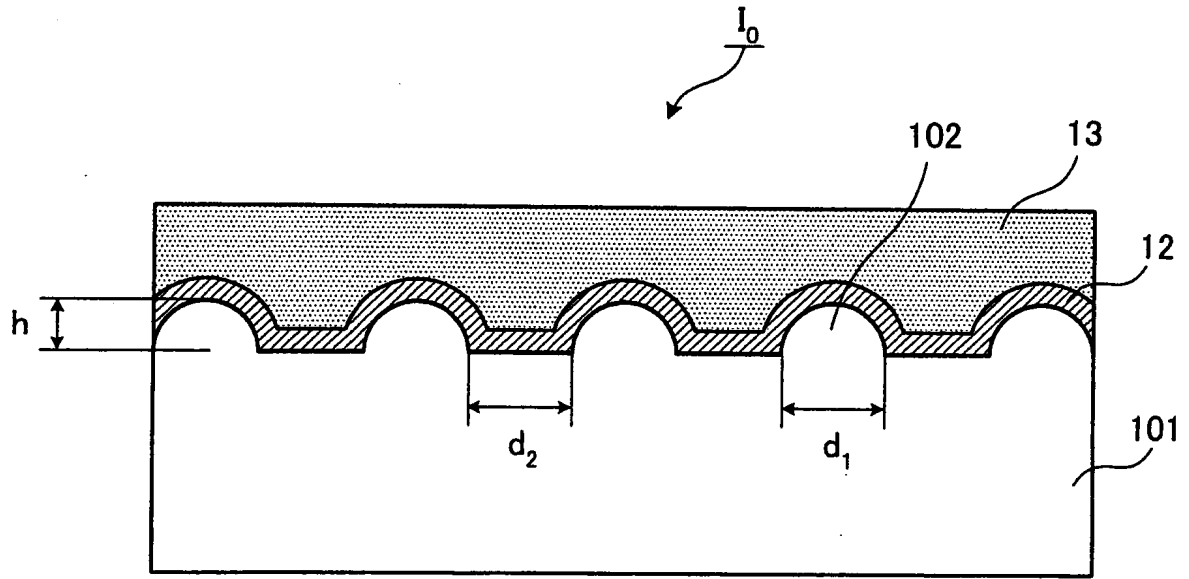


圖2

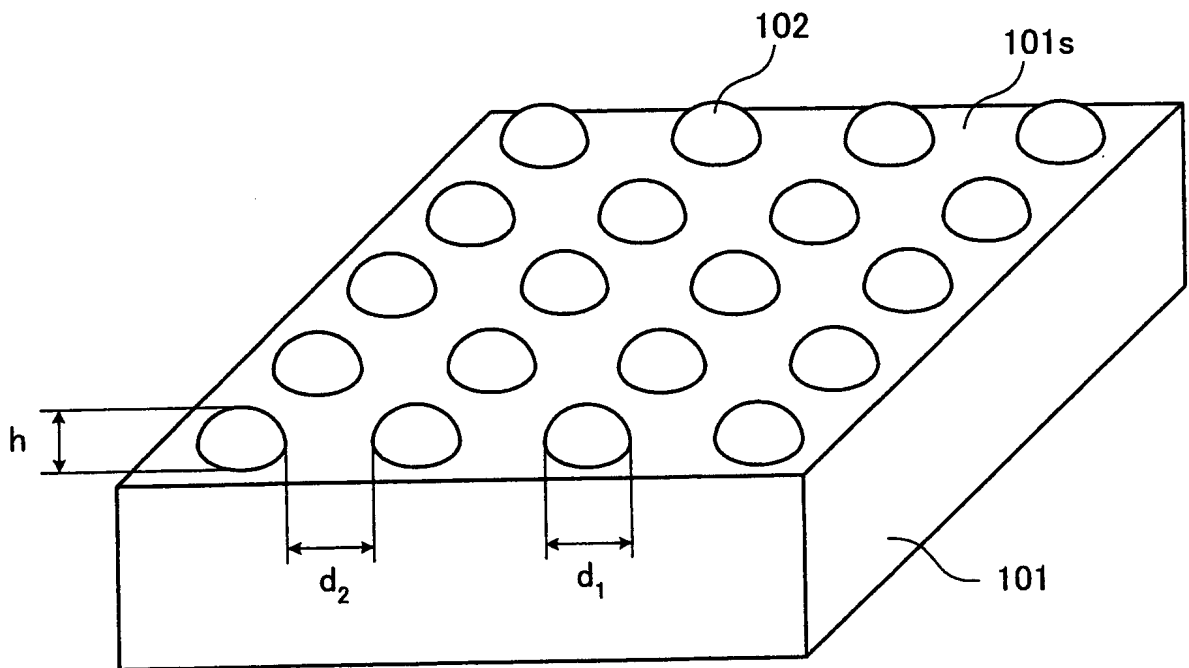


圖3

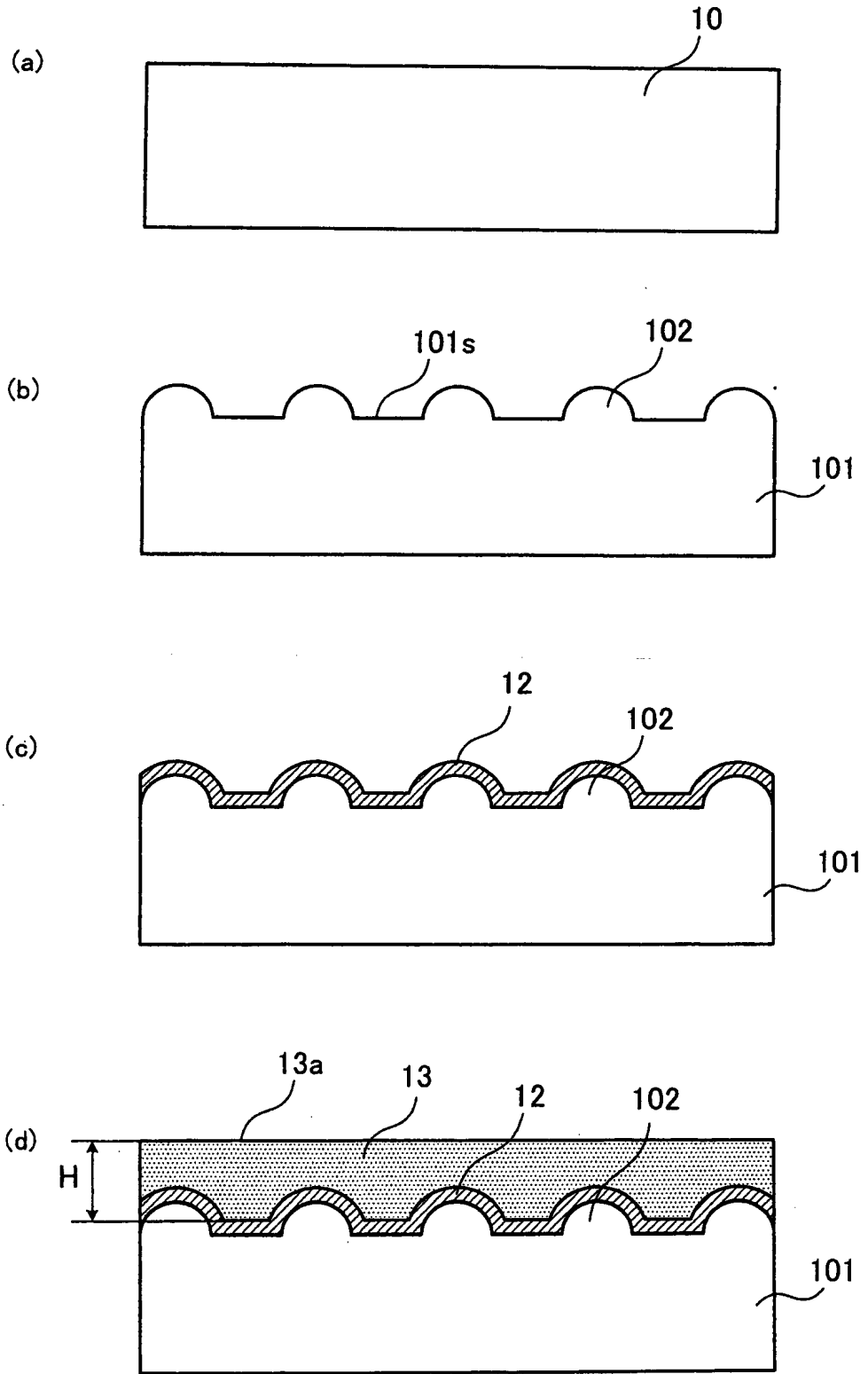
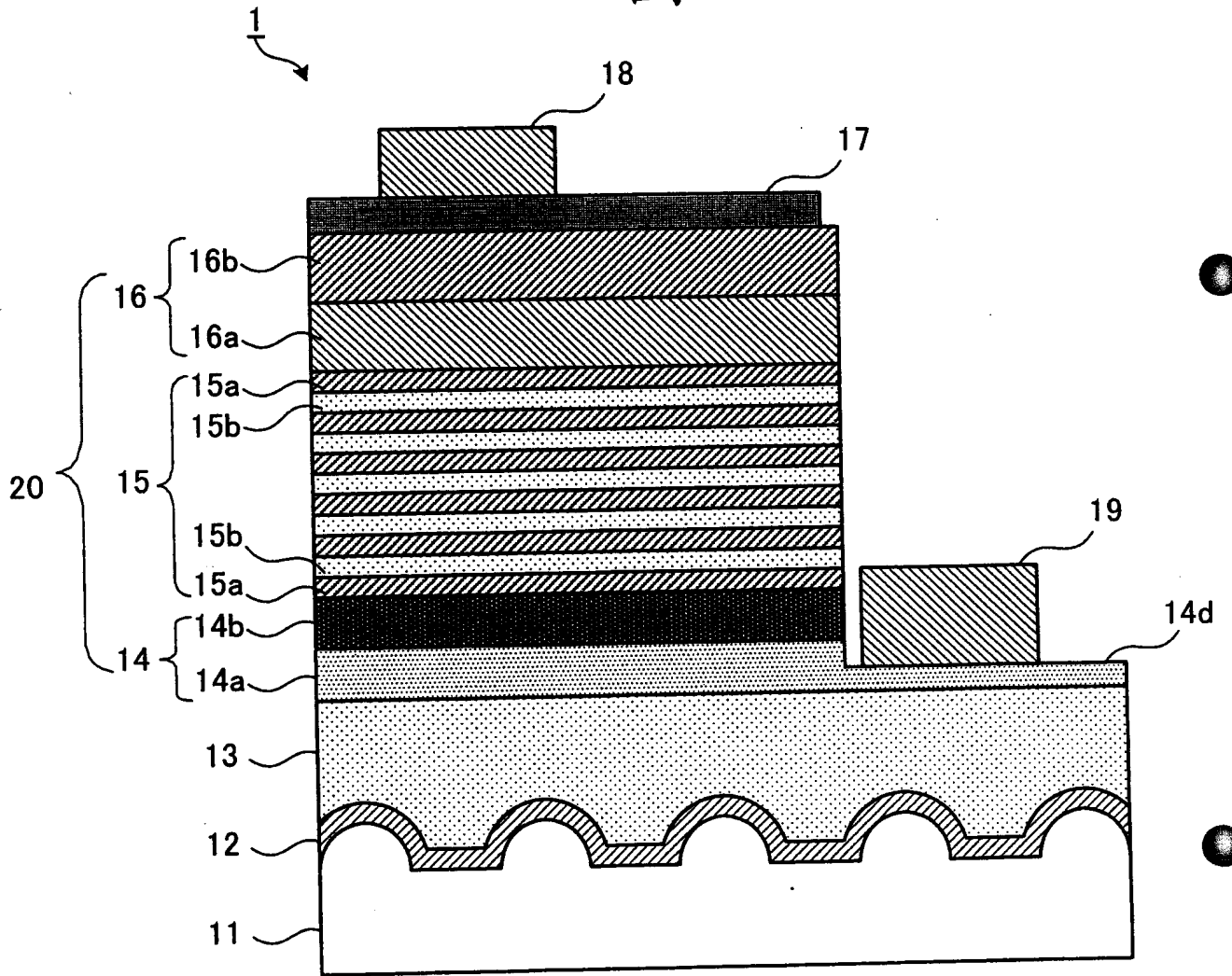


圖4



四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

12：緩衝層

13：III族氮化物半導體層(下底層)

101：基板

102：凸部

I_0 ：半導體發光元件用模板基板

h：高度

d_1 ：最大直徑

d_2 ：間隔

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無