

申請日期	87.8.24
案 號	f7113P26
類 別	H01L ²³ / ₀₀

公告本

497229

(以上各欄由本局填註)

發明 專利 說明 書		
一、發明 名稱	中 文	製造具有彈性體之半導體積體電路元件的方法
	英 文	METHOD FOR MANUFACTURING SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE HAVING ELASTOMER
二、發明 人	姓 名	(1)孫 大 雨 (2)李 允 秀 (3)金 炳 晚
	國 籍	韓 國
	住、居所	(1)韓國忠清南道天安市雙龍洞漢拉公寓101棟1701號 (2)韓國忠清南道天安市雙龍洞652番地一雄公寓307棟906號 (3)韓國忠清南道天安市雙龍洞653番地莫倫公寓2棟602號
三、申請人	姓 名 (名稱)	韓商·三星電子股份有限公司
	國 籍	韓 國
	住、居所 (事務所)	大韓民國京畿道水原市八達區梅灘洞416番地
	代 表 人 姓 名	尹 鐘 龍

裝 訂 線

經濟部中央標準局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

韓 國(地區) 申請專利，申請日期： 1998,1,8 案號： 1998-290 ， 有 無主張優先權

有關微生物已寄存於： ， 寄存日期： ， 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明 (1)

發明背景

發明領域

概略而言，本發明係關於電子封裝及組裝技術。特別，本發明係關於半導體積體電路裝置之製法，各裝置包括由仿晶圓彈性體提供之各別彈性體。

先前技術之說明

今日電子業之主要趨勢係生產輕薄短小、速度更快、功能更多、功率更高、更可靠、且較廉價產品。使此等產品設計目標變成可能之關鍵技術係電子封裝及組裝技術。晶片尺寸或晶片大小封裝體(CSP)為晚近開發提議之封裝體組裝技術。美，日，韓等十餘國已經開發多種CSP技術且積極開發新穎CSP技術。

一種典型CSP為Tessera公司引介之微球柵陣列(μ BGA)封裝體。Tessera之 μ BGA封裝體係基於撓性電路插置物及聚矽氧彈性體。第1圖顯示具有彈性體17之 μ BGA封裝體10部份。參照第1圖，互連晶片墊12至焊料隆塊20之撓性電路插置物16係使用聚醯亞胺介電膜13設計附有通口18，銅線跡14及束引線15。撓性電路插置物16停靠於彈性體17上，彈性體直接附接於晶片11表面。插置物16之線跡14藉通口18連接至焊料隆塊20，而束引線15黏合至晶片11之晶片墊12。黏合區以包膠劑19包膠。

第2圖闡明習知 μ BGA封裝體製法之流程。如第2圖所見，封裝體之製造過程30始於步驟31製造撓性電路插置物。業界眾所周知之微影術用於此步驟31形成銅線跡及聚醯

(請先閱讀背面之注意事項再填寫本頁)

訂

後

五、發明說明(2)

亞胺膜上之束引線。此外，隆塊通口也製作於聚醯亞胺膜。其次，步驟32形成彈性體。彈性體係使用習知網版印刷方法成形於插置物上。當要求確保彈性體有足夠厚度時，須重覆網版印刷法。於步驟32後，晶片於步驟33附接於彈性體然後，束引線於步驟34黏合於晶片墊。接著，黏合區於步驟35以包膠劑包膠及於步驟36焊料隆塊於通口形成。最終步驟37為分開各別裝置。

包括前述 μ BGA封裝體，典型CSP常見彈性體製造上關聯之缺點。如前述，彈性體係使用習知網版印刷法於插置物上形成。如此，插置物上之彈性體係由循序製程獲得，其中黏稠流體彈性體施用於插置物上然後於各別固化烘箱固化。但使用黏稠流體彈性體可能導致厚度不均勻，表面粗糙，彈性體流動過度或遷移之缺點。此等缺點可能造成更多致命性故障，例如由於超出晶片高度或由於彈性體重疊晶片墊上而使束引線未黏合或黏合錯誤。此外，彈性體遷移可能引起包膠劣化或裝置分離。

發明概述

因此本發明之目的係提供一種製造具有彈性體之半導體積體電路裝置之改良可靠製法。

本發明之另一目的係提供於半導體裝置製程中形成彈性體之改良可靠方法。

本發明之此等及其它目的可經由一種方法達成其包含下列步驟：提供固體仿晶圓彈性體；劃分仿晶圓彈性體成為附屬各別彈性體；附著各別彈性體於電路插置物；附著

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (3)

半導體晶片至各別彈性體；黏合插置物之電路引線至半導體晶片之晶片墊；及包膠黏合於晶片墊之電路引線。

特別，本發明提供得自固體仿晶圓彈性體之各別彈性體具有大體平坦表面。如此，本發明可形成具有均勻厚度及均勻表面之可靠彈性體，又可防止因缺陷彈性體引起之顯著故障。

直徑6或8吋仿晶圓之彈性體較佳用於本發明。此種直徑類似真正晶圓其優點為許可使用現有設備或裝備於本發明。此外，本發明之仿晶圓彈性體為實心可確保彈性體具足夠厚度。仿晶圓彈性體之可行且較佳厚度由約180微米至約220微米。

仿晶圓彈性體可使用固定件附接於黏膠帶而防止於劃分期間彈性體之移動不穩定。各別彈性體以黏著方式附接於含電路插置物之撓性片，晶片係以加熱方式附接於各別彈性體。本發明之包膠步驟包括使用配送方法及相關覆膜。

根據本發明之製法，又包含於包膠步驟後形成附屬金屬隆塊如焊料珠之步驟。金屬隆塊形成於通口之與電路插置物第一面反面之第二面上。此外，本發明方法進一步包含藉切割包膠劑及撓性片分離附屬各別半導體裝置之步驟。

圖式之簡單說明

第1圖為剖面圖部份顯示典型具有彈性體之半導體積體電路裝置。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (4)

第2圖為製造第1圖所示裝置之習知方法之流程圖。

第3圖為根據本發明之裝置製法之具體例之流程圖。

第4圖為透視圖顯示對根據本發明之製法提供仿晶圓彈性體步驟。

第5圖為透視圖顯示根據本發明附接黏膠帶至仿晶圓彈性體之步驟。

第6圖為透視圖顯示根據本發明劃分法晶圓彈性體成為各別彈性體之步驟。

第7圖為透視圖示意顯示根據本發明附接各別彈性體至電路插置物之步驟。

第8A圖為透視圖示意顯示根據本發明附接半導體晶片至各別彈性體之步驟。

第8B圖為第8A圖之剖面圖。

第9圖為剖面圖顯示根據本發明黏合電路插置物之電路引線至晶片之晶片墊之步驟。

第10圖為剖面圖顯示根據本發明之包膠步驟。

第11圖為剖面圖顯示根據本發明之形成金屬隆塊之步驟。

第12圖為剖面圖顯示根據本發明分離各別半導體裝置之步驟。

較佳具體例之詳細說明

現在參照附圖更完整說明本發明如後，附圖顯示本發明之較佳具體例。但本發明可以多種不同形式具體表現而不得視為限於此處列舉之具體例；反而此等具體例係供使

(請先閱讀背面之注意事項再填寫本頁)

訂

換

五、發明說明 (5)

本揭示內容更徹底完整而完整傳遞本發明之範圍給業界人士。附圖中，類似編號表示類似元件。

第3圖為根據本發明之製法之具體例之流程圖。比較第3圖所示本發明方法40與第2圖之習知方法30，顯然根據本發明方法40與習知方法30有別。特別，兩種方法40與30之明顯差異顯示於彈性體形成步驟。習知形成彈性體於電路插置物之方法為前述網版印刷及後續固化，本發明方法係劃分固體彈性體圓盤成為各別彈性體，然後附接彈性體至電路插置物。

根據本發明之半導體裝置之開始步驟41係提供固體彈性體圓盤50，亦即具有大體平坦面之仿晶圓彈性體，如第4圖所示。仿晶圓彈性體50之直徑低，為6或8吋。此種直徑類似真正晶圓允許現有設備或裝備用於本發明方法。此外，仿晶圓彈性體50為固體由於習知具流動性之印刷彈性體，原因為可確保彈性體厚度。又，固體仿晶圓彈性體可提供具有均勻厚度及均勻表面之各別彈性體。因此，可有效防止先前技術關聯彈性體之顯著失敗。仿晶圓彈性體50之可行較佳厚度(t)為約180微米至約220微米。聚矽氧較佳用做仿晶圓彈性體材料，但其它材料亦屬可能。

如第5圖所示，次一步驟42係附接黏膠帶52至仿晶圓彈性體50。黏膠帶52也黏著於固定件51之端面。黏膠帶52及固定件51較佳用於本發明之理由係防止次一劃分步驟43時仿晶圓彈性體50移動不穩定。雖然金屬製備之支持環較佳用做固定件51，但其它相當元件也可用於替代。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (6)

仿晶圓彈性體50於劃分步驟43巷上翻轉，故黏膠帶52位於仿晶圓彈性體50下方，如第6圖所示。然後仿晶圓彈性體50以固定間隔順著列與直行方向分割。尋常旋轉輪葉53可用於此劃分步驟或稱做鋸割步驟。藉由鋸割，仿晶圓彈性體50被分割成為複數各別彈性體。

一但各別彈性體57由仿晶圓彈性體50產生及附接於撓性片54，如第7圖示意顯示。因撓性片54係由大量電路插置物55組成，故使用撓性片54許可一次製造多個半導體裝置。電路插置物55之構造、材料及製法同第1圖之習知插置56。如此，電路插置物55通常由聚醯亞胺材料55a製成，如第8B圖之示例說明，包括電路引線如金屬引線54或銅線跡55b於其第一面上及金屬隆塊用通口55d於第二面上。藉由附接步驟40，各別彈性體57成形於電路插置物55之第一面上。某種黏著件56可於附接步驟前施用於第一面上供獲得更有效之黏著力。例如環氧樹脂或聚矽氧樹脂可打點或印刷，然後若有所需，可經固化。

於彈性體57皆成形於撓性片54之插置物55上後，各半導體晶片58附接於各別彈性體57，如第8A圖示意顯示。此乃第3圖之晶片附接步驟45。晶片58完全附接於彈性體57之剖面圖顯示於第8B圖。晶片58，或稱做模塊或丸粒，包括附屬晶片墊58a於其電路表面(亦即活性面)上。晶片58當其附接於彈性體57時，其電路表面係面向撓性片54。晶片58之電路表面大半與彈性體57共面，但電路表面之晶片墊58a暴露於插置物55第一面之電路引線。如此，電路引

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (7)

線，特別束引線55c，可於隨後步驟黏合至晶片墊58a。額外黏著材料可選擇性用於晶片附接步驟，但於加熱條件下借助於黏著材料直接附接亦屬可能。如此，經由施熱約140℃至晶片58背側，彈性體57於接近晶片上部57a部份熔化而直接黏著於晶片。

第9圖以示意圖顯示次一步驟46黏合電路引線55c至晶片墊58a。如第9圖所見，於此步驟採用可產生壓力之工具59。當工具59開始對電路引線施加壓力時，電路引線55c易由凹口彈出。

次一步驟47為包膠。參照第10圖，晶片58之電路表面58b，黏合於晶片墊之電路引線等以包膠劑61包膠。配送方法較佳用於包膠步驟。如此，具有某種黏度之液化樹脂化合物61，如環氧樹脂或聚矽氧，配送於撓性片54之第一面上然後固化。它方面，配送法需要覆膜60。覆膜60黏著於撓性片51第一面反面之第二面上，故接覆膜60可防止液化包膠劑滲漏。覆膜60藉施加固化熱與包膠劑而自動與撓性片54分開。

當覆膜分離時，於電路插置物第二面上之通口55d暴露出。因此，複數金屬隆塊62或珠可成形於通口55d。隆塊形成步驟48顯示於第11圖。焊料，鑷，金或其合金可用做金屬隆塊62。

根據本發明之半導體裝置之製法之最末步驟49為單一化，亦即分離各別晶圓。如第12圖所示，當切刀63切割含撓性片之包膠劑61時，複數各別半導體裝置70彼此分離。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明(8)

附圖及說明書揭示本發明之典型較佳具體例，雖然使用特定術語，但僅係以概略敘述性意義使用而非限制目的，本發明之範圍陳述於隨後之申請專利範圍。

元件標號對照

10… μ BGA封裝體	54… 撓性片
11… 晶片	55… 電路插置物
12… 晶片墊	55a… 聚醯亞胺材料
13… 聚醯亞胺介電膜	55b… 銅線跡
14… 銅線跡	55c… 金束引線
15… 束引線	55d… 通孔
16… 撓性電路插置物	56… 黏著件
17… 彈性體	57… 彈性體
18… 通孔	58… 半導體晶片
19… 包膠劑	57a… 上部
20… 焊料隆塊	58a… 晶片墊
30… 習知方法	59… 工具
31-37… 步驟	58b… 電路表面
40… 本發明方法	60… 覆膜
41-49… 步驟	61… 包膠劑
50… 固體彈性體圓盤	62… 金屬隆塊
51… 固定件	63… 切刀
52… 黏膠帶	70… 半導體裝置
53… 旋轉輪葉	

(請先閱讀背面之注意事項再填寫本頁)

訂

線

四、中文發明摘要(發明之名稱：製造具有彈性體之半導體積體電路元件的方法)

揭示一種製造具有彈性體之半導體裝置之改良可靠製法。該製法中，多個各別彈性體由一個固體仿晶圓彈性體提供。仿晶圓彈性體具有均勻厚度，均勻表面及類似真正晶圓之直徑。仿晶圓彈性體以固定件如支持環附著於黏膠帶然後穩定分割成各別彈性體。各別彈性體以黏著方式附接於電路插置物，半導體晶片以加熱方式附接於彈性體。然後插置物之電路引線黏合至晶片墊。進行包膠及形成金屬隆塊之各步驟後，複數個別裝置經由切割具有多個電路插置物之撓性薄片分離。

英文發明摘要(發明之名稱：METHOD FOR MANUFACTURING SEMICONDUCTOR INTEGRATED)
CIRCUIT DEVICE HAVING ELASTOMER

An improved and reliable method for manufacturing semiconductor devices having elastomers is disclosed. In the manufacturing method, plural individual elastomers are provided from a solid waferlike elastomer. The waferlike elastomer has a uniform thickness, even surfaces and a diameter similar to a true wafer. The waferlike elastomer is attached to an adhesive tape with a fixing member such as a support ring and then stably divided into individual ones. Each individual elastomer is adhesively attached to a circuit interposer, and a semiconductor chip is thermally attached to the elastomer. Circuit leads of the interposer are then bonded to chip pads. After the steps of encapsulating and forming metallic bumps are performed, a plurality of individual devices are separated by cutting a flexible sheet having plural circuit interposers.

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1. 一種製造半導體積體電路裝置之方法，各該裝置包括一個各別彈性體，該方法包含下列步驟：

提供一具有大體平坦面之固體仿晶圓彈性體；

分割仿晶圓彈性體成為附屬各別彈性體；

附接各別彈性體至包含附屬電路插置物之一撓性片，各該電路插置物包括電路引線於其第一面上，故各別彈性體可形成於各別電路插置物之第一面上；

附接半導體晶片之各別彈性體，各個半導體晶片包含複數晶片墊於其電路表面上，使各半導體晶片之電路表面變成與對應各別彈性體共面，電路表面上之晶片墊暴露於各電路插置物之第一面；

黏合於各插置物第一面之電路引線至於各電路晶片之電路表面之晶片墊；及

包膠黏合至晶片墊之電路引線。

2. 如申請專利範圍第1項之方法，其中該待分割成為各別彈性體之仿晶圓彈性體係以固定件附接至一黏膠帶。
3. 如申請專利範圍第1項之方法，其中該仿晶圓彈性體具有約180微米至約220微米之厚度。
4. 如申請專利範圍第1項之方法，其中該仿晶圓彈性體具有6吋或8吋直徑。
5. 如申請專利範圍第1項之方法，其中該仿晶圓彈性體為聚矽氧製成。
6. 如申請專利範圍第1項之方法，其中該電路插置物為聚醯亞胺材料製成及該等電路引線包括金束引線。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

7. 如申請專利範圍第1項之方法，其中各別彈性體係經由於附接步驟前黏著件施用電路插置物之第一面上而以黏著方式附接於撓性片。
8. 如申請專利範圍第1項之方法，其中該半導體晶片係藉施熱而以熱方式附接於各別彈性體。
9. 如申請專利範圍第1項之方法，其中該包膠步驟包括配送具有某種黏度之液化包膠劑之次步驟。
10. 如申請專利範圍第9項之方法，其中該配送次步驟係於覆膜黏著於撓性片第一面之反側之第二面後進行。
11. 如申請專利範圍第1項之方法，其中該電路插置物進一步包含複數通口於第一面反面之第二面上；及進一步包含於包膠步驟後形成複數金屬隆塊於通口之步驟。
12. 如申請專利範圍第11項之方法，其中該金屬隆塊包括焊料珠。
13. 如申請專利範圍第11項之方法，其進一步包含經由切割包膠劑之撓性片分離複數各別半導體裝置之步驟。

(請先閱讀背面之注意事項再填寫本頁)

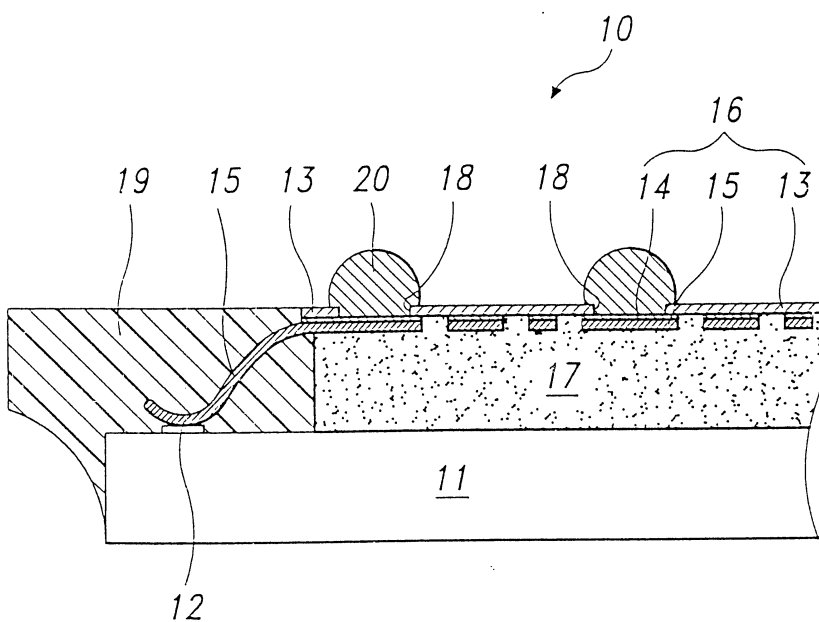
訂

檢

87113P26

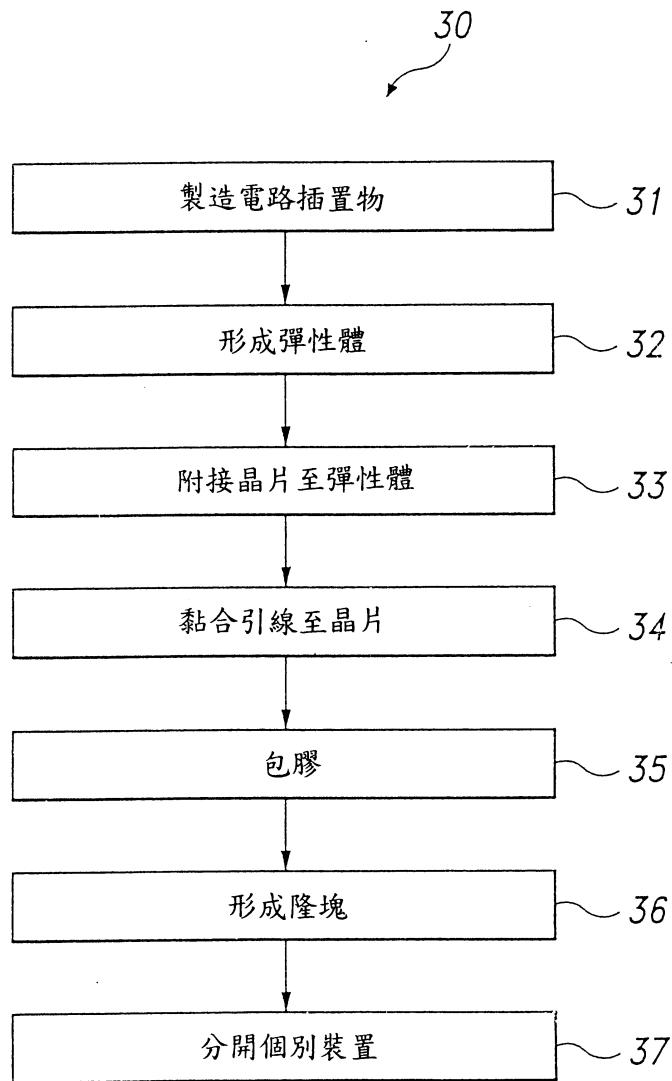
第 1 圖

(先前技術)

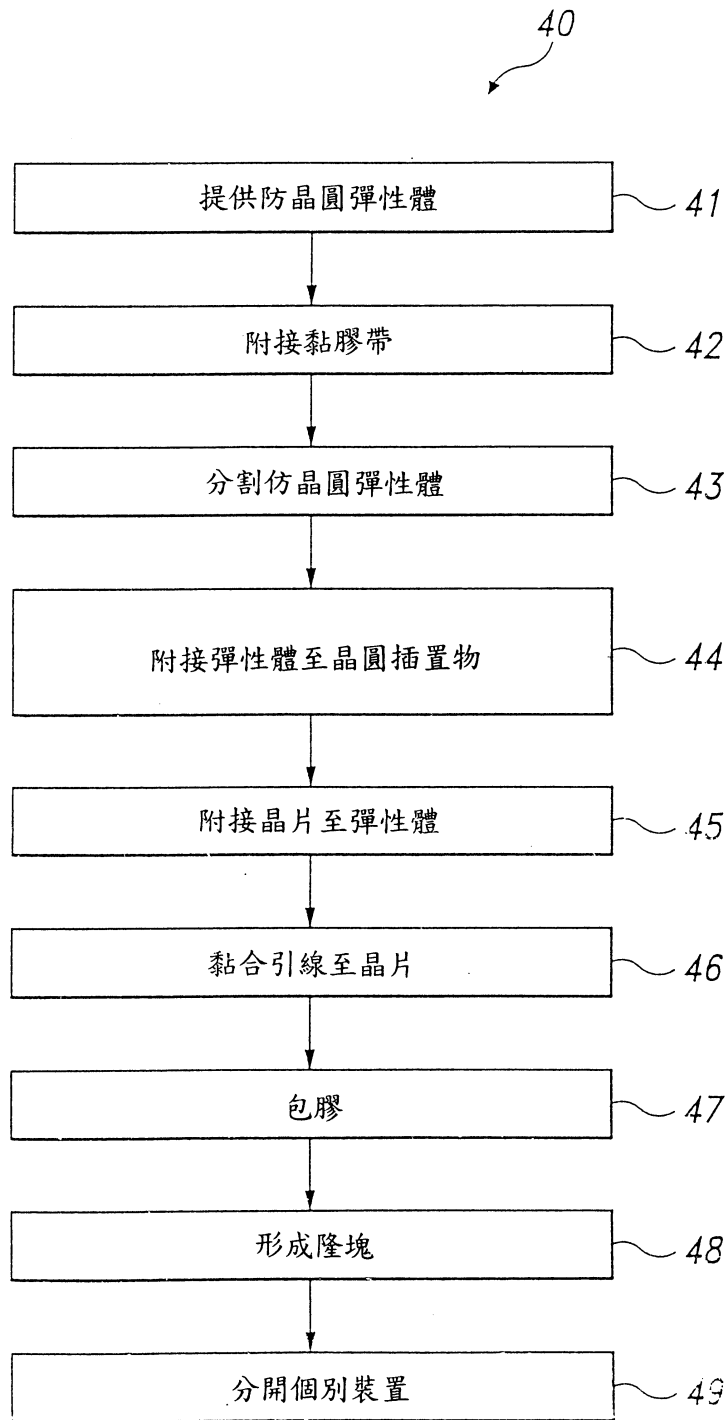


第 2 圖

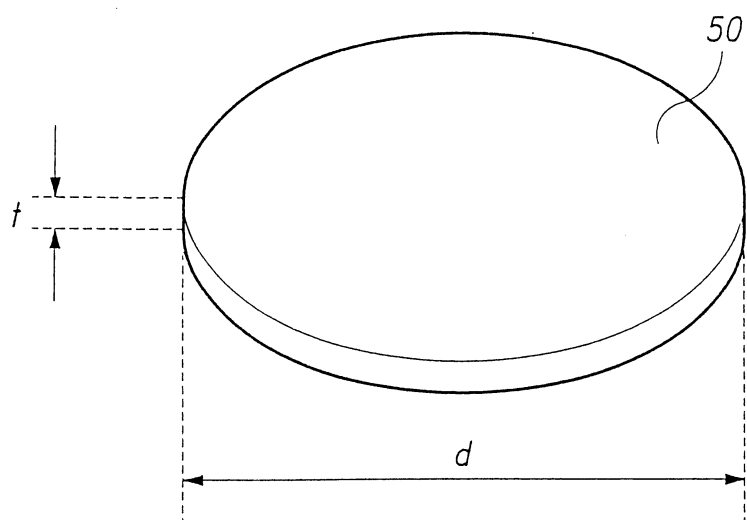
(先前技術)



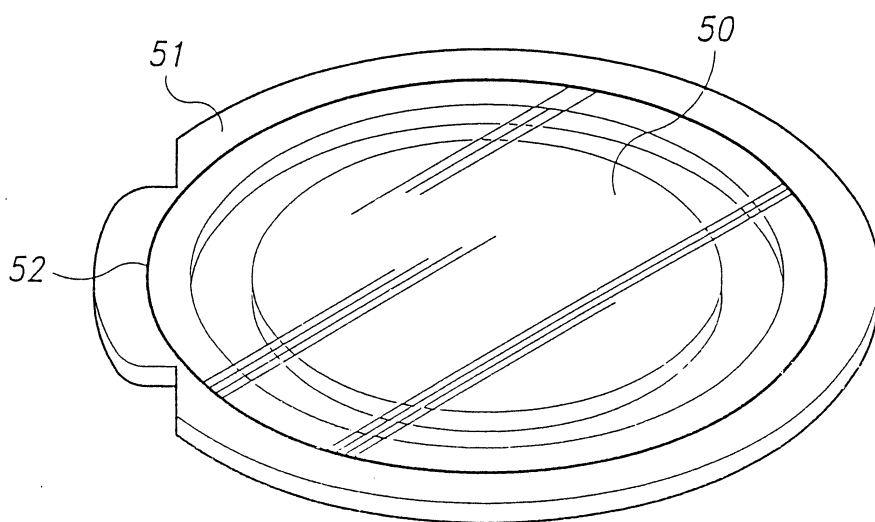
第 3 圖



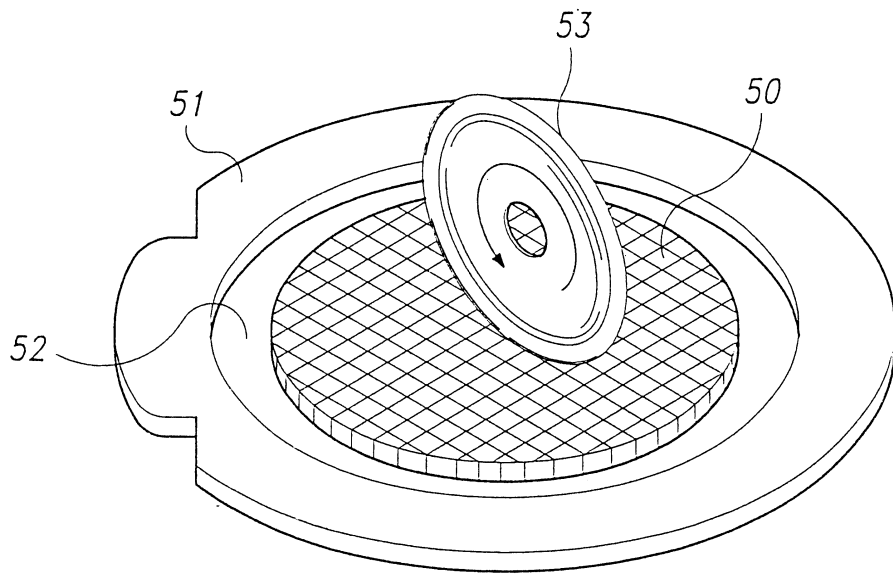
第 4 圖

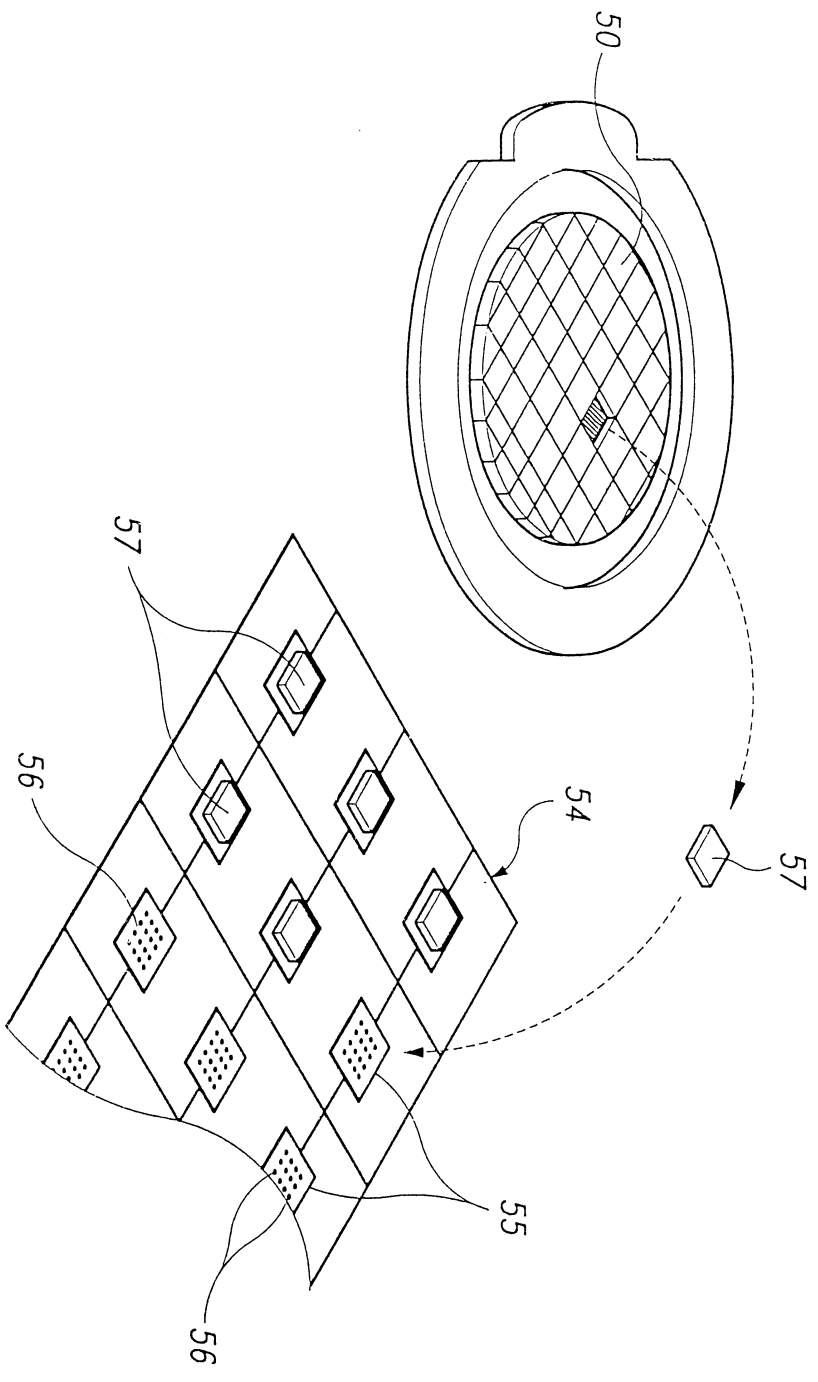


第 5 圖



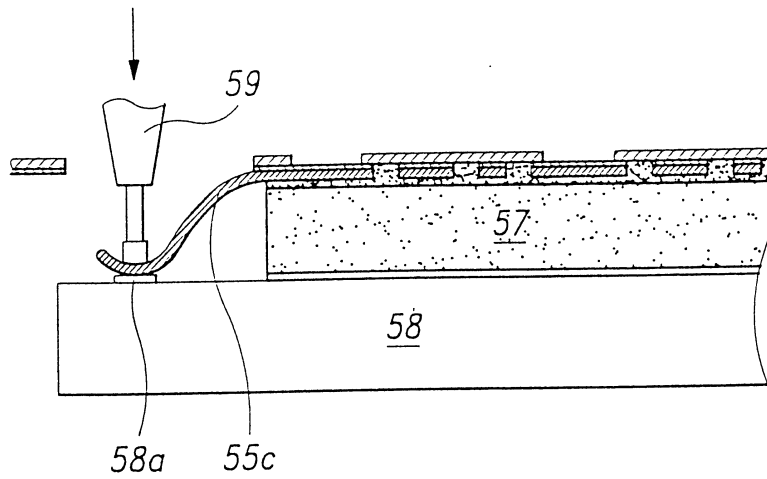
第 6 圖



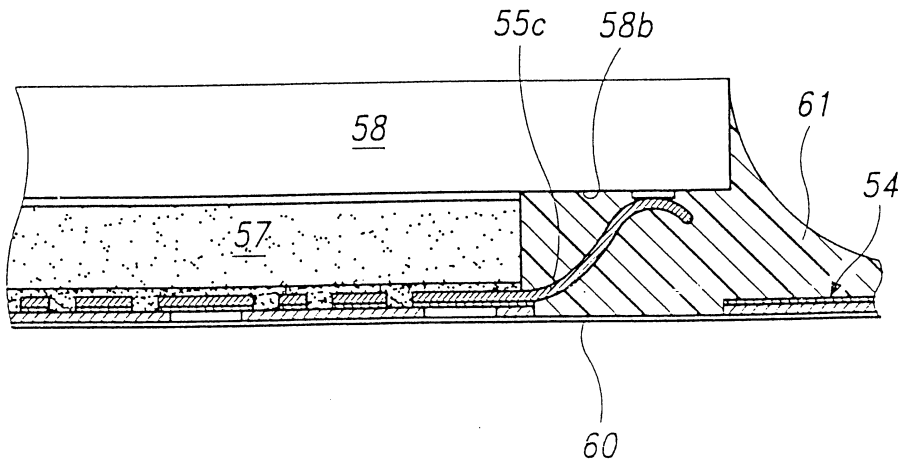


第 7 圖

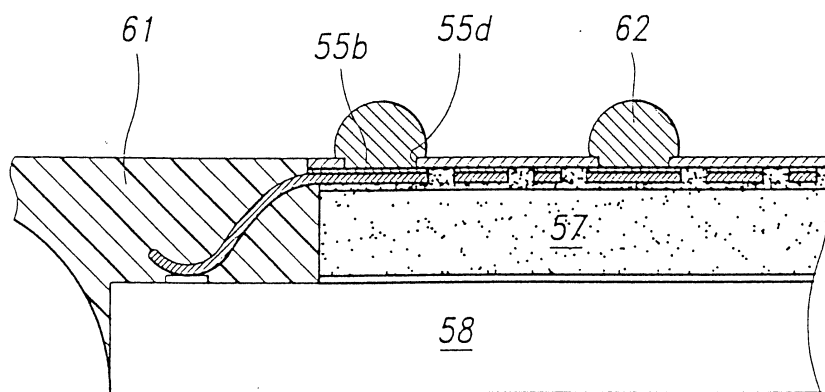
第 9 圖



第 10 圖



第 11 圖



第 12 圖

