

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4584880号
(P4584880)

(45) 発行日 平成22年11月24日(2010.11.24)

(24) 登録日 平成22年9月10日(2010.9.10)

(51) Int.Cl.		F I			
H05B	41/24	(2006.01)	H05B	41/24	G
H02M	7/48	(2007.01)	H05B	41/24	B
			H02M	7/48	A

請求項の数 3 (全 9 頁)

(21) 出願番号	特願2006-205260 (P2006-205260)	(73) 特許権者	000107804
(22) 出願日	平成18年7月27日(2006.7.27)		スミダコーポレーション株式会社
(65) 公開番号	特開2008-34206 (P2008-34206A)		東京都中央区日本橋三丁目12番2号 朝
(43) 公開日	平成20年2月14日(2008.2.14)		日ビルディング
審査請求日	平成21年6月2日(2009.6.2)	(74) 代理人	100076428
			弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治

最終頁に続く

(54) 【発明の名称】 インバータ回路

(57) 【特許請求の範囲】

【請求項1】

夫々の一次巻線が直列に接続された駆動トランスとバランストランスの組を複数組設け、複数組の前記直列に接続された一次巻線の両端をスイッチング回路の出力端子間に並列に接続すると共に、前記バランストランスの全ての二次巻線を直列に接続し、前記スイッチング回路の前記出力端子間に接続して構成される複数の放電灯を駆動するインバータ回路において、

直列に接続された前記バランストランスの二次巻線のいずれかの接続中点の電圧を検出する電圧検出回路と、

前記電圧検出回路の出力を基準電圧と比較する電圧比較回路と、を備え、

前記接続中点の電圧が前記基準電圧を越えたとき、前記電圧比較回路の出力に異常動作を表す信号を得る、ことを特徴とするインバータ回路。

【請求項2】

前記電圧比較回路はコンパレータ回路を備え、

前記バランストランスの二次巻線のいずれかの接続中点の電圧を前記コンパレータ回路の反転入力端子に接続し、

前記基準電圧を前記コンパレータ回路の非反転入力端子に接続する、ことを特徴とする請求項1に記載のインバータ回路。

【請求項3】

スイッチング回路と、

二次巻線に接続された放電灯を駆動する駆動トランスの一次巻線と、バランストランスの一次巻線を直列に接続した n 個 (n は 2 以上の整数) の直列回路と、

前記 n 個の直列回路に使用される n 個の前記バランストランスの二次巻線の全てを直列に接続した二次巻線直列回路と、

直列に接続された前記バランストランスの二次巻線のいずれかの接続中点の電圧と基準電圧とを比較する電圧比較回路と、

前記電圧比較回路により前記接続中点の電圧が前記基準電圧よりも高くなったと検出されると、前記スイッチング回路へのスイッチングパルスの供給を停止する制御回路と、を備え、

前記 n 個の直列回路と、前記二次巻線直列回路とを、それぞれ前記スイッチング回路の出力端子間に並列に接続した、ことを特徴とするインバータ回路。

【発明の詳細な説明】

【技術分野】

【 0 0 0 1 】

この発明は、蛍光灯等の放電灯の点灯を制御するインバータ回路に関し、特に負荷開放異常、負荷短絡異常等の異常動作時の制御を少ない回路素子数で実現できるインバータ回路に関する。

【背景技術】

【 0 0 0 2 】

よく知られているように、蛍光灯等の放電灯は、インバータで発生させた高周波駆動電圧に駆動されて発光する。この種の放電灯は照明用として用いることは勿論、最近では、液晶表示装置のバックライト用の光源として多く使用されている。インバータ回路と放電灯は、インバータ回路に含まれるインバータの出力側に駆動トランスを設け、この駆動トランスの二次コイル側の出力端子を、コネクタを介して接続される構成となっている。

【 0 0 0 3 】

しかしながら、この場合、放電灯とコネクタとの接続の具合が悪くて駆動トランスの二次コイル側の出力端子と接続された接続端子に放電灯が接続されなかったりすることがある。または、何らかの原因で、駆動トランスの二次コイル側の出力端子が短絡されたりするとトランスの高電圧による放電が発生し、発煙、発火等に至る。上記する原因以外でも、放電灯自身が壊れたり、古くなったりすると、コネクタに接続されている駆動トランスの二次コイル側の出力端子が負荷開放状態や負荷短絡状態となり上記の発煙、発火等の危険性が高くなる。

【 0 0 0 4 】

従って、インバータ回路にあっては、負荷開放状態や負荷短絡状態等の異常動作が発生して発熱等が起きないようにする必要がある。そのために従来より、インバータの駆動トランスの二次コイル側の出力端子の開放状態や短絡状態を検出してインバータの動作を停止させる異常動作の検出回路が設けられている。

【 0 0 0 5 】

たとえば、放電灯の低圧部に検出抵抗を接続し、この抵抗の両端に発生する電圧を検出することで、放電灯に流れる電流が検出できる。したがって、この抵抗の両端に発生する電圧をフィードバックすることで、放電灯に流れる電流を一定に制御している。さらに、インバータ回路には、放電灯の異常時に動作する、過負荷保護回路、過電流保護回路等が設けられる。

【 0 0 0 6 】

たとえば、特許文献 1 には、電圧電流変換トランスの二次巻線に分圧コンデンサを設け、この分圧コンデンサに放電灯の異常等を検出する異常電圧検出回路が接続されている。この異常電圧検出回路により、放電灯が割れたり、壊れたり、またコネクタの非接触等によるオープン (開放) 状態になった場合、出力電圧が上昇し、異常電圧検出回路で異常が発見される。また、コネクタへの異物混入等によるショート (短絡) 状態の場合には、出力電圧が下がるので、同様に異常電圧検出回路で異常が発見される。

10

20

30

40

50

【特許文献1】特開2005-310587号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、上記した従来のインバータ回路では、放電灯の数だけに異常電圧検出回路を設ける必要があった。このことで、たとえば、大型液晶テレビに使用される放電灯を駆動するインバータ回路の場合は、使用する放電灯の数が多く、したがって、異常電圧検出回路のコストが増加する結果となっていた。また、放電灯がオープン（開放）状態になった場合の検出では、検出電圧の上昇を検出する。また、放電灯がショート（短絡）になった場合の検出では、検出電圧の下降を検出する。したがって、この場合、ウィンドウコンパレータ方式と呼ばれる回路が使用される。このウィンドウコンパレータ回路は、検出電圧が、上限値及び下限値の範囲内にあるか否かが検出される。そのため、上限値の検出及び下限値の検出に2つのコンパレータを必要とする。よって、部品の使用数も必然的に増え、コストがさらに高くなってしまふ。

10

【0008】

したがって、本発明の目的は、少ない部品数で構成できる保護回路を備えた複数の放電灯駆動用のインバータ回路を提供することである。

【課題を解決するための手段】

【0009】

本発明の上記目的を達成するため、本発明の実施形態に係るインバータ回路は、
夫々の一次巻線が直列に接続された駆動トランスとバランストランスの組を複数組設け、複数組の前記直列に接続された一次巻線の両端をスイッチング回路の出力端子間に並列に接続すると共に、前記バランストランスの全ての二次巻線を直列に接続し、前記スイッチング回路の前記出力端子間に接続して構成される複数の放電灯を駆動するインバータ回路において、

20

直列に接続された前記バランストランスの二次巻線のいずれかの接続中点の電圧を検出する電圧検出回路と、

前記電圧検出回路の出力を基準電圧と比較する電圧比較回路と、を備え、

前記接続中点の電圧が前記基準電圧を越えたとき、前記電圧比較回路の出力に異常動作を表す信号を得る、ことを特徴とする。

30

【0010】

本発明の上記目的を達成するため、本発明の他の態様に係るインバータ回路は、
スイッチング回路と、

二次巻線に接続された放電灯を駆動する駆動トランスの一次巻線と、バランストランスの一次巻線を直列に接続したn個（nは2以上の整数）の直列回路と、

前記n個の直列回路に使用されるn個の前記バランストランスの二次巻線の全てを直列に接続した二次巻線直列回路と、

直列に接続された前記バランストランスの二次巻線のいずれかの接続中点の電圧と基準電圧とを比較する電圧比較回路と、

前記電圧比較回路により前記接続中点の電圧が前記基準電圧よりも高くなったと検出されると、前記スイッチング回路へのスイッチングパルスの供給を停止する制御回路と、を備え、

40

前記n個の直列回路と、前記二次巻線直列回路とを、それぞれ前記スイッチング回路の出力端子間に並列に接続した、ことを特徴とする。

【発明の効果】

【0011】

本発明によれば、少ない部品数で構成できる保護回路を備えた複数の放電灯駆動用のインバータ回路を提供することが可能となる。

【発明を実施するための最良の形態】

【0012】

50

<実施形態 1 >

図 1 は、本発明の第 1 の実施形態に係る、偶数個の駆動トランスを使用したインバータ回路の回路図である。図 1 のインバータ回路において、端子 1 及び端子 2 間には、直流電源電圧 V_{in} が供給される。直流電源電圧 V_{in} は、制御回路 3 及びスイッチング回路 4 に直流動作電源として供給される。

【0013】

制御回路 3 は、内部に発振回路を備え、スイッチング回路 4 にスイッチングパルスを供給する。又スイッチング回路 4 は、制御回路 3 から供給されるスイッチングパルスにตอบสนองして、直流電源電圧 V_{in} をスイッチングして高周波駆動信号を発生する。そのために、スイッチング回路 4 は、複数のバイポーラトランジスタ又は FET トランジスタで構成されるスイッチング素子を備える。

10

【0014】

又、図 1 のインバータ回路は、4 つの駆動トランス DT_1 乃至 DT_4 、4 つのバランサトランス CT_1 乃至 CT_4 及び 1 つの帰還トランス FBT を備える。図 1 に示すように、4 つのバランサトランス CT_1 乃至 CT_4 の二次巻線 $CT_1 - 2$ 乃至 $CT_4 - 2$ 及び帰還トランス FBT の一次巻線 $FBT - 1$ が直列に接続される。そして、その両端はスイッチング回路 4 の 1 対の出力端子間に接続され、スイッチング回路 4 よりの高周波駆動信号が印加される。

【0015】

また、駆動トランス DT_1 の一次巻線 $DT_1 - 1$ とバランサトランス CT_1 の一次巻線 $CT_1 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の 1 対の出力端子間に接続される。

20

【0016】

同じく、駆動トランス DT_2 の一次巻線 $DT_2 - 1$ とバランサトランス CT_2 の一次巻線 $CT_2 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の 1 対の出力端子間に接続される。

【0017】

同じく、駆動トランス DT_3 の一次巻線 $DT_3 - 1$ とバランサトランス CT_3 の一次巻線 $CT_3 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の 1 対の出力端子間に接続される。

30

【0018】

同じく、駆動トランス DT_4 の一次巻線 $DT_4 - 1$ とバランサトランス CT_4 の一次巻線 $CT_4 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の 1 対の出力端子間に接続される。

【0019】

また、良く知られているように、駆動トランス DT_1 乃至 DT_4 の二次巻線 $DT_1 - 2$ 乃至 $DT_4 - 2$ には高周波駆動電圧が発生され、それぞれ接続された放電灯を駆動することになるが、これらの接続は一般的であり、図では省略されている。

【0020】

また、帰還トランス FBT の二次巻線 $FBT - 2$ の一方の端子は、ダイオード 5 のアノードが接続され、ダイオード 5 のカソードは、直列に接続された 2 つの抵抗 6、7 を介して接地される。2 つの抵抗 6、7 の接続中点と接地間には整流用のコンデンサ 8 が接続される。また、二次巻線 $FBT - 2$ の一方の端子は接地される。

40

【0021】

以上の構成により、2 つの抵抗 6、7 の接続中点には、4 つのバランサトランス CT_1 乃至 CT_4 の二次巻線 $CT_1 - 2$ 乃至 $CT_4 - 2$ 及び帰還トランス FBT の一次巻線 $FBT - 1$ の直列接続回路に流れる高周波駆動信号に比例した電圧が得られる。この電圧は、制御回路 3 の IF/B 端子に与えられる。

【0022】

したがって、制御回路 3 は、この IF/B 端子に与えられる電圧に従って、内部に備え

50

る発振回路の発振周波数やパルス信号の周期を制御する。これにより、4つのバランサトランスCT1乃至CT4の二次巻線CT1-2乃至CT4-2及び帰還トランスFBTの一次巻線FBT-1との直列接続回路に流れる高周波駆動信号の電流値が一定となるように制御する。これにより、駆動トランスDT1乃至DT4の二次巻線DT1-2乃至DT4-2に接続される放電灯は一定の輝度で点灯動作することになる。

【0023】

尚、この帰還トランスFBTを使用する帰還回路は、駆動トランスDT1乃至DT4の二次巻線DT1-2乃至DT4-2に接続される複数の放電灯の、いずれか1本の放電灯に流れる電流を検出してもよい。その場合には、帰還トランスFBTは不要となる。

【0024】

一方、バランサトランスCT2の二次巻線CT2-2とバランサトランスCT3の二次巻線CT3-2の接続中点が、コンデンサ9及び抵抗10の直列回路を介して接地される。また、コンデンサ9及び抵抗10の接続中点は、ダイオード11のアノードに接続される。ダイオード11のカソードは、抵抗12及びコンデンサ13を介して接地され、また、抵抗12及びコンデンサ13の接続中点は、コンパレータ回路14の-入力端子に供給される。コンパレータ回路14の+入力端子には、基準電圧(Vref)15が印加されている。

【0025】

コンパレータ回路14の出力は、先の2つの抵抗6、7の接続中点からえられた電圧に合成され、制御回路3のIF/B端子に与えられる。図1に示すインバータ回路にあっては、正常に動作するときには、バランサトランスCT2の二次巻線CT2-2とバランサトランスCT3の二次巻線CT3-2の接続中点は略0電位となっている。

【0026】

しかしながら、いずれかの放電灯が破損、寿命、接続不良などになると、バランサトランスCT2の二次巻線CT2-2とバランサトランスCT3の二次巻線CT3-2の接続中点は0電位から大きく外れる。この変化がコンパレータ回路14で検出されて、制御回路3のIF/B端子に与えられることになる。

【0027】

コンパレータ回路14はオープンコレクタ型の回路を使用することで、インバータ回路が正常に動作するときには、ハイインピーダンスを示す。尚、上記の説明では、正常に動作するときには、バランサトランスCT2の二次巻線CT2-2とバランサトランスCT3の二次巻線CT3-2の接続中点は略0電位とした。しかしながら、通常は、回路部品等のバラツキがあるため、基準電圧(Vref)15を使用して、ある程度の公差を設けている。

【0028】

したがって、いずれかの放電灯が破損、寿命、接続不良などにより、コンパレータ回路14の-入力端子に供給される電圧が高くなり、基準電圧(Vref)を越えると、コンパレータ回路14の出力が接地電位となり、異常動作が検出されることになる。制御回路3のIF/B端子が接地電位になると、制御回路3は動作を停止するように構成されている。

【0029】

本発明の実施形態1に係るインバータ回路によれば、複数の駆動トランスを使用し、複数の放電灯の点灯制御をしているにもかかわらず、1つのコンパレータ回路で、異常動作の検出を行うことができる。尚、駆動トランスの個数は、2個以上であれば本実施形態1を適用可能である。

【0030】

<実施形態2>

図2は、本発明の第2の実施形態に係る、奇数個の駆動トランスを使用したインバータ回路の回路図である。尚、図2において、同じ回路要素には同じ参照符号を使用している。図2のインバータ回路において、図1のインバータ回路と同様に、端子1及び端子2間

10

20

30

40

50

には、直流電源電圧 V_{in} が供給される。直流電源電圧 V_{in} は、制御回路 3 及びスイッチング回路 4 に直流動作電源として供給される。

【 0 0 3 1 】

制御回路 3 は、図 1 に示した制御回路 3 と同じ構成及び動作であるので、説明は省略する。

【 0 0 3 2 】

本実施形態 2 に係るインバータ回路は、5つの駆動トランス $D T 1$ 乃至 $D T 5$ 、5つのバランサトランス $C T 1$ 乃至 $C T 5$ 及び1つの帰還トランス $F B T$ を備える。図 2 に示すように、5つのバランサトランス $C T 1$ 乃至 $C T 5$ の二次巻線 $C T 1 - 2$ 乃至 $C T 5 - 2$ 及び帰還トランス $F B T$ の一次巻線 $F B T - 1$ が直列に接続される。そして、その両端は

10

【 0 0 3 3 】

また、駆動トランス $D T 1$ の一次巻線 $D T 1 - 1$ とバランサトランス $C T 1$ の一次巻線 $C T 1 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の1対の出力端子間に接続される。

【 0 0 3 4 】

同じく、駆動トランス $D T 2$ の一次巻線 $D T 2 - 1$ とバランサトランス $C T 2$ の一次巻線 $C T 2 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の1対の出力端子間に接続される。

20

【 0 0 3 5 】

同じく、駆動トランス $D T 3$ の一次巻線 $D T 3 - 1$ とバランサトランス $C T 3$ の一次巻線 $C T 3 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の1対の出力端子間に接続される。

【 0 0 3 6 】

同じく、駆動トランス $D T 4$ の一次巻線 $D T 4 - 1$ とバランサトランス $C T 4$ の一次巻線 $C T 4 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の1対の出力端子間に接続される。

【 0 0 3 7 】

同じく、駆動トランス $D T 5$ の一次巻線 $D T 5 - 1$ とバランサトランス $C T 5$ の一次巻線 $C T 5 - 1$ が直列に接続され、その両端が、スイッチング回路 4 の1対の出力端子間に接続される。

30

【 0 0 3 8 】

また、駆動トランス $D T 1$ 乃至 $D T 5$ の二次巻線 $D T 1 - 2$ 乃至 $D T 5 - 2$ には高周波駆動電圧が発生され、それぞれ接続された放電灯を駆動することになるが、これらの接続は一般的であり、図では省略されている。

【 0 0 3 9 】

帰還トランス $F B T$ の二次巻線 $F B T - 2$ の一方の端子には、ダイオード 5 のアノードが接続され、ダイオード 5 のカソードは、直列に接続された2つの抵抗 6、7 を介して接地される。2つの抵抗 6、7 の接続中点と接地間には整流用のコンデンサ 8 が接続される。また、二次巻線 $F B T - 2$ の他方の端子は接地される。以上の構成により、2つの抵抗 6、7 の接続中点には、5つのバランサトランス $C T 1$ 乃至 $C T 5$ の二次巻線 $C T 1 - 2$ 乃至 $C T 5 - 2$ 及び帰還トランス $F B T$ の一次巻線 $F B T - 1$ との直列接続回路に流れる高周波駆動信号に比例した電圧が得られる。この電圧は、制御回路 3 の $I F / B$ 端子に与えられる。

40

【 0 0 4 0 】

したがって、制御回路 3 は、この $I F / B$ 端子に与えられる電圧に従って、内部に備える発振回路の発振周波数やパルス信号の周期を制御する。これにより、5つのバランサトランス $C T 1$ 乃至 $C T 5$ の二次巻線 $C T 1 - 2$ 乃至 $C T 5 - 2$ 及び帰還トランス $F B T$ の一次巻線 $F B T - 1$ との直列接続回路に流れる高周波駆動信号の電流値が一定となるよう

50

に制御される。これにより、駆動トランスDT1乃至DT5の二次巻線DT1-2乃至DT5-2に接続される放電灯は一定の輝度で点灯動作することになる。

【0041】

尚、本実施形態2においても、この帰還トランスFBTを使用する帰還回路は、駆動トランスDT1乃至DT5の二次巻線DT1-2乃至DT5-2に接続されるいずれか1本の放電灯に流れる電流を検出してもよい。その場合には、帰還トランスFBTは不要となる。

【0042】

本実施形態2においては、バランサトランスCT2の二次巻線CT2-2とバランサトランスCT3の二次巻線CT3-2の接続中点が、コンデンサ20及び抵抗22の直列回路を介して接地される。また、コンデンサ20及び抵抗22の接続中点は、ダイオード25のアノードに接続される。

10

【0043】

同様に、バランサトランスCT3の二次巻線CT3-2とバランサトランスCT4の二次巻線CT4-2の接続中点が、コンデンサ21及び抵抗23の直列回路を介して接地される。また、コンデンサ21及び抵抗23の接続中点は、ダイオード24のアノードに接続される。

【0044】

ダイオード25のカソードは、抵抗26及びコンデンサ27を介して接地され、また、抵抗26及びコンデンサ27の接続中点は、コンパレータ回路29の-入力端子に供給される。コンパレータ回路29の+入力端子には、基準電圧(Vref)28が印加されている。また、ダイオード24のカソードは、ダイオード25のカソードに共通に接続されている。

20

【0045】

コンパレータ回路29の出力は、先の2つの抵抗6、7の接続中点からえられた電圧に合成され、制御回路3のIF/B端子に与えられる。図2に示す実施形態2に係るインバータ回路にあっては、正常に動作するときには、ダイオード24、25のカソードの接続中点は所定の電位となっている。しかしながら、いずれかの放電灯が破損、寿命、接続不良などになると、ダイオード24、25のカソードの接続中点は、正常動作時の所定の電位から大きく外れ、それがコンパレータ回路29で検出されて、制御回路3のIF/B端子にあらわれることになる。

30

【0046】

したがって、いずれかの放電灯が破損、寿命、接続不良などにより、コンパレータ回路29の-入力端子に供給される電圧が高くなり、基準電圧(Vref)を越えると、コンパレータ回路29の出力が接地電位となり、異常動作が検出されることになる。制御回路3のIF/B端子が接地電位になると、制御回路3は動作を停止するように構成されている。

【0047】

本発明の実施形態2に係るインバータ回路においても、複数の駆動トランスを使用し、複数の放電灯の点灯制御をしているにもかかわらず、1つのコンパレータ回路で、異常動作の検出を行うことができる。尚、駆動トランスは3個以上使用するのであれば、本実施形態2を適用できる。

40

【0048】

図1及び図2に示したインバータ回路は、本発明の実施例にすぎず、本発明の精神を逸脱しない範囲において、各種の変形が可能である。

【図面の簡単な説明】

【0049】

【図1】本発明の実施形態1に係る、偶数個の駆動トランスを使用したインバータ回路の回路図である。

【図2】本発明の実施形態2に係る、奇数個の駆動トランスを使用したインバータ回路の

50

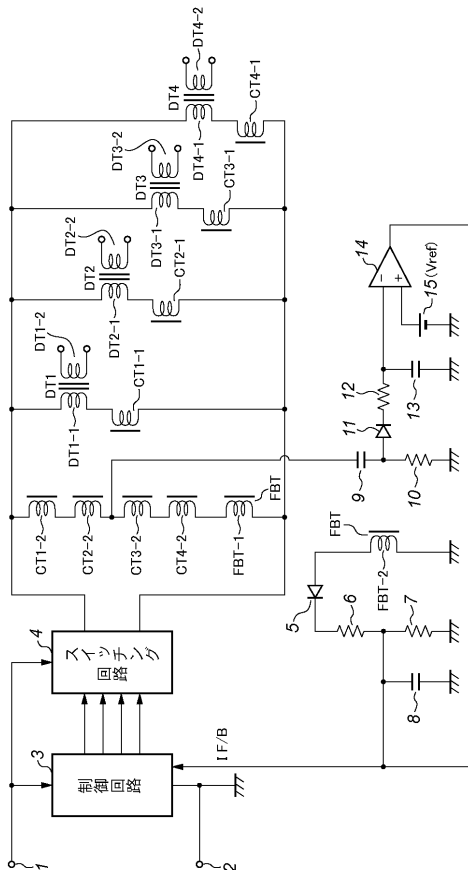
回路図である。

【符号の説明】

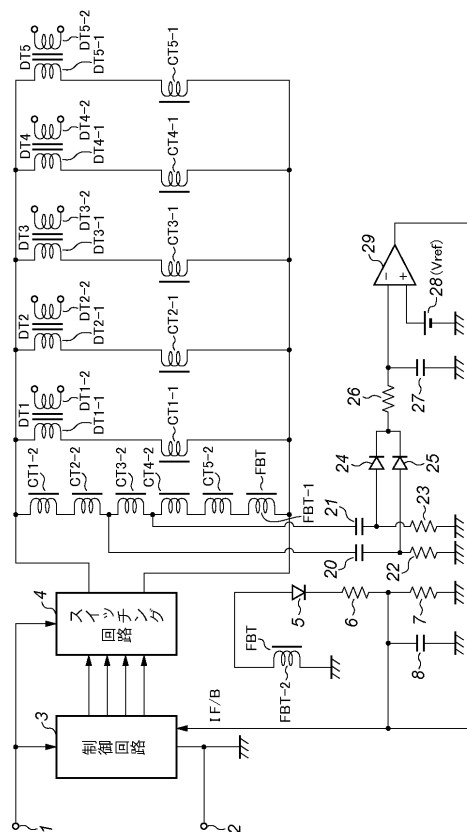
【 0 0 5 0 】

- 1、2 端子
- 3 制御回路
- 4 スwitching回路
- 5、11、24、25 ダイオード
- DT1～DT5 駆動トランス
- DT1-1～DT5-1 駆動トランスの一次巻線
- DT1-2～DT5-2 駆動トランスの二次巻線
- CT1～CT5 バランストランス
- CT1-1～CT5-1 バランストランスの一次巻線
- CT1-2～CT5-2 バランストランスの二次巻線
- FBT 帰還トランス
- FBT-1 帰還トランスの一次巻線
- FBT-2 帰還トランスの二次巻線
- 14、29 コンパレータ回路
- 15、28 基準電圧 (Vref)

【 図 1 】



【 図 2 】



フロントページの続き

(74)代理人 100134175

弁理士 永川 行光

(72)発明者 宮崎 弘行

東京都中央区日本橋人形町3丁目3番6号 スミダ電機株式会社内

(72)発明者 畠山 剛

東京都中央区日本橋人形町3丁目3番6号 スミダ電機株式会社内

審査官 宮崎 光治

(56)参考文献 特開昭64-031394(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05B41/24 - 41/298