



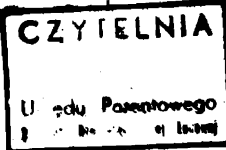
Patent dodatkowy
do patentu nr _____

Zgłoszono 30.12.77 (P. 203536)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 13.08.79

Opis patentowy opublikowano: 15.03.1982



Int. Cl.²

G05F 1/64
H02M 3/335

Twórcy wynalazku: Mieczysław Sznajder, Zbigniew Olewiński

Uprawniony z patentu: Zakład Aparatury Elektronicznej Zjednoczonych
Zakładów Urządzeń Jądrowych „POLON”, Warszawa (Polska)

Układ zasilacza wysokiego napięcia z przetwarzaniem

1

Przedmiotem wynalazku jest układ zasilacza wysokiego napięcia z przetwarzaniem.

Znany zasilacz wysokiego napięcia z przetwarzaniem zawiera przetwornik niskiego napięcia na napięcie wysokie, do którego wejście jest podłączony układ sterujący, połączony z wyjściem uniwibratora, na którego wejście wyzwalające są podawane impulsy z generatora impulsów, a na wejście zerujące sygnały wyjściowe z wzmacniacza błędów. Na wejście układu sterującego są podawane impulsy z generatora. Niedogodnością tego układu jest cyfrowe sterowanie szerokością impulsów wejściowych przetwornika, uniemożliwiające uzyskanie wysokiej stabilności oraz małych tętnień napięcia wyjściowego zasilacza.

Celem wynalazku jest opracowanie układu zasilacza wysokiego napięcia z przetwarzaniem, który przy prostej konstrukcji zapewniłby pracę w szerokich granicach regulacji napięcia wyjściowego, przy wysokim współczynniku stabilizacji tego napięcia, małych tętnieniach i niewielkich stratach mocy.

Cel ten został zgodnie z wynalazkiem osiągnięty przez zastosowanie układu wzmacniającego, zawierającego na wejściu wzmacniacz operacyjny, którego wejście jest połączone z dzielnikiem napięcia, podłączonym jednym końcem do wyjścia zasilacza, a drugim do źródła napięcia referencyjnego. Wyjście wzmacniacza operacyjnego jest połączone, poprzez rezystor, z bazą tranzystora, którego złącze

2

kolektor — emiter jest podłączone do wejść płynnego sterowania szerokością impulsu wyjściowego uniwibratora. Wejście uniwibratora jest połączone z wejściem każdej z dwóch bramek iloczynowych, których drugie wejścia są połączone z wyjściami przerzutnika. Układ zapewnia uzyskanie wysokiej stabilności napięcia wyjściowego zasilacza, rzędu 10⁻⁴, oraz małe tętnienia rzędu 10 mV przy zmianach prądu obciążenia od zera do wartości znamionowej, w szerokich granicach regulacji napięcia wyjściowego, co ma bardzo duże znaczenie, zwłaszcza w zasilaczach stosowanych w technice jądrowej.

Przedmiot wynalazku jest bliżej wyjaśniony na przykładzie wykonania, na rysunku, na którym na fig. 1 jest przedstawiony schemat ideowy układu zasilacza wysokiego napięcia, a na fig. 2 przebiegi napięć w charakterystycznych punktach układu. Układ przedstawiony na fig. 1 zawiera generator 1 ciągu impulsów prostokątnych, o częstotliwości dwa razy większej od częstotliwości sterowania przetwornika 2. Sygnał wyjściowy generatora 1, doprowadzony do wejścia wyzwalającego scalonego uniwibratora 3 typu SN 74121, powoduje wyzwolenie na wyjściu uniwibratora 3 ciągu impulsów o tej samej częstotliwości i zmiennej szerokości, w zależności od sygnału podawanego poprzez tranzystor 4, z wyjścia wzmacniacza operacyjnego 5 na wejście sterowania szerokością impulsu uniwibratora 3.

Sygnał wyjściowy generatora 1 jest ponadto doprowadzony do wejścia przerzutnika 6, wchodzące

go w skład układu formowania 7, w wyniku czego na wyjściach przerzutnika 6 pojawiają się ciągi impulsów o częstotliwości dwukrotnie mniejszej od częstotliwości ciągu impulsów podawanych z generatora 1, z których każdy steruje jedno z dwóch wejść bramek iloczynowych 8 i 9.

Drugie wejścia bramek 8 i 9 są połączone z wyjściem uniwibratora 3, w wyniku czego na wyjściach tych bramek pojawiają się ciągi impulsów przesuniętych o 180° w stosunku do siebie, przy czym szerokość impulsów w obu ciągach jest zmienna i zależy od szerokości impulsów wyjściowych uniwibratora 3. Impulsy wyjściowe bramek 8 i 9 są podawane na wejścia przetwornika 3 a tym samymysterowują przetwornik 2 w układzie przeciwsobnym. Napięcie wyjściowe przetwornika 2 jest podawane poprzez rezystor 10 na wejście wzmacniacza operacyjnego 5, do którego jest ponadto doprowadzone poprzez rezystor 11, napięcie odniesienia U_{ref} . Różnica tych napięć, będąca sygnałem błęd, po wzmocnieniu przez wzmacniacz operacyjny 5 jest podawana, poprzez rezystor 12, na bazę tranzystora 4 regulującego szerokość impulsów uniwibratora 3, wchodzącego w skład układu wzmacniającego 13. Złącze kolektor — emiter tranzystora 4, zbocznikowe rezystorem 14 jest podłączone do wejść sterowania szerokością impulsu wyjściowego uniwibratora 3. Rezystancja złącza kolektor — emiter, zależna od napięcia bazy, reguluje szerokość impulsu wyjściowego uniwibratora 3 w kierunku przeciwdziałającym zmianom napięcia wyjściowego prze-

twornika 2, a więc również napięcia wyjściowego zasilacza napięcia.

Na figurze 2 przedstawione są graficznie przebiegi napięć w charakterystycznych punktach układu zasilacza, a mianowicie: przebieg a w punkcie 15, przebieg b w punkcie 16, przebieg c w punkcie 17, przebieg d w punkcie 18, przebieg e w punkcie 19 i przebieg f w punkcie 20.

Zastrzeżenie patentowe

Układ zasilacza wysokiego napięcia z przetwarzaniem, zawierający przetwornik napięcia niskiego na wysokie oraz układ stabilizacji napięcia wyjściowego, złożony z układu wzmacniającego, generatora ciągu impulsów, uniwibratora, przetwornika i układu formowania, **znamienny tym**, że układ wzmacniający (13) zawiera na wejściu wzmacniacz operacyjny (5), którego wejście jest połączone z dzielnikiem (10, 11) podłączonym jednym końcem do wyjścia zasilacza, a drugim do źródła napięcia referencyjnego, natomiast wyjście wzmacniacza operacyjnego (5) jest połączone, poprzez rezystor z bazą tranzystora (4), którego złącze kolektor — emiter jest podłączone do wejść płynnego sterowania szerokością impulsu wyjściowego uniwibratora (3), przy czym wyjście uniwibratora (3) jest połączone z wejściem każdej z dwóch bramek iloczynowych (8, 9), których drugie wejścia są połączone z wyjściami przerzutnika (6).

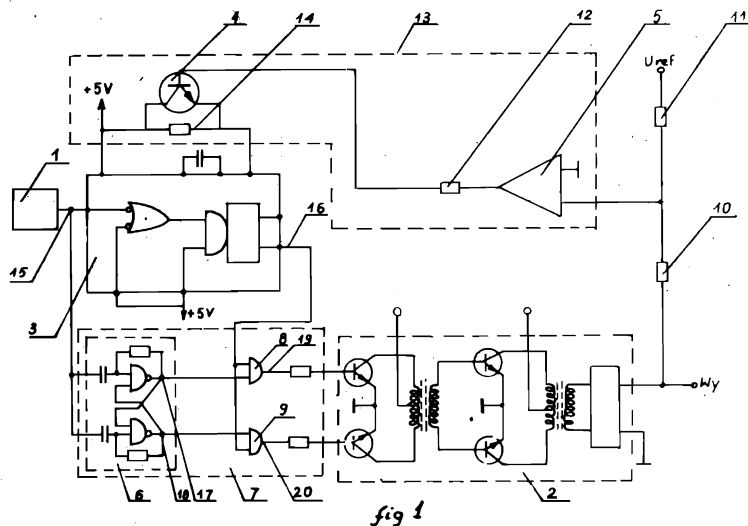


fig 1

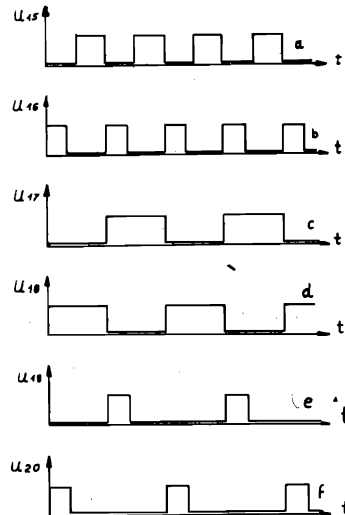


fig 2