

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年7月15日(15.07.2021)



(10) 国際公開番号

WO 2021/140958 A1

(51) 国際特許分類:

H01L 27/146 (2006.01) *H04N 5/369* (2011.01)

(21) 国際出願番号:

PCT/JP2020/048728

(22) 国際出願日:

2020年12月25日(25.12.2020)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2020-002710 2020年1月10日(10.01.2020) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 山元 純平 (YAMAMOTO Junpei); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1700013 東京都豊島区東池袋3丁目9番10号 池袋F Nビル4階 Tokyo (JP).

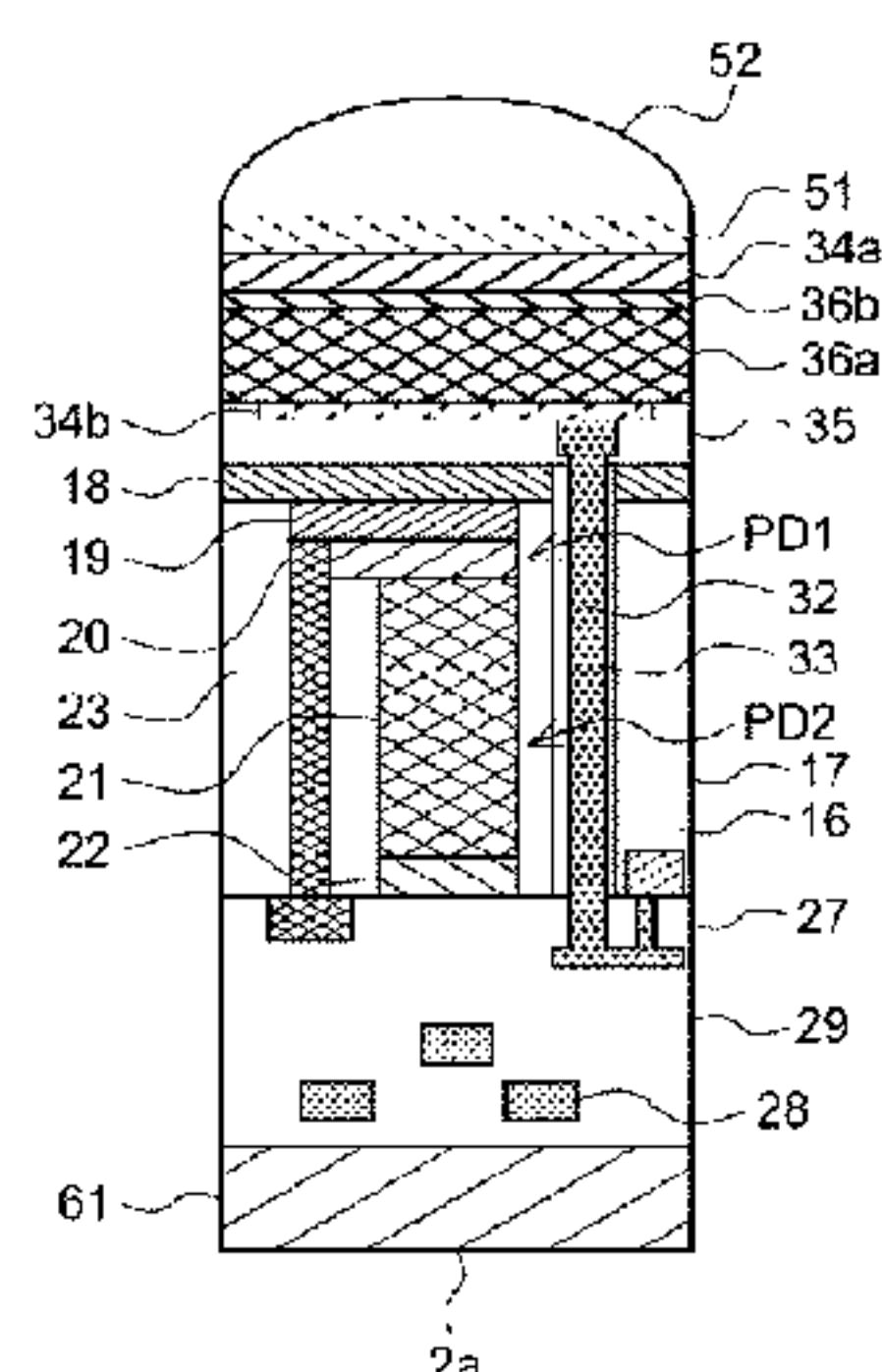
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: IMAGING ELEMENT, MANUFACTURING METHOD, AND ELECTRONIC DEVICE

(54) 発明の名称: 撮像素子、製造方法、並びに電子機器

FIG.3



(57) Abstract: The present technology relates to an imaging element, a manufacturing method, and an electronic device that enable a photoelectric conversion unit to be formed with a steep impurity profile. The present invention comprises a first photoelectric conversion unit and a second photoelectric conversion unit, which are layered, between a first surface and a second surface of a semiconductor substrate, the second surface opposing the first surface. The impurity profile of the first photoelectric conversion unit has a peak on the first surface side, and the impurity profile of the second photoelectric conversion unit has a peak on the second surface side. The side of the first photoelectric conversion unit where the concentration of impurities is low and the side of the second photoelectric conversion unit where the concentration of impurities is low oppose each other. The present technology can be applied to, for example, an imaging element in which a plurality of photoelectric conversion units are layered within a semiconductor substrate.

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：本技術は、光電変換部を、急峻な不純物プロファイルで形成することができるようにする撮像素子、製造方法、並びに電子機器に関する。半導体基板の第1の面と、第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、第1の光電変換部の不純物プロファイルが、第1の面側にピークを有するプロファイルであり、第2の光電変換部の不純物プロファイルが、第2の面側にピークを有するプロファイルである。第1の光電変換部の不純物の濃度が薄い側と、第2の光電変換部の不純物の濃度が薄い側が相対している。本技術は、例えば、複数の光電変換部が半導体基板内に積層されている撮像素子に適用できる。

明 細 書

発明の名称：撮像素子、製造方法、並びに電子機器

技術分野

[0001] 本技術は、撮像素子、製造方法、並びに電子機器に関し、例えば、急峻なプロファイルが形成された撮像素子、製造方法、並びに電子機器に関する。

背景技術

[0002] 従来一般的なCCDイメージセンサやCMOSイメージセンサでは、GRN（緑色）、Red（赤色）、Blue（青色）の画素を平面上に配列させて、各画素から、GRN、Red、またはBlueの光電変換信号を得るような構成が採用されている。GRN、Red、Blueの画素の配列方式には、例えばGRNの2画素とRed及びBlueそれぞれ1画素の組で配列するベイヤー配列などがある。

[0003] ベイヤー配列の場合、赤画素では、緑と青の光がカラーフィルタを透過せず光電変換に用いられないために、感度の面で損失している。また、画素間の補間処理を行い、色信号を作ることに伴う、偽色が発生する可能性があった。またCCDイメージセンサやCMOSイメージセンサは、小型化されている。イメージセンサの小型化により、画素サイズが縮小され、単位画素に入射するフォトン数が減少し、感度が低下し、S/Nの低下が生じる可能性があった。

[0004] それらを解決する方法として、光電変換層を縦方向に3層積層し、1画素で3色の光電変換信号を得るイメージセンサが知られている。そのような1画素で3色の光電変換層を積層する構造としては、たとえば、緑の光を検出して、これに応じた信号電荷を発生する光電変換部をシリコン基板上方に設け、シリコン基板内に積層した2つのPD（フォトダイオード）で青の光と赤の光を検出するセンサが提案されている（例えば、特許文献1，2参照）。

[0005] シリコン基板内に積層されたPDは、吸収係数の違いにより、受光面の近くで青色光、その下層で赤色光が光電変換される。このような構造のイメー

ジセンサを製造する場合、例えば、裏面側を受光面とした場合、まずPN接合を有して構成された青色光のPDを形成し、その後、エピタキシャル成長により所定の厚さまでシリコンを積層して、その後に赤色光のPDを形成する方法が提案されている（特許文献3参照）。

先行技術文献

特許文献

[0006] 特許文献1：特開2003-332551号公報

特許文献2：特開2005-340571号公報

特許文献3：特開2011-138927号公報

発明の概要

発明が解決しようとする課題

[0007] 1画素で3色の光電変換層が積層された構造のイメージセンサを製造する従来の製造方法では、例えば青色光のPDが形成された後、高温のエピタキシャル成長が行われる。このため、青色光のPDを構成するP型やN型の不純物が拡散し、青色光の不純物プロファイルが急峻に形成できない可能性があった。このため特に微細な画素においては、青色光の飽和信号量が十分に確保できない可能性があった。

[0008] またエピタキシャル成長を行わないで製造する場合、深い位置に高エネルギーで不純物を注入する必要がある、急峻な不純物プロファイルの形成は困難であった。

[0009] 本技術は、このような状況に鑑みてなされたものであり、急峻なプロファイルを形成することができるようにするものである。

課題を解決するための手段

[0010] 本技術の一側面の撮像素子は、半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、前記第2の光電変換部の不純物プロ

ファイルが、前記第2の面側にピークを有するプロファイルである。

[0011] 本技術の一側面の製造方法は、撮像素子を製造する製造装置が、半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである撮像素子を製造する。

[0012] 本技術の一側面の電子機器は、半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである撮像素子と、前記撮像素子からの信号を処理する処理部とを備える。

[0013] 本技術の一側面の撮像素子においては、半導体基板の第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部が備えられ、前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである。

[0014] 本技術の一側面の製造方法においては、前記撮像素子が製造される。

[0015] 本技術の一側面の電子機器においては、前記撮像素子が含まれ、前記撮像素子からの信号が処理される。

[0016] なお、電子機器は、独立した装置であっても良いし、1つの装置を構成している内部ブロックであっても良い。

図面の簡単な説明

[0017] [図1]本技術を適用した撮像素子の概略構成を示す図である。

[図2]撮像素子の構成を示す平面図である。

[図3]撮像素子の実施の形態に係る断面構成例を示す図である。

[図4]撮像素子の製造方法について説明するための図である。

[図5]撮像素子の製造方法について説明するための図である。

[図6]撮像素子の製造方法について説明するための図である。

[図7]フォトダイオードの不純物プロファイルについて説明するための図である。

[図8]フォトダイオードの不純物プロファイルについて説明するための図である。

[図9]従来の撮像素子の製造方法について説明するための図である。

[図10]撮像素子の他の製造方法について説明するための図である。

[図11]撮像素子の他の断面構成例を示す図である。

[図12]撮像素子の他の製造方法について説明するための図である。

[図13]撮像素子の他の製造方法について説明するための図である。

[図14]撮像素子の他の製造方法について説明するための図である。

[図15]フォトダイオードの不純物プロファイルについて説明するための図である。

[図16]撮像素子の他の断面構成例を示す図である。

[図17]電子機器の一例の構成を示す図である。

[図18]内視鏡手術システムの概略的な構成の一例を示す図である。

[図19]カメラヘッド及びCCUの機能構成の一例を示すブロック図である。

[図20]車両制御システムの概略的な構成の一例を示すブロック図である。

[図21]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0018] 以下に、本技術を実施するための形態（以下、実施の形態という）について説明する。

[0019] <撮像装置の全体構成>

図1は、第1の実施の形態に係る撮像素子1の全体を示す概略構成図である。図1の撮像素子1は、裏面照射型のCMOS型撮像装置である。

[0020] 図1の撮像素子1は、シリコンからなる基板11上に配列された複数の画素2から構成される画素領域3と、垂直駆動回路4と、カラム信号処理回路

5 と、水平駆動回路 6 と、出力回路 7 と、制御回路 8 等を有して構成される。

[0021] 画素 2 は、光電変換素子であるフォトダイオードと、複数の画素トランジスタとから構成され、基板 1 1 上に、2 次元アレイ状に規則的に複数配列される。画素 2 を構成する画素トランジスタは、転送トランジスタ、リセットトランジスタ、選択トランジスタ、増幅トランジスタで構成される 4 つの画素トランジスタであってもよく、また、選択トランジスタを除いた 3 つのトランジスタであってもよい。

[0022] 画素領域 3 は、2 次元アレイ状に規則的に複数配列された画素 2 から構成される。画素領域 3 は、実際に光を受光し光電変換によって生成された信号電荷を増幅してカラム信号処理回路 5 に読み出す有効画素領域（図示せず）と、黒レベルの基準になる光学的黒を出力するための黒基準画素領域（図示せず）とから構成されている。黒基準画素領域は、通常は、有効画素領域の外周部に形成される。

[0023] 制御回路 8 は、垂直同期信号、水平同期信号及びマスタクロックに基づいて、垂直駆動回路 4、カラム信号処理回路 5、及び水平駆動回路 6 等の動作の基準となるクロック信号や制御信号などを生成する。そして、制御回路 8 で生成されたクロック信号や制御信号などは、垂直駆動回路 4、カラム信号処理回路 5 及び水平駆動回路 6 等に入力される。

[0024] 垂直駆動回路 4 は、例えばシフトレジスタによって構成され、画素領域 3 の各画素 2 を行単位で順次垂直方向に選択走査する。そして、各画素 2 のフォトダイオードにおいて受光量に応じて生成した信号電荷に基づく画素信号を、垂直信号線 9 を通してカラム信号処理回路 5 に供給する。

[0025] カラム信号処理回路 5 は、例えば、画素 2 の列毎に配置されており、1 行分の画素 2 から出力される信号を画素列毎に黒基準画素領域（図示しないが、有効画素領域の周囲に形成される）からの信号によって、ノイズ除去や信号増幅等の信号処理を行う。カラム信号処理回路 5 の出力段には、水平選択スイッチ（図示せず）が水平信号線 1 0 とのあいだに設けられている。

[0026] 水平駆動回路6は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路5の各々を順番に選択し、カラム信号処理回路5の各々から画素信号を水平信号線10に出力させる。

[0027] 出力回路7は、カラム信号処理回路5の各々から水平信号線10を通して、順次に供給される信号に対し信号処理を行い出力する。

[0028] <画素の平面構成>

図2は、撮像素子1の画素2の概略平面構成を示している。図2に示すように、画素2は、赤色（Red）、緑色（GRN）、青色（Blue）のそれぞれの波長の光を光電変換する第1乃至第3光電変換部が3層に積層された光電変換領域15と、各光電変換部に対応する電荷読み出し部とから構成されている。本実施の形態においては、電荷読み出し部は、第1乃至第3光電変換部に対応した第1乃至第3画素トランジスタTrA、TrB、TrCで構成されている。本実施の形態の撮像素子1では、画素2において縦方向の分光がなされる。

[0029] 第1乃至第3画素トランジスタTrA、TrB、TrCは、光電変換領域15の周辺に形成されており、それぞれ4つのMOS型トランジスタで構成されている。第1画素トランジスタTrAは、後述する第1光電変換部で生成、蓄積された信号電荷を画素信号として出力するもので、第1転送トランジスタTr1、リセットトランジスタTr4、増幅トランジスタTr5、及び、選択トランジスタTr6で構成されている。

[0030] 第2画素トランジスタTrBは、後述する第2光電変換部で生成、蓄積された信号電荷を画素信号として出力するもので、第2転送トランジスタTr2、リセットトランジスタTr7、増幅トランジスタTr8、及び、選択トランジスタTr9で構成されている。

[0031] 第3画素トランジスタTrCは、後述する第3光電変換部で生成、蓄積された信号電荷を画素信号として出力するもので、第3転送トランジスタTr3、リセットトランジスタTr10、増幅トランジスタTr11、及び、選

択トランジスタ T_{r12} で構成されている。

[0032] リセットトランジスタ T_{r4} , T_{r7} , T_{r10} は、ソース・ドレイン領域 43, 44 とゲート電極 40 とで構成されている。増幅トランジスタ T_{r5} , T_{r8} , T_{r11} は、ソース・ドレイン領域 44, 45、ゲート電極 41 とで構成されている。選択トランジスタ T_{r6} , T_{r9} , T_{r12} は、ソース・ドレイン領域 45, 46 と、ゲート電極 42 とで構成されている。

[0033] これらの画素トランジスタ T_{rA} , T_{rB} , T_{rC} においては、フローティングディフュージョン部 $FD1$, $FD2$, $FD3$ が対応するリセットトランジスタ T_{r4} , T_{r7} , T_{r10} の一方のソース・ドレイン領域 43 に接続されている。さらに、フローティングディフュージョン部 $FD1$, $FD2$, $FD3$ は、対応する増幅トランジスタ T_{r5} , T_{r8} , T_{r11} のゲート電極 41 に接続されている。また、リセットトランジスタ T_{r4} , T_{r7} , T_{r10} と増幅トランジスタ T_{r5} , T_{r8} , T_{r11} とで共通のソース・ドレイン領域 44 には、電源電圧配線 V_{dd} が接続されている。また、選択トランジスタ T_{r6} , T_{r9} , T_{r12} の一方のソース・ドレイン領域 46 には、選択信号配線 V_{SL} が接続されている。

[0034] <画素の断面構成>

図3は、撮像素子1の画素2aの概略断面構成を示している。図3では、第1乃至第3画素トランジスタ T_{rA} , T_{rB} , T_{rC} などの図示は省略している。

[0035] 本実施の形態の撮像素子1は、半導体基板17の表面側である画素トランジスタが形成された側とは反対側の裏面側から光が入射される裏面照射型の撮像装置である。図3では、上側が裏面側の受光面側（光入射面側）であり、下側が表面側であり、画素トランジスタや、ロジック回路等の周辺回路などが形成された回路形成面である。受光面と回路形成面は、対向する位置関係にある。

[0036] 光電変換領域15は、半導体基板17に形成される第1のフォトダイオード $PD1$ と第2のフォトダイオード $PD2$ からなる第1及び第2の光電変換

部と、半導体基板 17 の裏面側に形成された有機光電変換膜 36 a からなる第 3 の光電変換部とが光の入射方向に積層された構成とされる。

[0037] 第 1 のフォトダイオード PD 1 と第 2 のフォトダイオード PD 2 は、シリコンからなる半導体基板 17 の、第 1 導電型（本実施の形態では p 型とする）の半導体領域からなるウェル領域 16 に形成されている。

[0038] 半導体基板 17 の図中上方には、p 型の不純物濃度が濃い p 型半導体領域 18 が形成されている。第 1 のフォトダイオード PD 1 は、この p 型半導体領域 18 と、半導体基板 17 の受光面側に形成された第 2 導電型（本実施の形態では n 型とする）不純物による n 型半導体領域 19 から構成される。

[0039] なおここでは第 1 導電型を p 型とし、第 2 導電型を n 型として説明を続けるが、第 1 導電型を n 型とし、第 2 導電型を p 型としても良い。第 1 導電型を n 型とし、第 2 導電型を p 型とした場合、以下の説明を適宜、n 型を p 型、p 型を n 型と読み替えることで、実現できる。

[0040] 第 1 のフォトダイオード PD 1 に蓄積された電荷を FD 1（図 3 では不図示）に読み出す転送トランジスタ Tr 1 に接続される電極 23 が、n 型半導体領域 19 と接するように形成されている。

[0041] 第 2 のフォトダイオード PD 2 は、半導体基板 17 の表面側に形成された n 型半導体領域 21 と、その表面側の半導体基板 17 界面に形成されたホール蓄積層となる高濃度の p 型半導体領域 22 とで構成されている。半導体基板 17 の界面に p 型半導体領域 22 が形成されることにより、半導体基板 17 界面で発生する暗電流の抑制が図られる。

[0042] 第 1 のフォトダイオード PD 1 と第 2 のフォトダイオード PD 2 との間には、p 型半導体領域 20 が形成されている。

[0043] 受光面から一番離れた領域に形成された第 2 のフォトダイオード PD 2 は、赤色の波長の光を光電変換する光電変換部とされる。また、受光面側に形成された第 1 のフォトダイオード PD 1 は、青色の波長の光を光電変換する光電変換部とされる。

[0044] 図 3 の画素 2 a において、緑色の波長の光を光電変換する光電変換部は、

裏面側の半導体基板 17 上の有機光電変換膜 36 a により構成されている。
有機光電変換膜 36 a には、例えば、ローダーミン系色素、メラシアニン系色素、キナクリドン等を含む有機光電変換材料が用いられる。

[0045] 有機光電変換膜 36 a の上面はパッシベーション膜（窒化膜） 36 b で覆われ、有機光電変換膜 36 a とパッシベーション膜 36 b が、上部電極 34 a 及び下部電極 34 b で挟まれた構成とされている。

[0046] 上部電極 34 a の上側には平坦化膜 51 が形成され、平坦化膜 51 の上にオンチップレンズ 52 が設けられる。一方、下部電極 34 b と同一平面で、下部電極 34 b が形成されていない領域には、下部電極 34 b のエッジの段差を緩和するための絶縁膜 35 が設けられる。上部電極 34 a 及び下部電極 34 b は、光透過性の材料で構成され、例えば、インジウム錫（ITO）膜、酸化インジウム亜鉛膜等の透明導電膜で構成される。

[0047] 本実施の形態では、有機光電変換膜 36 a の材料を緑色の光を光電変換する材料で構成したが、青色あるいは赤色の波長の光を光電変換する材料で構成し、第 1 のフォトダイオード PD1 及び第 2 のフォトダイオード PD2 をその他の波長に対応させて構成してもよい。

[0048] 例えば、有機光電変換膜 36 a で青色の光を吸収させる場合には、半導体基板 17 の受光面側に形成される第 1 のフォトダイオード PD1 を、緑色の光を光電変換する光電変換部として設定し、第 2 のフォトダイオード PD2 を、赤色の光を光電変換する光電変換部として設定することができる。

[0049] また、有機光電変換膜 36 a で赤色の光を吸収させる場合には、半導体基板 17 の受光面側に形成される第 1 のフォトダイオード PD1 を、青色の光を光電変換する光電変換部として設定し、第 2 のフォトダイオード PD2 を、緑色の光を光電変換する光電変換部として設定することができる。

[0050] 青色の光を光電変換する有機光電変換膜としては、クマリン酸色素、トリスー８ーヒドリキシキノリ A1（A1q3）、メラシアニン系色素等を含む有機光電変換材料を用いることができる。また、赤色の光を光電変換する有機光電変換膜としては、フタロシアニン系色素を含む有機光電変換材料を用

いることができる。

[0051] なお、本実施の形態のように、半導体基板 17 内で光電変換する光を、青色及び赤色とし、有機光電変換膜 36 a で光電変換する光を緑色と設定することが望ましい。第 1 のフォトダイオード PD 1 と第 2 のフォトダイオード PD 2 間における分光特性を向上させることができるからである。

[0052] 上述の有機光電変換膜 36 a の半導体基板 17 側に形成される下部電極 34 b は、貫通電極 32 と接続されている。貫通電極 32 には、例えば Al、Ti、W 等を用いることができる。貫通電極 32 は、半導体基板 17 の裏面側から表面側にかけて形成されている。

[0053] 半導体基板 17 の表面側には、層間絶縁膜 29 を介して複数層（本実施の形態では 3 層）に積層された配線 28 を有する多層配線層 27 が形成されている。また、多層配線層 27 の表面には、製造段階において形成される支持基板 61 が形成されている。

[0054] <撮像素子の製造について>

図 3 に示した画素 2 a の構造を有する撮像素子 1 を製造する製造装置の製造方法について、図 4 乃至 6 を参照して説明する。

[0055] 工程 S 1 1 において、半導体基板 17 が用意される。半導体基板 17 としては、Si（シリコン）基板を用いることができる。

[0056] 工程 S 1 2 において、受光面 a 1 側（図 3 の画素 2 a において、オンチップレンズ 5 2 が積層されている側）から、n 型半導体領域 19 に該当する n 型の拡散層（以下、適宜、第 1 の n 型拡散層 19 と記載する）が形成される。第 1 の n 型拡散層は、例えば、受光面 a 1 側の半導体基板 17 の表面から、100 nm 以内にピークを持つようにイオン注入により形成される。

[0057] 工程 S 1 3 において、p 型半導体領域 18 に該当する p 型の拡散層（以下、適宜、第 1 の p 型拡散層 18 と記載する）が形成される。第 1 の p 型拡散層 18 は、第 1 の n 型拡散層 19 に接するように、また、より浅く受光面に接する位置に、p 型の高濃度の不純物層として形成される。

[0058] 工程 S 1 4 において、RTA（Rapid Thermal Anneal）等の手法を用いた活性

化アニールが行われることにより、不純物が活性化され、n型半導体領域19とp型半導体領域18とが形成される。

[0059] 工程S15において半導体基板17の受光面a1側に、例えばシリコンからなる支持基板101が貼り付けられる。

[0060] 工程S16において、半導体基板17の上下が反転され、半導体基板17（シリコン基板）が所望の膜厚になるまで研磨される。この後の工程にて、n型半導体領域21が形成されるが、このn型半導体領域21を、赤色の波長の光を受光するフォトダイオードとして機能させたい場合、赤色の波長の光に対する感度を十分に確保できる厚みまで研磨される。赤色の波長の光に対する感度を十分に確保できる厚みとは、例えば、少なくとも3 μ m程度である。

[0061] 工程S17において、受光面側とは反対側であり、多層配線層27が積層される側（回路形成面a2側と記載する）から、n型半導体領域19（第1のn型拡散層19）の上部方向に、p型の不純物を低濃度にイオン注入することで、電位障壁層となるp型半導体領域20（以下、適宜、第2のp型拡散層20とも記載する）が形成される。

[0062] なお、この第2のp型拡散層20は、電位障壁層として設けられ、受光面a1側から第1のn型拡散層19を形成する前に形成しておいてもよい。すなわち、工程12より前に、工程S17における処理が行われるように、処理順序を入れ替え、第2のp型拡散層20が形成された後、第1のn型拡散層19が形成されるようにしても良い。

[0063] 工程S18（図5）において、第2のp型拡散層20上部の縦方向に、第2のn型拡散層21が回路形成面a2側からイオン注入により形成される。この第2のn型拡散層21は、第2のフォトダイオードPD2となるn型半導体領域21となる領域である。この第2のフォトダイオードPD2は、第2のn型拡散層21から半導体基板17の回路形成面a2側にかけて、徐々にn型の不純物濃度が濃くなるように、段階的なイオン注入により形成されるようにしても良い。

- [0064] 工程 S 1 9 において、第 2 の p 型拡散層 2 0 のさらに上部側（最表面）、換言すれば、半導体基板 1 7 の回路形成面 a 2 側に、p 型半導体領域 2 2 に該当する領域（以下、適宜、第 3 の p 型拡散層 2 2 とともに記述する）が形成される。第 3 の p 型拡散層 2 2 は、p 型の不純物が高濃度でイオン注入されることで形成される。第 3 の p 型拡散層 2 2 を設けることで、暗電流を抑制することができる。すなわち、第 3 の p 型拡散層 2 2 は、暗電流抑制領域として機能する。
- [0065] 工程 S 2 0 において、RTA（Rapid Thermal Anneal）等の手法を用いた活性化アニールが行われることにより、不純物が活性化され、n 型半導体領域 2 1 と p 型半導体領域 2 2 とが形成される。
- [0066] 工程 S 2 0 までの処理が実行されることで、裏面側の受光面から表面側にかけて、縦方向に形成された積層フォトダイオードが形成される。すなわち、半導体基板 1 7 に、第 1 のフォトダイオード P D 1 と第 2 のフォトダイオード P D 2 が形成される。
- [0067] 工程 S 2 1 において、回路形成面 a 2 の表面側に、転送用の縦型トランジスタのゲート電極 2 3、F D などが形成される。
- [0068] 工程 S 2 2 において、例えば、酸化シリコンからなる層間絶縁膜 2 9 の堆積工程と、金属材料からなる多層配線層 2 7 が形成される。多層配線層 2 7 を形成する金属材料としては、例えば、銅やタングステン、アルミニウムなどを用いることができる。
- [0069] 工程 S 2 3（図 6）において、多層配線層 2 7 の上部に、例えばシリコンからなる支持基板 6 1 が貼り付けられる。
- [0070] 工程 S 2 4 において、半導体基板 1 7 を含む素子が再度反転され、受光面 a 1 側に貼り付けられていた支持基板 1 0 1 が除去される。
- [0071] 工程 S 2 5 において、貫通電極 3 2 用のホールパターンをパターンニングした後、ドライエッチングにて半導体基板 1 7 が開口される。その後、受光面 a 1 側となる半導体基板 1 7 の上部および貫通電極 3 2 用に開口したトレンチの側壁に、反射防止膜を兼ねる絶縁膜 3 3 が形成される。この反射防止膜

は高い屈折率を持ちながら、さらに半導体層と欠陥準位の少ない界面を有し、さらに負の固定電荷を有する膜が用いられる。

[0072] 負の固定電荷をもつ材料としては、例えば、酸化ハフニウム (HfO_2)、酸化アルミニウム (Al_2O_3)、酸化ジルコニウム (ZrO_2)、酸化タンタル (Ta_2O_5)、酸化チタン (TiO_2) などを用いることができる。

[0073] トレンチが形成された後、ALD (Atomic Layer Deposition) 等の手法で、酸化シリコンなどの絶縁膜が埋め込まれる。さらに、貫通電極 3 2 を形成するトレンチのボトムに形成された絶縁膜が、ドライエッチング等の手法で除去される。トレンチの側壁には絶縁膜 3 3 が形成されている状態で、トレンチ内に金属材料が埋め込まれることにより、貫通電極 3 2 が形成される。

[0074] 工程 S 2 6 において、貫通電極 3 2 上に、所望の領域に下部電極 3 4 b が形成される。下部電極 3 4 b は透明導電膜材料で形成され、例えば酸化インジウムスズ (ITO) や酸化インジウム亜鉛 (IZO) などを用いることができる。下部電極 3 4 b 形成後、有機光電変換膜 3 6 a が形成される。ここでは有機光電変換膜 3 6 a として、緑の光を選択的に吸収する有機光電変換膜材料が用いられ、その後、上部に透明導電膜材料からなる上部電極 3 4 a が形成される。

[0075] 図示していないが、工程 S 2 6 の後、平坦化膜 5 1 やオンチップレンズ 5 2 等が形成されることで、図 3 に示した画素 2 a (を含む撮像素子 1) が形成される。

[0076] <撮像素子の不純物の濃度について>

上記したように、画素 2 a (を含む撮像素子 1) は、第 1 のフォトダイオード P D 1 と第 2 のフォトダイオード P D 2 を含む。この第 1 のフォトダイオード P D 1 と第 2 のフォトダイオード P D 2 の形成は、それぞれイオン注入で形成される。また、イオン注入は、半導体基板 1 7 の受光面 a 1 側からと、回路形成面 a 2 側とから、それぞれ行われる。

[0077] 上記したように、工程 S 1 2 乃至 S 1 4 (図 4) において、第 1 のフォトダイオード P D 1 を構成する第 1 の p 型拡散層 1 8 と第 1 の n 型拡散層 1 9

が、受光面 a 1 側からのイオン注入により形成される。また、工程 S 1 8 乃至 S 2 0（図 5）において、第 2 のフォトダイオード P D 2 を構成する第 2 の n 型拡散層 2 1 と第 3 の p 型拡散層 2 2 が、回路形成面 a 2 側からのイオン注入により形成される。

[0078] このように第 1 のフォトダイオード P D 1 を形成するときにイオン注入される面と、第 2 のフォトダイオード P D 2 を形成するときにイオン注入される面とを異なる面とすることで、第 1 のフォトダイオード P D 1 と第 2 のフォトダイオード P D 2 を、それぞれ急峻な不純物プロファイルで形成することができる。このことについて、図 7 を参照して説明する。

[0079] 図 7 は、図 3 に示した画素 2 a のうち、p 型半導体領域 1 8（第 1 の p 型拡散層 1 8）、n 型半導体領域 1 9（第 1 の n 型拡散層 1 9）、n 型半導体領域 2 1（第 2 の n 型拡散層 2 1）、p 型半導体領域 2 2（第 3 の p 型拡散層 2 2）を図示した図である。

[0080] なお、図 7 では見やすいように図 3 に示した画素 2 a とは異なる斜線等を用いて図示している。また図 7 には明示してないが、n 型半導体領域 1 9 と n 型半導体領域 2 1 の間には、p 型半導体領域 2 0（第 2 の p 型拡散層 2 0）が存在している。

[0081] 図 7 中、上側を受光面 a 1 側とし、下側を回路形成面 a 2 側とする。上述したように、第 1 の p 型拡散層 1 8 と第 1 の n 型拡散層 1 9 は、受光面 a 1 側からイオン注入されることで形成される。よって、図中左側に矢印で示したように、各拡散層において、受光面 a 1 側の方が不純物の濃度が濃くなる。図中に示した矢印において、矢印が指している方向で不純物濃度が濃くなることを表す。

[0082] 半導体基板 1 7 の受光面 a 1 側から見る。第 1 の p 型拡散層 1 8 は、p 型の不純物濃度が、受光面 a 1 側の方が濃く、受光面 a 1 側から離れるに従い（深くなるに従い）薄くなる。同様に、第 1 の n 型拡散層 1 9 は、n 型の不純物濃度が、受光面 a 1 側の方が濃く、受光面 a 1 側から離れるに従い（深くなるに従い）薄くなる。

- [0083] 第1のフォトダイオードPD1は、受光面a1側から見たとき、受光面a1から深くなる方向に、不純物の濃度が薄くなる不純物プロファイルを有する領域である。換言すれば、第1のフォトダイオードPD1は、受光面a1側に、不純物の濃度のピークを有する不純物プロファイルを有する領域である。
- [0084] 第1のp型拡散層18と第1のn型拡散層19が重なる部分があるが、この重なり部分は、図8のBを参照し説明する従来の撮像素子1'における該当部分の厚さよりも薄く形成することができる。すなわち、急峻な不純物プロファイルを有する第1のフォトダイオードPD1を形成することができる。
- [0085] 次に半導体基板17の回路形成面a2側から見る。第3のp型拡散層22は、p型の不純物濃度が、回路形成面a2側の方が濃く、回路形成面a2側から離れるに従い（深くなるに従い）薄くなる。同様に、第2のn型拡散層21は、n型の不純物濃度が、回路形成面a2側の方が濃く、回路形成面a2側から離れるに従い（深くなるに従い）薄くなる。
- [0086] 第2のフォトダイオードPD2は、回路形成面a2側から見たとき、回路形成面a2から深くなる方向に、不純物の濃度が薄くなる不純物プロファイルを有する領域である。換言すれば、第2のフォトダイオードPD2は、回路形成面a2側に、不純物の濃度のピークを有する不純物プロファイルを有する領域である。
- [0087] 回路形成面a2側から見た場合、このような記載になるが、受光面a1側から見た場合、次のような記載となる。第3のp型拡散層22は、p型の不純物濃度が、受光面a1側の方が薄く、受光面a1側から離れるに従い（深くなるに従い）濃くなる。同様に、第2のn型拡散層21は、n型の不純物濃度が、受光面a1側の方が薄く、受光面a1側から離れるに従い（深くなるに従い）濃くなる。
- [0088] 第2のフォトダイオードPD2は、受光面a1側から見たとき、受光面a1から深くなる方向に、不純物の濃度が濃くなる不純物プロファイルを有す

る領域である。

[0089] 第1のフォトダイオードPD1の不純物プロファイルと、第2のフォトダイオードPD2の不純物プロファイルは異なる。すなわち、上記したように、第1のフォトダイオードPD1は、受光面a1側の方が、不純物濃度が濃いのにに対して、第2のフォトダイオードPD2は、受光面a1側の方が、不純物濃度が薄い。このように第1のフォトダイオードPD1と第2のフォトダイオードPD2は、不純物濃度の濃さを見たとき、その方向が異なる方向を向いている。また、第1のフォトダイオードPD1と第2のフォトダイオードPD2は、不純物濃度の濃さを見たとき、不純物の濃度が薄い側が相対している関係にある。

[0090] 図8を参照して、上記したような工程で製造された画素2aと、上記したような工程とは異なる工程（従来の工程）で製造された画素2aとを比較する。図8のAは、図7と同じ図であり、上記したような工程で製造された画素2aを表す図である。図8のBは、従来の工程で製造された画素2a'（上記したような工程で製造された画素2aと区別をつけるためにダッシュを付して記述する）を表す図である。

[0091] 図8のAに示した画素2aについては、図7を参照して説明した場合と同様であるので、説明を省略する。図8のBに示した画素2a'も、図8のAに示した画素2aと同様の構成を有し、受光面a1側から、順に、第1のp型拡散層18'、第1のn型拡散層19'第2のp型拡散層20'（不図示）、第2のn型拡散層21'、および第3のp型拡散層22'が積層されている。

[0092] 従来の画素2a'の製造方法では、図中下側、すなわち回路形成面a2側から、イオン注入されることで、第1のp型拡散層18'、第1のn型拡散層19'、第2のp型拡散層20'（不図示）、第2のn型拡散層21'、および第3のp型拡散層22'が形成される。この製造方法について、図9を参照して簡便に説明する。

[0093] 工程S51において、第1のp型拡散層18'と第1のn型拡散層19'

が形成される。図9中、半導体基板17の下側が、受光面a1となり、上側が仮の回路形成面a2'となる。工程S51において、回路形成面a2'側からイオン注入され、活性化アニール処理が実行されることで、第1のp型拡散層18'と第1のn型拡散層19'が形成される。工程S51では、半導体基板17'の表面付近に第1のp型拡散層18'と第1のn型拡散層19'が形成される。

[0094] 工程S52において、半導体基板17'上に、結晶軸の揃った結晶層を成長させるエピタキシャル成長により、シリコンが積み増しされ、シリコン層131が形成される。シリコン層131は、図中、仮の回路形成面a2'から回路形成面a2に該当する部分である。

[0095] 工程S53において、第2のp型拡散層20'、第2のn型拡散層21'、および第3のp型拡散層22'が形成される。第2のp型拡散層20'、第2のn型拡散層21'、および第3のp型拡散層22'は、それぞれ回路形成面a2側から、イオン注入と活性化アニールが実行されることで形成される。

[0096] 工程S52における画素2a'の状態は、工程S16（図4）における処理が終わった画素2aの状態と略同様である。工程S53以降の処理は、工程S17以降の処理と同様に行うことが可能であるため、ここでは説明を省略する。

[0097] 従来の製造方法では、第1のp型拡散層18'と第1のn型拡散層19'が形成された後、エピタキシャル成長により、第2のp型拡散層20'、第2のn型拡散層21'、および第3のp型拡散層22'を形成するシリコン層131が形成される。このエピタキシャル成長は、高温の熱処理で行われるため、形成済の第1のp型拡散層18'と第1のn型拡散層19'にも影響を与えてしまう。

[0098] 図9の工程S51に示した第1のp型拡散層18'と工程S52に示した第1のp型拡散層18'を比較する。工程S51に示した第1のp型拡散層18'は、エピタキシャル成長時の熱処理により不純物が拡散してしまう。

- [0099] その結果、工程 S 5 1 に示した第 1 の p 型拡散層 1 8' よりも、工程 S 5 2 に示した第 1 の p 型拡散層 1 8' は、縦幅が広がってしまう。また、工程 S 5 1 に示した第 1 の n 型拡散層 1 9' よりも、工程 S 5 2 に示した第 1 の n 型拡散層 1 9' は、縦幅が広がってしまう。
- [0100] 図 8 の B を再度参照する。第 1 の p 型拡散層 1 8' と第 1 の n 型拡散層 1 9' が重なっている領域は、図 8 の A に示した第 1 の p 型拡散層 1 8 と第 1 の n 型拡散層 1 9 が重なっている領域よりも大きい。これは、上記したように、第 1 の p 型拡散層 1 8' と第 1 の n 型拡散層 1 9' が大きくなることにより、第 1 の p 型拡散層 1 8' と第 1 の n 型拡散層 1 9' が重なる領域が増すからである。
- [0101] 従来の手法により製造された画素 2 a' では、第 1 の p 型拡散層 1 8' と第 1 の n 型拡散層 1 9' が重なっている領域が大きく、急峻な不純物プロファイルを形成することは困難であった。しかしながら、本実施の形態を適用した画素 2 a では、第 1 の p 型拡散層 1 8 と第 1 の n 型拡散層 1 9 が重なっている領域を小さくすることができ、急峻な不純物プロファイルを形成することができる。
- [0102] 従来の手法により製造された画素 2 a' と本実施の形態を適用した画素 2 a では、p 型拡散層と n 型拡散層との重なり具合（急峻であるか否か）の違いの他、不純物濃度のプロファイルも異なる。
- [0103] 図 8 の B を参照する。半導体基板 1 7' の受光面 a 1 側から見る。第 1 の p 型拡散層 1 8' は、p 型の不純物濃度が、受光面 a 1 側の方が薄く、受光面 a 1 側から離れるに従い（深くなるに従い）濃くなる。同様に、第 1 の n 型拡散層 1 9' は、n 型の不純物濃度が、受光面 a 1 側の方が薄く、受光面 a 1 側から離れるに従い（深くなるに従い）濃くなる。
- [0104] 第 1 のフォトダイオード P D 1' は、受光面 a 1 側から見たとき、受光面 a 1 から深くなる方向に、不純物の濃度が濃くなる不純物プロファイルを有する領域である。この点で、図 8 の A に示した本技術を適用した画素 2 a の不純物プロファイルとは異なる。

- [0105] また第2のn型拡散層21'と第3のp型拡散層22'も、受光面a1側から見た場合、受光面a1から深くなる方向に、不純物の濃度が濃くなる不純物プロファイルを有する領域である。すなわち第3のp型拡散層22'は、p型の不純物濃度が、受光面a1側の方が薄く、受光面a1側から離れるに従い（深くなるに従い）濃くなる。同様に、第2のn型拡散層21'は、n型の不純物濃度が、受光面a1側の方が薄く、受光面a1側から離れるに従い（深くなるに従い）濃くなる。
- [0106] 第2のフォトダイオードPD2'は、受光面a1側から見たとき、受光面a1から深くなる方向に、不純物の濃度が濃くなる不純物プロファイルを有する領域である。
- [0107] 従来の手法により製造された画素2a'は、第1のフォトダイオードPD1'の不純物プロファイルと、第2のフォトダイオードPD2'の不純物プロファイルは同じとなる。すなわち、上記したように、第1のフォトダイオードPD1'は、受光面a1側の方が、不純物濃度が薄く、第2のフォトダイオードPD2'も、受光面a1側の方が、不純物濃度が薄い。このように第1のフォトダイオードPD1'と第2のフォトダイオードPD2'は、不純物濃度の濃さを見たとき、その方向が同一方向を向いている。
- [0108] このように、不純物プロファイルにおいても、従来の手法により製造された画素2a'と、本技術を適用した画素2aでは異なる。
- [0109] 本技術によれば、半導体基板17内の積層されたフォトダイオードのプロファイルを急峻に形成することができる。また画素2aを小型化してもプロファイルを急峻に形成することができるため、SN比の高い縦方向にフォトダイオードが積層された撮像装置（イメージセンサ）を実現することができる。
- [0110] 例えば、裏面側（受光面a1側）に、青色光のフォトダイオードを形成するようにした場合、その青色光のフォトダイオードの不純物プロファイルを急峻に形成することができる。また、微細な画素においても、青色光の飽和信号量が高い、SN比が高い縦方向にフォトダイオードが積層された撮像装

置（イメージセンサ）を実現することができる。

[0111] <撮像素子の他の製造方法について>

図3に示した画素2a（撮像素子）を製造する製造装置の他の製造方法について、図10を参照して説明する。

[0112] 他の製造方法として、半導体基板17としてSOI (Silicon On Insulator) 基板201を用いた場合を説明する。工程S101において、SOI 基板201が用意される。SOI 基板201は、シリコン基板に、BOX層202と呼ばれるシリコン酸化膜の層が挿入された構造の基板である。BOX層202の上側のシリコン層と下側のシリコン層は、シリコン酸化膜のBOX層202により絶縁されているという特徴を有する。

[0113] 図中、上側の面を受光面a1とし、下側の面を回路形成面a2とする。BOX層202から受光面a1までの膜厚は、所望の膜厚とされる。所望の膜厚とは、最終的に半導体基板17の膜厚としたい膜厚とすることができる。

[0114] 工程S102において、受光面a1側から、n型半導体領域19に該当する第1のn型拡散層19が形成される。

[0115] 工程S103において、p型半導体領域18に該当する第1のp型拡散層18が形成される。第1のp型拡散層18は、第1のn型拡散層19に接するように、また、より浅く受光面に接する位置に、p型の高濃度の不純物層として形成される。

[0116] 工程S104において、RTA (Rapid Thermal Anneal) 等の手法を用いた活性化アニールが行われることにより、不純物が活性化され、n型半導体領域19とp型半導体領域18が形成される。

[0117] 工程S105においてSOI 基板201（半導体基板17）の受光面側に、例えばシリコンからなる支持基板101が貼り付けられる。

[0118] 工程S106において、SOI 基板201の上下が反転され、SOI 基板201が所望の膜厚になるまで研磨される。SOI 基板201が用いられた場合、BOX層202がなくなるまで研磨される。

[0119] 工程S106の処理が終了された画素2aの状態は、工程S16（図4）

の処理が終了された画素 2 a の状態と同じとなる。工程 S 1 0 6 以降の処理は、工程 S 1 7 以降の処理と同様に行うことができるため、ここでは説明を省略する。

[0120] このように、S O I 基板 2 0 1 を用いた場合も、図 3 に示したような構造を有する画素 2 a であり、図 7 を参照して説明した不純物プロファイルを有する画素 2 a を製造することができる。

[0121] <撮像素子の他の構成>

図 3 に示した画素 2 a は、シリコン基板 1 7 内に、第 1 のフォトダイオード P D 1 と第 2 のフォトダイオード P D 2 （第 1 と第 2 の光電変換部）を備え、シリコン基板 1 7 上に有機光電変換膜 3 6 a からなる第 3 の光電変換部を備える構成であった。

[0122] 有機光電変換膜 3 6 a からなる第 3 の光電変換部も、シリコン基板 1 7 内に形成し、第 1 乃至第 3 の光電変換部が、シリコン基板 1 7 内に形成された画素 2 b とすることもできる。

[0123] 図 1 1 は、画素 2 b の構成を示す図であり、第 1 乃至第 3 の光電変換部が、シリコン基板 1 7 内に形成された画素 2 b の構成例を示す図である。図 1 1 に示した画素 2 b は、図中上側から順に、オンチップレンズ 5 2、平坦化膜 5 1、半導体基板 1 7、多層配線層 2 7 が積層された構造とされている。

[0124] また、半導体基板 1 7 内は、受光面側から順に、p 型半導体領域 3 0 1、n 型半導体領域 3 0 2、p 型半導体領域 3 0 3、n 型半導体領域 3 0 4、p 型半導体領域 3 0 5、n 型半導体領域 3 0 6、p 型半導体領域 3 0 7 が積層された構成とされている。n 型半導体領域 3 0 2 に蓄積された電荷を転送するトランジスタの電極として、電極 3 0 8 が設けられ、n 型半導体領域 3 0 4 に蓄積された電荷を転送するトランジスタの電極として、電極 3 0 9 が設けられている。

[0125] 半導体基板 1 7 内において、オンチップレンズ 5 2 側から多層配線層 2 7 側を見たときに、第 1 のフォトダイオード P D 1、第 2 のフォトダイオード P D 2、および第 3 のフォトダイオード P D 3 が積層されている。

- [0126] 第1のフォトダイオードPD1は、n型半導体領域302を含む領域である。n型半導体領域302は、適宜、第1のn型拡散層302とも記述する。また、n型半導体領域302の上部に形成されているp型半導体領域301は、第1のp型拡散層301とも記述する。
- [0127] 第2のフォトダイオードPD2は、n型半導体領域304を含む領域である。n型半導体領域304は、適宜、第2のn型拡散層304とも記述する。また、n型半導体領域304の上部に形成されているp型半導体領域303は、第2のp型拡散層303とも記述する。
- [0128] 第3のフォトダイオードPD3は、n型半導体領域306を含む領域である。n型半導体領域306は、適宜、第3のn型拡散層306とも記述する。また、n型半導体領域306の上部に形成されているp型半導体領域305は、第3のp型拡散層305とも記述する。また、n型半導体領域306の下部に形成されているp型半導体領域307は、第4のp型拡散層307とも記述する。
- [0129] 図3に示した画素2bの有機光電変換膜36aからなる第3の光電変換部に該当するのは、図11に示した画素2bにおいては、第1のフォトダイオードPD1として、シリコン基板内に形成されている。
- [0130] このように、第1のフォトダイオードPD1、第2のフォトダイオードPD2、および第3のフォトダイオードPD3が、シリコン基板内に積層されている構成の画素2bに対しても本技術を適用できる。
- [0131] 図11に示した画素2b（を含む撮像素子1）を製造する製造装置の製造方法について、図12乃至図14を参照して説明する。
- [0132] 工程S201において、半導体基板17が用意される。半導体基板17としては、Si（シリコン）基板を用いることができる。また、半導体基板17として、SOI基板が用いられても良い。
- [0133] 工程S202において、受光面a1側から、n型半導体領域304に該当する第2のn型拡散層304がイオン注入により形成される。
- [0134] 工程S203において、受光面a1側から、p型半導体領域303に該当

する第2のp型拡散層303が形成される。この第2のp型拡散層303は、電位障壁層として機能し、p型の不純物を低濃度にイオン注入されることで形成される。

[0135] 工程S204において、受光面a1側から、n型半導体領域302に該当する第1のn型拡散層302が形成される。第1のn型拡散層302は、例えば、受光面a1側の半導体基板17の表面から、100nm以内にピークを持つようにイオン注入により形成される。

[0136] 工程S205において、p型半導体領域301に該当する第1のp型拡散層301が形成される。第1のp型拡散層301は、第1のn型拡散層302に接するように、また、より浅く受光面に接する位置に、p型の高濃度の不純物層として形成される。

[0137] 工程S206において、RTA (Rapid Thermal Anneal) 等の手法を用いた活性化アニールが行われることにより、不純物が活性化され、p型半導体領域301、n型半導体領域302、p型半導体領域303、およびn型半導体領域304が形成される。

[0138] 工程S207 (図13) において半導体基板17の受光面側に、例えばシリコンからなる支持基板351が貼り付けられる。

[0139] 工程S208において、半導体基板17の上下が反転され、半導体基板17 (シリコン基板) が所望の膜厚になるまで研磨される。

[0140] 工程S209において、受光面側とは反対側であり、多層配線層27が積層される回路形成面a2側から、第2のn型拡散層304の上部方向に、p型の不純物を低濃度にイオン注入することで、電位障壁層となるp型半導体領域305 (第3のp型拡散層305) が形成される。

[0141] 工程S210において、第3のp型拡散層305の上部の縦方向に、第3のn型拡散層306が回路形成面a2側からイオン注入により形成される。この第3のn型拡散層306は、第3のフォトダイオードPD3となる領域である。この第3のフォトダイオードPD3は、第3のn型拡散層306から半導体基板17の回路形成面a2側にかけて、徐々にn型の不純物濃度が

濃くなるように、段階的なイオン注入により形成されるようにしても良い。

[0142] 工程S 2 1 1において、第3のn型拡散層3 0 6のさらに上部側（最表面）、換言すれば、半導体基板1 7の回路形成面a 2側に、p型半導体領域3 0 7に該当する第4のp型拡散層3 0 7が形成される。第4のp型拡散層3 0 7は、p型の不純物が高濃度でイオン注入されることで形成される。第4のp型拡散層3 0 7を設けることで、暗電流を抑制することができる。すなわち、第4のp型拡散層3 0 7は、暗電流抑制領域として機能する。

[0143] 工程S 2 1 2（図1 4）において、RTA（Rapid Thermal Anneal）等の手法を用いた活性化アニールが行われることにより、不純物が活性化され、n型半導体領域3 0 6とp型半導体領域3 0 7とが形成される。

[0144] 工程S 2 1 2までの処理が実行されることで、裏面側の受光面から表面側にかけて、縦方向に形成された積層フォトダイオードが形成される。すなわち、半導体基板1 7に、第1のフォトダイオードPD 1、第2のフォトダイオードPD 2、および第3のフォトダイオードPD 3が形成される。

[0145] 工程S 2 1 3において、回路形成面a 2の表面側に、転送用の縦型トランジスタのゲート電極3 0 8、3 0 9、FDなどが形成される。

[0146] 工程S 2 1 4において、例えば、酸化シリコンからなる層間絶縁膜2 9の堆積工程と、金属材料からなる多層配線層2 7が形成される。多層配線層2 7が形成された後、形成された多層配線層2 7の上部に、例えばシリコンからなる支持基板6 1が貼り付けられる。

[0147] 素子が再度反転され、受光面a 1側に貼り付けられていた支持基板3 5 1が除去される。そして、受光面a 1側に、平坦化膜5 1やオンチップレンズ5 2等が形成されることで、図1 1に示した画素2 b（を含む撮像素子1）が形成される。

[0148] このように、シリコン基板1 7内に、3層のフォトダイオードPDを積層した画素2 bを形成した場合も、図7や図8を参照して説明した場合と同じく、フォトダイオードPDのそれぞれを急峻な不純物プロファイルを有するフォトダイオードとして形成することができる。

- [0149] 図12乃至14を参照した製造工程においては、p型拡散層やn型拡散層を形成した後に、エピタキシャル成長を行う工程がない。よって、エピタキシャル成長の工程における熱処理で、p型拡散層やn型拡散層の不純物が活性化されるようなことを防ぐことができる。
- [0150] 図15を参照し、第1のフォトダイオードPD1、第2のフォトダイオードPD2、第3のフォトダイオードPD3の不純物の濃度について説明する。図15では、第1のn型拡散層302、第2のn型拡散層304、第3のn型拡散層306を表している。また図中左側に示した矢印は、不純物の濃度の濃さの方向を表している。
- [0151] 第1のn型拡散層302は、工程S204（図12）において、受光面a1側からイオン注入されることで形成されるため、受光面a1側の不純物濃度が濃い領域として形成される。
- [0152] 第2のn型拡散層304は、工程S202（図12）において、受光面a1側からイオン注入されることで形成されるため、受光面a1側の不純物濃度が濃い領域として形成される。
- [0153] 図示はしていないが、第1のp型拡散層301と第2のp型拡散層303も、第1のn型拡散層302と第2のn型拡散層304と同じく、受光面a1側からイオン注入されることで形成されるため、受光面a1側の不純物濃度が濃い領域として形成される。
- [0154] 第3のn型拡散層306は、工程S210（図13）において、回路形成面a2側からイオン注入されることで形成されるため、回路形成面a2側の不純物濃度が濃い領域として形成される。換言すれば、第3のn型拡散層306は、受光面a1側の不純物濃度が薄い領域として形成される。
- [0155] 図示はしていないが、第3のp型拡散層305と第4のp型拡散層307も、第3のn型拡散層306と同じく、回路形成面a2側からイオン注入されることで形成されるため、回路形成面a2側の不純物濃度が濃い領域として形成される。
- [0156] 第1のn型拡散層302（を含む第1のフォトダイオードPD1）と第2

の n 型拡散層 304（を含む第2のフォトダイオード PD2）は、受光面 a1 側に不純物の濃度が濃いピークを持ち、回路形成面 a2 側に向かって不純物が広がっている不純物プロファイルを有する。

[0157] 第3の n 型拡散層 306（を含む第3のフォトダイオード PD3）は、回路形成面 a2 側に不純物濃度が濃いピークを持ち、受光面 a1 側に向かって不純物が広がっている不純物プロファイルを有する。

[0158] このように、第2の実施の形態における画素 2b も、第1の実施の形態における画素 2a と同じく、異なる方向に濃度分布を有するフォトダイオードをシリコン基板内に積層して形成することができる。

[0159] また、このような不純物プロファイルを有する画素 2b は、微細な画素として構成しても、高い SN 比を有するイメージセンサとすることができる。

[0160] <画素の他の構成>

図3に示した画素 2a、または図11に示した画素 2b に対して、高屈折率層を設けた構造とした画素 2c について説明を加える。

[0161] 図16は、図3に示した画素 2a に対して、高屈折率層を設けた画素 2c を示す図である。図3に示した画素 2a における p 型半導体領域 18 に該当する p 型半導体領域 401 と、n 型半導体領域 19 に該当する n 型半導体領域 402 により高屈折率層が形成されている。

[0162] p 型半導体領域 401 は、受光面 a1 側と回路形成面 a2 側のそれぞれの面に凹凸を有する形状で形成される。p 型半導体領域 401 が凹凸を有する形状で構成されているため、n 型半導体領域 402 も受光面 a1 側と回路形成面 a2 側のそれぞれの面に凹凸を有する形状で形成されている。さらに、n 型半導体領域 402 が凹凸を有する形状で構成されているため、p 型半導体領域 403 の受光面 a1 側の面も、凹凸を有する形状で形成されている。

[0163] p 型半導体領域 401 や n 型半導体領域 402 が凹凸を有する形状とすることで、入射光は、角度をもって、シリコン基板 17 内に入射される。例えば、シリコン基板 17 に対して直角に入射してきた光は、p 型半導体領域 401 や n 型半導体領域 402 の凹凸構造により、屈折し、所定の角度を持っ

た光に変換されて、シリコン基板 17 内に入射される。

[0164] 換言すれば、画素 2c に入射された光は、凹凸構造を有する p 型半導体領域 401 や n 型半導体領域 402 により、散乱され、画素 2c 内に入射される。入射光が散乱されることで、画素 2c の側壁方向に進む光が多くなる。図 16 では図示していないが、画素 2c 間に反射機能を有する画素間分離部を設けた場合、画素 2c に入射された光は、高屈折率層で散乱され、画素間分離部により反射され、画素 2c 内に戻される。

[0165] また、反射回数が増えることで、シリコン吸収させる光学距離が延長するので、感度を向上させることができる。シリコン吸収させる光学距離が延長させることが可能となることで、光路長を稼ぐ構造とすることができ、波長の長い入射光であっても効率良くフォトダイオード PD に集光することが可能となり、波長の長い入射光に対しても感度を向上させることが可能となる。

[0166] よって、上述してきたように、シリコン基板 17 内に複数のフォトダイオードを形成し、回路形成面 a2 側に近いフォトダイオード（受光面 a1 から遠い方に位置するフォトダイオード）により、赤色の光などの波長の長い入射光を集光させる場合、その波長の長い入射光を効率良く集光することが可能となり、感度を向上させることができる。

[0167] 図 16 に示した画素 2c は、受光面 a1 側に高屈折率層を設けた場合であるが、受光面 a1 側と回路形成面 a2 側の両方に設けても良い。また、回路形成面 a2 側にのみ高屈折率層を設けた画素 2c とすることもできる。

[0168] 高屈折率層は、例えば、ドライエッチング法やウェットエッチング法を用いて、所望の凹凸形状を形成することができる。例えば、図 16 に示した画素 2c を、図 4 乃至図 6 を参照して説明した製造工程に基づいて製造する場合、工程 S12（図 4）の処理が実行される前の工程として、シリコン基板 17 の表面（受光面 a1）を、凹凸形状に、ドライエッチング法やウェットエッチング法を用いて加工する処理が実行される。

[0169] シリコン基板 17 の表面に、凹凸形状が形成されることで、工程 S12 に

においてイオン注入により形成される n 型半導体領域 402（図4では n 型半導体領域 19 に該当）も、凹凸形状を有する層として形成される。また、工程 S13 においてイオン注入により形成される p 型半導体領域 401（図4では p 型半導体領域 18 に該当）も、凹凸形状を有する層として形成される。

[0170] このようにして、凹凸形状を有する p 型半導体領域 401 と n 型半導体領域 402 を形成することができる。凹凸形状を有する p 型半導体領域 401 と n 型半導体領域 402 を形成した後の工程は、図4乃至図6を参照して説明した場合と同様に行うことができ、同様の工程を実行することで、図16に示した画素 2c を製造することができる。

[0171] 仮に、従来の製造方法、例えば図9を参照して説明した製造方法で、図16に示した画素 2c を製造する場合、画素 2c 内の第1のフォトダイオード PD1 や第2のフォトダイオード PD2 は、回路形成面 a2 側からイオン注入することで形成される。従来の製造方法で、高屈折率層を形成する場合、受光面 a1 から加工が行われることで高屈折率層は形成される。

[0172] このような製造工程の場合、高屈折率層を形成するときの加工プロセスにより生じるダメージを受けたり、加工により p 型半導体領域 401 が除去されてしまったりする可能性がある。よって、暗電流などの特性が悪化する可能性がある。

[0173] しかしながら、本技術を適用した製造方法によれば、上記したように、特性を悪化させることなく、高屈折率層を形成することができ、高屈折率層を有した複数のフォトダイオードが積層された画素 2c を形成することができる。

[0174] 本技術によれば、半導体基板 17 内の積層されたフォトダイオードのプロファイルを急峻に形成することができる。また画素 2a を小型化してもプロファイルを急峻に形成することができるため、SN比の高い縦方向にフォトダイオードが積層された撮像装置（イメージセンサ）を実現することができる。

[0175] <電子機器への適用例>

本技術は、撮像素子への適用に限られるものではない。即ち、本技術は、デジタルスチルカメラやビデオカメラ等の撮像装置や、撮像機能を有する携帯端末装置や、画像読取部に撮像素子を用いる複写機など、画像取込部（光電変換部）に撮像素子を用いる電子機器全般に対して適用可能である。撮像素子は、ワンチップとして形成された形態であってもよいし、撮像部と信号処理部または光学系とがまとめてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。

[0176] 図17は、本技術を適用した電子機器としての、撮像装置の構成例を示すブロック図である。

[0177] 図17の撮像素子1000は、レンズ群などからなる光学部1001、図1の撮像素子1の構成が採用される撮像素子（撮像デバイス）1002、およびカメラ信号処理回路であるDSP(Digital Signal Processor)回路1003を備える。また、撮像素子1000は、フレームメモリ1004、表示部1005、記録部1006、操作部1007、および電源部1008も備える。DSP回路1003、フレームメモリ1004、表示部1005、記録部1006、操作部1007および電源部1008は、バスライン1009を介して相互に接続されている。

[0178] 光学部1001は、被写体からの入射光（像光）を取り込んで撮像素子1002の撮像面上に結像する。撮像素子1002は、光学部1001によって撮像面上に結像された入射光の光量を画素単位で電気信号に変換して画素信号として出力する。この撮像素子1002として、図1の撮像素子1を用いることができる。

[0179] 表示部1005は、例えば、LCD(Liquid Crystal Display)や有機EL(Electro Luminescence)ディスプレイ等の薄型ディスプレイで構成され、撮像素子1002で撮像された動画または静止画を表示する。記録部1006は、撮像素子1002で撮像された動画または静止画を、ハードディスクや半導体メモリ等の記録媒体に記録する。

[0180] 操作部 1 0 0 7 は、ユーザによる操作の下に、撮像素子 1 0 0 0 が持つ様々な機能について操作指令を発する。電源部 1 0 0 8 は、DSP回路 1 0 0 3、フレームメモリ 1 0 0 4、表示部 1 0 0 5、記録部 1 0 0 6 および操作部 1 0 0 7 の動作電源となる各種の電源を、これら供給対象に対して適宜供給する。

[0181] <内視鏡手術システムへの応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

[0182] 図 1 8 は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

[0183] 図 1 8 では、術者（医師） 1 1 1 3 1 が、内視鏡手術システム 1 1 0 0 0 を用いて、患者ベッド 1 1 1 3 3 上の患者 1 1 1 3 2 に手術を行っている様子が図示されている。図示するように、内視鏡手術システム 1 1 0 0 0 は、内視鏡 1 1 1 0 0 と、気腹チューブ 1 1 1 1 1 やエネルギー処置具 1 1 1 1 2 等の、その他の術具 1 1 1 1 0 と、内視鏡 1 1 1 0 0 を支持する支持アーム装置 1 1 1 2 0 と、内視鏡下手術のための各種の装置が搭載されたカート 1 1 2 0 0 と、から構成される。

[0184] 内視鏡 1 1 1 0 0 は、先端から所定の長さの領域が患者 1 1 1 3 2 の体腔内に挿入される鏡筒 1 1 1 0 1 と、鏡筒 1 1 1 0 1 の基端に接続されるカメラヘッド 1 1 1 0 2 と、から構成される。図示する例では、硬性の鏡筒 1 1 1 0 1 を有するいわゆる硬性鏡として構成される内視鏡 1 1 1 0 0 を図示しているが、内視鏡 1 1 1 0 0 は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

[0185] 鏡筒 1 1 1 0 1 の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡 1 1 1 0 0 には光源装置 1 1 2 0 3 が接続されており、当該光源装置 1 1 2 0 3 によって生成された光が、鏡筒 1 1 1 0 1 の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者 1 1 1 3 2 の体腔内の観察対象に向かって照射される。なお、内視

鏡 1 1 1 0 0 は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

[0186] カメラヘッド 1 1 1 0 2 の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU: Camera Control Unit） 1 1 2 0 1 に送信される。

[0187] CCU 1 1 2 0 1 は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡 1 1 1 0 0 及び表示装置 1 1 2 0 2 の動作を統括的に制御する。さらに、CCU 1 1 2 0 1 は、カメラヘッド 1 1 1 0 2 から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

[0188] 表示装置 1 1 2 0 2 は、CCU 1 1 2 0 1 からの制御により、当該CCU 1 1 2 0 1 によって画像処理が施された画像信号に基づく画像を表示する。

[0189] 光源装置 1 1 2 0 3 は、例えばLED（light emitting diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡 1 1 1 0 0 に供給する。

[0190] 入力装置 1 1 2 0 4 は、内視鏡手術システム 1 1 0 0 0 に対する入力インタフェースである。ユーザは、入力装置 1 1 2 0 4 を介して、内視鏡手術システム 1 1 0 0 0 に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡 1 1 1 0 0 による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

[0191] 処置具制御装置 1 1 2 0 5 は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具 1 1 1 1 2 の駆動を制御する。気腹装置 1 1 2 0 6 は、内視鏡 1 1 1 0 0 による視野の確保及び術者の作業空間の確保の目的で、患者 1 1 1 3 2 の体腔を膨らめるために、気腹チューブ 1 1 1 1 1 を介して当

該体腔内にガスを送り込む。レコーダ 1 1 2 0 7 は、手術に関する各種の情報を記録可能な装置である。プリンタ 1 1 2 0 8 は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

[0192] なお、内視鏡 1 1 1 0 0 に術部を撮影する際の照射光を供給する光源装置 1 1 2 0 3 は、例えば L E D、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。R G Bレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置 1 1 2 0 3 において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、R G Bレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御することにより、R G Bそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

[0193] また、光源装置 1 1 2 0 3 は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド 1 1 1 0 2 の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

[0194] また、光源装置 1 1 2 0 3 は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注

するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置１１２０３は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

[0195] 図１９は、図１８に示すカメラヘッド１１１０２及びＣＣＵ１１２０１の機能構成の一例を示すブロック図である。

[0196] カメラヘッド１１１０２は、レンズユニット１１４０１と、撮像部１１４０２と、駆動部１１４０３と、通信部１１４０４と、カメラヘッド制御部１１４０５と、を有する。ＣＣＵ１１２０１は、通信部１１４１１と、画像処理部１１４１２と、制御部１１４１３と、を有する。カメラヘッド１１１０２とＣＣＵ１１２０１とは、伝送ケーブル１１４００によって互いに通信可能に接続されている。

[0197] レンズユニット１１４０１は、鏡筒１１１０１との接続部に設けられる光学系である。鏡筒１１１０１の先端から取り込まれた観察光は、カメラヘッド１１１０２まで導光され、当該レンズユニット１１４０１に入射する。レンズユニット１１４０１は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わされて構成される。

[0198] 撮像部１１４０２を構成する撮像素子は、１つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部１１４０２が多板式で構成される場合には、例えば各撮像素子によってＲＧＢそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部１１４０２は、３Ｄ（dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための１対の撮像素子を有するように構成されてもよい。３Ｄ表示が行われることにより、術者１１１３１は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部１１４０２が多板式で構成される場合には、各撮像素子に対応して、レンズユニット１１４０１も複数系統設けられ得る。

[0199] また、撮像部１１４０２は、必ずしもカメラヘッド１１１０２に設けられ

なくてもよい。例えば、撮像部 1 1 4 0 2 は、鏡筒 1 1 1 0 1 の内部に、対物レンズの直後に設けられてもよい。

[0200] 駆動部 1 1 4 0 3 は、アクチュエータによって構成され、カメラヘッド制御部 1 1 4 0 5 からの制御により、レンズユニット 1 1 4 0 1 のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部 1 1 4 0 2 による撮像画像の倍率及び焦点が適宜調整され得る。

[0201] 通信部 1 1 4 0 4 は、CCU 1 1 2 0 1 との間で各種の情報を送受信するための通信装置によって構成される。通信部 1 1 4 0 4 は、撮像部 1 1 4 0 2 から得た画像信号を RAW データとして伝送ケーブル 1 1 4 0 0 を介して CCU 1 1 2 0 1 に送信する。

[0202] また、通信部 1 1 4 0 4 は、CCU 1 1 2 0 1 から、カメラヘッド 1 1 1 0 2 の駆動を制御するための制御信号を受信し、カメラヘッド制御部 1 1 4 0 5 に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

[0203] なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいて CCU 1 1 2 0 1 の制御部 1 1 4 1 3 によって自動的に設定されてもよい。後者の場合には、いわゆる AE (Auto Exposure) 機能、AF (Auto Focus) 機能及び AWB (Auto White Balance) 機能が内視鏡 1 1 1 0 0 に搭載されていることになる。

[0204] カメラヘッド制御部 1 1 4 0 5 は、通信部 1 1 4 0 4 を介して受信した CCU 1 1 2 0 1 からの制御信号に基づいて、カメラヘッド 1 1 1 0 2 の駆動を制御する。

[0205] 通信部 1 1 4 1 1 は、カメラヘッド 1 1 1 0 2 との間で各種の情報を送受信するための通信装置によって構成される。通信部 1 1 4 1 1 は、カメラヘ

ッド１１１０２から、伝送ケーブル１１４００を介して送信される画像信号を受信する。

[0206] また、通信部１１４１１は、カメラヘッド１１１０２に対して、カメラヘッド１１１０２の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

[0207] 画像処理部１１４１２は、カメラヘッド１１１０２から送信されたRAWデータである画像信号に対して各種の画像処理を施す。

[0208] 制御部１１４１３は、内視鏡１１１００による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部１１４１３は、カメラヘッド１１１０２の駆動を制御するための制御信号を生成する。

[0209] また、制御部１１４１３は、画像処理部１１４１２によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置１１２０２に表示させる。この際、制御部１１４１３は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部１１４１３は、撮像画像に含まれる物体のエッジの形状や色等を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具１１１１２の使用時のミスト等を認識することができる。制御部１１４１３は、表示装置１１２０２に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者１１１３１に提示されることにより、術者１１１３１の負担を軽減することや、術者１１１３１が確実に手術を進めることが可能になる。

[0210] カメラヘッド１１１０２及びCCU１１２０１を接続する伝送ケーブル１１４００は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

[0211] ここで、図示する例では、伝送ケーブル１１４００を用いて有線で通信が行われていたが、カメラヘッド１１１０２とCCU１１２０１との間の通信は無線で行われてもよい。

[0212] <移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0213] 図20は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0214] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図20に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（Interface）12053が図示されている。

[0215] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0216] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信

される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 12020 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0217] 車外情報検出ユニット 12030 は、車両制御システム 12000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 12030 には、撮像部 12031 が接続される。車外情報検出ユニット 12030 は、撮像部 12031 に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット 12030 は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0218] 撮像部 12031 は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部 12031 は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部 12031 が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0219] 車内情報検出ユニット 12040 は、車内の情報を検出する。車内情報検出ユニット 12040 には、例えば、運転者の状態を検出する運転者状態検出部 12041 が接続される。運転者状態検出部 12041 は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット 12040 は、運転者状態検出部 12041 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0220] マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 12010 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両

のレーン逸脱警告等を含むA D A S (Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

[0221] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0222] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12030に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0223] 音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図20の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

[0224] 図21は、撮像部12031の設置位置の例を示す図である。

[0225] 図21では、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0226] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像

を取得する。サイドミラーに備えられる撮像部 1 2 1 0 2、1 2 1 0 3 は、主として車両 1 2 1 0 0 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 1 2 1 0 4 は、主として車両 1 2 1 0 0 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 1 2 1 0 5 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0227] なお、図 2 1 には、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の撮影範囲の一例が示されている。撮像範囲 1 2 1 1 1 は、フロントノーズに設けられた撮像部 1 2 1 0 1 の撮像範囲を示し、撮像範囲 1 2 1 1 2、1 2 1 1 3 は、それぞれサイドミラーに設けられた撮像部 1 2 1 0 2、1 2 1 0 3 の撮像範囲を示し、撮像範囲 1 2 1 1 4 は、リアバンパ又はバックドアに設けられた撮像部 1 2 1 0 4 の撮像範囲を示す。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 で撮像された画像データが重ね合わせられることにより、車両 1 2 1 0 0 を上方から見た俯瞰画像が得られる。

[0228] 撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0229] 例えば、マイクロコンピュータ 1 2 0 5 1 は、撮像部 1 2 1 0 1 ないし 1 2 1 0 4 から得られた距離情報を基に、撮像範囲 1 2 1 1 1 ないし 1 2 1 1 4 内における各立体物までの距離と、この距離の時間的変化（車両 1 2 1 0 0 に対する相対速度）を求めることにより、特に車両 1 2 1 0 0 の進行路上にある最も近い立体物で、車両 1 2 1 0 0 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 1 2 0 5 1 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うこと

ができる。

[0230] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0231] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0232] 本明細書において、システムとは、複数の装置により構成される装置全体を表すものである。

[0233] なお、本明細書に記載された効果はあくまで例示であって限定されるもの

では無く、また他の効果があってもよい。

[0234] なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0235] なお、本技術は以下のような構成も取ることができる。

(1)

半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、

前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、

前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである

撮像素子。

(2)

前記第1の光電変換部の不純物の濃度が薄い側と、前記第2の光電変換部の不純物の濃度が薄い側が相対している

前記(1)に記載の撮像素子。

(3)

前記第1の面側に積層され、下部電極と上部電極で挟持された有機光電変換膜を含む第3の光電変換部をさらに備える

前記(1)または(2)に記載の撮像素子。

(4)

前記半導体基板内に、第3の光電変換部をさらに備える

前記(1)または(2)に記載の撮像素子。

(5)

前記第1の光電変換部の前記第1の面側は、凹凸がある形状で形成されている

前記(1)乃至(4)のいずれかに記載の撮像素子。

(6)

撮像素子を製造する製造装置が、

半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、

前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、

前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである

撮像素子を製造する

製造方法。

(7)

前記第1の面側から、イオン注入により第1の光電変換部を形成し、

前記第2の面側から、イオン注入により第2の光電変換部を形成する

前記(6)に記載の製造方法。

(8)

前記第1の面側に下部電極と上部電極で挟持された有機光電変換膜を含む第3の光電変換部をさらに形成する

前記(7)に記載の製造方法。

(9)

前記第1の面側から、イオン注入により第3の光電変換部を形成する

前記(7)に記載の製造方法。

(10)

前記第1の光電変換部を形成する前に、前記第1の面に凹凸を形成する

前記(6)乃至(9)のいずれかに記載の製造方法。

(11)

前記半導体基板は、SOI (Silicon On Insulator) 基板である

前記(6)乃至(10)のいずれかに記載の製造方法。

(12)

半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積

層された第1の光電変換部と第2の光電変換部を備え、

前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、

前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである

撮像素子と、

前記撮像素子からの信号を処理する処理部と

を備える電子機器。

符号の説明

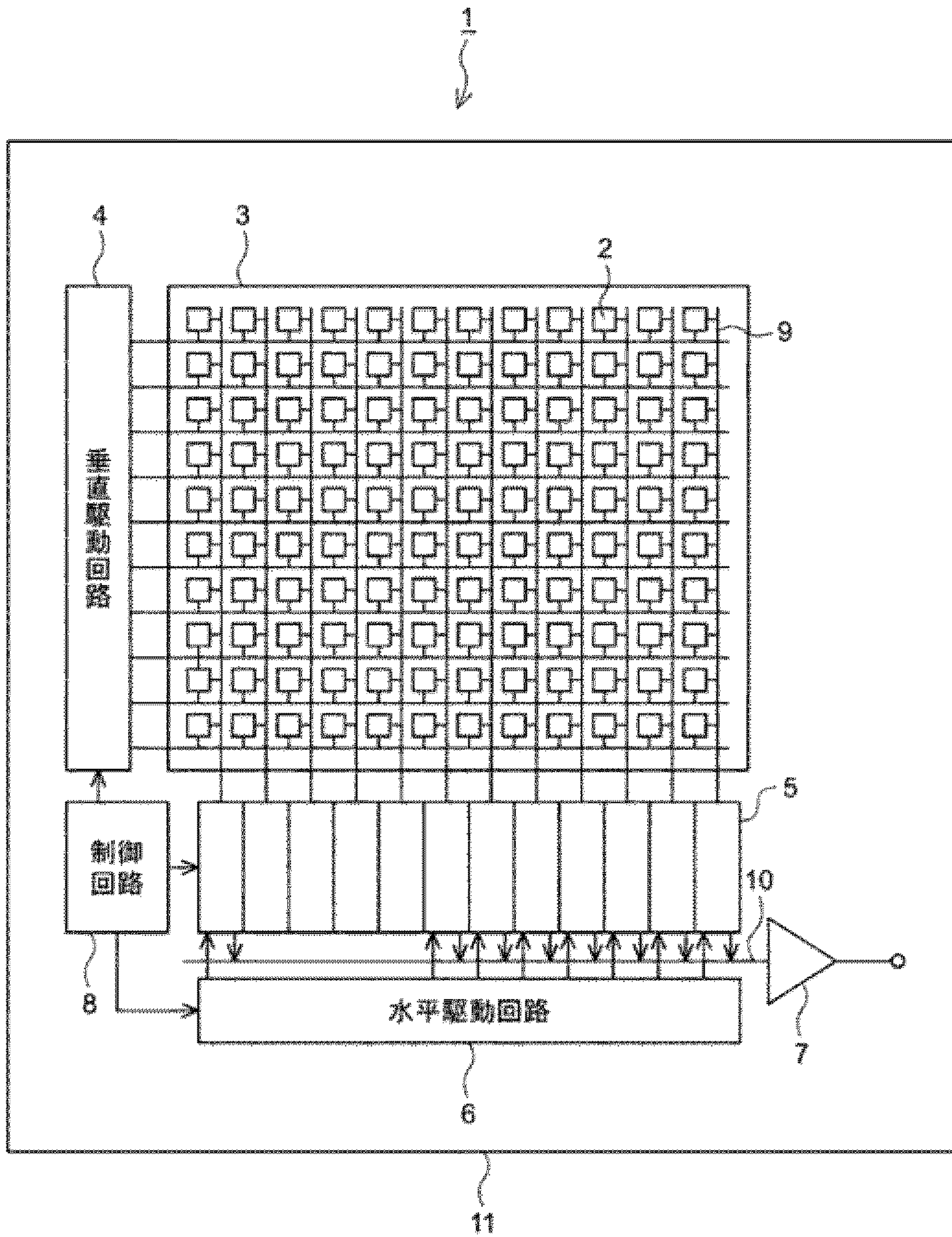
[0236] 1 撮像素子, 2 画素, 3 画素領域, 4 垂直駆動回路, 5
カラム信号処理回路, 6 水平駆動回路, 7 出力回路, 8 制御
回路, 9 垂直信号線, 10 水平信号線, 11 基板, 12 工
程, 15 光電変換領域, 16 ウェル領域, 17 半導体基板,
18 p型半導体領域, 19 n型半導体領域, 20 p型半導体領域
, 21 n型半導体領域, 22 p型半導体領域, 23 ゲート電極
, 27 多層配線層, 28 配線, 29 層間絶縁膜, 32 貫通
電極, 33 絶縁膜, 34a 上部電極, 34b 下部電極, 35
絶縁膜, 36a 有機光電変換膜, 36b パッシベーション膜,
40 ゲート電極, 41 ゲート電極, 42 ゲート電極, 43 ド
レイン領域, 44 ドレイン領域, 45 ドレイン領域, 46 ドレ
イン領域, 51 平坦化膜, 52 オンチップレンズ, 61 支持基
板, 101 支持基板, 131 シリコン層, 201 SOI基板,
202 BOX層, 301 p型半導体領域, 302 n型半導体領
域, 303 p型半導体領域, 304 n型半導体領域, 305 p
型半導体領域, 306 n型半導体領域, 307 p型半導体領域,
308, 309 ゲート電極, 351 支持基板, 401 p型半導体
領域, 402 n型半導体領域, 403 p型半導体領域

請求の範囲

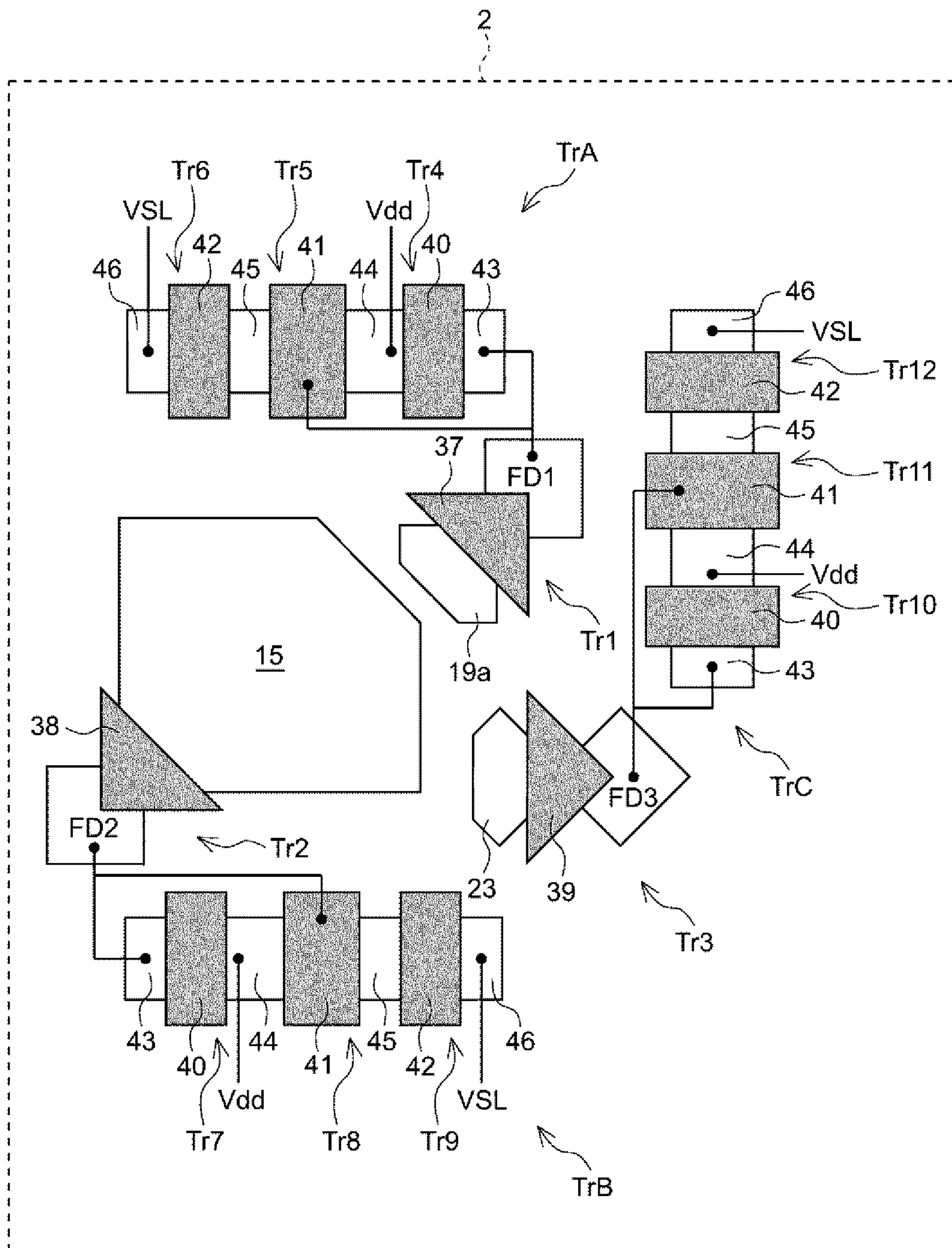
- [請求項1] 半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、
 前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、
 前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである
 撮像素子。
- [請求項2] 前記第1の光電変換部の不純物の濃度が薄い側と、前記第2の光電変換部の不純物の濃度が薄い側が相対している
 請求項1に記載の撮像素子。
- [請求項3] 前記第1の面側に積層され、下部電極と上部電極で挟持された有機光電変換膜を含む第3の光電変換部をさらに備える
 請求項1に記載の撮像素子。
- [請求項4] 前記半導体基板内に、第3の光電変換部をさらに備える
 請求項1に記載の撮像素子。
- [請求項5] 前記第1の光電変換部の前記第1の面側は、凹凸がある形状で形成されている
 請求項1に記載の撮像素子。
- [請求項6] 撮像素子を製造する製造装置が、
 半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、
 前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、
 前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである
 撮像素子を製造する
 製造方法。

- [請求項7] 前記第1の面側から、イオン注入により第1の光電変換部を形成し、
前記第2の面側から、イオン注入により第2の光電変換部を形成する
請求項6に記載の製造方法。
- [請求項8] 前記第1の面側に下部電極と上部電極で挟持された有機光電変換膜を含む第3の光電変換部をさらに形成する
請求項7に記載の製造方法。
- [請求項9] 前記第1の面側から、イオン注入により第3の光電変換部を形成する
請求項7に記載の製造方法。
- [請求項10] 前記第1の光電変換部を形成する前に、前記第1の面に凹凸を形成する
請求項6に記載の製造方法。
- [請求項11] 前記半導体基板は、SOI (Silicon On Insulator) 基板である
請求項6に記載の製造方法。
- [請求項12] 半導体基板の第1の面と、前記第1の面と対向する第2の面との間に、積層された第1の光電変換部と第2の光電変換部を備え、
前記第1の光電変換部の不純物プロファイルが、前記第1の面側にピークを有するプロファイルであり、
前記第2の光電変換部の不純物プロファイルが、前記第2の面側にピークを有するプロファイルである
撮像素子と、
前記撮像素子からの信号を処理する処理部と
を備える電子機器。

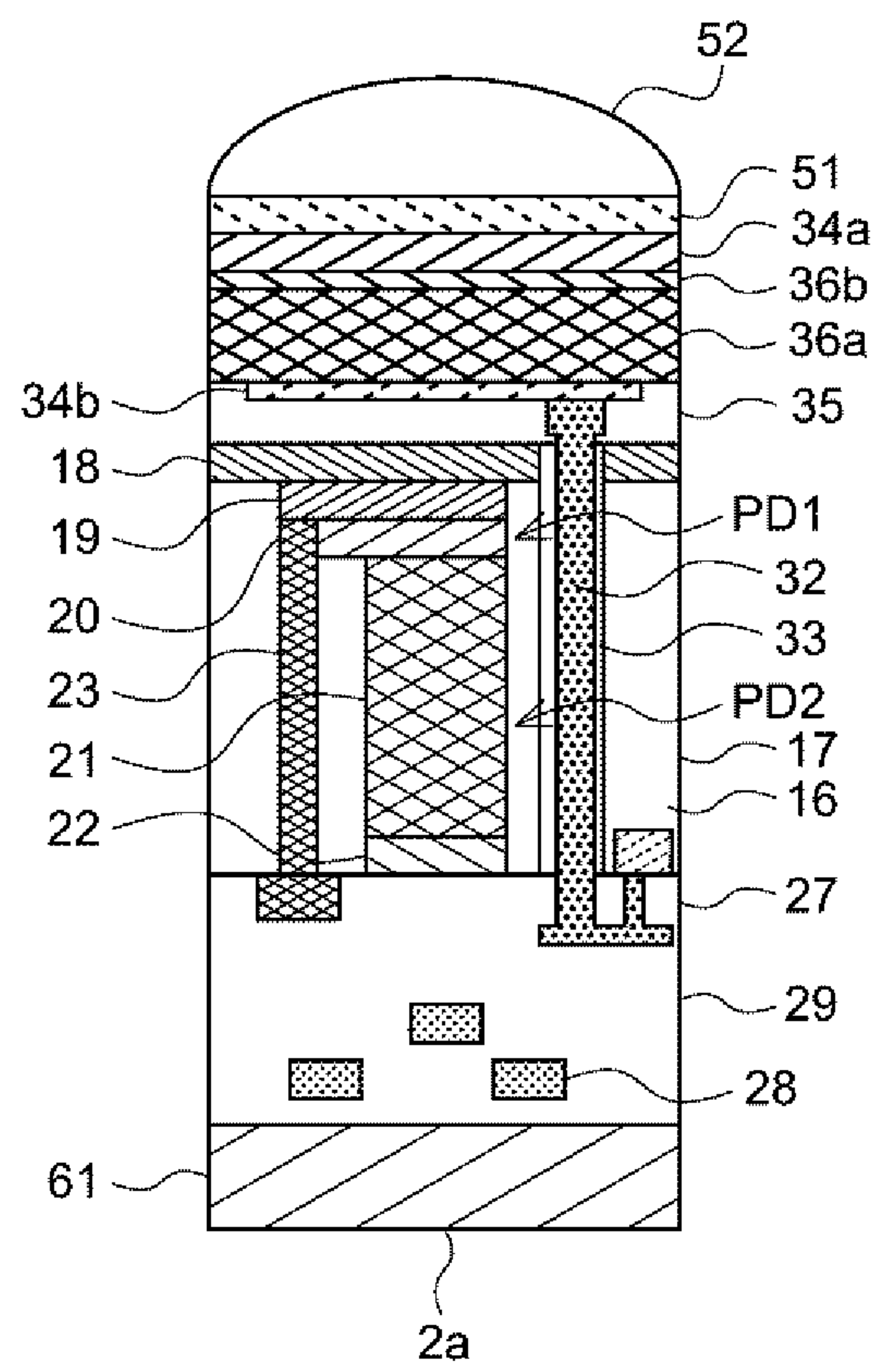
[図1]
FIG. 1



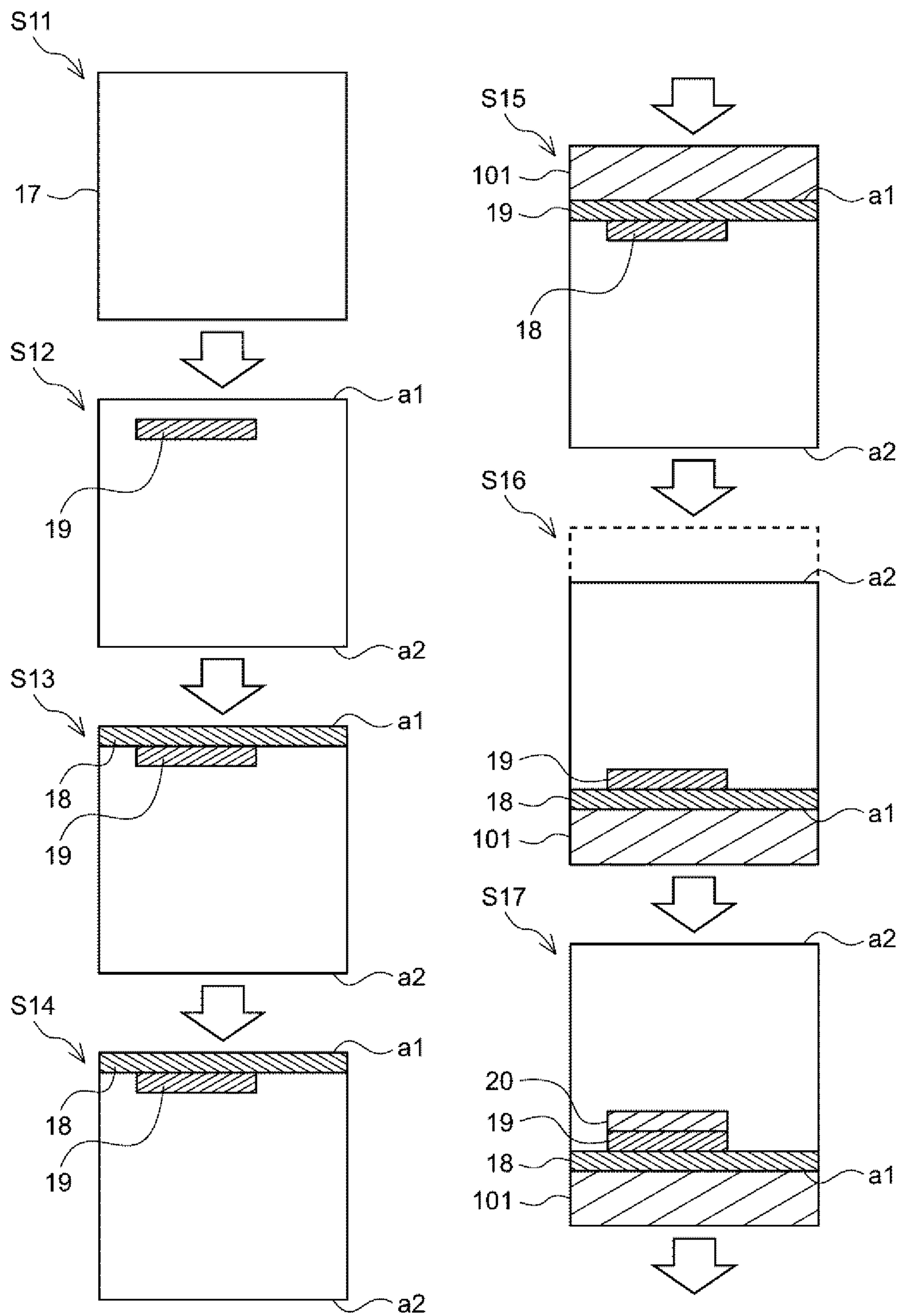
[図2]
FIG.2



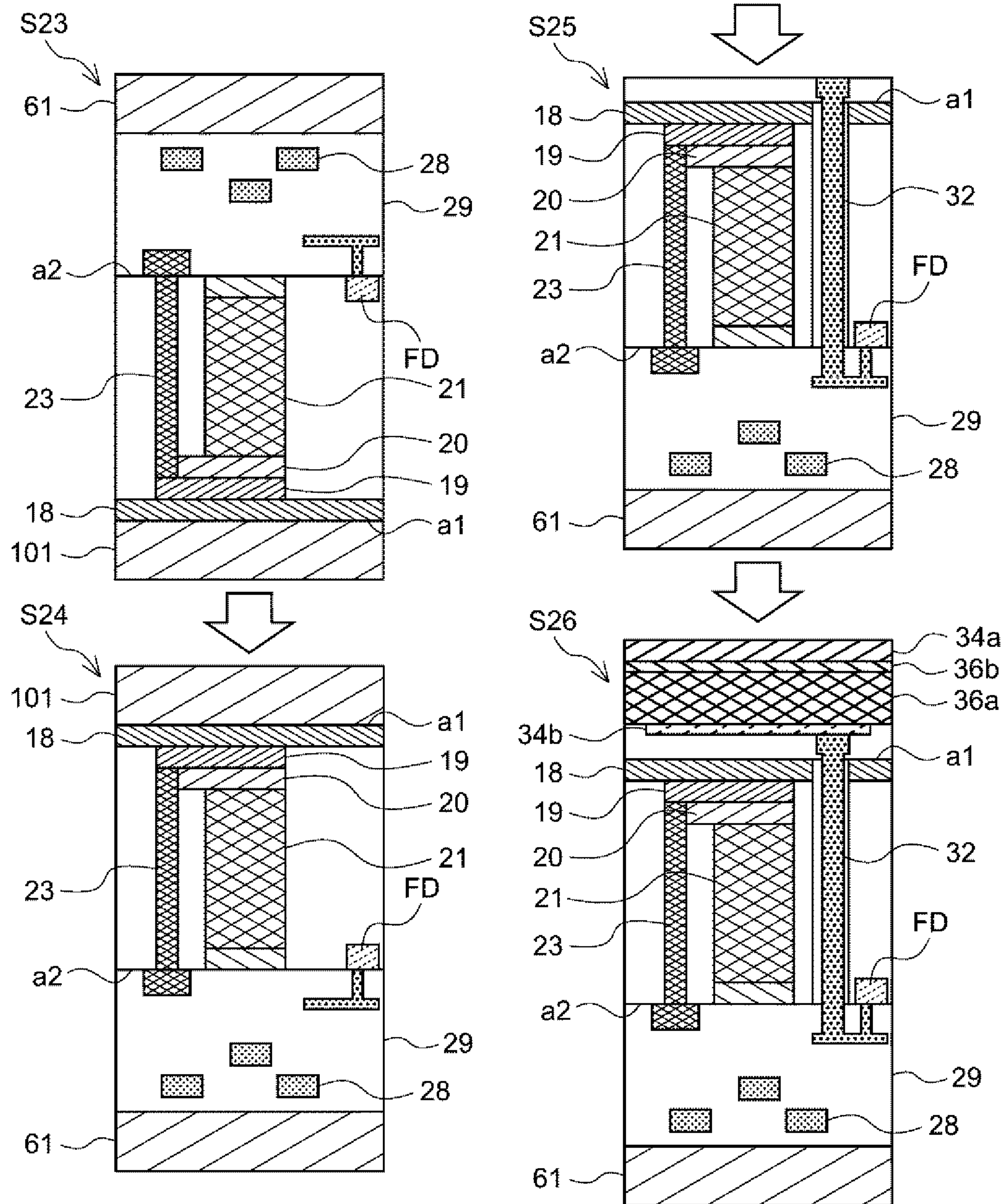
[図3]
FIG.3



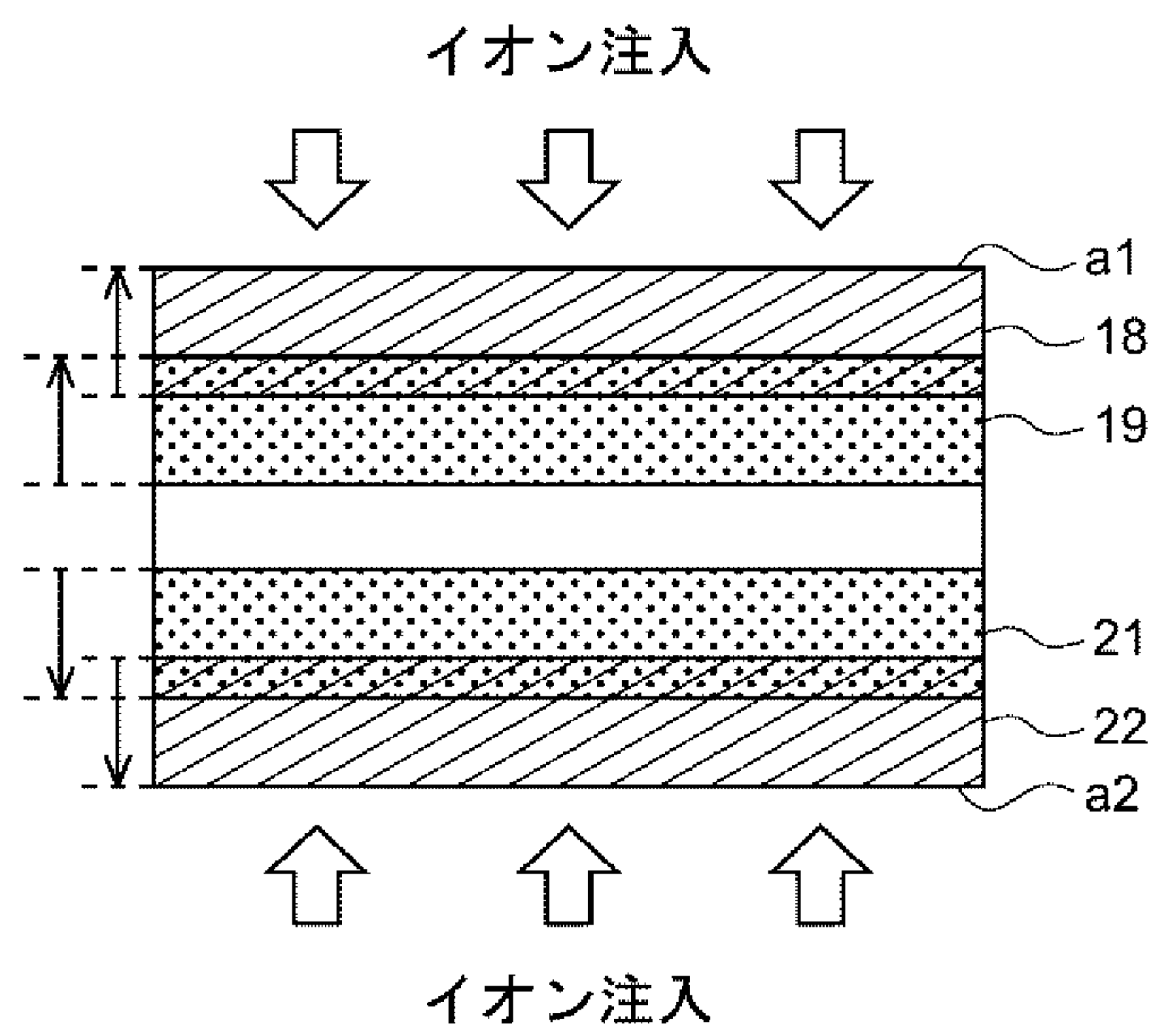
[図4]
FIG.4



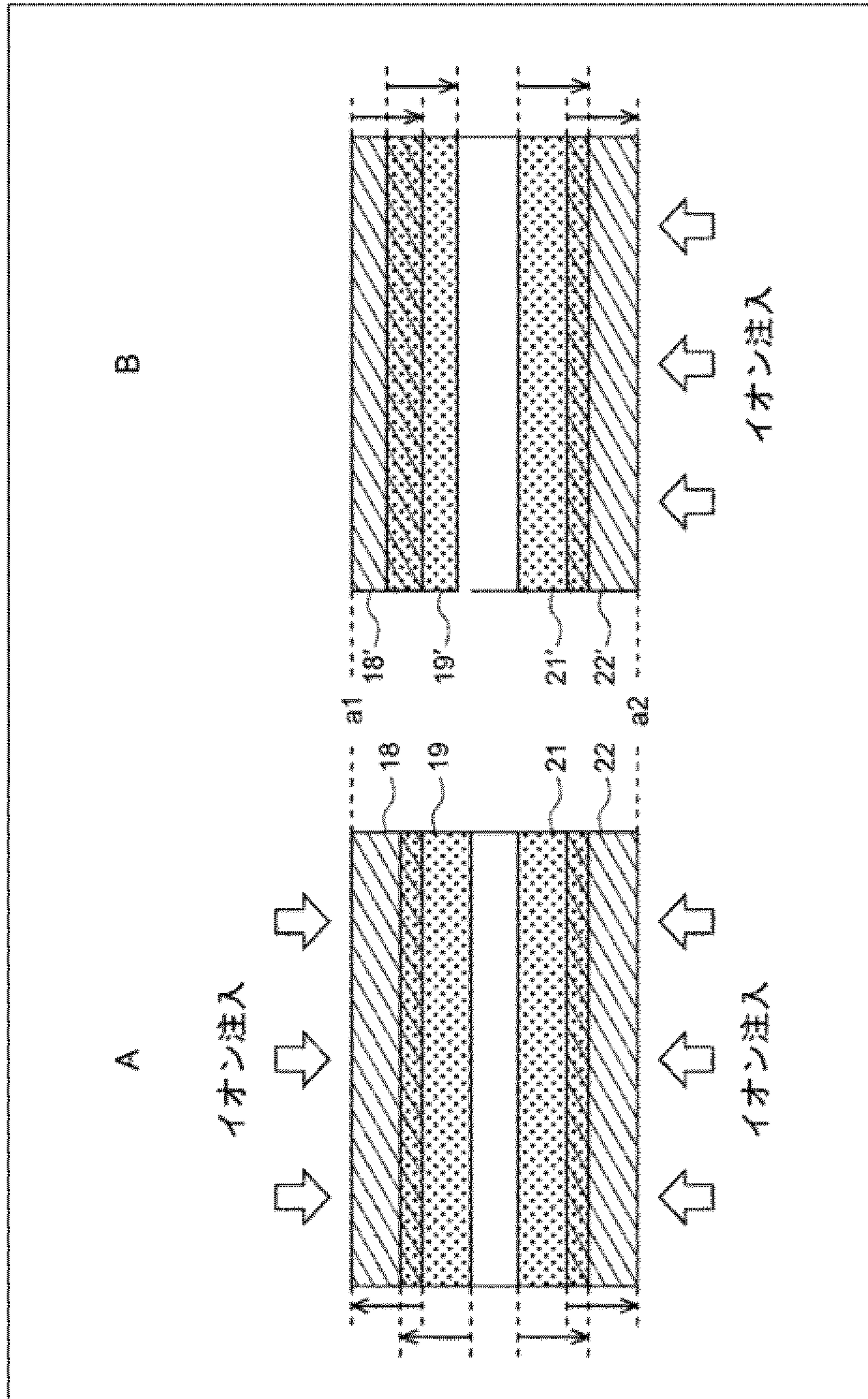
[図6]
FIG.6



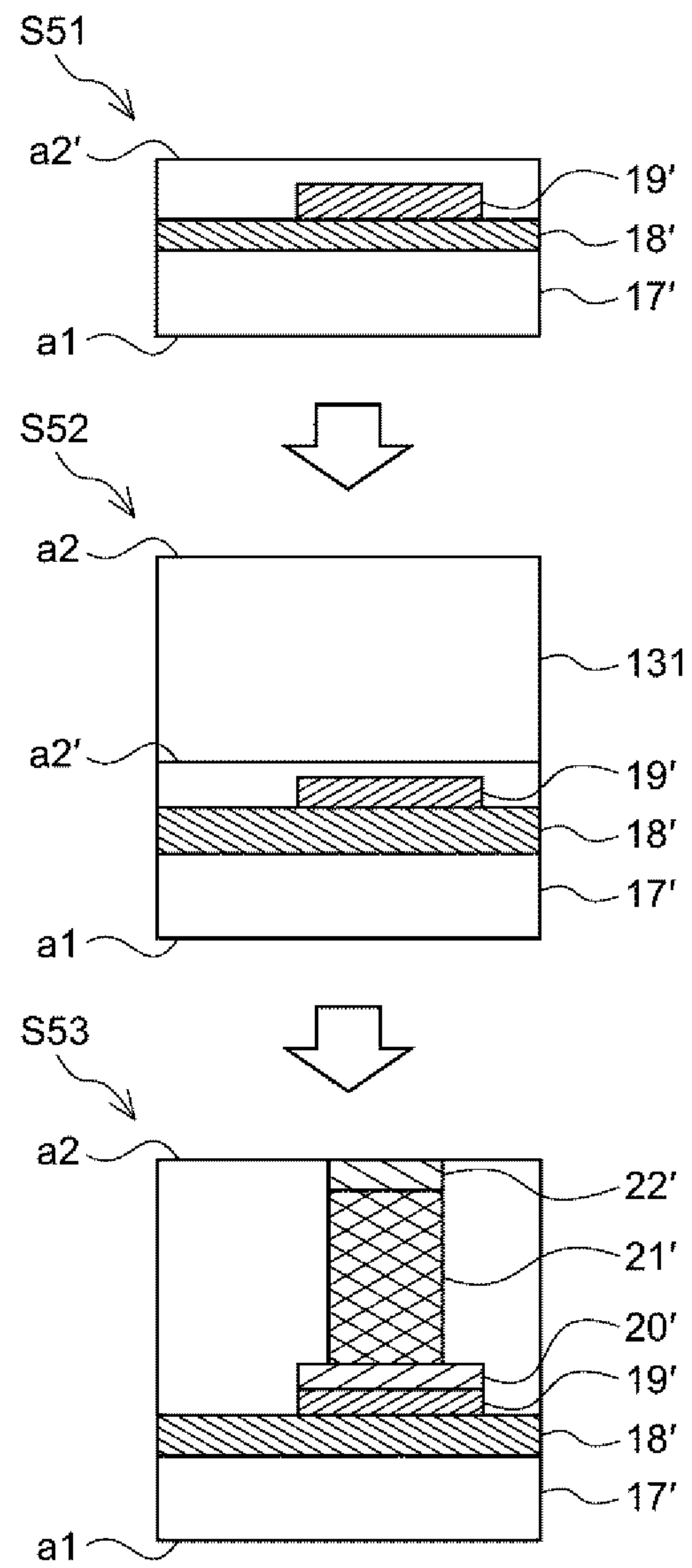
[図7]
FIG.7



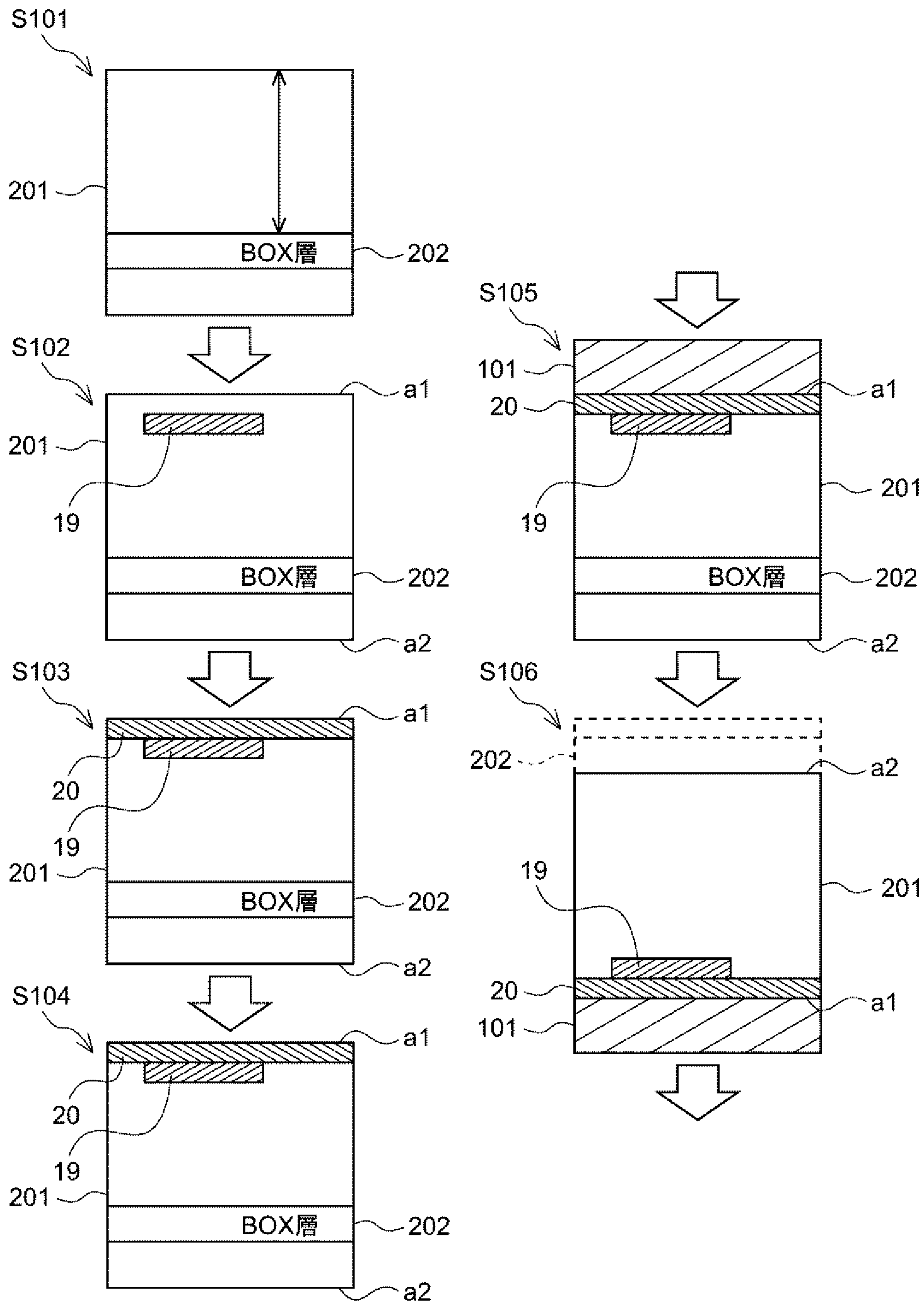
[図8]
FIG.8



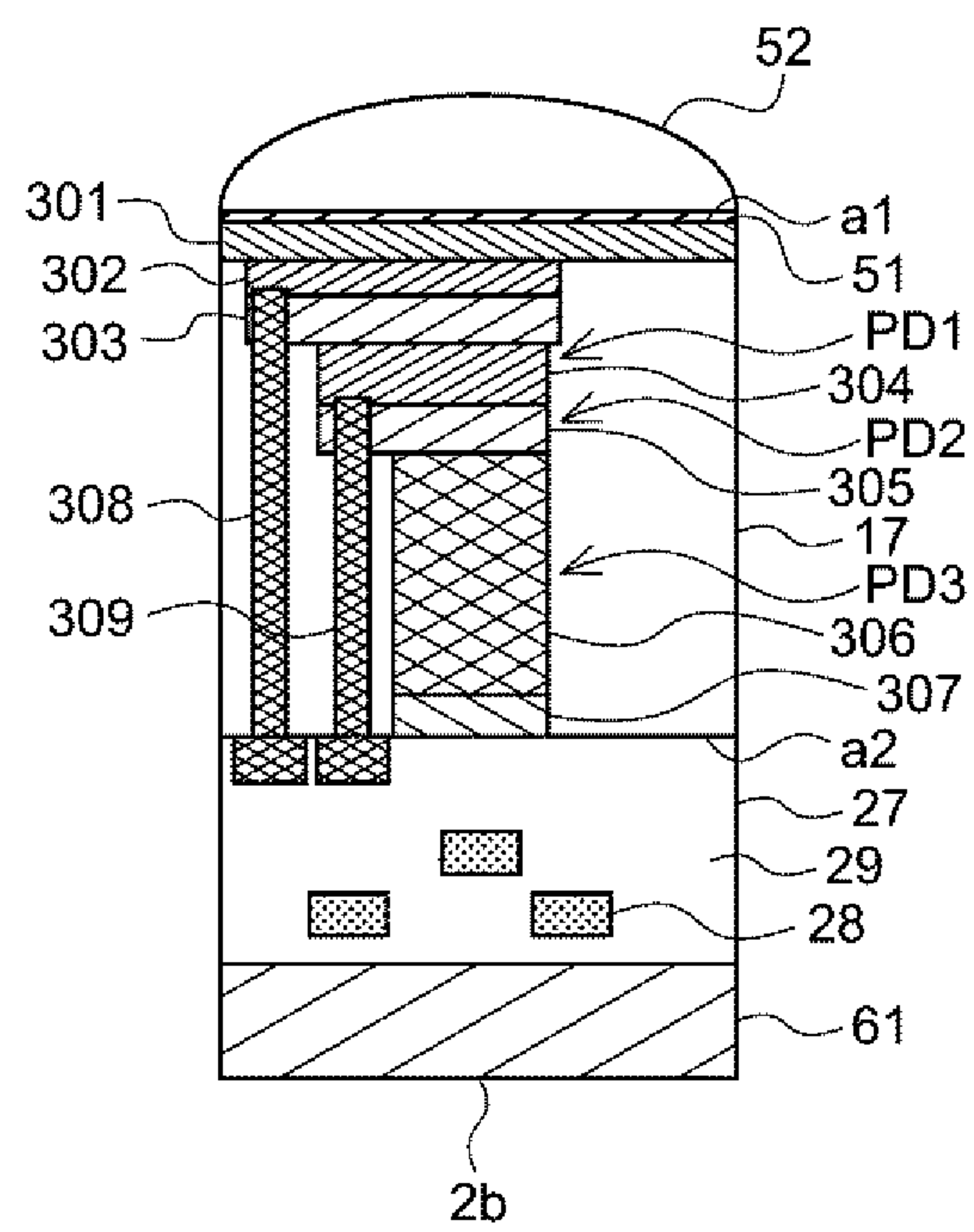
[図9]
FIG.9



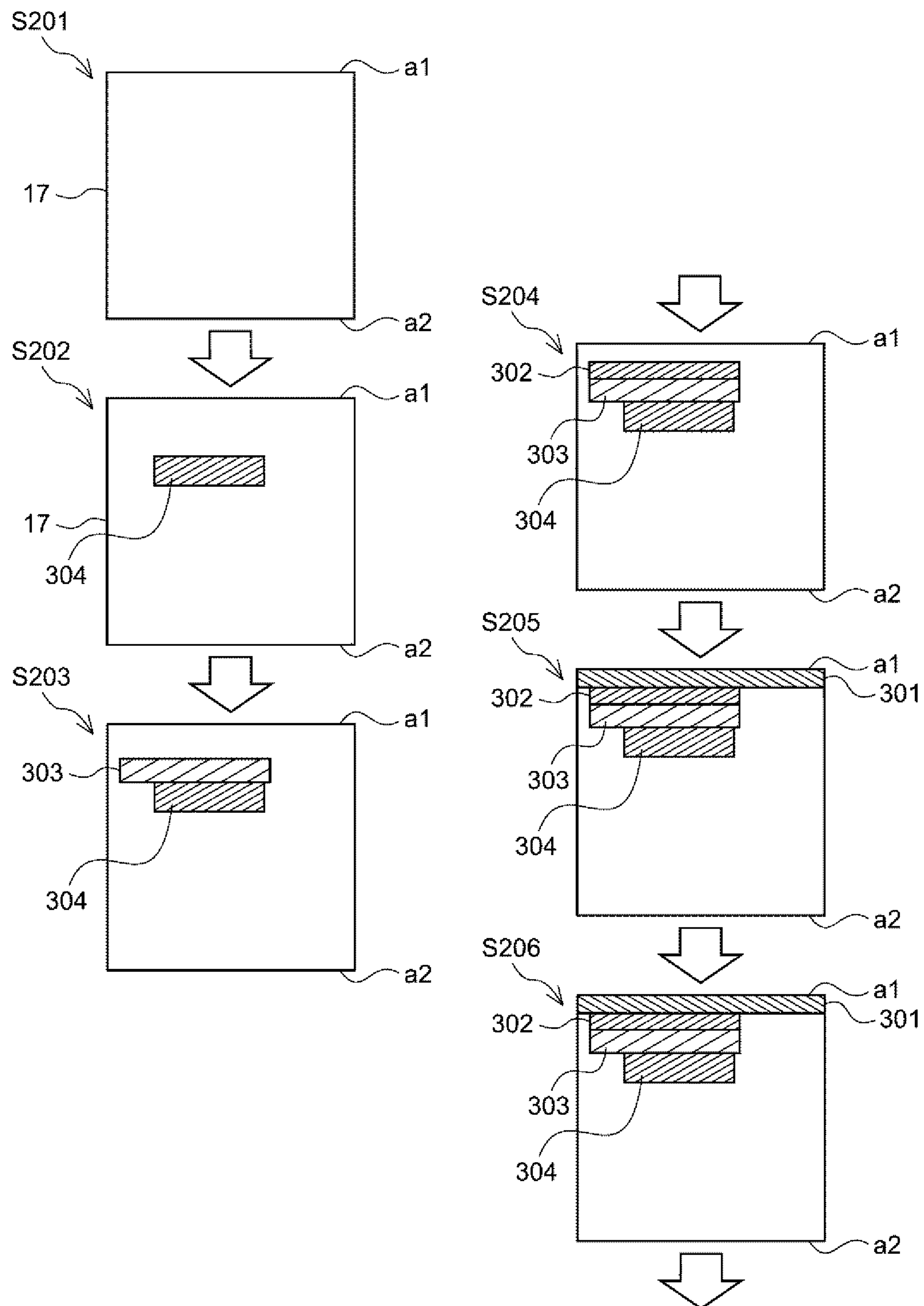
[図10]
FIG.10



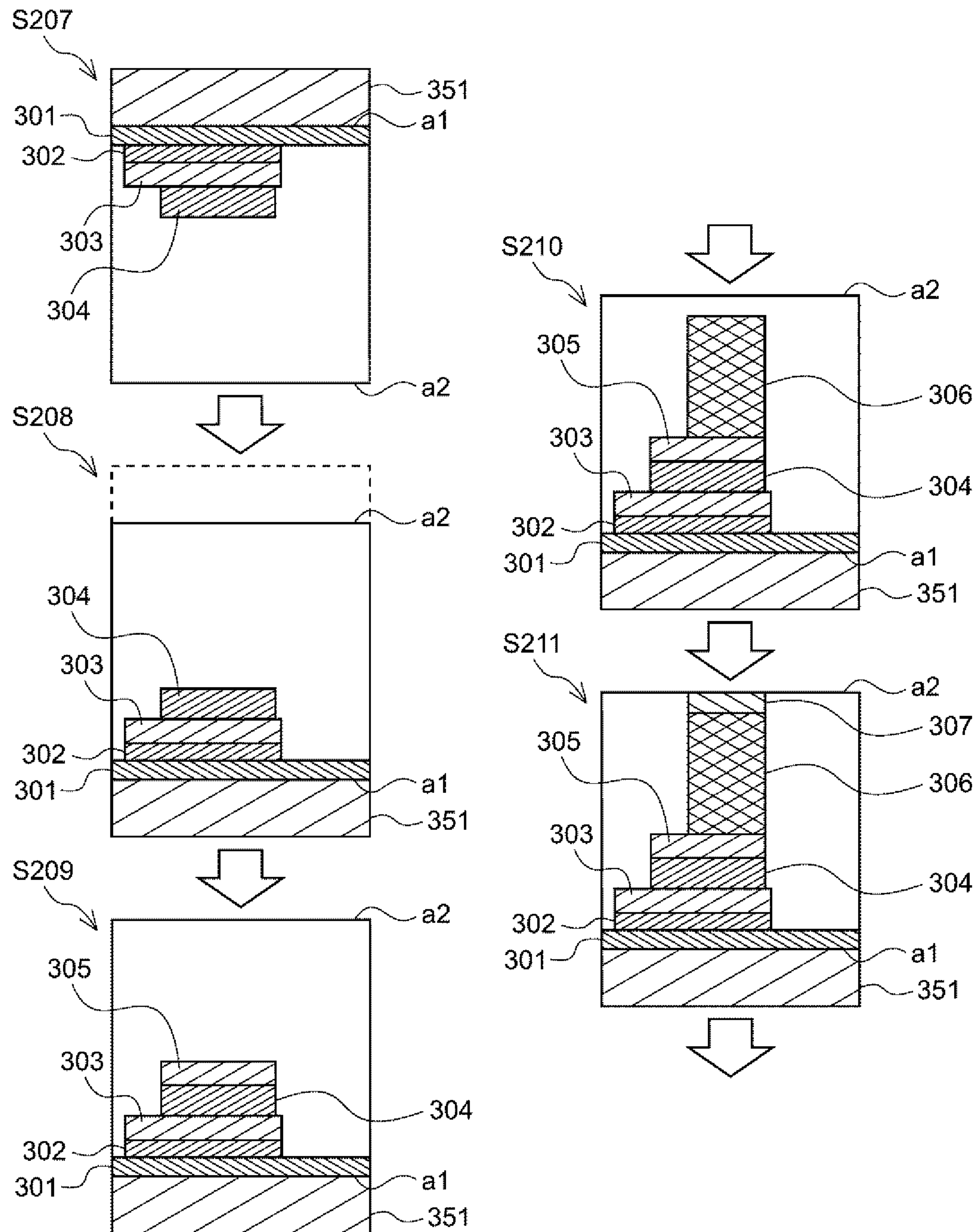
[図11]
FIG.11



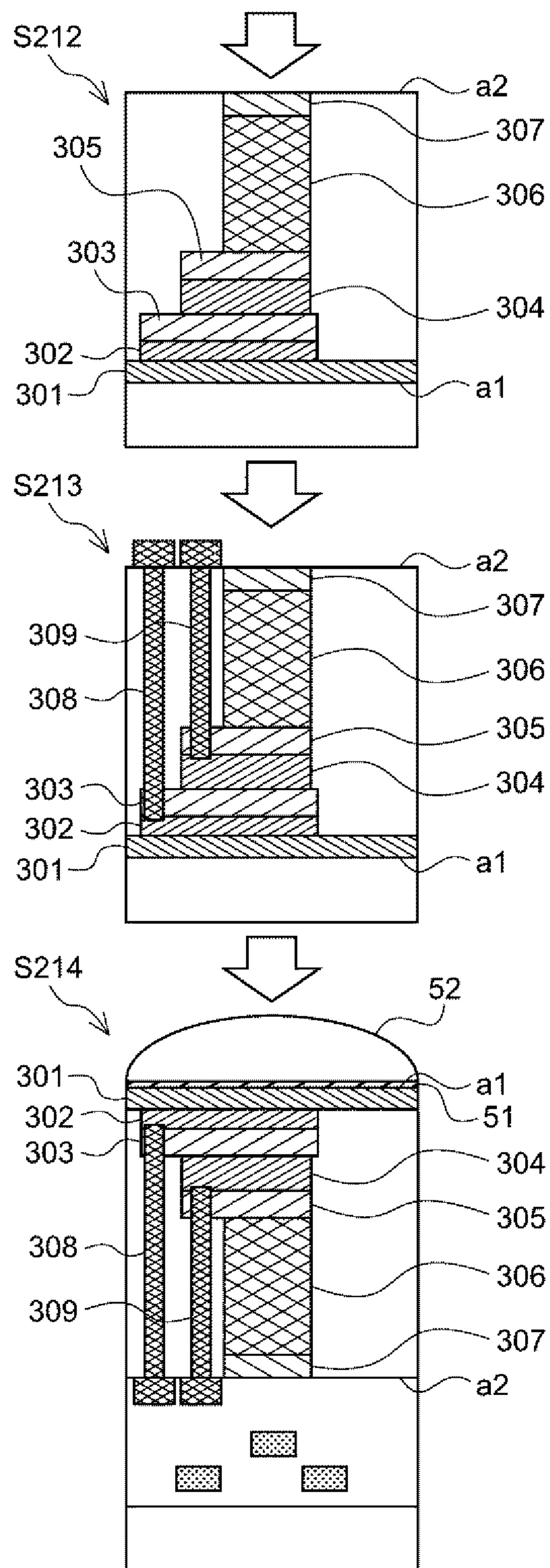
[図12]
FIG.12



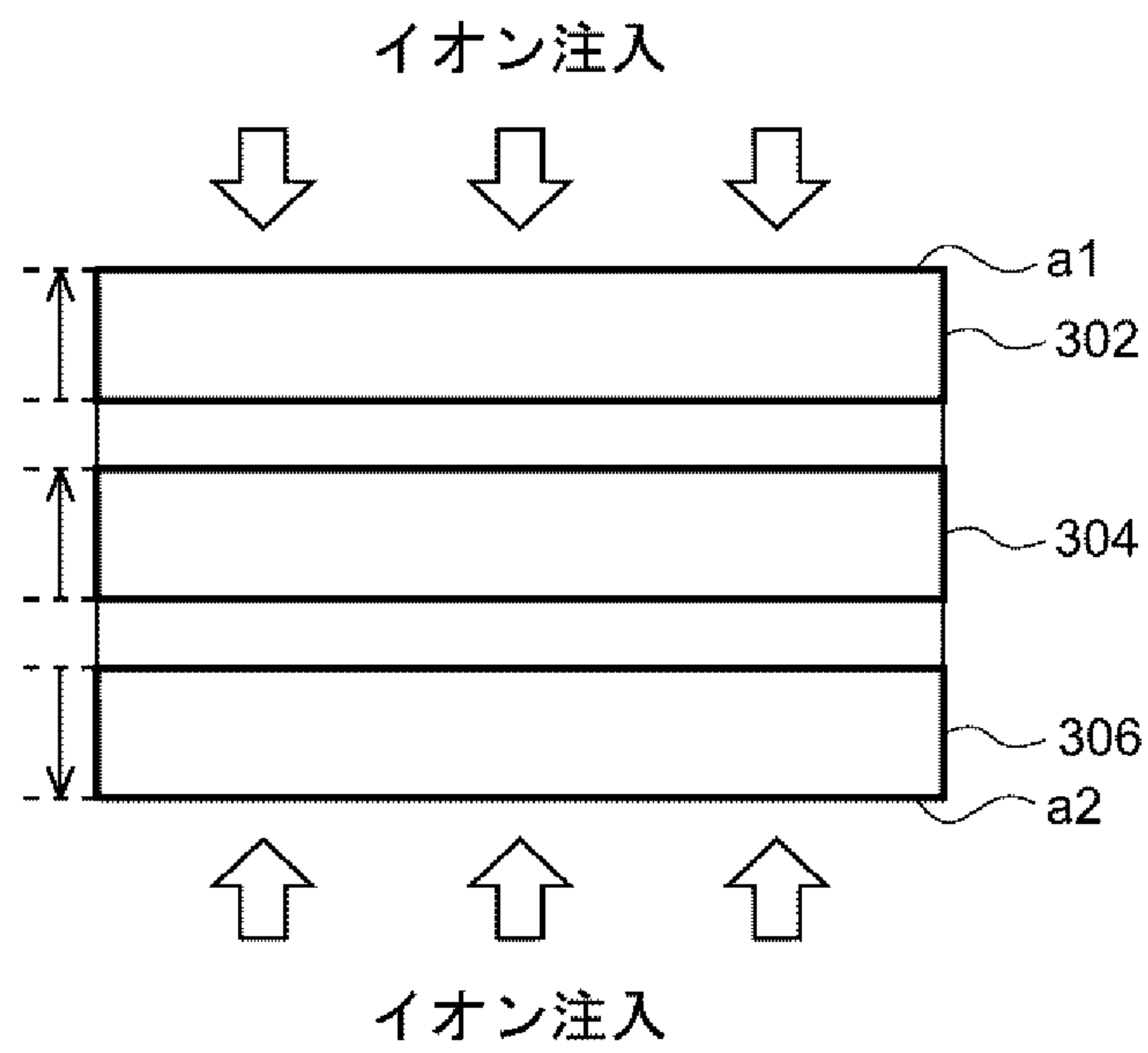
[図13]
FIG.13



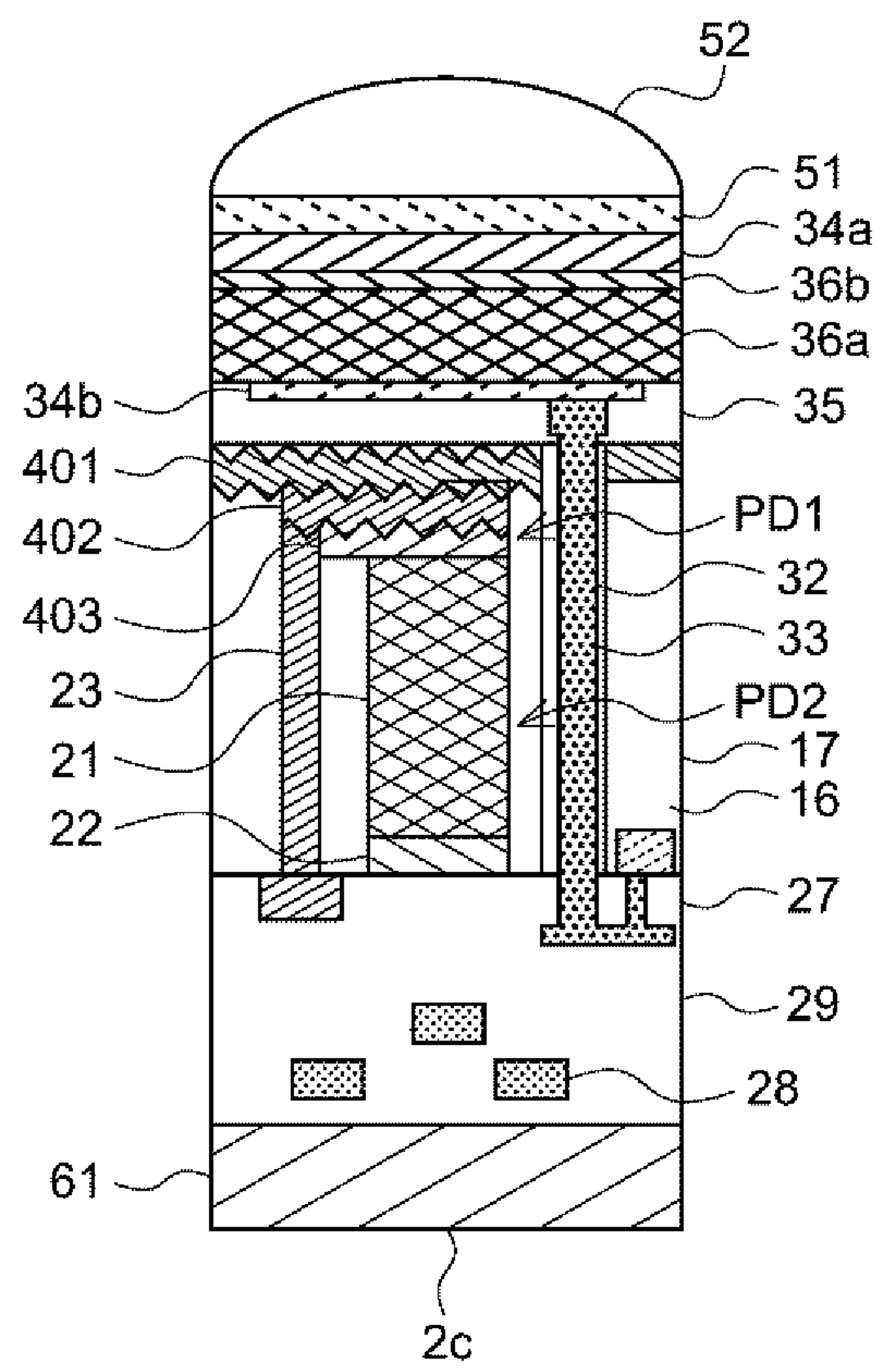
[図14]
FIG.14



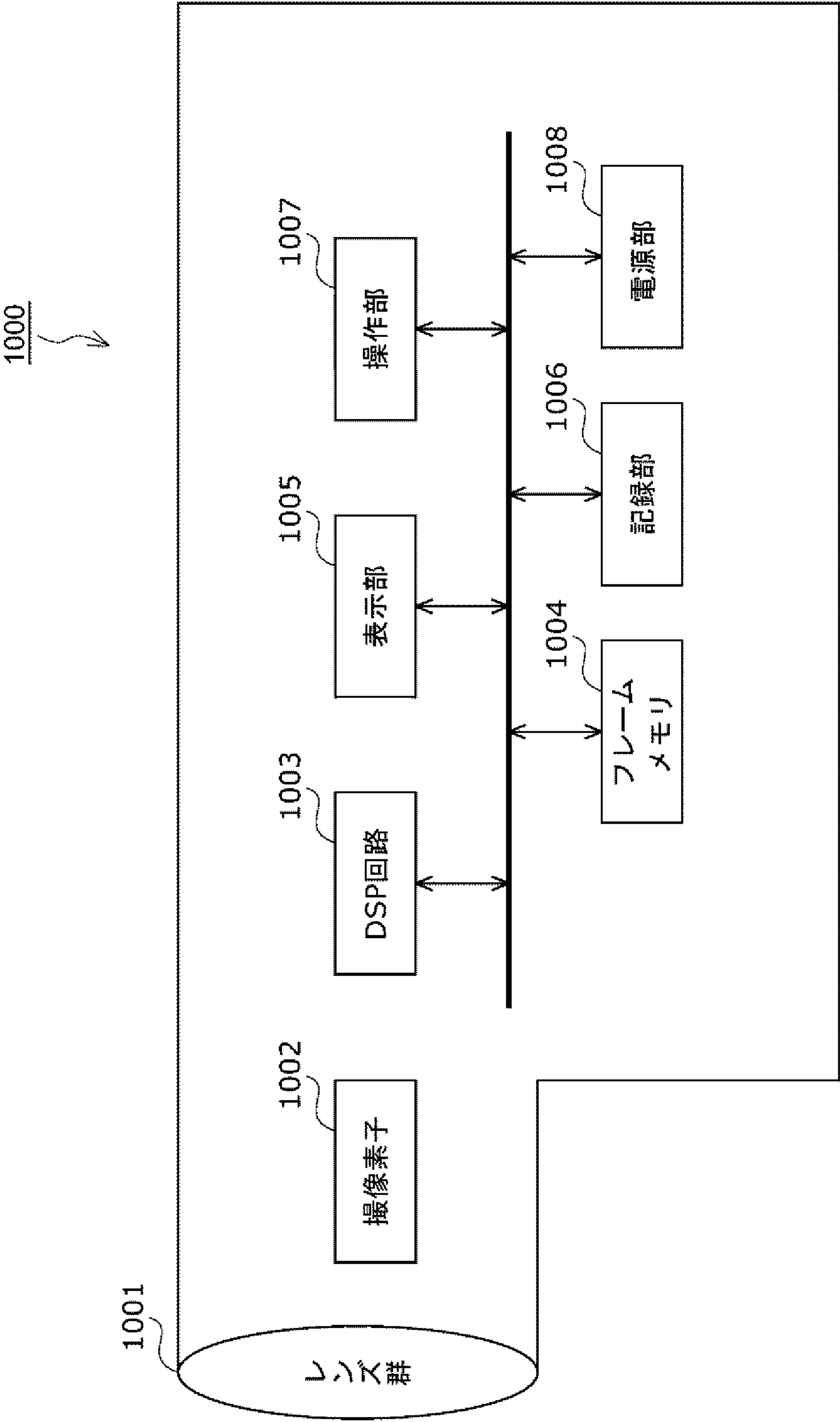
[図15]
FIG.15



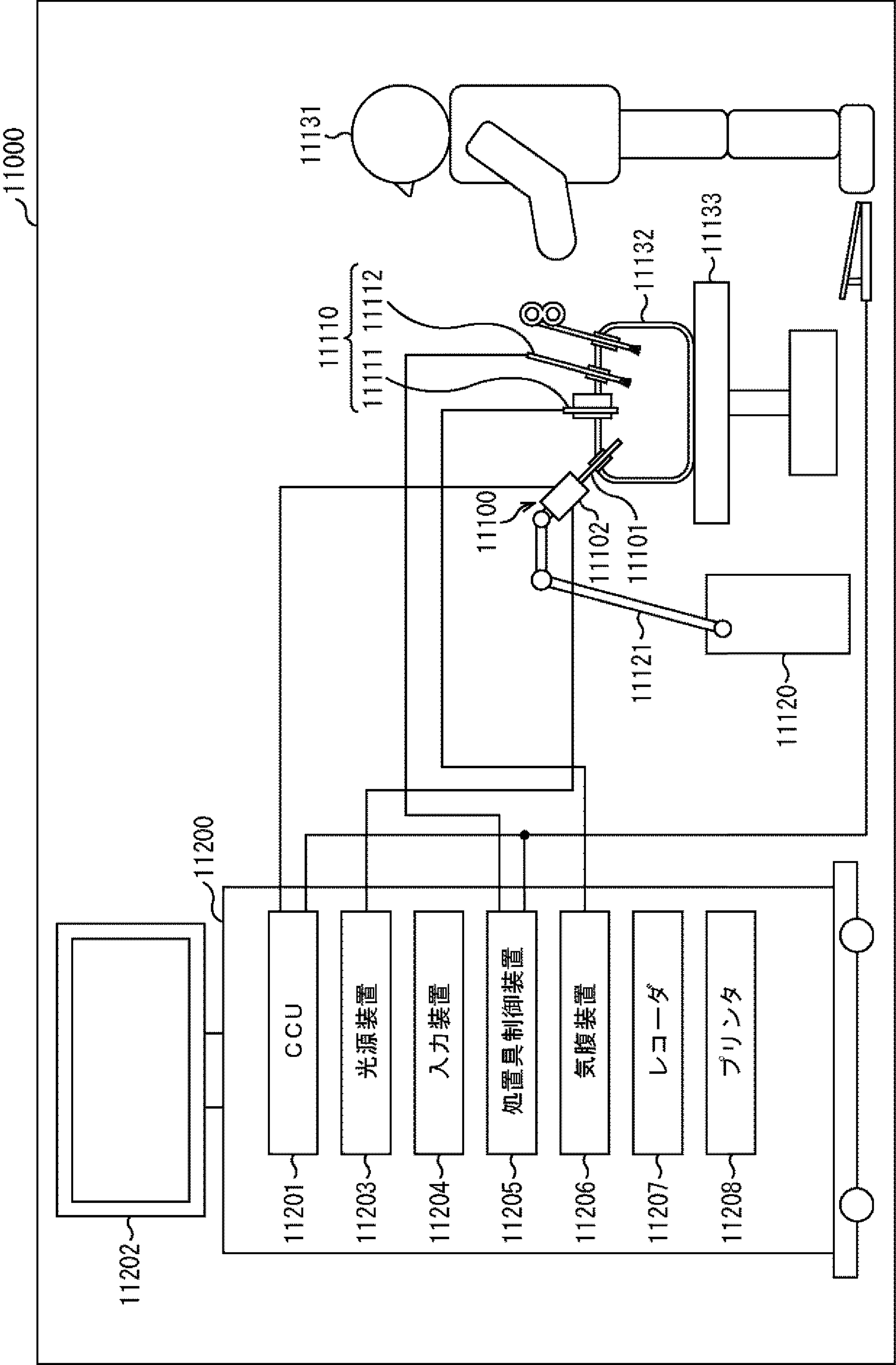
[図16]
FIG.16



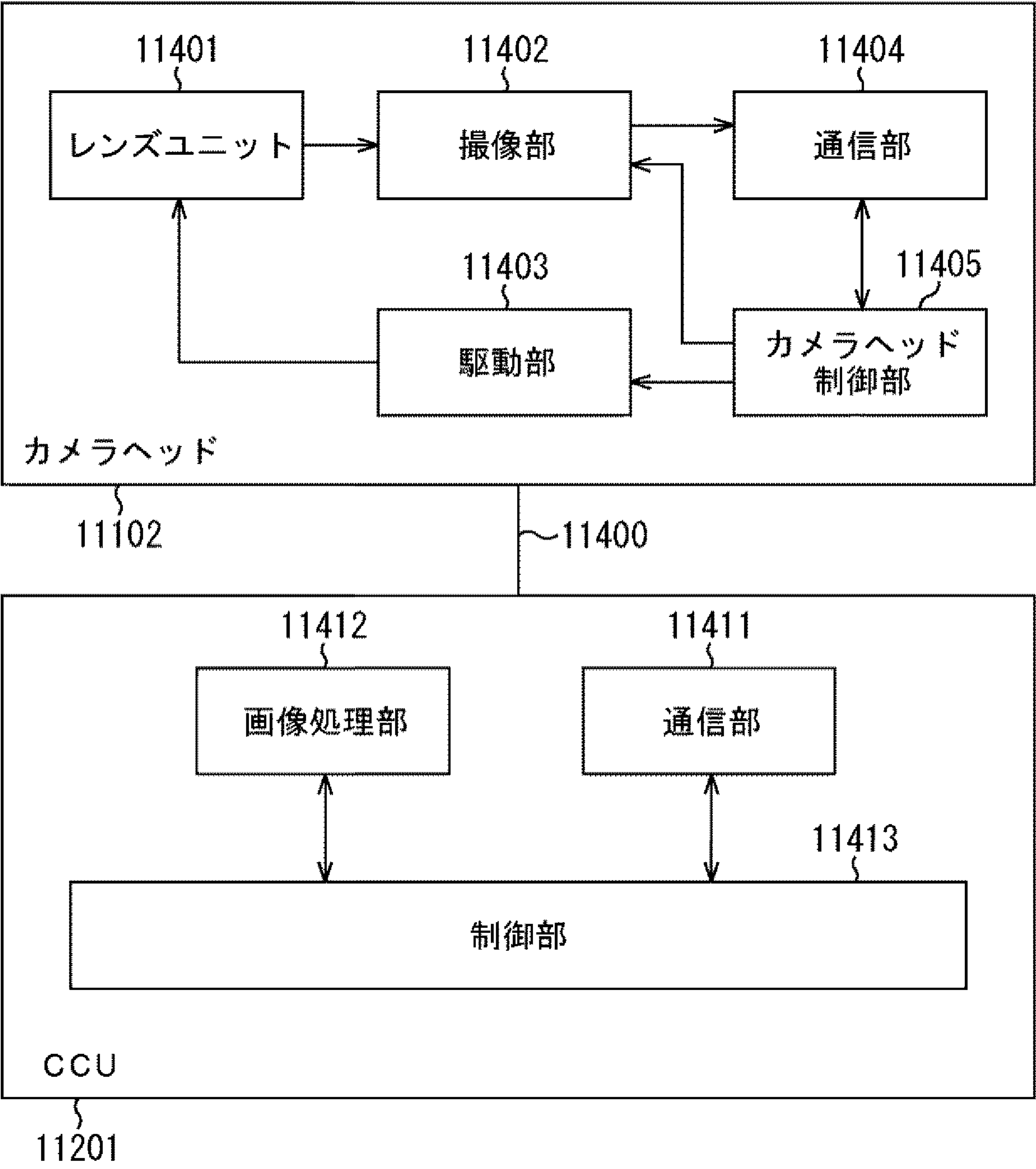
[図17]
FIG.17



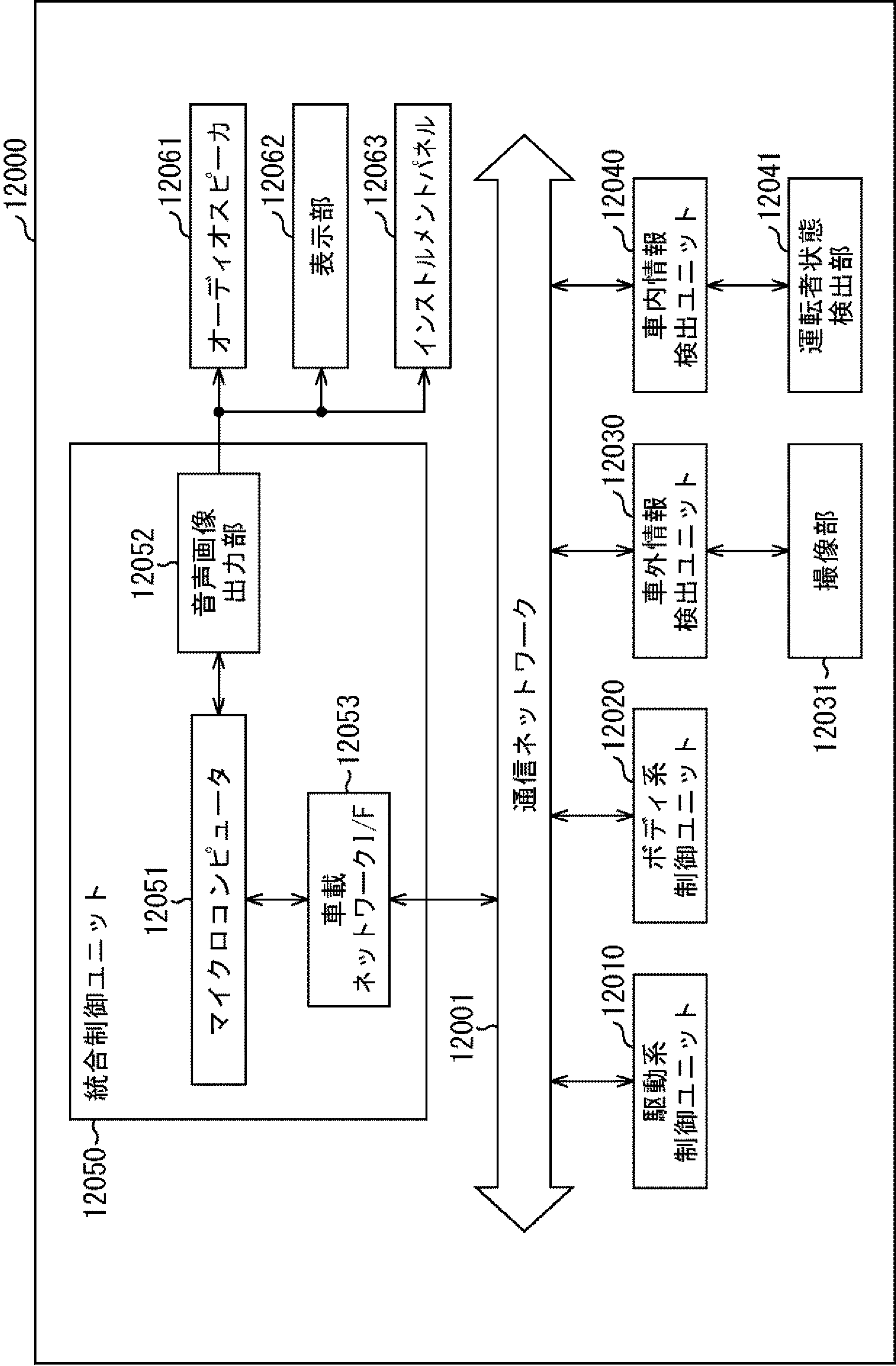
[図18]



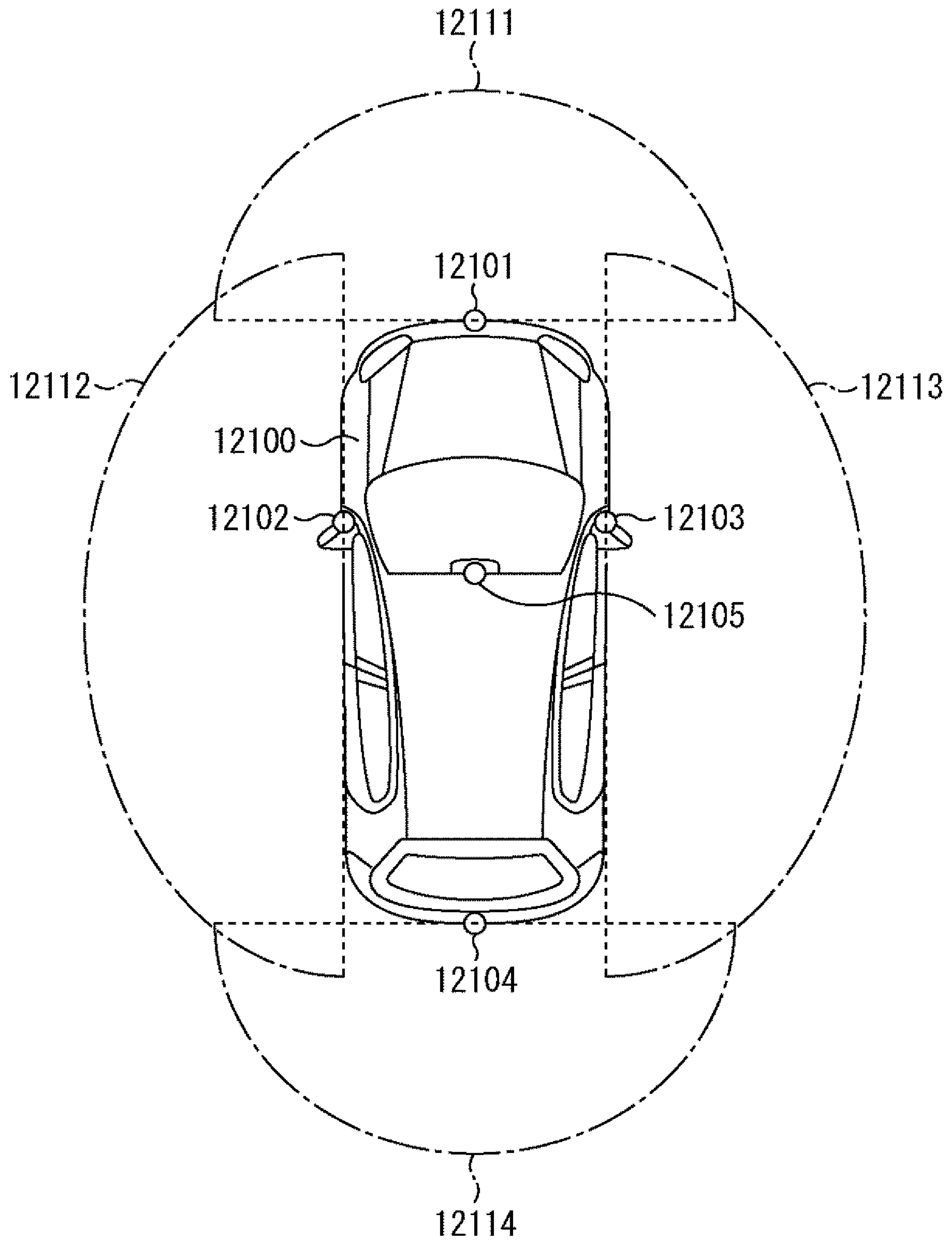
[図19]



[図20]



[図21]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/048728

A. CLASSIFICATION OF SUBJECT MATTER

H01L 27/146 (2006.01) i; H04N 5/369 (2011.01) i

FI: H01L27/146 A; H04N5/369; H01L27/146 E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/146; H04N5/369

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2021

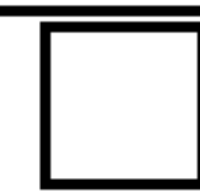
Registered utility model specifications of Japan 1996-2021

Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-11392 A (SONY CORP.) 20 January 2014 (2014-01-20) entire text, all drawings	1-12
A	JP 2013-38118 A (SONY CORP.) 21 February 2013 (2013-02-21) entire text, all drawings	1-12
A	JP 2018-206837 A (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 27 December 2018 (2018-12-27) entire text, all drawings	1-12
A	JP 2008-258498 A (NIKON CORP.) 23 October 2008 (2008-10-23) entire text, all drawings	1-12
A	WO 2016/136502 A1 (SONY CORP.) 01 September 2016 (2016-09-01) entire text, all drawings	1-12
A	JP 2013-93553 A (CANON INC.) 16 May 2013 (2013-05-16) entire text, all drawings	1-12



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

04 March 2021 (04.03.2021)

Date of mailing of the international search report

16 March 2021 (16.03.2021)

Name and mailing address of the ISA/

Japan Patent Office

3-4-3, Kasumigaseki, Chiyoda-ku,

Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application no. PCT/JP2020/048728
--

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2014-11392 A	20 Jan. 2014	US 2014/0001454 A1 entire text, all drawings	
JP 2013-38118 A	21 Feb. 2013	CN 103531606 A US 2013/0032919 A1 entire text, all drawings	
JP 2018-206837 A	27 Dec. 2018	CN 102917179 A (Family: none)	
JP 2008-258498 A	23 Oct. 2008	(Family: none)	
WO 2016/136502 A1	01 Sep. 2016	US 2018/0040653 A1 entire text, all drawings	
JP 2013-93553 A	16 May 2013	CN 107251224 A US 2013/0082343 A1 entire text, all drawings	

国際調査報告		国際出願番号 PCT/JP2020/048728
A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 27/146(2006.01)i; H04N 5/369(2011.01)i FI: H01L27/146 A; H04N5/369; H01L27/146 E		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01L27/146; H04N5/369		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2021年 日本国実用新案登録公報 1996 - 2021年 日本国登録実用新案公報 1994 - 2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-11392 A（ソニー株式会社）20.01.2014（2014 - 01 - 20） 全文，全図	1-12
A	JP 2013-38118 A（ソニー株式会社）21.02.2013（2013 - 02 - 21） 全文，全図	1-12
A	JP 2018-206837 A（ソニーセミコンダクタソリューションズ株式会社）27.12.2018 （2018 - 12 - 27） 全文，全図	1-12
A	JP 2008-258498 A（株式会社ニコン）23.10.2008（2008 - 10 - 23） 全文，全図	1-12
A	WO 2016/136502 A1（ソニー株式会社）01.09.2016（2016 - 09 - 01） 全文，全図	1-12
A	JP 2013-93553 A（キヤノン株式会社）16.05.2013（2013 - 05 - 16） 全文，全図	1-12
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献		“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献
国際調査を完了した日 04.03.2021		国際調査報告の発送日 16.03.2021
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 柴山 将隆 5F 3035 電話番号 03-3581-1101 内線 3559

引用文献			公表日	パテントファミリー文献	公表日
JP	2014-11392	A	20.01.2014	US 2014/0001454 A1 全文, 全図 CN 103531606 A	
JP	2013-38118	A	21.02.2013	US 2013/0032919 A1 全文, 全図 CN 102917179 A	
JP	2018-206837	A	27.12.2018	(ファミリーなし)	
JP	2008-258498	A	23.10.2008	(ファミリーなし)	
WO	2016/136502	A1	01.09.2016	US 2018/0040653 A1 全文, 全図 CN 107251224 A	
JP	2013-93553	A	16.05.2013	US 2013/0082343 A1 全文, 全図	