

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2019-525485

(P2019-525485A)

(43) 公表日 令和1年9月5日(2019.9.5)

(51) Int.Cl.

HO1S 5/183 (2006.01)
HO1S 5/42 (2006.01)

F 1

HO1S 5/183
HO1S 5/42

テーマコード(参考)

5F173

審査請求 有 予備審査請求 未請求 (全 26 頁)

(21) 出願番号 特願2019-507082 (P2019-507082)
 (86) (22) 出願日 平成29年8月8日 (2017.8.8)
 (85) 翻訳文提出日 平成31年2月27日 (2019.2.27)
 (86) 國際出願番号 PCT/US2017/045965
 (87) 國際公開番号 WO2018/031582
 (87) 國際公開日 平成30年2月15日 (2018.2.15)
 (31) 優先権主張番号 62/372,126
 (32) 優先日 平成28年8月8日 (2016.8.8)
 (33) 優先権主張国・地域又は機関
米国(US)

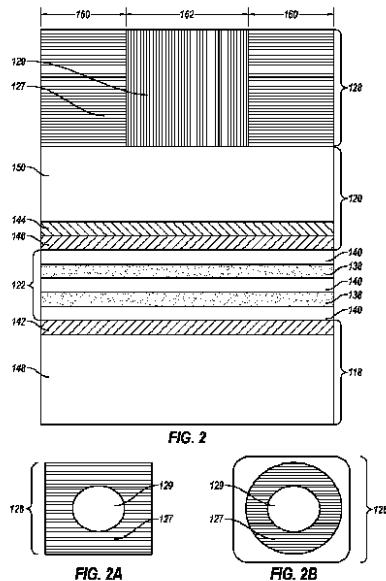
(71) 出願人 500078303
フィニサー コーポレイション
アメリカ合衆国 カリフォルニア州 94
089 サニーベイル モフェット パー
ク ドライブ 1389
(74) 代理人 100105957
弁理士 恩田 誠
(74) 代理人 100068755
弁理士 恩田 博宣
(74) 代理人 100142907
弁理士 本田 淳

最終頁に続く

(54) 【発明の名称】エッチングされた平坦化V C S E L

(57) 【要約】

エッチングされた平坦化V C S E Lは、MQW(138, 140)を含む活性領域(122)と、活性領域上のプロッキング領域(127, 160)であって、InGaPから形成されるとともにその内部にアーチャを画定するプロッキング領域と、アーチャに導電性チャネルコア(129, 162)であってAlGaAsから形成され導電性チャネルコアと、を含み、導電性チャネルコアおよびプロッキング領域は分離領域(128)を形成する。V C S E Lはスペーサ層(148, 150)を含みうる。V C S E Lを作製する方法は、活性領域を形成することと、活性領域上にプロッキング領域を形成することと、プロッキング領域にアーチャをエッチングすることと、プロッキング領域のアーチャに導電性チャネルコアを形成することと、を含む。別のエッチングされた平坦化V C S E Lは、活性領域と、活性領域上の導電領域であって、その内部にアーチャを画定する導電領域と、アーチャにプロッキングコアと、を含み、プロッキングコアおよび導電領域は分離領域を形成する。V C S E Lを作製する方法は、活性領域を形成



【特許請求の範囲】**【請求項 1】**

エッティングされた平坦化垂直共振器型面発光レーザ (VCSEL) であって、

活性領域と、

前記活性領域上のプロッキング領域であって、同プロッキング領域がその内部に1つまたは複数のアーチャを画定する、プロッキング領域と、

前記プロッキング領域の1つまたは複数のアーチャに1つまたは複数の導電性チャネルコアと、
ルコアと、
を含み、

前記1つまたは複数の導電性チャネルコアおよび前記プロッキング領域は分離領域を形成する、VCSEL。 10

【請求項 2】

前記VCSELは、

前記活性領域の下の底部ミラー領域と、

前記分離領域の上の頂部ミラー領域と、

をさらに含む、請求項1に記載のVCSEL。

【請求項 3】

前記プロッキング領域は1nm～500nmの厚さを有する、請求項1に記載のVCSEL。 10

【請求項 4】

前記導電性チャネルコアは、約1ミクロン(μm)～約10ミクロン(μm)の直径を有する請求項1に記載のVCSEL。

【請求項 5】

前記プロッキング領域内に複数の導電性チャネルコアをさらに含む、請求項1に記載のVCSEL。

【請求項 6】

前記導電性チャネルコアは前記プロッキング領域よりも高い屈折率を有する、請求項1に記載のVCSEL。

【請求項 7】

前記VCSELは、酸化物アーチャ、酸化、メサ、のうちの1つまたは複数を欠いている、請求項1に記載のVCSEL。 30

【請求項 8】

前記1つまたは複数の導電性チャネルコアの頂部と一体化されているかまたは同頂部と接触している導電性ウイング層をさらに含む、請求項1に記載のVCSEL。

【請求項 9】

前記1つまたは複数の導電性チャネルコアは平坦化されている、請求項1に記載のVCSEL。

【請求項 10】

前記1つまたは複数の導電性チャネルコアおよび前記頂部ミラー領域のミラー層は平坦化されている、請求項2に記載のVCSEL。 40

【請求項 11】

請求項1に記載のVCSELを作製する方法であって、

基板上に活性領域を形成することと、

活性領域上にプロッキング領域を形成することと、

プロッキング領域に1つまたは複数のアーチャをエッティングすることと、

プロッキング領域の1つまたは複数のアーチャに1つまたは複数の導電性チャネルコアを形成することと、

を含む方法。

【請求項 12】

化学薬品を含まない1つまたは複数の領域を残しながら、エッティングを阻止する化学薬品 50

でブロッキング領域の頂部をコーティングすることと、

化学薬品を含まない1つまたは複数の領域においてブロッキング領域の1つまたは複数のアーチャをエッチングすることと、

をさらに含む、請求項11に記載の方法。

【請求項13】

MOCVDによってブロッキング領域内の1つまたは複数のアーチャを1つまたは複数の導電性チャネルコアで充填することをさらに含む、請求項12に記載の方法。

【請求項14】

前記1つまたは複数のアーチャを形成するためのエッチングの後で、かつ1つまたは複数のアーチャを1つまたは複数の導電性チャネルコアで充填する前に、エッチングを阻止する化学薬品を除去することをさらに含む、請求項12に記載の方法。10

【請求項15】

ブロッキング領域を通って延在し、かつ活性領域に接触するか、または同活性領域の上にある頂部スペーサ領域に接触するべく導電性チャネルコアを形成することをさらに含む、請求項11に記載の方法。

【請求項16】

共通ブロッキング領域内に複数の導電性チャネルコアを形成することをさらに含む、請求項11に記載の方法。

【請求項17】

1つまたは複数の導電性チャネルコアの頂部と一体化または接触するように導電性ウイング層を形成することをさらに含む、請求項11に記載の方法。20

【請求項18】

1つまたは複数の導電性チャネルコアの頂部面を平坦化することをさらに含む、請求項11に記載の方法。

【請求項19】

エッチングされた平坦化垂直共振器型面発光レーザ（VCSEL）であって、

活性領域と、

活性領域上の導電領域であって、同導電領域がその内部に1つまたは複数のアーチャを画定する導電領域と、

導電領域の1つまたは複数のアーチャに1つまたは複数のブロッキングコアと、30
を含み、前記1つまたは複数のブロッキングコアおよび前記導電領域は分離領域を形成する、VCSEL。

【請求項20】

請求項19に記載のVCSELを作製する方法であって、

基板上に活性領域を形成することと、

活性領域上に導電領域を形成することと、

導電領域に1つまたは複数のアーチャをエッチングすることと、

導電領域の1つまたは複数のアーチャに1つまたは複数のブロッキングコアを形成することと、

を含む、方法。40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、エッチングされた平坦化VCSELに関する。

【背景技術】

【0002】

レーザは、データ伝送用の最新の通信コンポーネントの多くで一般的に使用されている。より一般的になっている使用の1つは、データ・ネットワークでのレーザの使用である。レーザは、ネットワーク上でデジタル・データを送信するために多くの光ファイバ通信システムで使用されている。1つの例示的な構成において、レーザをデジタル・データに

10

20

30

40

50

よって変調して、バイナリ・データ・ストリームを表す明および暗出力の期間を含む光信号を生成することができる。実際には、レーザはバイナリ・ハイを表す高い光出力とバイナリ・ローを表すパワーがより低い光出力とを出力する。迅速な反応時間を得るために、レーザは常にオンであるが、高い光出力からそれよりも低い光出力まで変化する。

【0003】

光ネットワークは、銅線ベースのネットワークのような他の種類のネットワークよりも様々な利点を有する。例えば、多くの既存の銅線ネットワークは、銅線技術にとって可能であるほぼ最大のデータ伝送速度で、かつほぼ最大の距離で動作する。一方、多くの既存の光ネットワークは、データ伝送速度と距離の両方で、銅線ネットワークで可能な最大値を超えている。すなわち、光ネットワークは、銅線ネットワークで可能であるよりもさらに長い距離にわたってより高速でデータを確実に伝送することができる。

10

【0004】

光データ伝送に使用されるレーザの1つのタイプは、垂直共振器型面発光レーザ（VCSEL）である。VCSELは、2つのミラー・スタックの間に挟まれそれらによって画定されるレーザ・キャビティを有する。VCSELは典型的にはガリウムヒ素（GaAs）のような半導体ウエハ上に構築される。VCSELは、半導体ウエハ上に構成された底部ミラーを含む。典型的には、底部ミラーは、高い屈折率の層と低い屈折率の層が交互に並ぶ層をいくつか含む。光がある屈折率の層から別の屈折率の層を通過すると、その光の一部が反射される。十分な数の交互層を使用することによって、高い割合の光をミラーによって反射させることができる。

20

【0005】

多数の量子井戸を含む活性領域が底部ミラー上に形成される。活性領域は、底部ミラーと頂部ミラーとの間に挟まれたPN接合を形成し、底部ミラーと頂部ミラーとは反対の導電型（例えば、1つのp型ミラーと1つのn型ミラー）である。特に、頂部ミラーと底部ミラーの概念は幾分任意であり得る。いくつかの構成において、VCSELのウエハ側から光を抽出することができ、その場合、「頂部」ミラーが全反射性で、したがって不透明である。しかしながら、本発明の目的のために、「頂部」ミラーは、それが物理的構造内にどのように配置されているかにかかわらず、そこから光が抽出されるミラーを指す。PN接合が電流によって順方向にバイアスされると、正孔および電子の形態のキャリアが量子井戸に注入される。十分に高いバイアス電流では、注入された少数キャリアは量子井戸内で反転分布を形成し、それが光学利得を生み出す。光学利得は、活性領域における光子が電子を刺激して伝導帯における正孔と再結合して価電子帯に至り追加的な光子を生じるときに、発生する。光学利得が2つのミラーにおける全損失を超えると、レーザ発振が起こる。

30

【0006】

活性領域はまた、活性領域付近の頂部ミラーおよび/または底部ミラーに形成された1つまたは複数の酸化物層を使用して形成された酸化物アーチャを含み得る。酸化物アーチャは、光学キャビティを形成することと、形成されたキャビティの中央領域を通過するようにバイアス電流を指向させることと、の両方に役立つ。あるいは、イオン注入、パターンング後のエピタキシャル再成長、または他のリソグラフィパターンングなどの他の手段を用いてこれらの機能を実行してもよい。

40

【0007】

活性領域上に頂部ミラーが形成されている。頂部ミラーは、一般に、高屈折率とより低い屈折率との間で交互するいくつかの層を含むという点で底部ミラーと同様である。一般に、頂部ミラーは、VCSELの頂部からの発光を増強するために、交互する高屈折率層と低屈折率層とのより少ないミラー周期を有する。

【0008】

例示的に、レーザは、電流がPN接合を通過して活性領域にキャリアを注入するときに機能する。量子井戸内の伝導帯から価電子帯への注入キャリアの再結合は、ミラーによって画定されたレーザ・キャビティ内を移動し始める光子をもたらす。ミラーは光子を前後

50

に反射する。バイアス電流が、キャビティによって支持される波長で量子井戸状態間の反転分布を生成するのに十分であるとき、光学利得が量子井戸内に生成される。光学利得がキャビティ損失に等しいとき、レーザ発振が起り、レーザはしきい値バイアスにあると言われ、光コヒーレント光子がV C S E Lの頂部から放出されるにつれてV C S E Lは「レーザ発振(l a s e)」し始める。

【0009】

特許文献1は、空乏化半導体ヘテロ接合界面を用いて形成された電流ブロッキング領域を有する発光装置を記載している。ブロッキングのためにこのタイプのヘテロ接合界面を使用することは、ブロッキング領域または中央導電領域自体のいずれかに位置選択的特定ドーピング変化を適用することによって導電性チャネルを形成することを可能にする。この手法において、ドーピングは拡散機構を介して行われる。

10

【0010】

ゾウ(Z o u)他(非特許文献1)は、ヘテロ接合電流ブロッキング領域と中央がエッチングされた導電性チャネルを使用する発光デバイスを記載しているが、この設計で使用されるその後の再成長は平坦化ではなく、デバイスの中央チャネルに屈折率導波型光学モードを形成しない。代わりに、隣接領域に漏れる可能性があるより大きな光学モードを有する反共振デバイスが形成される。これは非常に大きなエミッタまたは近くに配置されたアレイには有用であるかもしれないが、設計アプローチは単一の高い光出力効率および高い変調帯域幅のV C S E Lにとっては望ましくない。

20

【0011】

クリオフスキー他(非特許文献2)において、電流ブロッキング領域は、イオン注入損傷によって形成され、低ドープのヘテロ接合を使用することによっては形成されない。屈折率導波型光学モードは、特許文献1におけるように、エッチングされたメサを介して形成される。

20

【0012】

本明細書で特許請求される主題は、あらゆる不都合を解決する、または上記のような環境でのみ動作する実施形態に限定されない。むしろ、この背景は、本明細書に記載のいくつかの実施形態を実施することができる1つの例示的な技術を例示するために提供されているにすぎない。

30

【先行技術文献】

【特許文献】

【0013】

【特許文献1】米国特許第8 7 7 4 2 4 6号明細書

【非特許文献】

【0014】

【非特許文献1】ゾウ(Z h o u)およびL . J . マースト(M a w s t)、「高出力シングルモード反共振反射光導波路型垂直共振器型面発光レーザ(H i g h - P o w e r S i n g l e - M o d e A n t i r e s o n a n t R e f l e c t i n g O p t i c a l W a v e g u i d e - T y p e V e r t i c a l - C a v i t y - S u r f a c e - E m i t t i n g L a s e r s)」、I E E E J o u r n a l o f Q u a n t u m E l e c t r o n i c s , 第58巻、第12号、第1599頁～第1606頁(2002年)

40

【非特許文献2】L . M . F . クリオフスキー(C h r i o v s k y)、W . S . ホブソン(H o b s o n)、R . E . ライベンゴス(L e i b e n g u t h)、S . P . ホイ(H u i)、J . ロパタ(L o p a t a)、G . J . ジジク(Z y d z i k)、G . ジアレッタ(G i a r e t t a)、K . W . グーセン(G o o s s e n)、J . D . ウィン(W y n n)、A . V . クリシュナモルティー(K r i s h n a m o o r t h y)、B . J . ツエン(T s e n g)、J . M . ヴァンデンベルク(V a n d e n b e r g)、L . A . ディアサロ(D ' A s a r o)、「注入開口および屈折率導波型垂直共振器型面発光レーザ」(I 2 - V C S E L) (I m p l a n t - A p e r t u r e d a n d I n d e x

50

- Guided Vertical-Cavity-Surface-Emitting Lasers (I2-VCSELs)』、IEEE Photonics Technology Letters、第11巻、第50号、第500頁～第502頁(1999年)

【発明の概要】

【課題を解決するための手段】

【0015】

一実施形態において、エッチングされた平坦化垂直共振器型面発光レーザ(VCSEL)は、活性領域と、活性領域上の(over)プロッキング領域と、プロッキング領域がその内部に1つまたは複数のアーチャ(aperture)を画定することと、プロッキング領域の1つまたは複数のアーチャに1つまたは複数の導電性チャネルコアと、を含み、1つまたは複数の導電性チャネルコアとプロッキング領域とは分離領域(isolation region)を形成する。一態様において、VCSELは、活性領域の下の(below)底部ミラー領域と、分離領域の上の(above)頂部ミラー領域とを含み得る。一態様において、プロッキング領域は1nm～500nmの厚さを有する。一態様において、導電性チャネルコアは、約1ミクロン(μm)～約10ミクロン(μm)の直径を有する。一態様において、VCSELはプロッキング領域内に複数の導電性チャネルコアを含む。一態様において、導電性チャネルコアはプロッキング領域よりも高い屈折率を有する。一態様において、VCSELは、酸化物アーチャ、酸化(oxidation)、メサ、のうちの1つまたは複数を欠いている。一態様において、VCSELは、1つまたは複数の導電性チャネルコアの頂部と一体化されているかまたは同頂部と接触している導電性ウイング層を含み得る。一態様において、1つまたは複数の導電性チャネルコアは平坦化されている。一態様において、1つまたは複数の導電性チャネルコアおよび頂部ミラー領域のミラー層は平坦化されている。

10

20

30

40

【0016】

一実施形態において、プロッキング領域内に1つまたは複数の導電性チャネルコアを備えたプロッキング領域を有するVCSELを作製する方法が提供される。VCSELの一実施形態を作製するそのような方法は、基板上に活性領域を形成することと、活性領域上にプロッキング領域を形成することと、プロッキング領域に1つまたは複数のアーチャをエッチングすることと、プロッキング領域の1つまたは複数のアーチャに1つまたは複数の導電性チャネルコアを形成することと、を含む。一態様において、方法は、化学薬品を含まない1つまたは複数の領域を残しながら、エッチングを阻止する化学薬品でプロッキング領域の頂部をコーティングすることと、化学薬品を含まない1つまたは複数の領域においてプロッキング領域の1つまたは複数のアーチャをエッチングすることと、を含む。一態様において、方法は、MOCVDによってプロッキング領域内の1つまたは複数のアーチャを1つまたは複数の導電性チャネルコアで充填することを含み得る。一態様において、方法は、1つまたは複数のアーチャを形成するためのエッチングの後で、かつ1つまたは複数のアーチャを1つまたは複数の導電性チャネルコアで充填する前に、エッチングを阻止する化学薬品を除去することを含み得る。一態様において、方法は、プロッキング領域を通って延在して活性領域に接触するか、または活性領域の上にある頂部スペーサ領域に接触するように導電性チャネルコアを形成することを含み得る。一態様において、方法は、共通プロッキング領域内に複数の導電性チャネルコアを形成することを含み得る。一態様において、方法は、1つまたは複数の導電性チャネルコアの頂部と一体化または接触するように導電性ウイング層を形成することを含み得る。一態様において、方法は、1つまたは複数の導電性チャネルコアの頂部面を平坦化することを含み得る。

【0017】

一態様において、エッチングされた平坦化垂直共振器型面発光レーザ(VCSEL)は、活性領域と、活性領域上の導電領域と、導電領域がその内部に1つまたは複数のアーチャを画定することと、導電領域の1つまたは複数のアーチャに1つまたは複数のプロッキングコアと、を含み、1つまたは複数のプロッキングコアと導電領域とは分離領域を

50

形成する。したがって、導電性チャネルコアを備えたプロッキング領域を有するV C S E Lの全ての教示および実施形態は、導電領域がその内部にプロッキングコアを有するよう逆にすることができる。したがって、本明細書に記載の特徴は、その内部にプロッキングコアを有する導電領域を備えるV C S E Lの実施形態が提供されるように切り替えられてもよい。

【0018】

一実施形態において、プロッキングコアを有する導電領域を有するV C S E Lを作製するための方法が提供される。そのような方法は、基板上に活性領域を形成することと、活性領域上に導電領域を形成することと、導電領域内の1つまたは複数のアパー・チャをエッチングすることと、導電領域の1つまたは複数のアパー・チャに1つまたは複数のプロッキングコアを形成することと、を含む。したがって、その内部に導電性チャネルコアを備えたプロッキング領域を有するV C S E Lを製造することに関する全ての教示および実施形態を逆にすることでき、それによって同方法はその内部にプロッキングコアを有する導電領域を生成する。したがって、本明細書に記載の方法の特徴は、その内部にプロッキングコアを有する導電領域を備えたV C S E Lの実施形態が作製されるように切り替えることができる。

10

【図面の簡単な説明】

【0019】

【図1】V C S E L動作環境の一実施形態の概略図である。

20

【図2】V C S E L層状半導体動作環境の一実施形態の概略図である。

【図2A】分離領域の正方形の断面を有する上面図を示す。

【図2B】メサを形成するためのエッチングを伴う分離領域の円形断面を有する上面図を示す。

【図3】N型D B Rミラー、プロッキング領域でキャップされたQ Wを有する活性領域を示す最初の成長の図である。

【図4】プロッキング領域にエッチングされた開口部を示す図である。

【図5】屈折率導波型(index guiding)導電性チャネルを形成する平坦化再成長を示す図である。

30

【図5A】プロッキング領域を覆う平坦なウィング層で覆われた屈折率導波型導電性チャネルを形成する平坦化再成長を示す図である。

【図6】プロッキング領域を覆う平面ウィング層とその平面ウィング層上のP型D B Rミラーとで覆われた屈折率導波型導電性チャネルを形成する平坦化再成長を示す図である。

【図6A】平面ウィング層の上に屈折率導波型導電性チャネル(平面ウィング層なし)およびP型D B Rミラーを形成する平坦化再成長を示す図である。

【図7】共通のプロッキング層内の複数の導電性チャネルコアを示す図である。

【図7A】共通のプロッキング層内に複雑な形状を有する複数の導電性チャネルコアを示す図である。

【図8】その内部に複数の導電性チャネルコアを有するプロッキング領域を有する分離領域の側断面図である。

40

【図8A】その内部に複数の導電性チャネルコアを備えたプロッキング領域と、複数の導電性チャネルコアおよびプロッキング領域を覆う平坦化ウィング層と、を有する分離領域の側断面図である。

【図9】V C S E Lを製造する方法の一実施形態のフロー図である。

【発明を実施するための形態】

【0020】

本開示の上記および下記の情報ならびに他の特徴は、添付の図面と併せて、以下の説明および添付の特許請求の範囲からより完全に明らかになるであろう。これらの図面は本開示によるいくつかの実施形態のみを示しており、したがって、その範囲を限定すると見なされるべきではないことを理解されたい。添付の図面を使用してさらなる特定事項および詳細とともに本開示を説明する。

50

【0021】

以下の詳細な説明において、その一部をなす添付の図面を参照する。図面において、文脈上別段の指示がない限り、類似の記号は、通常、類似の構成要素を識別する。詳細な説明、図面、および特許請求の範囲に記載されている例示的な実施形態は限定的であることを意味していない。本明細書に提示された主題の精神または範囲から逸脱することなく、他の実施形態を利用することができ、他の変更を加えることができる。本明細書中に一般的に記載され、そして図に示されるような本開示の態様は、多種多様な異なる構成で、配置され、置換され、組み合わされ、分離され、そして設計されることが可能であり、それらの全ては、本明細書で明示的に考察されていることは容易に理解できるであろう。

【0022】

一般に、V C S E L 技術における現在の進歩は、ブロッキング領域と、ブロッキング領域の中央領域をエッチングし、その中に導電領域を堆積することによって形成された導電領域とに関する。導電領域は、V C S E L の動作中および活性領域内の発光中、ブロッキング領域の材料よりも導電性が高い材料を含み得る。従って、ブロッキング領域と導電領域は、選択的電流誘導のためのヘテロ接合を形成し得る。導電領域は、ブロッキング領域を通る導電性チャネルを形成し得る。導電領域は、ブロッキング領域上に導電領域の一部を形成することによって平坦化されてもよい。ミラー層などの平坦化層を導電領域上に形成することができる。そうでなければ、V C S E L は、当該業界における標準として、または援用されている参考文献におけるように、または本明細書に記載されるように調製することができる。

【0023】

本発明の半導体装置は任意の種類の半導体から製造することができる。適切な材料の例には、I I I - V 族半導体材料（例えば、1つまたは複数のI I I 族材料（ホウ素（B）、アルミニウム（A1）、ガリウム（Ga）、インジウム（In）、タリウム（T1）、およびウンウントリウム（Unt））および1つまたは複数のV 族材料（窒素（N）、リン（P）、ヒ素（As）、アンチモン（Sb）、ビスマス（Bi）、およびウンウンペンチウム（Uup）（未確認））から準備される）並びに任意選択的にいくらかの種類のI V 族材料、が含まれる。

【0024】

半導体デバイスは、1つまたは複数の量子井戸および1つまたは複数の量子井戸バリア（b a r r i e r）を有する活性領域を含み得る。量子井戸および量子井戸バリアは、それらの間にある1つまたは複数の遷移層によって分離することができる。遷移層は、量子井戸と量子井戸バリアとの間の界面に位置しているので、界面層とも称され得る。しかしながら、活性領域は、V C S E L の技術分野において既知のまたは開発された任意のものとして構成されてもよい。

【0025】

任意選択で、電気閉じ込め層は活性領域を挟むことができ、キャリアを活性領域に閉じ込めること（c o n f i n i n g）によって光学利得効率を提供することができる。閉じ込め層は、多くのI I I - V 族化合物において高アルミニウム含有量（例えば、I I I 族の材料に対しては70% ~ 100%のA1）に変換される高エネルギー・バンド・ギャップの領域を有しうる。アルミニウム含有量は、活性領域の量子井戸バリアにおけるバンド・ギャップと比較して、材料に比較的広いバンド・ギャップを与えるように選択することができる。広いバンド・ギャップの材料は、閉じ込め層に良好なキャリア閉じ込めを与えることができ、活性領域における効率を高めることができる。例示的な実施形態において、高アルミニウム領域はドーピングの増加も含み得る。閉じ込め層は、閉じ込めバリアが活性領域のn側にあるかp側にあるかに応じて、p型ドーパントまたはn型ドーパントを用いてドープすることができる。

【0026】

ヘテロ接合導電性チャネル構成は、小さいアーバーチャ（例えば、2 ~ 6 μm）のV C S E L デバイスの実装を可能にすることによって、改善された光ファイバトランシーバの信

頼性、電気光学帯域幅、およびリンク距離を提供することができる。高出力VCSELにおいて、ヘテロ接合導電性チャネル構成は、VCSEL当たりのより高い最大電力、および高密度アレイにおける単位面積当たりのより多くのエミッタを可能にする。

【0027】

このヘテロ接合導電性チャネル構成は、製造において1つまたは複数のMOCVD（有機金属化学気相成長）結晶成長ステップの使用を可能にすることによって導波型モードのVCSELのより効率的な大量生産を可能にする。このように、このプロセスは横方向の水蒸気酸化、またはいかなる酸化物アパーチャの形成も省略することができる。

【0028】

図1は、頂部ミラー（124）および底部ミラー（116）について周期的な層の対を有する平坦で、電流に導かれたVCSEL100を示す。基板114が底部コンタクト（contact）112上に形成され、第1の種類の不純物（すなわち、p型またはn型ドーパント）でドープされている。底部ミラー・スタック116が基板114上に形成され、任意選択の底部閉じ込め層118が底部ミラー・スタック116上に形成される。活性領域122は、底部ミラー・スタック116上、または底部閉じ込め層118（存在する場合）上に形成される。活性領域122の上に任意の頂部閉じ込め層120が形成される。任意選択の一様において、底部閉じ込め層118および頂部閉じ込め層120が活性領域122を挟んでいる。分離領域128が活性領域112の上または任意選択の頂部閉じ込め層120の上に形成される。分離領域は、横方向領域（lateral region）ブロッキング領域127と中央導電性チャネルコア129とを含む。底部閉じ込め層118および/または頂部閉じ込め層120は、活性領域と分離領域との間のスペーサ領域とすることができます。代替的に、底部閉じ込め層118および/または頂部閉じ込め層120は導電性領域であり得る。したがって、活性領域と境界をなす任意のスペーサ領域は、閉じ込め領域、導電領域、または閉じ込めも導電もしない半導体スペーサであり得る。

10

20

30

【0029】

分離領域128上には、頂部ミラー・スタック124が形成されている。金属層126がスタック124の一部の上にコンタクトを形成する。しかしながら、他のVCSEL構成もまた利用することができ、様々な他のVCSEL層または層の種類を使用することができる。

【0030】

分離領域128は、活性領域122を通る電流の流れ130の面積を制限する。分離領域128は、ブロッキング領域127を堆積し、その中にアパーチャを形成し、その後中央導電性チャネルコア129で充填されることによって、横方向領域ブロッキング領域127および中央導電性チャネルコア129を含むことによって形成され得る。分離領域128は、単層のブロッキング領域127または多層のブロッキング層、および/または単層の中央導電性チャネルコア129または多層の中央導電性チャネルコア層を含み得る。

40

【0031】

ミラー・スタック116（底部）および124（頂部）は、分布ブラッギング反射器（DBR）スタックとすることができます、周期的な層を含み得る（例えば、132および134であるが、示されているものから切り替えてよい）。周期的な層132および134は、典型的には、それぞれAlGaAsおよびAlAsであるが、他のIII-V族半導体材料から作製することもできる。ミラー・スタック116および124はドープしてもドープしなくてもよく、ドープは特定のVCSEL設計に応じてn型またはp型とすることができます。しかしながら、他の種類のVCSELミラーが使用されてもよい。

【0032】

金属コンタクト層112および126は、VCSEL100の適切な電気的バイアスを可能にするオーミックコンタクトとすることができます。VCSEL100がコンタクト112上の電圧とは異なるコンタクト126上の電圧で順方向にバイアスされると、活性領域122は光136を放出し、それは頂部ミラー・スタック124を通過する。当業者で

50

あれば、他の構成のコンタクトを使用して活性領域 122 の両端に電圧を発生させて光 136 を生じさせることができますことを理解するであろう。

【0033】

図 2 は、ブロッキング領域 127 および中央導電性チャネルコア 129 を有する分離領域 128 の下の活性領域 122 および閉じ込め層 118 および 120 を示す。ブロッキング領域 127 は外側電流ブロッキング領域 160 を形成し、中央導電性チャネルコア 129 は中央モード閉じ込め領域 162 を形成する。活性領域 122 は、量子井戸バリア 140 によって分離された 1 つまたは複数の量子井戸 138 から形成され、遷移層は、量子井戸 138 とバリア 140 との間の線 (line) とすることができる。閉じ込め層 118 および 120 は、任意選択的に、それぞれ高アルミニウム含有量領域 142 および 144 を含んでもよい。高アルミニウム含有量領域は活性領域 122 内に良好なキャリア閉じ込めを提供する。

10

【0034】

閉じ込め領域 120 は、活性領域 122 と高アルミニウム含有量領域 144 との間に配置されたランプ (ramp) 領域 146 を含み得る。後述するように、高アルミニウム含有量領域 144 とランプ領域 146 の組み合わせは、良好なキャリア閉じ込めと良好な電子注入を有する注入構造を提供する。

【0035】

VCSEL デバイスの設計ならびに高アルミニウム含有量領域 142 および 144 の厚さに応じて、閉じ込め領域 118 および 120 はそれぞれ任意選択でスペーサ層 148 および 150 を含み得る。スペーサ層 148 および 150 の厚さは、製造される VCSEL デバイスの種類に依存し得る。VCSEL または VCSEL などの垂直共振器型共振デバイスにおいて、スペーサ層はミラー間の共振空間を提供し、所望に応じて活性領域の量子井戸が光学場のピーク上で中心となるようになる。

20

【0036】

閉じ込め層 118、120 および活性領域 122 は、GaAs、AlAs、InP、AlGaAs、InGaAs、InAlAs、InGaP、AlGaAsP、AlGaN、InGaAsP、InAlGaAs、SiGe 等のような 1 つまたは複数の種類の半導体材料から形成され得る。

【0037】

一例において、下部電気閉じ込め層は AlInP である。別の例において、上部電気閉じ込め層は AlInGaP であってもよい。

30

図 2A は、分離領域 128 の正方形の断面を有する上面図を示す。図 2B は、メサを形成するためのエッティングを伴う分離領域 128 の円形断面を有する上面図を示す。単一チップは、図 2A のように平面状であるか、または単一チップ上に図 2B のように複数のメサを有するようにエッティングされた複数の分離領域 128 を有することができる。

【0038】

VCSEL ヘテロ接合導電性チャネル構成は、ブロッキング領域内にアパー チャをエッティングすることによって形成された導電性チャネルと、エッティングされたアパー チャ内に堆積された高屈折率導電性チャネルコアとを有するヘテロ接合電流ブロッキング領域を含むように形成され得る。ブロッキング領域は、より低い屈折率の外周 (perimeter) であり得る。より低いブロッキング領域の屈折率は、導電性チャネルコアのより高い屈折率と比較することができる。これは導波型光学モードの形成を可能にする。ヘテロ接合導電性チャネル構成を用いると、VCSEL または VCSEL アレイは、標準 MOCVD 技術および大容量 VCSEL 製造に現在使用されている他の標準製造技術を使用してより容易に製造することができる。

40

【0039】

一実施形態において、ヘテロ接合導電性チャネル構成を有する VCSEL の製造方法は、図 3 に示すように、ミラー領域 116 を形成すること、ミラー領域 116 上に活性領域 122 を形成すること、および活性領域 122 上にブロッキング領域 127 を形成するこ

50

と、を含み得る。形成はMOCVDによることができる。一例において、構造は、図3に示されるように、GaAsおよびAlGaAsに格子整合する、ドープされていないプロッキング層127（例えば、In_{0.48}Ga_{0.52}PなどのInGaP）を含んでいてもよい。プロッキング層127は、MOCVDベースの再成長（re-growth）を妨げる空気中の激しい酸化を受けない。したがって、MOCVDの使用は、ヘテロ接合導電性チャネル構成を形成するのに有益であり得る。

【0040】

プロッキング層127は、図3の構造から図4の構造へ移行するために湿式化学エッチングによって選択的に除去された中央領域とすることができます。プロッキング領域内にアパーチャ410をエッチングした後（このアパーチャ410は、活性領域122または頂部閉じ込め領域120をその底部として有し、プロッキング領域127を底部から延びる側壁として有する陥凹部（recess）である）、導電性チャネルコア129は、例えば、Al_{0.15}Ga_{0.85}Asなどの（プロッキング領域と比較して）より高い屈折率の材料を使用することなどによって、図5に示されるように再成長を平坦化することによって、エッチングされたアパーチャ410内に形成される。平坦化再成長は、エッチングされたアパーチャ410を導電性チャネルコア120で充填し、次に図5Aに示されるように任意の選択的な（any optional）領域（例えば、ウイング129aを有する導電面）、そして、図6に示されるようなエッチングされた領域上にミラー領域124を形成するために行われる。平坦化再成長（planarizing regrowth）は、アパーチャ410内でより高い達成可能な成長速度を得るためにMOCVD成長パラメータの選択によって実施される。平坦化を達成するために、選択領域の再成長とそれに続く頂部Pドープ・ミラー（例えば分布布拉ック反射鏡-DBR）成長がまた使用されてもよい。底部ミラーがPドープされているとき、頂部ミラーはNドープされ、VCSELの他の層は対応して定式化されて（formulated）もよい。

10

20

30

40

【0041】

したがって、図3は、DBRミラー116、活性領域122、およびプロッキング領域127の最初の成長を示す。図4は、プロッキング領域127内のエッチングされたアパーチャ410を示す。図5は、屈折率導波型導電性チャネルコア129を形成する平坦化再成長を示す。図5Aは、導電性チャネルコア129上にウイング129aを有する導電性平面を有する屈折率導波型導電性チャネルを形成する平坦化再成長を示す。図6は、頂部ミラー124の平坦化層を示す。図6Aは、導電性チャネルコア129を覆ってウイング（wings）129aを有する導電面が存在せず、その代わりに頂部ミラー124が導電性チャネルコア129および横方向プロッキング領域127を直接覆っているオプションを示す。

【0042】

一実施形態において、本発明のVCSELは、プロッキング領域をエッチング除去し、エッチングされた領域を導電領域で充填し、次いで、屈折率導波型光学モードを形成するために、プロッキング領域および導電領域の頂部に堆積された後続の一連の平坦化層を有する中央導電性チャネルを含むように構成できる。

【0043】

一実施形態において、プロッキング層の代わりに導電層を塗布し、次いで導電層をエッチングしてキャビティを形成し、次いで同キャビティにプロッキング層を充填して、プロッキングコアを形成するように実施形態および処理を逆にすることができます。しかしながら、この実施形態において、プロッキングコアはウイングを有するプロッキング面を有しない。

【0044】

一実施形態において、単一の基板は、アレイに形成することができる複数のVCSELエミッタを含み得る。マクロプロッキング領域を有するマクロ基板は、VCSELのアレイを形成するために、選択的にエッチングされ、いくつかの位置にて導電性チャネルコアで再充填され得る。各導電性チャネルコアは、ヘテロ接合電流プロッキング領域および中

50

央がエッティングされた導電性チャネルを使用する個々の発光デバイスとすることができる、導電性チャネルおよびブロッキング領域の全体は、平坦化層を用いてその後の再成長を受けることができる。図7は、単一基板上のV C S E Lエミッタのそのようなレーザアレイを示す。各V C S E Lエミッタは導電性チャネルコア129を含むことができ、すべてのV C S E Lエミッタはそれぞれ共通の(common)ブロッキング層127によって囲まれている。図7Bは、複雑な形状を有する導電性チャネルコア129をもたらすようにエッティングがなされたものを示し、それは保護されないまま複雑な形状を残す保護剤の選択的堆積、そして、その後複雑なエッティング形状にエッティングされること、によって達成され得る。

【0045】

10

本発明の構成は、処理が半導体層を損傷する可能性がある横方向酸化を使用しないので、酸化物アーチャを欠くV C S E Lとすることができる。導電性チャネルコアと共にブロッキング層を使用することは、より良好な熱接続性(connectivity)を有する半導体材料を使用する。熱伝導率は、頂部ミラー内のアルミニウムヒ化物層のためにより良好であり、そして処理はそれらを酸化しない。底部ミラーは二元材料を使用することができる。V C S E Lの信頼性もまた、製造方法が活性領域の近くのトレンチを切断することおよび半導体中に酸化することを含まないので、増加させることができる。

【0046】

20

デバイスがより低い温度で動作するとき、V C S E Lの信頼性は改善され得る。現在の最先端技術において、酸化物層の低い熱伝導率のために、酸化物閉じ込めV C S E Lはより加熱される。デバイス内にトレンチが切断され、酸化物層が形成されるようにする。したがって、本明細書で提供されるV C S E Lは、酸化物層を形成することを可能にするそのような酸化物層および/またはトレンチを欠いていてもよい。

【0047】

30

レーザ装置の信頼性に関する問題のほとんどは、その酸化層の先端(tip)で動いているある種の化学プロセスに関連している。酸化物層によって引き起こされる応力のために、いくつかの信頼性の問題が酸化物の先端で生じる。ほとんどの信頼性の問題は高温で悪化する。酸化物閉じ込めレーザは、酸化層との物理的相互作用の結果として信頼性の問題を有し、酸化層における応力が半導体層内に形成するように欠陥(defects)を駆動する。それを考慮すると、本明細書に記載されるレーザは、酸化物層を欠くことによって、より高い温度でさえもより少ない欠陥およびより少ない欠陥形成を有するべきであることが予想される。本発明のインプラントV C S E Lは、酸化物層を持たないことによって信頼性を改善することができる。

【0048】

40

現在の技術において、非常に小さいアーチャをブロッキング層に形成して、改善された信頼性を有する1つまたは複数のレーザ装置を形成することができる。非常に小さいアーチャのレーザ装置は今や互いに非常に接近させることができる。例えば、個々の導電性チャネルコアは、1ミクロン(1 μm)~10ミクロン(10 μm)、1.5ミクロン(1.5 μm)~5ミクロン(5 μm)、2ミクロン(2 μm)~4ミクロン(4 μm)、または約2.5~3ミクロン(2.5~3 μm)の直径(または他の交差寸法)を有することができる。個々の導電性チャネルコアは、1ミクロン(1 μm)~10ミクロン(10 μm)、1.5ミクロン(1.5 μm)~5ミクロン(5 μm)、2ミクロン(2 μm)~4ミクロン(4 μm)、または約2.5~3ミクロン(2.5~3 μm)の距離(例えば、最小離間距離)で分離されていてもよい。これは、共通のチップ上に、1、2、3、4、5、6、7、8、9、10、またはそれ以上の個数のレーザを含んでいてもよく、ここで、1つまたは複数(例えば、4または5)が共通の光ファイバに結合されていてもよい。

【0049】

50

化学エッティングに共通して、マスクを使用してエッティング部分と非エッティング部分が画定されてもよい。化学エッティングが起こる場所を画定するアーチャを有するブロッキン

グ層上に、マスクまたは他の化学プロッキング材料を配置することができる。一例において、MOCVD堆積を用いて導電性チャネルコアを形成する。一例において、非エッチング領域は、アーチャである1つまたは複数の孔（円形または他の形状）を残すことを除いて、プロッキング層上のあらゆる場所にSiO₂層を配置することによって画定される。その後、SiO₂を除去する。SiO₂を除去した後、MOCVDは孔を高屈折率材料で充填して導電性チャネルコアを形成する。次に、より高い屈折率の材料を加えてウイングを有する層を形成することによって、導電性チャネルコアを平らにする。その後、ミラーを絶縁領域上に形成することができる。

【0050】

10

一実施形態において、再成長中にアーチャを充填しながらMOCVDプロセスの温度を調節することができ、その結果、孔内にてより多くの材料が成長し、その後それが後に平坦化する。再成長プロセスの温度は、どの程度の平坦化が起こるかを決定することができる。

【0051】

一態様において、製造プロセスは、エッチング、またはそうでなければ、メサの形成を省略している。したがって、レーザ装置は、レーザが存在するであろう場所の中央に隆起領域を含まない。

【0052】

一実施形態において、プロッキング領域はInGaPである。そしてその材料のその48%のIn、52%のGa、そしてPを伴う。このInGaP材料はGaAsに格子整合している。

20

【0053】

選択的エッチングにより、図7Aに示すように、後に成形導電性チャネルコア129に充填することができる様々な成形アーチャを形成することができる。

図8は、導電性チャネルコア129で充填された複数のアーチャを有するプロッキング127領域を有する半導体の側面断面図を示す。

【0054】

図8Aは、導電性チャネルコア129で充填された複数のアーチャを有するプロッキング領域127と、その頂部と一体化されるかまたはその上に配置されて、導電性チャネルコア129の複数または全てと接触する単一導電性ウイング層129aと、を有する半導体の断面側面図を示す。

30

【0055】

図9は、本明細書に記載されているVCELEを製造する方法の一実施形態の別のプロセス900のフロー図である。このプロセスは、1つまたは複数の屈折率を有する複数の第1のミラー層を有する第1のミラー領域を成長させること（ブロック910）と、次に（任意で）第1のミラー領域の上に第1のスペーサ領域を成長させること（ブロック920）とを含む。次に、活性領域を第1のスペーサ領域上に（または第1のスペーサ領域が成長していないときは第1のミラー上に）成長させる（ブロック930）。次に、任意選択の第2のスペーサ領域を活性領域上に成長させる（ブロック935）。次に、プロッキング領域を、第2のスペーサ領域（または第2のスペーサ領域が成長していない場合は活性領域）の上に成長させる（ブロック940）。次に、プロッキング領域に1つまたは複数のアーチャをエッチングする（プロッキング領域のみがエッチングされ、活性領域はエッチングされず、任意選択的に、第2のプロッキング領域の一部または全部がエッチングされてもよい）（ブロック945）。次に、1つまたは複数のアーチャを高屈折率材料（たとえば、プロッキング層よりも高いRI）で充填し（ブロック950）、導電性チャネルコアを形成する。プロセス900はまた、例えはウイングを形成すること（ブロック960）によって導電性チャネルコアを平坦化すること、次いで、1つまたは複数の屈折率を有する複数の第2のミラー層を有する第2のミラー領域を成長させること（ブロック970）を含み得る。

40

50

【0056】

また、V C S E Lの活性領域または全半導体層は、分子線エピタキシ法（M B E）を用いて製造することができる。M B E時に、より低い成長温度を使用してV C S E L半導体層を調製することができる。M B Eによるこれらの構造の成長は、<500（500未満）で行うことができる。比較すると、M O C V Dの温度は600（600より高い）であり得る。さらに、V C S E Lは、記載したような領域を生成することができるG S M B E（ガス源M B E）およびM O M B E（有機金属M B E）などのM B Eと同様の方法によって調製することができる。

【0057】

化学エッティングは、当技術分野において有用でありかつ知られているものであればいずれでもよい。

一実施形態において、プロッキング領域が導電領域によって囲まれたコアであるように、プロッキング領域と導電領域の配向を交換することができる。ここで、導電領域は、プロッキングコアを有するアーチャを含む。

【0058】

一実施形態において、トレンチおよび酸化の欠如は、導電性コア（または中央プロッキング領域）が従来のデバイスよりも互いに接近することもたらし得る。一例において、従来のデバイスは、トレンチおよび酸化故に、約21～25ミクロン（21～25μm）の間隔でコア（導電性またはプロッキング）を有する可能性がある。しかしながら、現行のデバイスはトレンチおよび酸化を省略しているので、コア（導電性またはプロッキング）は、4ミクロン（4μm）、または2～6ミクロン（2～6μm）、1～8ミクロン（8μm）離れて（中心間）のように互いに接近しなければならない。

10

20

【0059】

ここで、例えばコアの中心間距離が約4ミクロン（4μm）の場合、高密度アレイを達成することができる。高密度は、同じ位相を有するコアを有するコヒーレントアレイを可能にし得る。また、走査に使用するために小さなスポットに焦点を合わせることができるフェイズドアレイ内のビームのコヒーレンスの何らかの制御が可能になる。さらに、高密度アレイをより正確に制御することによって、現行の技術で達成された高密度アレイを使用するレーザ兵器が可能になる。

30

【0060】

この技術はコヒーレントアレイを可能にし、つまり、すべてのコアの位相が同じであるか、コア間の位相を制御できることを意味し、レーザを物理的に回さなくても目的の場所に向けることができるレーザビームを提供することができる。一例において、戦闘機は鼻の中に別の戦闘機を照らすフェイズドアレイがあり、それによってフェイズドアレイはどこにでも向けることができる。フェイズドアレイのビームのコヒーレンスを制御することにより、小さなスポットまでビームを集束させることができる。このような制御により、本発明を走査用途に使用することが可能になる。この構成は、大面積にわたって多くのコアを分散させることができ、それは熱放散を制御することができ、例えば集束によって、コアのすべての位相を制御することによってそれらを組み合わせることを可能にし、よって集束したときに単位面積あたりに非常に大量の電力が得られるように、すべてのコアが連携してそれらの電力を結合するので、制御はレーザ兵器においても有用であり得る。

40

【0061】

一実施形態において、エッティングされた平坦化垂直共振器型面発光レーザ（V C S E L）は、活性領域と、活性領域上のプロッキング領域であって、その内部に1つまたは複数のアーチャを画定するプロッキング領域と、プロッキング領域の1つまたは複数のアーチャに1つまたは複数の導電性チャネルコアと、を含み、1つまたは複数の導電性チャネルコアとプロッキング領域とは分離領域を形成する。一態様において、V C S E Lは、活性領域の下の底部ミラー領域と、分離領域の上の頂部ミラー領域とを含み得る。一態様において、V C S E Lは、底部ミラー領域と活性領域との間の下部スペーサ領域と、活性領域とプロッキング領域との間の頂部スペーサ領域と、を含み得る。一態様において、導

50

電性チャネルコアはブロッキング領域を通って延在し、かつ活性領域と接触する。一態様において、導電性チャネルコアはブロッキング領域を通って延在し、かつ頂部スペーサ領域と接触する。一態様において、ブロッキング領域は、1 nm ~ 500 nm、1 nm ~ 30 nm、1 nm ~ 10 nm、または1 nm ~ 3 nmの厚さを有する。一態様において、導電性チャネルコアはブロッキング領域と同じ厚さを有する。一態様において、導電性チャネルコアは、約1ミクロン(1 μm) ~ 約10ミクロン(10 μm)の直径を有する。一態様において、導電性チャネルコアは、約2ミクロン(2 μm) ~ 約6ミクロン(6 μm)の直径を有する。一態様において、ブロッキング領域またはブロッキング層はInGaPである。一態様において、導電性チャネルコアはAlGaAsである。一態様において、1つまたは複数の導電性チャネルコアは平坦化されている。一態様において、1つまたは複数の導電性チャネルコアおよび頂部ミラーは平坦化されている。

10

【0062】

一実施形態において、VCSELは、共通のブロッキング領域内に複数の導電性チャネルコアを含み得る。一態様において、VCSELは、共通のブロッキング領域内に最大5つ、または5つ以上の導電性チャネルコアを含み得る。

20

【0063】

一実施形態において、導電性チャネルコアはブロッキング領域よりも高い屈折率を有する。一態様において、ブロッキング領域は導電性チャネルコアよりも低い屈折率を有する。一態様において、導電性チャネルコアは、約3.7 ~ 3の屈折率を有する。一態様において、ブロッキング領域は約3.7 ~ 3の屈折率を有する。

【0064】

一実施形態において、VCSELのアレイは、任意の実施形態に従って本明細書に記載の複数の個々のVCSELを含み得る。

一実施形態において、VCSELは、VCSELに共通の特定の特徴を除外することができる。一態様において、VCSELは酸化物アーチャを欠いている。一態様において、VCSELは酸化されていない。一態様において、VCSELはメサを欠いている。

30

【0065】

一実施形態において、VCSELは導電性ウイング層を含み得る。一態様において、導電性ウイング層は、1つまたは複数の導電性チャネルコアの頂部と一体化されている。一態様において、導電性ウイング層は別体であり、かつ1つまたは複数の導電性チャネルコアの頂部と接触している。

30

【0066】

一実施形態において、VCSELを作製する方法は、活性領域と、活性領域上のブロッキング領域であって、その中に1つまたは複数のアーチャを画定するブロッキング領域と、ブロッキング領域の1つまたは複数のアーチャ内の1つまたは複数の導電性チャネルコアと、を有するVCSELを形成することを含み得る。一態様において、方法は、ブロッキング領域を形成することを含み得る。一態様において、方法は、ブロッキング領域を形成することと、ブロッキング領域内の1つまたは複数のアーチャをエッチングすることと、を含み得る。一態様において、方法は、ブロッキング領域を形成することと、化学薬品を含まない1つまたは複数の領域を残しながら、エッチングを阻止する化学薬品でブロッキング領域の頂部をコーディングすることと、化学薬品を使用せずに、1つまたは複数の領域内のブロッキング領域内の1つまたは複数のアーチャをエッチングすることと、を含み得る。一態様において、方法は、ブロッキング領域を形成することと、化学薬品を含まない1つまたは複数の領域を残しながら、エッチングを阻止する化学薬品でブロッキング領域の頂部をコーティングすることと、化学薬品を使用せずに、1つまたは複数の領域内のブロッキング領域内の1つまたは複数のアーチャをエッチングすることと、ブロッキング領域の1つまたは複数のアーチャを1つまたは複数の導電性チャネルコアで充填することと、を含み得る。

40

【0067】

一態様において、方法は、アーチャを形成するためのエッチングの後で、かつ1つま

50

たは複数の導電性チャネルコアでアパー・チャを充填する前に、エッチングを阻止する化学薬品を除去することを含み得る。一態様において、方法は、アパー・チャを1つまたは複数の導電性チャネルコアで充填した後にエッチングを阻止する化学薬品を除去することを含み得る。

【0068】

一実施形態において、方法は、活性領域の下に底部ミラー領域を形成することと、活性領域、プロッキング領域、および導電性チャネルコアの上に頂部ミラー領域を形成することと、を含み得る。一態様において、方法は、底部ミラー領域と活性領域との間に下部スペーサ領域を形成することと、活性領域と分離領域との間に頂部スペーサ領域を形成することと、を含み得る。

10

【0069】

一実施形態において、方法は、プロッキング領域を通って延在するとともに活性領域に接触するように導電性チャネルコアを形成することを含み得る。一態様において、方法は、プロッキング領域を通って延在するとともに頂部スペーサ領域と接触するように導電性チャネルコアを形成することを含み得る。一態様において、方法は、共通プロッキング領域内に複数の導電性チャネルコアを形成することを含み得る。一態様において、方法は、プロッキング領域よりも高い屈折率を有する導電性チャネルコアを形成することを含み得る。一態様において、方法は、導電性チャネルコアよりも低い屈折率を有するプロッキング領域を形成することを含み得る。

20

【0070】

一実施形態において、方法は、1つまたは複数の導電性チャネルコアを形成するためにMOCVDを使用することを含み得る。一態様において、方法は、MOCVDを使用して1つまたは複数の導電性チャネルコアを形成し、1つまたは複数の導電性チャネルコアの上にウイング層を有する導電面を形成することを含み得る。一実施形態において、方法は、MOCVDを使用して1つまたは複数の導電性チャネルコアを形成することと、1つまたは複数の導電性チャネルコア上にウイング層を有する導電面を形成することと、ウイング層を有する1つまたは複数の導電面の上に頂部ミラーを形成することと、を含み得る。

30

【0071】

一実施形態において、様々な層を平坦化することができる。一態様において、方法は、頂部ミラーを平坦化することを含み得る。一態様において、方法は、平坦化されるべき1つまたは複数の導電性チャネルコアを形成することを含み得る。一態様において、方法は、平坦化されるべき1つまたは複数の導電性チャネルコアおよび頂部ミラーを形成することを含み得る。

30

【0072】

一実施形態において、方法はVCELのアレイを形成することを含み得る。

一実施形態において、方法は、1つまたは複数の導電性チャネルコアの頂部と一体化された導電ウイング層を形成することを含み得る。一態様において、方法は、1つまたは複数の導電性チャネルコアの頂部とは別体の、かつ同頂部と接触する導電性ウイング層を形成することを含み得る。

40

【0073】

一実施形態において、エッチングされた平坦化垂直共振器型面発光レーザ(VCEL)は、活性領域と、活性領域上の導電性チャネル領域であって、その中に1つまたは複数のアパー・チャを画定する導電性チャネル領域と、導電性チャネル領域の1つまたは複数のアパー・チャに1つまたは複数のプロッキングコアと、を含み、1つまたは複数のプロッキングコアと導電性チャネル領域とは分離領域を形成する。したがって、本明細書に記載の要素は、導電性部材が導電性コアである代わりに、プロッキングコアとしてプロッキング部材を有するようなVCELに適用することができる。この実施形態による修正は本明細書に含まれる。製造方法は、導電性部材が導電性コアである代わりに、プロッキングコアとしてのプロッキング部材となるように調整されてもよい。

【0074】

50

当業者であれば、本明細書に開示されたこのプロセスおよび他のプロセス並びに方法に関して、プロセスおよび方法において実行される機能は異なる順序で実施されてもよいことを理解するであろう。さらに、概説されているステップおよび動作は例として提供されているに過ぎず、ステップおよび動作のいくつかは任意であり、より少ないステップおよび動作に組み合わされ、あるいは開示された実施形態の本質を損なうことなく追加のステップおよび動作に拡張され得る。

【0075】

本開示は、様々な態様の例示として意図されている、本出願に記載されている特定の実施形態に関して限定されるべきではない。当業者には明らかであるように、その精神および範囲から逸脱することなく、多くの修正および変更を行うことができる。本明細書に列挙したものに加えて、本開示の範囲内の機能的に等価な方法および装置は、前述の説明から当業者には明らかであろう。そのような修正および変更は、添付の特許請求の範囲内に含まれることが意図されている。本開示は、添付の特許請求の範囲の用語、ならびにそのような特許請求の範囲が権利を有する等価物の全範囲によってのみ限定されるべきである。本明細書で使用される用語は特定の実施形態を説明することのみを目的としており、限定することを意図するものではないこともまた理解されるべきである。

【0076】

一般に、本明細書で用いられている用語、特に添付の特許請求の範囲（例えば、添付の特許請求の範囲の本文）において用いられている用語は、「開放的な（open）」用語（例えば、「含んでいる」という用語は「含んでいるが限定されない」と解釈されるべきであり、「有する」という用語は「少なくとも有する」と解釈されるべきであり、「含む」という用語は「含むが限定されない」と解釈されるべき、などである）であることが一般的に意図されていることは、当業者に理解されるはずである。導入された請求項の記載に関してある特定の数が意図されている場合には、そのような意図はその請求項において明示的に記載され、そのような記載が存在しなければ、そのような意図は存在しない、ということも、当業者には、さらに理解されるであろう。例えば、理解を助けるために、以下の添付の特許請求の範囲は、請求の記載を導入するための導入句「少なくとも1つ」および「1つまたは複数」の使用を含み得る。しかしながら、そのような表現が用いられているからといって、不定冠詞「a」または「an」による請求項の記載の導入が、そのように導入された請求項での記載を含むどのような特定の請求項も、ただ1つのそのような記載を含む実施形態に限定することを意味すると解釈されるべきではない。これは、同じ請求項が、「1つもしくは複数の」または「少なくとも1つの」という導入表現と「a」または「an」などの不定冠詞とを用いる場合（例えば、「a」および/または「an」は、「少なくとも1つの」または「1つもしくは複数の」を意味すると解釈されるべきである）であっても、である。これは、請求項での記載を導入するのに用いられる定冠詞の使用についても同様である。さらに、導入される請求項の記載に関して特定の数が明示的に記載されている場合であっても、当業者であれば、そのような記載は、記載されている数を少なくとも意味するものと解釈されるべきであることを理解するはずである（例えば、他の修飾語なしで「2つの記載」というそのままの記載がなされている場合には、少なくとも2つという記載、または、2もしくはそれよりも多くのという記載を意味する）。更に、「A、B、およびCのうちの少なくとも1つ」などに類似する慣用表現が用いられている場合には、当業者がその慣用表現を理解するであろう意味での構成が一般的に意図される（例えば、「A、B、およびCのうちの少なくとも1つを有するシステム」とは、Aのみ、Bのみ、Cのみ、AおよびBの両方、AおよびCの両方、BおよびCの両方、および/または、A、B、およびCのすべてを有するシステムを含むが、それに限定されない）。「A、B、またはCのうちの少なくとも1つ」などに類似する慣用表現が用いられている場合には、当業者がその慣用表現を理解するであろう意味での構成が一般的に意図される（例えば、「A、B、またはCのうちの少なくとも1つを有するシステム」とは、Aのみ、Bのみ、Cのみ、AおよびBの両方、AおよびCの両方、BおよびCの両方、および/または、A、B、およびCのすべてを有するシステムを含むが、それに限定されない）。

10

20

30

40

50

い）。明細書、特許請求の範囲、または図面にかかわらず、2つ以上の代替的な用語を提示する実質的にあらゆる選言的な語および／または句は、それらの用語のうちの1つ、それらの用語のいずれか、または両方の用語を含む可能性を考慮するように理解されるべきであると、当業者にはさらに理解されるはずである。例えば、「AまたはB」という句は、「A」または「B」または「AおよびB」の可能性を含むと理解されるであろう。

【0077】

さらに、本開示の特徴または態様がマーカッシュグループに関して記載されている場合、当業者であれば、それによって、同開示がマーカッシュグループの任意の個々のメンバーまたはメンバーのサブグループに関して記載されていることを認識するであろう。

【0078】

当業者には理解されるように、書面による説明を提供することなどに関するありとあらゆる目的のために、本明細書に開示されているすべての範囲は、ありとあらゆる可能な部分範囲およびそれらの部分範囲の組み合わせも包含する。任意の列記された範囲は、少なくとも等しい2分の1、3分の1、4分の1、5分の1、10分の1などに分割される同じ範囲を十分に記載し可能にしているものと容易に認識することができる。非限定的な例として、本明細書で論じられているそれぞれの範囲は、下位の3分の1、中間の3分の1および上位の3分の1に容易に分解することが可能である。当業者によって容易に理解されるように、「まで」、「少なくとも」およびそれに類似するものなどすべての文言は、引用されている数を含み、上述したように、後で下位の範囲に分解することが可能である範囲を意味する。最後に、当業者には理解されるように、ある範囲は、各々、個別の数を含む。したがって、例えば、1～3個のセルを有する群は、1個、2個、または3個のセルを有する群を指す。同様に、1～5個のセルを有する群は、1、2、3、4個、または5個のセルを有する群などを指す。

【0079】

以上の説明から、本開示の様々な実施形態が例示の目的で本明細書に記載されていること、および本開示の範囲および趣旨から逸脱することなく様々な修正がなされ得ることが理解されよう。したがって、本明細書に開示されている様々な実施形態は限定することを意図するものではなく、真の範囲および精神は添付の特許請求の範囲によって示される。

【0080】

本明細書に引用された全ての参考文献は、その全体が具体的な参照により本明細書に組み込まれる。

10

20

30

【図 1】

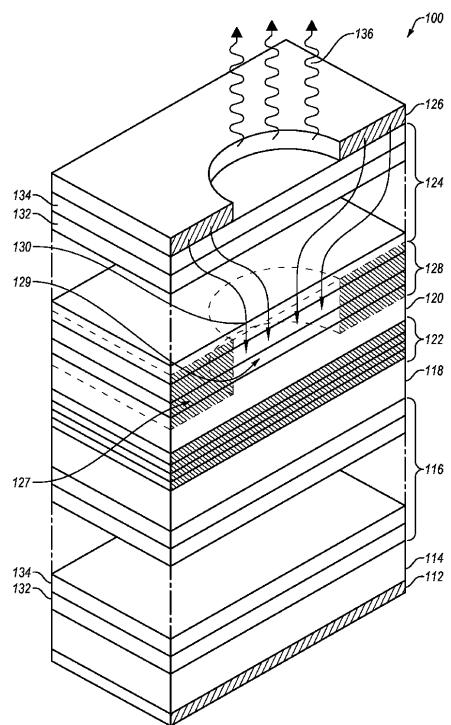


FIG. 1

【図 2】

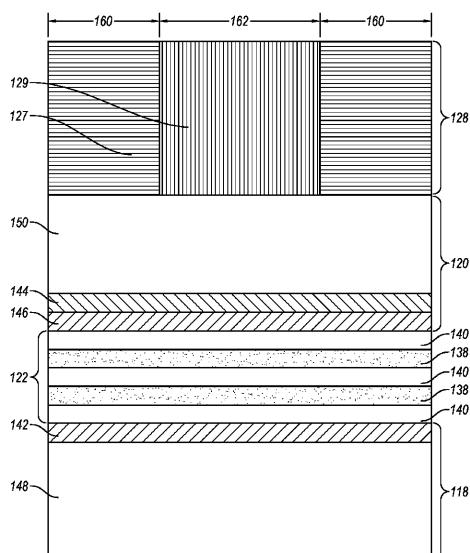


FIG. 2

【図 2 A】

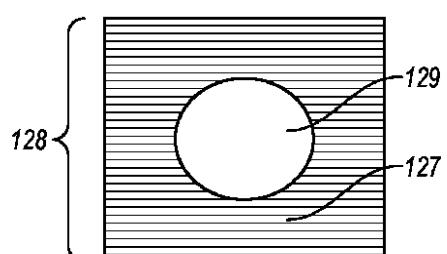


FIG. 2A

【図 3】

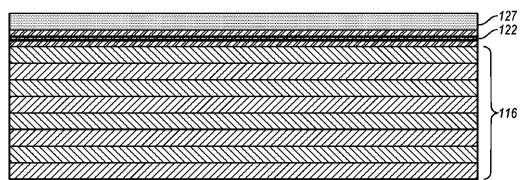


FIG. 3

【図 2 B】

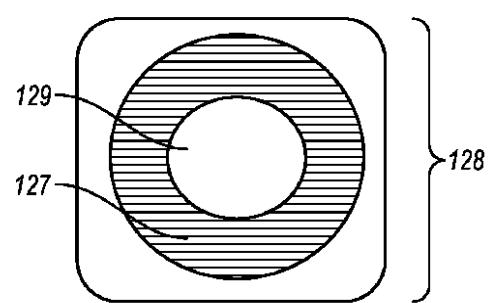


FIG. 2B

【図 4】

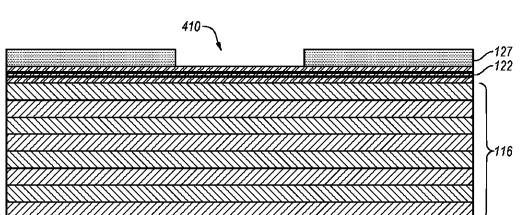


FIG. 4

【図 5】

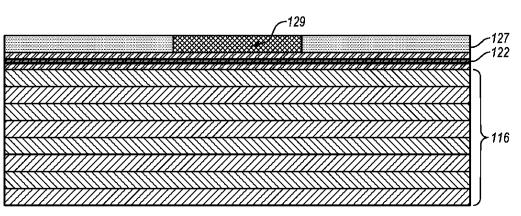


FIG. 5

【図 5 A】

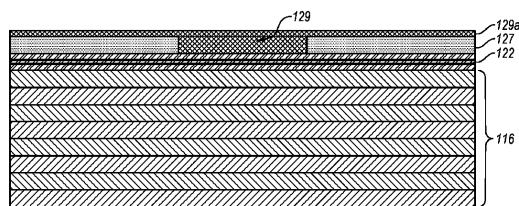


FIG. 5A

【図 6】

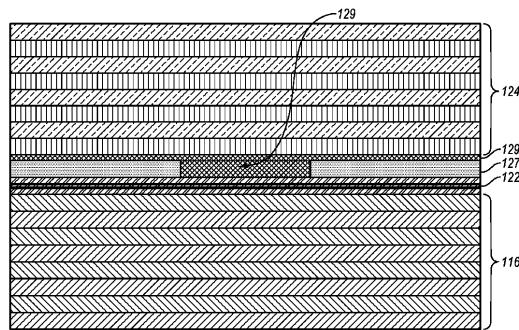


FIG. 6

【図 6 A】

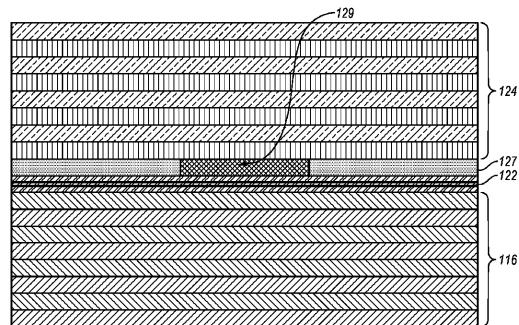


FIG. 6A

【図 7】

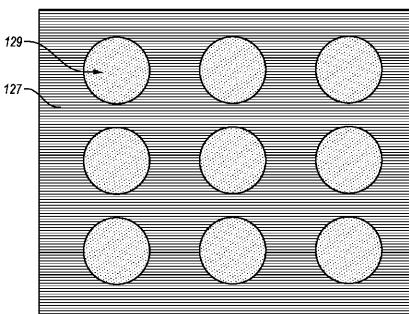


FIG. 7

【図 7 A】

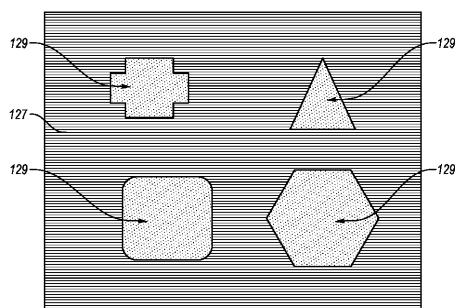


FIG. 7A

【図 8 A】

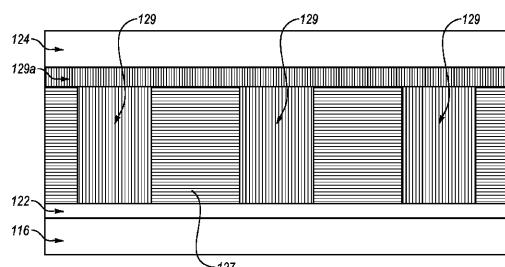


FIG. 8A

【図 8】

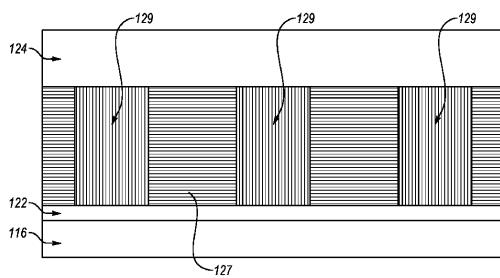
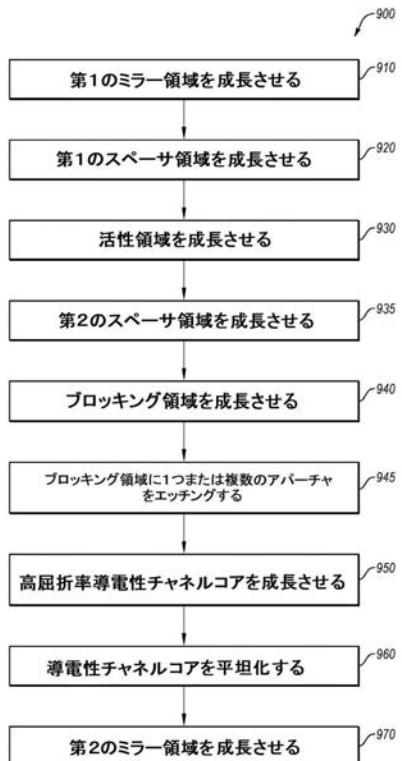


FIG. 8

【図9】



【手続補正書】

【提出日】平成31年2月27日(2019.2.27)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

エッチングされた平坦化垂直共振器型面発光レーザ(VCSEL)アレイであって、活性領域と、

前記活性領域上のブロッキング領域であって、同ブロッキング領域がその内部に複数のアーチャを画定し、同複数のアーチャが同ブロッキング領域内にて横方向に配置されている、ブロッキング領域と、

前記ブロッキング領域の前記複数のアーチャに複数の導電性チャネルコアと、前記複数の導電性チャネルコアおよび前記ブロッキング領域は分離領域を形成することと、

前記活性領域および前記複数の導電性チャネルコアの下にある底部ミラー領域と、前記分離領域および前記複数の導電性チャネルコアの上にある頂部ミラー領域と、前記複数の導電性チャネルコアに対する頂部発光面と、

を含み、

前記複数の導電性チャネルコア、前記頂部ミラー領域のミラー層および発光面は、平坦化されており、かつ

前記VCSELアレイはメサを欠いている、VCSELアレイ。

【請求項2】

前記プロッキング領域は 1 nm ~ 500 nm の厚さを有する、請求項 1 に記載の V C S E L アレイ。

【請求項 3】

各導電性チャネルコアは、約 1 ミクロン (μm) ~ 約 10 ミクロン (μm) の直径を有する請求項 1 に記載の V C S E L アレイ。

【請求項 4】

各導電性チャネルコアは前記プロッキング領域よりも高い屈折率を有する、請求項 1 に記載の V C S E L アレイ。

【請求項 5】

前記 V C S E L アレイは、酸化物アパーチャ および酸化を欠いて いる、請求項 1 に記載の V C S E L アレイ。

【請求項 6】

前記複数の導電性チャネルコアの頂部と一体化されているかまたは同頂部と接触している導電性ウイング層をさらに含む、請求項 1 に記載の V C S E L アレイ。

【請求項 7】

請求項 1 に記載の V C S E L アレイを作製する方法であって、

基板上に活性領域を形成することと、

活性領域上にプロッキング領域を形成することと、

プロッキング領域 に複数のアパーチャをエッチングすることと、

プロッキング領域 の複数のアパーチャに複数の導電性チャネルコアを形成することと、 を含む方法。

【請求項 8】

化学薬品を含まない複数の領域を残しながら、エッチングを阻止する化学薬品でプロッキング領域の頂部をコーティングすることと、

化学薬品を含まない複数の領域においてプロッキング領域 の複数のアパーチャをエッチングすることと、

をさらに含む、請求項 7 に記載の方法。

【請求項 9】

MOCVD によってプロッキング領域内 の複数のアパーチャを複数の導電性チャネルコア で充填することをさらに含む、請求項 8 に記載の方法。

【請求項 10】

前記複数のアパーチャを形成するためのエッチングの後で、かつ複数のアパーチャを複数の導電性チャネルコアで充填する前に、エッチングを阻止する化学薬品を除去することをさらに含む、請求項 8 に記載の方法。

【請求項 11】

プロッキング領域を通って延在し、かつ活性領域に接触するか、または同活性領域の上にある頂部スペーサ領域に接触するべく導電性チャネルコアを形成することをさらに含む、請求項 7 に記載の方法。

【請求項 12】

共通プロッキング領域内に複数の導電性チャネルコアを形成することをさらに含む、請求項 7 に記載の方法。

【請求項 13】

複数の導電性チャネルコアの頂部と一体化または接触するように導電性ウイング層を形成することをさらに含む、請求項 7 に記載の方法。

【請求項 14】

複数の導電性チャネルコアの頂部面を平坦化することをさらに含む、請求項 7 に記載の方法。

【請求項 15】

エッチングされた平坦化垂直共振器型面発光レーザ (V C S E L) アレイであって、活性領域と、

活性領域上の導電領域であって、同導電領域がその内部に複数のアパー チャを画定する導電領域と、

導電領域の複数のアパー チャに複数のプロッキングコアと、

前記複数のプロッキングコアおよび前記導電領域は分離領域を形成することと、

前記活性領域、前記導電領域および前記複数のプロッキングコアの下にある底部ミラー領域と、

前記分離領域、前記導電領域および前記複数のプロッキングコアの上にある頂部ミラー領域と、

前記導電領域に対する頂部発光面と、
を含み、

前記導電領域、前記複数のプロッキングコア、前記頂部ミラー領域のミラー層および発光面は、平坦化されており、かつ

前記V C S E Lアレイはメサを欠いている、V C S E Lアレイ。

【請求項 16】

請求項15に記載のV C S E Lアレイを作製する方法であって、

基板上に活性領域を形成することと、

活性領域上に導電領域を形成することと、

導電領域に複数のアパー チャをエッティングすることと、

導電領域の複数のアパー チャに複数のプロッキングコアを形成することと、
を含む、方法。

【請求項 17】

前記導電性チャネルコアは、互いに約1ミクロン(μm)～10ミクロン(μm)離れている、請求項1に記載のV C S E Lアレイ。

【請求項 18】

前記プロッキング領域はInGaPであり、前記導電性チャネルコアはAlGaAsである、請求項17に記載のV C S E Lアレイ。

【請求項 19】

前記導電性ウイング層は前記複数の導電性チャネルコアの間に延びるとともに同複数の導電性チャネルコアを接続する、請求項6に記載のV C S E Lアレイ。

【請求項 20】

各導電性チャネルコアは中心点を有し、各中心点の間の距離は約2ミクロン(μm)～約6ミクロン(μm)である、請求項17に記載のV C S E Lアレイ。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/US2017/045965												
A. CLASSIFICATION OF SUBJECT MATTER INV. H01S5/183 H01S5/20 ADD. H01S5/42														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01S														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, COMPENDEX, INSPEC, WPI Data														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">US 5 373 520 A (SHOJI HAJIME [JP] ET AL) 13 December 1994 (1994-12-13) column 3, line 5 - column 6, line 11; figures 1,3 -----</td> <td style="padding: 2px;">1-5,7-18</td> </tr> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">US 2008/285612 A1 (ONISHI YUTAKA [JP]) 20 November 2008 (2008-11-20) paragraphs [0023] - [0045]; figures 1-3 -----</td> <td style="padding: 2px;">1-5,7-9</td> </tr> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">JP H04 363081 A (SEIKO EPSON CORP) 15 December 1992 (1992-12-15) abstract; figures 2,6-9 -----</td> <td style="padding: 2px;">1-10,19, 20</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	US 5 373 520 A (SHOJI HAJIME [JP] ET AL) 13 December 1994 (1994-12-13) column 3, line 5 - column 6, line 11; figures 1,3 -----	1-5,7-18	X	US 2008/285612 A1 (ONISHI YUTAKA [JP]) 20 November 2008 (2008-11-20) paragraphs [0023] - [0045]; figures 1-3 -----	1-5,7-9	X	JP H04 363081 A (SEIKO EPSON CORP) 15 December 1992 (1992-12-15) abstract; figures 2,6-9 -----	1-10,19, 20
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	US 5 373 520 A (SHOJI HAJIME [JP] ET AL) 13 December 1994 (1994-12-13) column 3, line 5 - column 6, line 11; figures 1,3 -----	1-5,7-18												
X	US 2008/285612 A1 (ONISHI YUTAKA [JP]) 20 November 2008 (2008-11-20) paragraphs [0023] - [0045]; figures 1-3 -----	1-5,7-9												
X	JP H04 363081 A (SEIKO EPSON CORP) 15 December 1992 (1992-12-15) abstract; figures 2,6-9 -----	1-10,19, 20												
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.												
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed														
Date of the actual completion of the international search		Date of mailing of the international search report												
6 November 2017		14/11/2017												
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Laenen, Robert												

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2017/045965

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
US 5373520	A	13-12-1994	FR	2695261 A1		04-03-1994
			JP	H0669585 A		11-03-1994
			US	5373520 A		13-12-1994
US 2008285612	A1	20-11-2008	JP	2008283137 A		20-11-2008
			US	2008285612 A1		20-11-2008
JP H04363081	A	15-12-1992	JP	3395194 B2		07-04-2003
			JP	H04363081 A		15-12-1992

フロントページの続き

(81)指定国・地域 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT

(72)発明者 グラハム、ルーク

アメリカ合衆国 94089 カリフォルニア州 サニーベイル モフェット パーク ドライブ
1389 フィニサー コーポレイション内

(72)発明者 マキネス、アンディ

アメリカ合衆国 94089 カリフォルニア州 サニーベイル モフェット パーク ドライブ
1389 フィニサー コーポレイション内

F ターム(参考) 5F173 AC03 AC13 AC35 AC61 AD02 AD03 AH13 AP05 AP09 AP13
AP32 AR33 AR84

【要約の続き】

することと、活性領域上に導電領域を形成することと、導電領域内のアーチャをエッティングすることと、導電領域のアーチャにブロッキングコアを形成することと、を含む。V C S E L にこの種の電流用アーチャを設けることは、V C S E L のメサ内の層の横方向酸化によってもたらされる電流用アーチャの信頼性の問題を回避する。