

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3938599号
(P3938599)

(45) 発行日 平成19年6月27日(2007.6.27)

(24) 登録日 平成19年4月6日(2007.4.6)

(51) Int. Cl. F I
H O 4 L 12/56 (2006.01) H O 4 L 12/56

請求項の数 86 (全 20 頁)

(21) 出願番号	特願平10-520464	(73) 特許権者	エヌヴィディア コーポレーション
(86) (22) 出願日	平成9年9月26日(1997.9.26)		アメリカ合衆国 95050 カルフォル
(65) 公表番号	特表2001-503577(P2001-503577A)		ニア州 サンタ クララ、サン トーマス
(43) 公表日	平成13年3月13日(2001.3.13)		、エクスプレスウェイ 2701
(86) 国際出願番号	PCT/US1997/017257	(74) 代理人	弁理士 中村 稔
(87) 国際公開番号	W01998/019412		弁理士 大塚 文昭
(87) 国際公開日	平成10年5月7日(1998.5.7)		弁理士 熊倉 禎男
審査請求日	平成16年9月2日(2004.9.2)		弁理士 穴戸 嘉一
(31) 優先権主張番号	08/742,085		弁理士 今城 俊夫
(32) 優先日	平成8年10月31日(1996.10.31)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 多重ネットワークプロトコルエンコーダ/デコーダ及びデータプロセッサ

(57) 【特許請求の範囲】

【請求項1】

ネットワークパケットを受信及び送信し、パケットデータを有するネットワークパケット
バイトをエンコード及びデコードするためのネットワークプロトコルレイヤーモジュール
と、

前記ネットワークプロトコルレイヤーモジュールと前記パケットデータを交換し、特定の
データ形式を処理するためのデータハンドラモジュールと、

メモリアクセスを裁定し、ディスプレイデータを供給するために前記データハンドラモジ
ュールと通信するメモリ制御モジュールと、

単一の選択ネットワークに対して最適化され、前記データハンドラモジュールと通信し、
資源制御、システム及びユーザーインターフェースを与えるオペレーティングシステム (

10

o . s .) 状態マシンモジュールと

から成り、
前記ネットワークプロトコルレイヤーモジュールと前記データハンドラモジュールと前記
メモリ制御モジュールと前記オペレーティングシステム (o . s .) 状態マシンモジュー
ルとは、ハードウェアゲートレベル回路で実装された

ことを特徴とする、ネットワークプロトコルとデータをデコード及びエンコードするた
めの装置。

【請求項2】

前記ネットワークプロトコルレイヤーモジュールが異なるネットワークプロトコルを示す

20

複数の状態マシンから成ることを特徴とする、上記請求項 1 に記載の装置。

【請求項 3】

前記ネットワークプロトコルレイヤーモジュールが、ポイントツーポイントプロトコル (PPP)、インターネットワークパケット (IP)、伝送制御プロトコル (TCP)、ローソケット及び/又はユーザーデータグラムプロトコル (UDP) の中の一つ又はそれ以上のネットワークプロトコルを実行することを特徴とする、上記請求項 2 に記載の装置。

【請求項 4】

前記ネットワークパケットバイトがリアルタイムで処理されることを特徴とする、上記請求項 2 に記載の装置。

【請求項 5】

前記ネットワークパケットバイトが同時に処理されることを特徴とする、上記請求項 2 に記載の装置。

【請求項 6】

前記ネットワークパケットバイトがバイトシリアルに処理されることを特徴とする、上記請求項 2 に記載の装置。

【請求項 7】

特定の前記状態マシンに一回以上要求されたデータは全て、特定の記憶位置に前記記憶位置を示すポインタを付けて配置されることを特徴とする、上記請求項 1 に記載の装置。

【請求項 8】

前記データハンドラモジュールが、特定のデータ形式を処理する少なくとも一つの状態マシンから成ることを特徴とする、上記請求項 1 に記載の装置。

【請求項 9】

前記データハンドラモジュールが、ハイパーテキスト転送プロトコル (HTTP)、ハイパーテキストマークアップ言語 (HTML)、ポストオフィスプロトコル (POP3)、インターネットメッセージアクセスプロトコル (IMAP4)、シンプルメール転送プロトコル (SMTP)、ジョイントフォトグラフィックエキスパートグループ (JPEG)、グラフィックインターチェンジフォーマット (GIF) 及び/又はジャバ言語のデータ形式の中から一つ又はそれ以上を処理することを特徴とする、上記請求項 8 に記載の装置。

【請求項 10】

前記データ形式がリアルタイムに処理されることを特徴とする、上記請求項 8 に記載の装置。

【請求項 11】

前記データ形式が同時に処理されることを特徴とする、上記請求項 8 に記載の装置。

【請求項 12】

前記データ形式がバイトシリアルに処理されることを特徴とする、上記請求項 8 に記載の装置。

【請求項 13】

前記少なくとも一つの状態マシンで共有されるか、又は特定の前記状態マシンで一回以上要求される何れのデータも、特定の記憶位置に前記記憶位置を示すポインタを付けて配置されることを特徴とする、上記請求項 8 に記載の装置。

【請求項 14】

前記少なくとも一つの状態マシンで共有される何れのデータも、前記状態マシンに同時に提供されることを特徴とする、上記請求項 8 に記載の装置。

【請求項 15】

前記メモリ制御モジュールが全てのメモリアクセスを裁定することを特徴とする、上記請求項 1 に記載の装置。

【請求項 16】

前記メモリ制御モジュールが、システムメモリとビデオメモリとが同じメモリ領域に存在することを可能にする統合メモリアーキテクチャ (UMA) を含むことを特徴とする、上

10

20

30

40

50

記請求項 1 に記載の装置。

【請求項 17】

前記メモリ制御モジュールが、アービタブロックが二つの装置間で動的に回転するアルゴリズムに従って裁定する一つ又はそれ以上のアービタ論理ブロックから成ることを特徴とする、上記請求項 1 に記載の装置。

【請求項 18】

前記メモリ制御モジュールが、メモリアクセスに関し、各装置に所与の裁定ツリー構造に基づいて固定された重み付き優先度を与えるように配列される一つ又はそれ以上のアービタ論理ブロックから成ることを特徴とする、上記請求項 1 に記載の装置。

【請求項 19】

前記 o . s . 状態マシンが、前記ネットワークプロトコルレイヤーモジュールと、前記データハンドラモジュールと、資源制御、システム及びユーザーインターフェースのための前記メモリ制御モジュールとの間で、アービタとして働くことを特徴とする、上記請求項 1 に記載の装置。

【請求項 20】

ディスプレイ制御器を更に含むことを特徴とする、上記請求項 1 に記載の装置。

【請求項 21】

前記ディスプレイ制御器が、VGA、テレビ、リキッドクリスタルディスプレイ(LCD)又はライトエミティングダイオード(LED)のディスプレイ形式の中の一つを制御することを特徴とする、上記請求項 20 に記載の装置。

【請求項 22】

前記装置がインターネット信号とアプリケーション製品との間にあることを特徴とする、上記請求項 1 に記載の装置。

【請求項 23】

ネットワークプロトコルとデータをデコード及びエンコードするための方法であって、前記方法が、

ネットワークパケットを受信及び送信し、パケットデータを有するネットワークパケットバイトをエンコード及びデコードするためのネットワークプロトコルレイヤーモジュールを提供する段階と、

前記ネットワークプロトコルレイヤーモジュールと前記パケットデータを交換し、特定のデータ形式を処理するためのデータハンドラモジュールを提供する段階と、

メモリアクセスを裁定し、ディスプレイデータを供給するために前記データハンドラモジュールと通信するメモリ制御モジュールを提供する段階と、

ハードウェアで実装され、単一の選択ネットワークに対して最適化され、前記データハンドラモジュールと通信し、資源制御、システム及びユーザーインターフェースを与えるオペレーティングシステム(o . s .)状態マシンモジュールを提供する段階と

から成り、

前記ネットワークプロトコルレイヤーモジュールと前記データハンドラモジュールと前記メモリ制御モジュールと前記オペレーティングシステム(o . s .)状態マシンモジュールとは、ハードウェアゲートレベル回路で実装された

ことを特徴とする方法。

【請求項 24】

ネットワークパケットバイトをエンコード及びデコードする前記段階が、複数の状態マシンを使って異なるネットワークプロトコルを示す段階を更に含むことを特徴とする、上記請求項 23 に記載の方法。

【請求項 25】

ネットワークパケットバイトをエンコード及びデコードする前記段階が、ポイントツーポイントプロトコル(PPP)、インターネットワークパケット(IP)、伝送制御プロトコル(TCP)、ローソケット及び/又はユーザーデータグラムプロトコル(UDP)のネットワークプロトコルの中の一つ又はそれ以上をエンコード及びデコードする段階を更

10

20

30

40

50

に含むことを特徴とする、上記請求項 2 4 に記載の方法。

【請求項 2 6】

ネットワークパケットバイトをエンコード及びデコードする前記段階が、ネットワークパケットバイトをリアルタイムで処理する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 2 7】

ネットワークパケットバイトをエンコード及びデコードする前記段階が、ネットワークパケットバイトを同時に処理する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 2 8】

ネットワークパケットバイトをエンコード及びデコードする前記段階が、ネットワークパケットバイトをバイトシリアル様式で処理する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 2 9】

パケットデータバイトを処理する前記段階が、少なくとも一つの状態マシンを使って特定のデータ形式を処理する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 3 0】

パケットデータバイトを処理する前記段階が、データフィールドをデコードするために CRC アルゴリズムを使う段階を更に含むことを特徴とする、上記請求項 2 9 に記載の方法。

【請求項 3 1】

パケットデータバイトを処理する前記段階が、ハイパーテキスト転送プロトコル (HTTP)、ハイパーテキストマークアップ言語 (HTML)、ポストオフィスプロトコル (POP3)、インターネットメッセージアクセスプロトコル (IMAP4)、シンプルメール転送プロトコル (SMTP)、ジョイントフォトグラフィックエキスパートグループ (JPEG)、グラフィックインターチェンジフォーマット (GIF) 及び/又はジャバ言語のデータ形式の中から一つ又はそれ以上を処理する段階を更に含むことを特徴とする、上記請求項 2 9 に記載の方法。

【請求項 3 2】

パケットデータバイトを処理する前記段階が、パケットデータバイトをリアルタイムで処理する段階を更に含むことを特徴とする、上記請求項 2 9 に記載の方法。

【請求項 3 3】

パケットデータバイトを処理する前記段階が、パケットデータバイトを同時に処理する段階を含むことを特徴とする、上記請求項 2 9 に記載の方法。

【請求項 3 4】

パケットデータバイトを処理する前記段階が、パケットデータバイトをバイトシリアル様式で処理する段階を含むことを特徴とする、上記請求項 2 9 に記載の方法。

【請求項 3 5】

パケットデータバイトを処理する前記段階が、特定の前記少なくとも 1 つの状態マシンにより一回以上要求されたデータを全て、特定の記憶位置に前記記憶位置を示すポインタを付けて配置する段階を更に含むことを特徴とする、上記請求項 2 9 に記載の方法。

【請求項 3 6】

メモリアクセスを制御する前記段階が、全てのメモリアクセスを裁定する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 3 7】

メモリアクセスを制御する前記段階が、統合メモリアーキテクチャ (UMA) を使ってシステムメモリとビデオメモリとを同じメモリ領域に存在させることを可能にする段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 3 8】

10

20

30

40

50

状態マシン順序づけを制御する前記段階が、ネットワークパケットバイトをエンコード及びデコードする前記段階と、パケットデータバイトを処理する前記段階と、資源制御、システム、ユーザーインターフェースのためにメモリアクセスを制御する前記段階との間で裁定する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 3 9】

状態マシン順序づけを制御する前記段階が、データハンドラモジュールとネットワークプロトコルレイヤーモジュールとを制御する目的でシステム及びユーザー入力を翻訳する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 4 0】

出力データを表示する段階を更に含むことを特徴とする、上記請求項 2 3 に記載の方法。

【請求項 4 1】

出力データを表示する前記段階が、VGA、テレビ、リキッドクリスタルディスプレイ(LCD)又はライトエミティングダイオード(LED)のディスプレイ形式の中の一つを制御する段階を更に含むことを特徴とする、上記請求項 4 0 に記載の方法。

【請求項 4 2】

前記方法がインターネット信号とアプリケーション製品との間のインターフェースの実装に使用されることを特徴とする、上記請求項 2 3 に記載の装置。

【請求項 4 3】

ネットワークパケットを受信及び送信し、パケットデータを有するネットワークパケットをエンコード及びデコードするためのネットワークプロトコルレイヤーモジュールと、前記ネットワークプロトコルレイヤーモジュールと前記パケットデータを交換するためのデータハンドラモジュールと、

単一の選択ネットワークプロトコルに対して最適化され、前記データハンドラモジュールと通信する少なくとも 1 つの状態マシンモジュールと

から成り、前記ネットワークプロトコルレイヤーモジュールと前記データハンドラモジュールと前記少なくとも 1 つの状態マシンモジュールとは、ゲートレベル回路で実装された、対応する専用ハードウェア構造を含む

ことを特徴とする、ネットワークプロトコルパケットとデータをデコード及びエンコードするための装置。

【請求項 4 4】

前記ネットワークプロトコルレイヤーモジュールが異なるネットワークプロトコルスタックを示す複数の状態マシンから成ることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 4 5】

前記ネットワークプロトコルレイヤーモジュールが、ポイントツーポイントプロトコル(PPP)、インターネットワークパケット(IP)、伝送制御プロトコル(TCP)、ローソケット及びノ又はユーザーデータグラムプロトコル(UDP)の中の一つ又はそれ以上のネットワークプロトコルを実行することを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 4 6】

前記ネットワークパケットがリアルタイムで処理されることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 4 7】

前記ネットワークパケットが同時に処理されることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 4 8】

前記ネットワークパケットがシリアルに処理されることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 4 9】

特定の前記状態マシンに一回以上要求されたデータは全て、特定の記憶位置に前記記憶位

10

20

30

40

50

置を示すポインタを付けて配置されることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 5 0】

前記データハンドラモジュールが、特定のデータ形式を処理する少なくとも一つの状態マシンから成ることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 5 1】

前記データハンドラモジュールが、ハイパーテキスト転送プロトコル (H T T P)、ハイパーテキストマークアップ言語 (H T M L)、ポストオフィスプロトコル (P O P 3)、インターネットメッセージアクセスプロトコル (I M A P 4)、シンプルメール転送プロトコル (S M T P)、ジョイントフォトグラフィックエキスパートグループ (J P E G)、グラフィックインターチェンジフォーマット (G I F) 及び/又はジャバ言語のデータ形式の中から一つ又はそれ以上を処理することを特徴とする、上記請求項 5 0 に記載の装置。

10

【請求項 5 2】

前記データ形式がリアルタイムで処理されることを特徴とする、上記請求項 5 1 に記載の装置。

【請求項 5 3】

前記データ形式が同時に処理されることを特徴とする、上記請求項 5 1 に記載の装置。

【請求項 5 4】

前記データ形式がシリアルに処理されることを特徴とする、上記請求項 5 1 に記載の装置。

20

【請求項 5 5】

前記少なくとも一つの状態マシンで共有されるか、又は特定の前記状態マシンで一回以上要求される何れのデータも、特定の記憶位置に前記記憶位置を示すポインタを付けて配置されることを特徴とする、上記請求項 5 1 に記載の装置。

【請求項 5 6】

前記少なくとも一つの状態マシンで共有される何れのデータも、前記状態マシンに同時に提供されることを特徴とする、上記請求項 5 1 に記載の装置。

【請求項 5 7】

全てのメモリアクセスを裁定するメモリ制御モジュールを更に備えることを特徴とする、上記請求項 4 3 に記載の装置。

30

【請求項 5 8】

システムメモリとビデオメモリとが同じメモリ領域に存在することを可能にする統合メモリアーキテクチャ (U M A) を含むメモリ制御モジュールを更に備えることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 5 9】

アービタブロックが二つの装置間で動的に回転するアルゴリズムに従って裁定する一つ又はそれ以上のアービタ論理ブロックから成るメモリ制御モジュールを更に備えることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 6 0】

メモリアクセスに関し、各装置に所与の裁定ツリー構造に基づいて固定された重み付き優先度を与えるように配列される一つ又はそれ以上のアービタ論理ブロックから成るメモリ制御モジュールを更に備えることを特徴とする、上記請求項 4 3 に記載の装置。

40

【請求項 6 1】

前記ネットワークプロトコルレイヤーモジュールと、前記データハンドラモジュールと、資源制御、システム及びユーザーインターフェースのためのメモリ制御モジュールとの間で、アービタとして働くアービタ状態マシンを更に備えることを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 6 2】

ディスプレイ制御器を更に含むことを特徴とする、上記請求項 4 3 に記載の装置。

【請求項 6 3】

50

前記ディスプレイ制御器が、VGA、テレビ、リキッドクリスタルディスプレイ(LCD)又はライトエミティングダイオード(LED)のディスプレイ形式の中の一つを制御することを特徴とする、上記請求項62に記載の装置。

【請求項64】

インターネット信号をリアルタイムで処理し、前記処理されたインターネット信号をアプリケーション製品に送信することによって、前記装置が、インターネット信号とアプリケーション製品との間のインタフェースとして動作することを特徴とする、上記請求項43に記載の装置。

【請求項65】

メモリアクセスを裁定し、ディスプレイデータを提供するために、前記データハンドラモジュールと通信するメモリ制御モジュールを更に含むことを特徴とする、上記請求項1に記載の装置。

10

【請求項66】

ネットワークプロトコルパケットとデータをデコード及びエンコードするための方法であって、

ネットワークパケットを受信及び送信し、パケットデータを有するネットワークパケットをエンコード及びデコードするためのネットワークプロトコルレイヤーモジュールを提供する段階と、

前記ネットワークプロトコルレイヤーモジュールと前記パケットデータを交換するためのデータハンドラモジュールを提供する段階と、

20

単一の選択ネットワークプロトコルに対して最適化され、前記データハンドラモジュールと通信する少なくとも1つの状態マシンモジュールを提供する段階とから成り、

前記ネットワークプロトコルレイヤーモジュールと前記データハンドラモジュールと前記少なくとも1つの状態マシンモジュールとは、ゲートレベル回路で実装された、対応する専用ハードウェア構造を含む

ことを特徴とする方法。

【請求項67】

前記ネットワークプロトコルレイヤーモジュールが複数の状態マシンを使用して異なるネットワークプロトコルスタックを示す段階を更に含むことを特徴とする、上記請求項66に記載の方法。

30

【請求項68】

前記ネットワークプロトコルレイヤーモジュールが、ポイントツーポイントプロトコル(PPP)、インターネットワークパケット(IP)、伝送制御プロトコル(TCP)、ローソケット及び/又はユーザーデータグラムプロトコル(UDP)の中の一つ又はそれ以上のネットワークプロトコルをエンコード及びデコードする段階を更に含むことを特徴とする上記請求項66に記載の方法

【請求項69】

前記ネットワークプロトコルレイヤーモジュールが、ネットワークパケットをリアルタイムに処理する段階を更に含むことを特徴とする、上記請求項66に記載の方法。

【請求項70】

前記ネットワークプロトコルレイヤーモジュールが、ネットワークパケットを同時に処理する段階を更に含むことを特徴とする、上記請求項66に記載の方法。

40

【請求項71】

前記ネットワークプロトコルレイヤーモジュールが、ネットワークパケットをシリアル様式に処理する段階を更に含むことを特徴とする、上記請求項66に記載の方法。

【請求項72】

前記データハンドラモジュールが、少なくとも一つの状態マシンを使用して特定のデータ形式を処理する段階を更に含むことを特徴とする、上記請求項66に記載の方法。

【請求項73】

前記データハンドラモジュールが、データフィールドをデコードするためにCRCアルゴ

50

リズムを使う段階を更に含むことを特徴とする、上記請求項 7 2 に記載の方法。

【請求項 7 4】

前記データハンドラモジュールが、ハイパーテキスト転送プロトコル (H T T P)、ハイパーテキストマークアップ言語 (H T M L)、ポストオフィスプロトコル (P O P 3)、インターネットメッセージアクセスプロトコル (I M A P 4)、シンプルメール転送プロトコル (S M T P)、ジョイントフォトグラフィックエキスパートグループ (J P E G)、グラフィックインターチェンジフォーマット (G I F) 及び / 又はジャバ言語のデータ形式の中から一つ又はそれ以上を処理する段階を更に含むことを特徴とする、上記請求項 7 2 に記載の方法。

【請求項 7 5】

前記データハンドラモジュールが、パケットデータをリアルタイムで処理する段階を更に含むことを特徴とする、上記請求項 7 2 に記載の方法。

【請求項 7 6】

前記データハンドラモジュールが、パケットデータを同時に処理する段階を更に含むことを特徴とする、上記請求項 7 2 に記載の方法。

【請求項 7 7】

前記データハンドラモジュールが、パケットデータをシリアル様式に処理する段階を更に含むことを特徴とする、上記請求項 7 2 に記載の方法。

【請求項 7 8】

前記データハンドラモジュールが、特定の前記少なくとも 1 つの状態マシンにより一回以上要求されたデータを全て、特定の記憶位置に前記記憶位置を示すポインタを付けて配置する段階を更に含むことを特徴とする、上記請求項 7 2 に記載の方法。

【請求項 7 9】

全てのメモリアクセスを裁定するためのメモリ制御モジュールを提供する段皆を更に含むことを特徴とする、上記請求項 6 6 に記載の方法。

【請求項 8 0】

統合メモリアーキテクチャ (U M A) を使用して、システムメモリとビデオメモリとが同じメモリ領域に存在することを可能にするメモリ制御モジュールを提供する段階を更に含むことを特徴とする、上記請求項 6 6 に記載の方法。

【請求項 8 1】

前記ネットワークプロトコルレイヤーモジュールと、前記データハンドラモジュールと、資源制御、システム及びユーザーインターフェースのための前記メモリ制御モジュールとの間を裁定する段階を更に含むことを特徴とする、上記請求項 7 9 に記載の方法。

【請求項 8 2】

データハンドラモジュールとネットワークプロトコルレイヤーモジュールとを制御する目的でシステム及びユーザー入力を翻訳する段階を更に含むことを特徴とする、上記請求項 6 6 に記載の方法。

【請求項 8 3】

出力データを表示する段階を更に含むことを特徴とする、上記請求項 6 6 に記載の方法。

【請求項 8 4】

出力データを表示する前記段階が、V G A、テレビ、リキッドクリスタルディスプレイ (L C D) 又はライトエミティングダイオード (L E D) のディスプレイ形式の中の一つを制御する段階を更に含むことを特徴とする、上記請求項 8 3 に記載の方法。

【請求項 8 5】

インターネット信号をリアルタイムで処理し、前記処理されたインターネット信号をアプリケーション製品に送信することによって、前記方法が、インターネット信号とアプリケーション製品との間のインタフェースを実装するために使用されることを特徴とする、上記請求項 6 6 に記載の方法。

【請求項 8 6】

メモリアクセスを裁定し、ディスプレイデータを提供するために、前記データハンドラモ

10

20

30

40

50

ジュールと通信するメモリ制御モジュールを提供する段階を更に含むことを特徴とする、
上記請求項 6 6 に記載の方法。

【発明の詳細な説明】

発明の属する技術的分野

本発明はネットワークプロトコルとデータパケットに関する。本発明は特に、ソフトウェア又はソフトウェア/ハードウェアのインプリメンテーションの時間を消費するオーバーヘッドを用いることなく、パケット受信の間にネットワークプロトコルのデコーディングを行い、パケットデータを処理することに関する。更に、本発明は、データのワンパス構文解析を可能とし、異なるスタックに対するデータパケットのバッファリングを省き、それによってメモリの使用を最小化できるようにする。

10

従来技術の説明

コンピューターネットワークはデータの送受信のために様々な通信プロトコルの規定を必要とする。一般的に、コンピューターネットワークは、互いに通信できるように接続されているコンピューター、プリンター及びその他のコンピューター周辺機器のようなシステム装置から成る。データは、これらの装置間で、通信プロトコル標準を使いネットワークを通して通信されるデータパケットを通して伝送される。今日では、多数の異なるプロトコル標準が用いられている。広く使われているプロトコルには、例えばインターネットプロトコル (IP)、インターネットワークパケットエクステンジ (IPX)、順次パケットエクステンジ (SPX)、伝送制御プロトコル (TCP) 及びポイントツーポイントプロトコル (PPP) 等がある。各ネットワーク装置は、プロトコルとプロセスデータを翻訳するハードウェアとソフトウェアの組み合わせを含む。

20

例えば、コンピューターがローカルエリアネットワーク (LAN) システムに連結されているようなところでは、ネットワーク装置はハードウェアを使ってリンクレイヤープロトコルを処理し、ソフトウェアを使ってネットワーク、伝送及び通信プロトコルを処理し、情報データ処理を行う。ネットワーク装置は通常、ハードウェア内で一つのリンクレイヤープロトコルを実行するが、その際、連結されているコンピューターをその特定の LAN プロトコルだけに限定する。例えば、ネットワーク、伝送及び通信プロトコルのような高位のプロトコルは、データハンドラと共に、一度ネットワーク装置ハードウェアを通してシステムメモリへ伝送されると、データを処理するソフトウェアプログラムとして実行される。このインプリメンテーションの有利性は、コンピューターのような多目的装置を異なる様々なネットワーク設定で用いることができ、必要とされる任意のネットワークアプリケーションをサポートすることができるようにすることである。しかし、このインプリメンテーションを実行すると、そのシステムは、コンピューターのオペレーティングシステム (OS) 及びコンピューターとネットワークのハードウェアと通信する異なるソフトウェアプロトコルとデータハンドラを調整するため、高いプロセッサオーバーヘッド、大量のシステムメモリ、複雑な構成設定を、コンピューターユーザーの部分に必要とすることになる。

30

処理時間中に必要なこの高いオーバーヘッドは 1996 年 1 月 16 日にシュリエル他に発行された米国特許第 5,485,460 号に説明されており、一つの装置上で同一のプロトコルを実行する多重ソフトウェアプロトコルスタックの操作方法を教示している。この形式のインプリメンテーションは、マイクロソフトウィンドウズを作動させるディスクオペレーティングシステム (DOS) ベースのマシンで用いられている。通常のオペレーションの間は、ハードウェアがトランスポート又はリンクレイヤープロトコルを一度確認すると、結果として生じるデータパケットが、パケットフレームフォーマットを決定し、何れであれ特定へのフレームヘッダーを取り除くソフトウェアレイヤーへ伝送される。次にパケットは異なるプロトコルスタックへ送られ、そこで特定のプロトコルに対して評価される。しかし、このパケットは、受容もしくは拒否される前に、幾つかのプロトコルスタックへ伝送されるであろう。ソフトウェアプロトコルスタックで生じるタイムラグのため、オーディオ及びビデオ送信がリアルタイムで処理できなくなり、そのため、再生の前にデータをバッファに入れなければならない。プロトコルを処理するのに必要な処理

40

50

オーバーヘッドの量は非常に多くて扱いにくく、強力な中央処理装置（CPU）と大量のメモリを有するアプリケーションに適合するようにはしなければならないのは明白である。ネットワーク装置の従来型のモデルにはめ込むことのできない消費者製品が市場に参入してきている。これらの製品の例としてはページャー、セルラーフォン、ゲーム機、スマートテレホン及びテレビがある。これらの製品のほとんどが小さなフットプリント、8ビットの制御器、限定された記憶装置を持っているか、又は非常に限定された形状因子を必要とする。このような消費者製品は極度に単純化されており、低コストで消費電力が低くなければならない。先に述べたプロトコルインプリメンテーションは、必要とするハードウェアとプロセッサ出力が大きすぎるので、これらの要求に適合しない。そのような複雑なインプリメンテーションをコスト的に有効な方法で消費者製品に組み入れることは困難である。ネットワークアクセスを、低コスト、低電力の小型の形状因子装置上に簡単に形成できるように単純化できるなら、これらの製品は、インターネットのようなネットワークサービスにアクセスできる。

10

発明の概要

本発明は、メモリ要求が低く、非常に効率的なプロトコルデコーディングを提供する、低コスト、低電力で簡単に製作できる小型形状因子ネットワークアクセスモジュールを提供する。本発明は、バイトストリーミング法で複数のネットワークプロトコルを同時にデコードし、且つワンパス方式でパケットデータを処理し、それによってシステムメモリと形状因子の要件を低減し、更にソフトウェアCPUオーバーヘッドを取り除くハードウェア統合システムから成る。

20

本発明の好適実施例は、ネットワークプロトコルレイヤー、データハンドラ、O.S.状態マシン及びハードウェアゲートレベルで実行されるメモリマネージャ状態マシンを含む。ネットワークパケットは、物理的トランスポートレベル機構から、ネットワークプロトコルレイヤー状態マシンで受信される。プロトコル状態マシンはTCP、IP、ユーザデータグラムプロトコル（UDP）、PPP、ローソケット等のネットワークプロトコルを同時に、各バイトが受信される度毎にデコードする。各プロトコルハンドラは、中間メモリを必要としないで、ヘッダー情報をパケットから直に構文解析し、解釈し、除去する。結果として生じたデータは、次のプロトコルレイヤー又はデータハンドラへ送信されるが、そのためにデータハンドラは、Eメール、グラフィック、ハイパーテキスト転送プロトコル（HTTP）、ジャバ、ハイパーテキストマークアップ言語（HTML）のようなデータフォーマットをデコードするデータ状態マシンから成る。各データ状態マシンは適切なデータに従って反応し、一つ以上のデータ状態マシンに要求されるデータはどれでも、各状態マシンに同時に提供される。ある特定のデータ状態マシンで一回以上要求されるデータは全て、特定のメモリ位置に、そのデータを明示するポインターと共に配置される（これによりメモリ使用が最小となる）。結果としてのディスプレイデータは、すぐにプリフォーマットされてディスプレイ制御器へ送られる。出力ネットワークパケットは全て、データ状態マシンで作られ、パケットにフォーマットを加え、インフォメーションヘッダー情報を検査合計し、物理的伝送レベル機構経由で結果としてのネットワークパケットを転送するネットワークプロトコル状態マシンを通して送られる。

30

好適実施例は、ネットワークパケットを処理するために、CPUとソフトウェアを必ずしも必要とはしないので、システムのコストを著しく低減する。ハードウェアゲートレベルインプリメンテーションは、設計者が、特定のアプリケーションが必要とする機能性を選択し、選定し、それでなお低コストで低電力の小型形状因子を保持することのできる、モジュール式の埋め込み可能な設計を提供する。

40

【図面の簡単な説明】

図1は、本発明によるコアシステムのハイレベルデータの流れ線図である。

図2は、本発明によるシステムのハイレベルのプロック線図である。

図3は、本発明による全体システムインプリメンテーションの機能プロック線図である。

図3Aは、本発明によるUMAメモリ制御器の機能プロック線図である。

図4は、従来型アーキテクチャと本発明に関しての、データタスク時間要件を示す時間比

50

較チャートである。

図5は、本発明によるアプリケーションの考えられる発展過程を示す。

図6は、本発明によるインターネットチューナーの概念を示す。

図7は、本発明による二つのインプリメンテーションを示す。

図8は、本発明によるネットワークPCインプリメンテーションを示す。

図9は、本発明によるハンドヘルド装置インプリメンテーションを示す。

図10は、本発明によるスマートテレホンインプリメンテーションを示す。

図11は、本発明によるスマートテレビ、ケーブルボックス、ビデオカセットレコーダー（VCR）、デジタルビデオディスク（DVD）、ゲームマシンインプリメンテーションを示す。

10

図12は、本発明による、受信されたパケットを共有するタイミング線図である。

図13は、本発明による請求項12のパケットに関する信号の流れを示すブロック概略線図である。

発明の詳細な説明

図1に関して述べると、本発明は、ネットワークプロトコルレイヤー101、データハンドラ102、メモリ制御モジュール103、オペレーティングシステム（O.S.）状態マシンモジュール104から成り、これらはそれぞれハードウェアゲートレベルで実行される。ネットワークプロトコルレイヤー101は、入信ネットワークパケットをデコードし、発信ネットワークパケットをエンコードする。ネットワークプロトコルレイヤー101は、入信ネットワークパケットを同時デコードする異なるネットワークプロトコルスタック（すなわちPPP、TCP、IP、UDP及びローソケット）を表す複数の状態マシンから成る。ゲートレベル論理でプロトコルスタックを実行すれば、ネットワークパケットを、パケットが受信される度毎にリアルタイムでデコードできるようになるので、一時的メモリ保存が必要でなくなる。全パケットヘッダー情報が、状態マシンで除去され、確認されると、その結果のデータがデータハンドラ102へ伝送される。データハンドラ102は、複数の状態マシンから成り、その各々が特定のデータ形式（すなわちHTTP、Eメールフォーマット（ポストオフィスプロトコル（POP3）、インターネットメッセージアクセスプロトコル（IMAP4）、シンプルメール伝送プロトコル（SMTP））、グラフィック標準（ジョイントフォトグラフィックエキスパートグループ（JPEG））、グラフィックインターチェンジフォーマット（GIF））、ジャバ、HTML）を処理する。データハンドラをゲートレベルで実行すれば、本発明で、受信されるデータをリアルタイムで同時処理できるようになり、これは特に、データの流れが受信される度にそれを処理するアプリケーション、すなわちジャバ、HTML、POP3Eメール、音声と映像のアプリケーションに適している。一つ以上のデータ状態マシンが要求するいずれのデータも同じ方法で提供される。特定のデータ状態マシンが一回以上要求したデータは何れも、それらを明示するポインタ付きで特定のメモリ位置に配置される。全メモリアクセスは、メモリ制御モジュール103を通して裁定される。結果のディスプレイデータは何れも又、メモリ制御モジュール103を通して経路指定される。O.S.状態マシン104は、資源制御、システム、ユーザーインターフェース用の全ての状態マシンの間でアービタとして作動する。ユーザー入力は全てO.S.状態マシンで翻訳され、データハンドラ102に送られる。

20

30

40

例えば、HTMLフォーマットを翻訳するデータハンドラは巡回冗長検査（CRC）計算を使ってHTMLタグをデコードできる。HTMLフォーマットはタグとして知られる文字列を含んでおり、タグはビデオ出力装置で表示されるときにテキストのすぐ後のブロックのフォーマットを制御する。これらのタグは、所与のタグに対しCRC番号を作り、フォーマット命令を可能にするために前記番号を使うことによって、効率良くデコードされる。そのようなデコードアルゴリズムはゲートレベルでの実行に適しており、HTMLエンコードされたドキュメントを、今よりも速くビデオ出力装置上に表示できるようにする。

本発明は、ハードウェアゲートレベルで実行されるように述べられているが、これらの機

50

能は、プログラム可能アレイ論理 (P A L s)、一般アレイ論理 (G A L s)、読み出し専用メモリ (R O m s) 及びソフトウェアのような他の様々な方法でも実行できることを、当業者は容易に理解できるであろう。更に、特定のプロトコルとデータ形式が示されているが、本発明のモジュール性はこれら特定のプロトコル又はデータ形式に限定されないことを、当業者は容易に理解できるであろう。

図2では、本発明が高レベルのブロック線図で示されている。この線図は、本発明の全てのインプリメンテーションにおける、各モジュールの操作タスクを示す。O . S . 状態マシン208は、システムの「接着」論理と装置制御インターフェースを含み、他のモジュールの状態マシン間で「交通巡査」として働く。ネットワークプロトコルレイヤー207はTCP/IP、UDP、ローソケット、PPPプロトコル用の状態マシンを含む。メモリ制御モジュール206は、システムとビデオディスプレイメモリを同じメモリ領域に存在させる統合メモリアーキテクチャ (U M A) のための論理を含む。ディスプレイ制御器205は、VGA、テレビジョン標準又は他の形式のディスプレイの制御を提供する。このインプリメンテーションでは四つのデータハンドラが用いられる。Eメールデータハンドラ201は、POP3とIMAP4フォーマットを共に翻訳する。JPEGとGIFフォーマットをデコードする (商業と電信標準もデコードされる) 翻訳プログラム202が実行される。ジャバ言語バイトコードを翻訳するジャバマシン203も含まれている。ワールドワイドウェブ (W W W) ブラウザ204は、HTMLデコーダ/アクセラレータ、HTTPデータハンドラ、統合Eメール状態マシンを含んでいる。

例えば、入信するJPEGイメージパケットは、MODEM物理的伝送を想定して、システムを通してトレースされる。その要求は、ユーザーがキーボード321をタイプすることにより、所与のJPEG画像をダウンロードしたいという希望を示すことで始まる。この入力にはキーボードインターフェース316で翻訳され、O . S . 状態マシン315へ伝送される。O . S . 状態マシン315は、その入力を処理し、コマンドとしてHTTPクライアント311へ伝送する。HTTPクライアントは要求パケットをつくり、それをポートデコーダ309を経てTCPレイヤー308へ伝送する。TCPレイヤーは、適切なTCPを頭に付け、それをIPレイヤー307へ伝送する。IPレイヤーは次に、適切なIPヘッダーを頭に付け、そのパケットをPPPLレイヤー306へ伝送する。PPPLレイヤーは、適切なヘッダーを前に付け、FCSを追加し、そのデータを物理的伝送インターフェース305へ伝送する。物理的伝送インターフェースはデータをビットストリームに直列化し、そのパケットをMODEMユニット304へ伝送する。要求がホストサーバーで受信されると、ホストサーバーは要求されたJPEG画像をクライアントシステムへ送り返す。データはまずMODEM304で受信され、このデータの存在を物理的伝送インターフェース305へ示す。物理的伝送インターフェースは次にMODEMからビット直列データを読み出し、それを並列バイトデータに変換し、データの存在をPPPLレイヤー306へ示す。PPPLレイヤーは受信されるバイトを読む。PPPLレイヤーは、有効スタートバイトを検知すると、入信バイトの構文解析を開始する。バイトストリームがPPPLプロトコルフィールドに達すると、PPPLレイヤーはそれをデコードし、本例では埋め込まれているパケットをIP型のものとしてデコードする。このプロトコルバイトに回答して、PPPLレイヤーがIPレイヤー307を使用可能にし、IPデータが受信されていることをIPレイヤー307へ示す。更に受信される全データバイトは、すぐに直接IPレイヤーへ伝送される。IPレイヤーは次に入信データバイトの構文解析を開始する。IPレイヤーはIPヘッダープロトコルフィールドに達すると、どの高位プロトコルを使用可能にするか決定する。本例では、IPレイヤーはプロトコルフィールドをTCP型のものとしてデコードする。この時点で、IPレイヤーはTCPレイヤー308を使用可能にし、TCPデータが受信されていることをTCPレイヤーへ示す。このインジケータが稼働状態になれば、受信されるパケット内の全ての他のデータバイトは、IPレイヤーとTCPレイヤーの両方へ伝送される (IPレイヤーは、検査合計計算を終えるためにデータバイトを必要とする)。TCPレイヤーは次に、入信データバイトの構文解析を開始する。TCPレイヤーは、TCPヘッダー宛先ポートフィールドに達すると、使用可能にするデ

10

20

30

40

50

ータハンドラを決定する。本例では、PORTフィールドは、HTTPクライアント311へデコードする。この時点でPORTデコーダはHTTPクライアントを使用可能にし、HTTP要求データが現在受信されていることをHTTPクライアントに示す。次にHTTPクライアントは、受信されたデータバイトの構文解析を始める。HTTPクライアントが、そのパケットはJPEG型画像であると決定すれば、HTTPクライアントはJPEGデコーダ313を使用可能にする。この時点で、全データバイトが今度はJPEGデコーダに送られる。JPEGデコーダは、更なる受信データバイト全てを受信し、それらを順次処理する。結果としてのデコードされた画像は、メモリ制御器312を経てディスプレイメモリへ伝送され、ディスプレイ装置326へ出力するように、ディスプレイ制御器324で処理される。

図3でも示されているように、様々なレイヤーが、共有のメモリ資源へのアクセスを必要とする。全メモリアクセスは、単一のメモリ制御器によって裁定される。このメモリ制御器は、どのレイヤー又はハンドラが所与のいずれかのサイクルで統合メモリバッファへのアクセスを有するかを決定する。単一のメモリバッファユニット内に全てのシステムとディスプレイメモリバッファが共有されているために本メモリ制御器が必要なのである。統合メモリ制御器312は、様々なレイヤーから読み取り要求と書き込み要求を取り出し、固定された優先度重み付けを有する動的回転裁定体系に基づいて要求を裁定する。本アルゴリズムを図3Aに示す。その図面の構成で、装置D2 302Aと装置D3 303Aの両方が同時にメモリアクセスを要求すると、アービタ307Aは、最新のメモリアクセスを含んでいない装置にサイクルを与える。アービタ307Aは次に、そのメモリ要求をA入力アービタ309Aへ送る。アービタ309AでのB入力アイドルであれば、次にその要求がアービタ310AのB入力へ送られる。アービタ310AへのA入力アイドルであれば、その要求は、メモリユニットへ向けて作られる。全ての裁定決定は組み合わせ論理を使って実行され、それにより、他にメモリ要求がなされない場合、いずれの装置に対しても待ち状態を除去する。優先度重み付けは、裁定ツリー構造を構成することにより割り当てられる。図3Aでは、装置D0 300Aと装置D1 301Aはそれぞれ、25%の優先度重み付けを有するが、25%優先度重み付けとは、全装置が継続的なメモリ使用を要求する場合、全装置各々が時間の裁定25%を獲得することを意味する。装置D2 302A、D3 303A、D4 304A、D5 305Aはそれぞれ、12.5%の優先度重み付けを有する。メモリ制御器設計は、個々の裁定ユニットそれぞれが同じ論理構造を有することにより単純化される。この体系では、要求する装置の数とそれらの優先度重み付けは、アービタユニットを加えたり配列することによって容易に構成できる。図4を見ると、本発明が提供するスピードの有利性は、現在使用されている従来型のアーキテクチャよりもかなり高い。図は、各タスクを遂行するために必要な時間を示す。HTMLダウンロード401、HTMLのデコード402、JPEGダウンロード403、JPEGのデコード404、JAVAダウンロード405、JAVAバイトのデコード406、ストリーミングオーディオ407を必要とする一連のパケットに関して、これらのタスクに必要な合計時間が、従来型アーキテクチャ408と本発明(iレディ構成)409について示されている。本発明409は、これらのタスクに関して、従来型アーキテクチャ408よりもかなり速い。

図5を見ると、この形式のネットワークアクセスに関するアプリケーションの発展過程が示されている。現在、従来型ネットワーククライアントのモデルが使用されており、即ちコンピュータ501である。ネットワークPC502、ハンドヘルド装置503、スマートテレホン504、セットトップ装置505、スマートテレビ506の消費者製品のコンセプトは、今現実のものとなりつつある。本発明はこれらの製品に、コスト効率、スペース、スピード、パワー重視のネットワークアクセスを提供する。

図6を見ると、本発明は、テレビ602又はラジオチューナー611と殆ど同様に作動し、信号(パケット)は遅れることなくすぐに処理され、ディスプレイ又はオーディオ出力へ送られる。インターネットチューナー608という用語はそのような信号処理装置に類似しているものとして本発明を説明するのに用いられている。インターネットチューナー

10

20

30

40

50

608は、インターネット信号609と、スマートテレビ604、セットトップ装置605、スマートテレホン606、ハンドヘルド装置607のようなアプリケーション製品との間の、インターフェースとして働く。インターネットチューナー608は、テレビ602とラジオチューナー611が処理するように、リアルタイムでインターネット信号609を処理する。

図7はO.S.状態マシン701、ネットワークプロトコルレイヤー702、メモリ制御器703、ディスプレイ制御器704、Eメールデータハンドラー708、翻訳器707、ジャバマシン706、WWWブラウザ705を用いる本発明の全インプリメンテーションが、別個の二つのモジュールに分離できることを示している。本発明のモジュラー性によって、データハンドラ713(Eメールデータハンドラ717、翻訳器716、ジャバマシン715、WWWブラウザ714)のような機能が分離できて、確実なアプリケーションのために高レベルのROMコードに配置できるようになる。

10

以下のアプリケーションの例は更に、本発明のモジュール設計の万能性を示している。

図8は本発明のネットワークPCに展開可能な構成を示す。一つのバリエーションは、O.S.状態マシン801、ネットワークプロトコルレイヤー802、メモリ制御器803、ディスプレイ制御器804、Eメールデータハンドラ808、翻訳器807、ジャバマシン806、WWWブラウザ805を含む。これはEメール817、翻訳器816、ジャバマシン815、WWWブラウザ814コード用のデータハンドラをマイクロプロセッサ813上で作動する高レベルのROMに置き換えることにより、変えることができる。マイクロプロセッサ813は、O.S.状態マシン809を通してネットワーク機能及びディスプレイ機能と通信する。第三のバリエーションでは、サードパーティROM823をコピーしているマイクロプロセッサ822が、ネットワークプロトコルレイヤー819とO.S.状態マシン818から入ってくるデータを翻訳できるようになっている。マイクロプロセッサ822は、ディスプレイ制御器821を通してデータを表示する。

20

図9では、ハンドヘルド装置が、ネットワークプロトコルレイヤー901だけを用いて、それをカスタム伝送機構902と現在のマイクロ制御器904へインターフェースをとることができる。構成の中にEメールデータハンドラ905を含めることにより、Eメール機能を追加することができる。更に本発明のモジュラー性を実証すると、ネットワークプロトコルレイヤー911とジャバマシン910をハンドヘルド装置に追加すれば、ジャバアプレットを処理できる。

30

図10を見ると、スマートテレホンは、O.S.状態マシン1001、ネットワークプロトコルレイヤー1002、メモリ制御器1003、Eメールデータハンドラ1006、ディスプレイ制御器1004を実行することにより、Eメールの性能を加えることができる。ディスプレイ制御器1004は、ライトエミティングダイオード(LED)、リキッドクリスタルディスプレイ(LCD)又はビッグマップのディスプレイを制御できる。物理的伝送制御1005は、スマートテレホンの接続要件に応じて選択的に加えることができる。O.S.状態マシン1007、ネットワークプロトコルレイヤー1008、メモリ制御器1009は、現在あるマイクロ制御器1010を使ってスマートテレホンに加えてもよい。マイクロ制御器1010は、サードパーティEメールクライアントコード1011を使ってEメール機能を実行する。

40

最後に図11を見ると、スマートテレビ、ケーブルボックス、ビデオカセットレコーダ(VCRs)、デジタルビデオディスク(DVD)プレーヤ、ゲームマシンは、本発明が提供するネットワークアクセス性を利用すると有益である。O.S.状態マシン1102、ネットワークプロトコルレイヤー1103、メモリ制御器1104、WWWブラウザ1107、ジャバマシン1106、(選択で)ディスプレイ制御器1105は、現在ある制御器1101にインターフェースされている。制御器1101がなければ、ディスプレイ制御器1105が用いられる。Eメール1115機能は、本発明にモジュラー性があるので簡単に加えられる。既に述べたように、Eメール1124、翻訳器1123、ジャバマシン1122及びWWWブラウザ1121コードのためのデータハンドラは、マイクロプロセッサ1120上で作動している高レベルROM内に随意的に配置される。マイクロプロ

50

セッサ 1120 は、OS 状態マシン 1116 を通して、ネットワークとディスプレイ機能と通信する。

パケット受信例

図 12 は、受信されるネットワークパケットを示す。パケットは、左から右へ示されているような以下の項目を含む。

- PPP ヘッダー
- IP ヘッダー
- TCP ヘッダー
- JPEG データ
- PPP FCS (フィールド検査合計)

10

標識名 PPP LAYER ENABLE のラインは、有効スタートバイトが検知されると稼働状態に入り、図 13 の PPP ブロック内で作り出される。このラインが一度高位になると、残りの PPP ブロックが稼働状態となる。PPP ヘッダー内には、PPP パケットがカプセル封入されているプロトコルの形式を表示するフィールドがある。PPP ヘッダーが圧縮されていない場合、これらはバイト 4 及び 5 である (スタートバイト $0 \times 7e$ を計算)。図 12 では、これらのバイトは、カプセル封入されたデータは IP パケットであることを示す 0×00 と 0×21 である。このフィールドをデコーディングした後、PPP ブロックは IP LAYER ENABLE と PPP DATA FIELD の信号を始動するが、これらは共に図 13 の IP ブロックを使用可能とする。IP LAYER

ENABLE ラインが PPP プロトコルフィールドからデコードされ、PPP DATA FIELD ラインは、入信データバイトストリームがネットワークパケットのデータフィールド部分にあることを示す。IP ブロックが使用可能となるためには、これら二つのラインが稼働状態になければならない。IP ブロックが一度使用可能となると、入信データバイトの構文解析を開始する。図 12 に戻るが、PPP ヘッダーのすぐ後に続くデータは IP ヘッダーである。IP ヘッダー内には、IP パケット内にカプセル封入されたデータの形式を示すフィールドがある。図 12 では、このフィールドは、カプセル封入されたデータは TCP パケットであることを示す 0×06 で表されている。TCP LAYER

20

ENABLE ラインは、このフィールドをデコードする IP ブロックに回答して始動される。IP DATA FIELD ラインは、IP ヘッダープロトコルフィールドと IP データフィールドの開始との間にバイトが幾らか入るので、2、3 バイト遅れて稼働状態に入る。IP DATA FIELD 信号は、入信データバイトストリームがネットワークパケットのデータフィールド部分内にあることを示す。TCP LAYER ENABLE と IP DATA FIELD のラインは共に、図 13 の TCP ブロックのために使用可能となるためには、稼働状態になければならない。TCP ブロックが一旦使用可能となると、入信データバイトの構文解析を開始する。図 12 に戻るが、IP ヘッダーのすぐ後に続くデータは TCP ヘッダーである。TCP ヘッダー内には、宛先ポート用の 2 バイトフィールドがある。このフィールドは、カプセル封入されたデータがどのアプリケーション又はデータハンドラに向けられているかを示す。図 12 では、このフィールドはポート 0×0003 にデコードする。図 13 では、ポート 3 は HTTP ポートとして表されている。TCP ヘッダー内で宛先ポートフィールドをデコードした後で、HTTP EN

30

ABLE ラインは始動される。TCP DATA FIELD ラインは、宛先ポートフィールドと TCP データフィールドの開始との間に中間的なバイトが幾らか入るので、2、3 バイト遅れて始動される。図 13 の HTTP / PORT 3 ブロックが使用可能となるためには、HTTP ENABLE ラインと TCP DATA FIELD ラインの両方が稼働状態になければならない。一旦 HTTP ブロックが使用可能となると、HTTP ブロックは入信データバイトの構文解析を開始する。HTTP ブロックが JPEG ヘッダーをデコードすると、図 13 の JPEG デコーダブロックが使用可能となる。一旦 JPEG デコーダが使用可能になると、入信バイトの処理を開始する。JPEG 使用可能ラインは、JPEG ブロックを使用可能にするために必要なラインだけである。

40

本発明は、好適実施例を参考にして述べられているが、本発明の精神と範囲から逸脱する

50

ことなく、他のアプリケーションをこの中で既に述べられたものに代え得ることを、当業者は容易に理解できるであろう。従って、本発明は、以下の請求項によってのみ限定されるべきである。

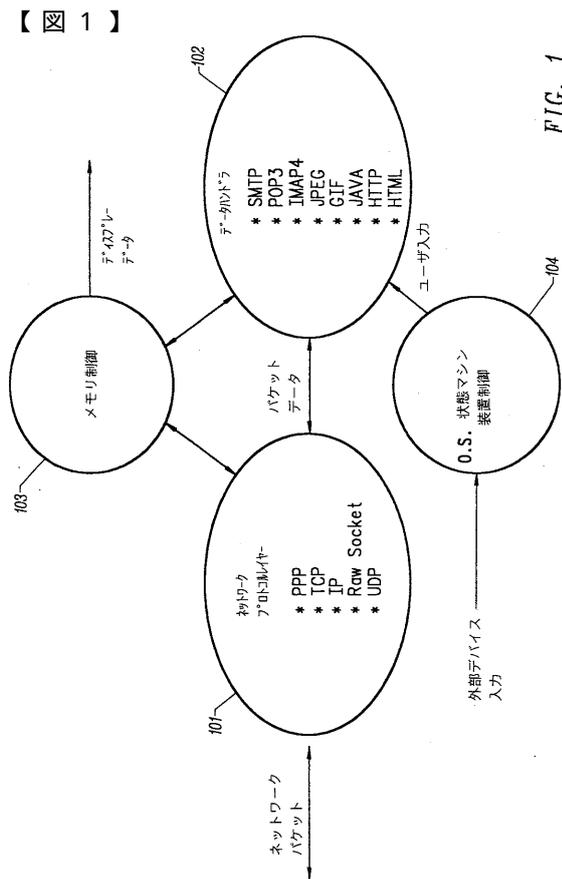


FIG. 1

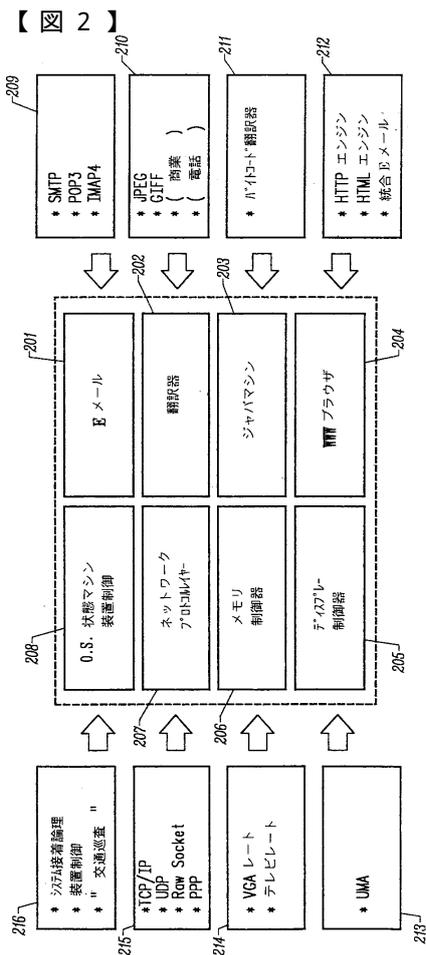


FIG. 2

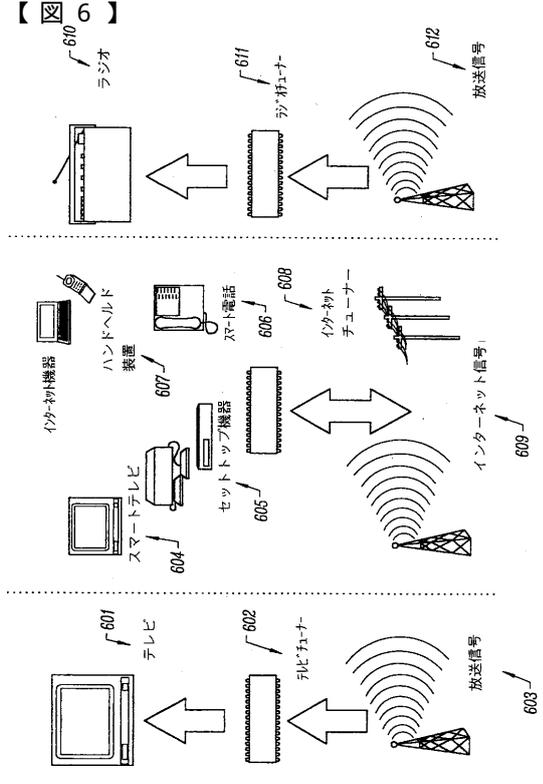


FIG. 6

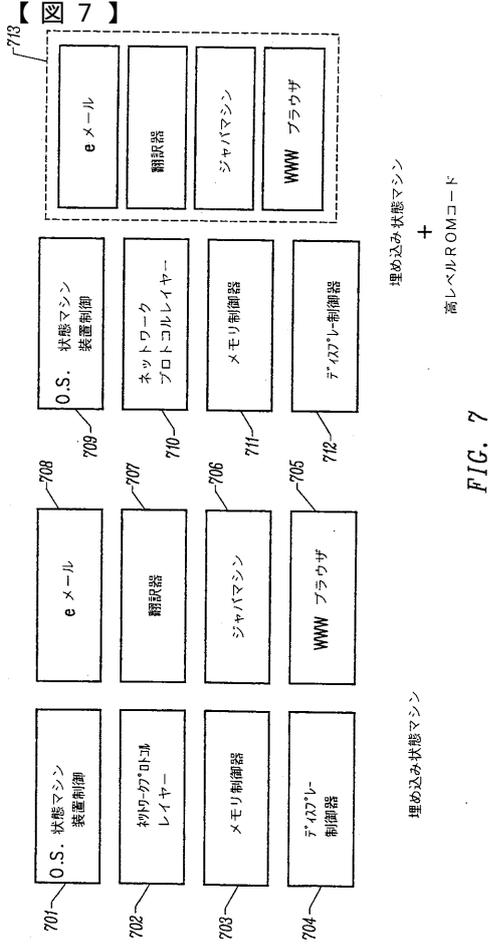


FIG. 7

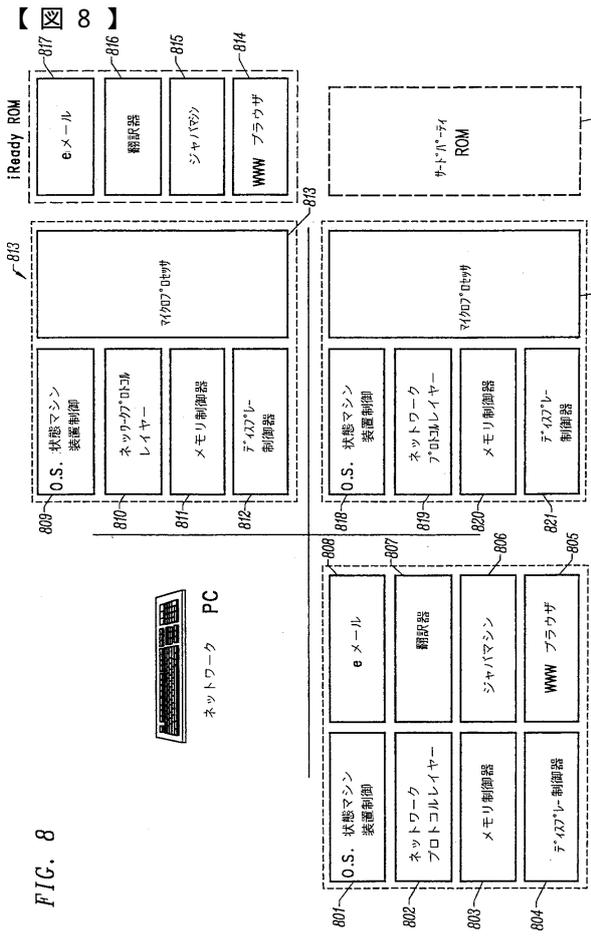


FIG. 8

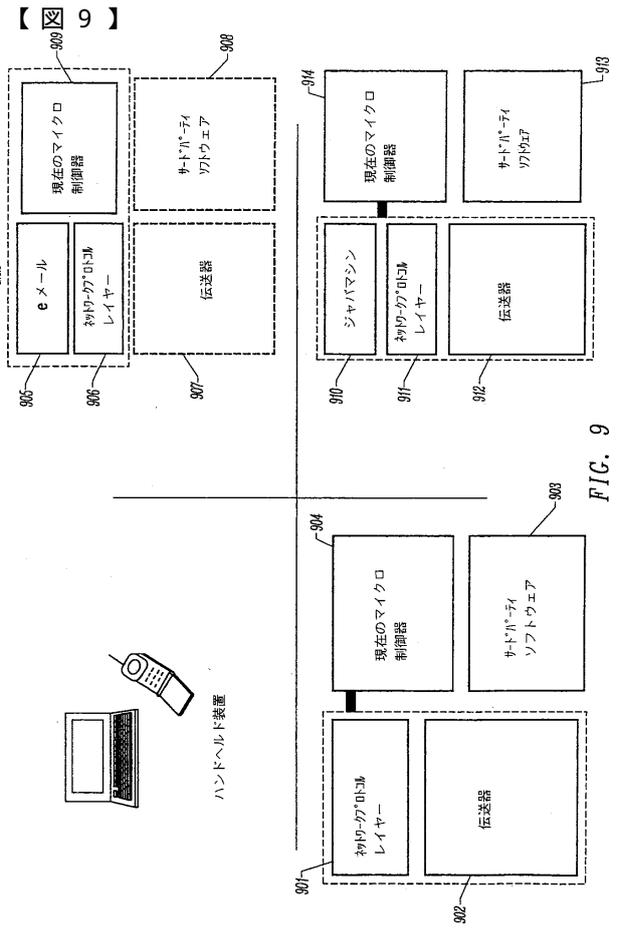


FIG. 9

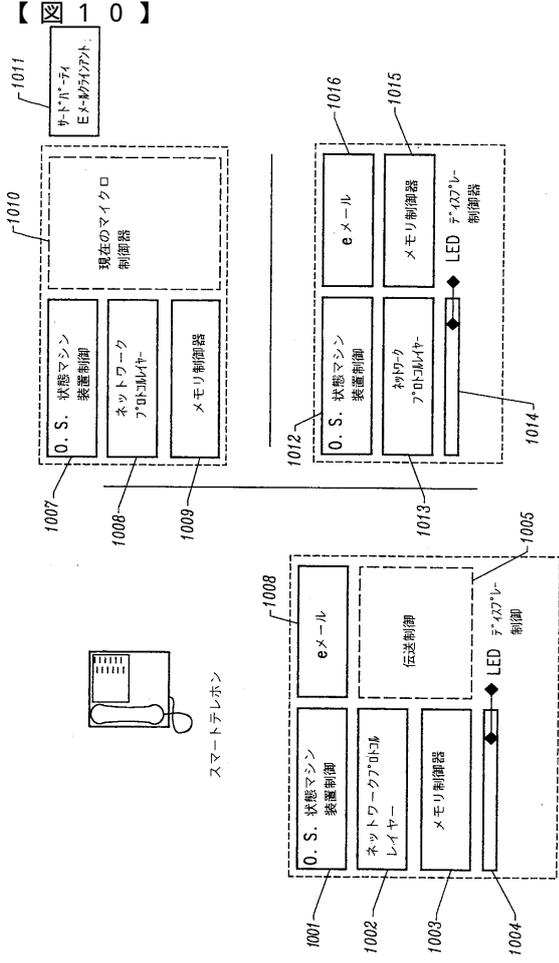


FIG. 10

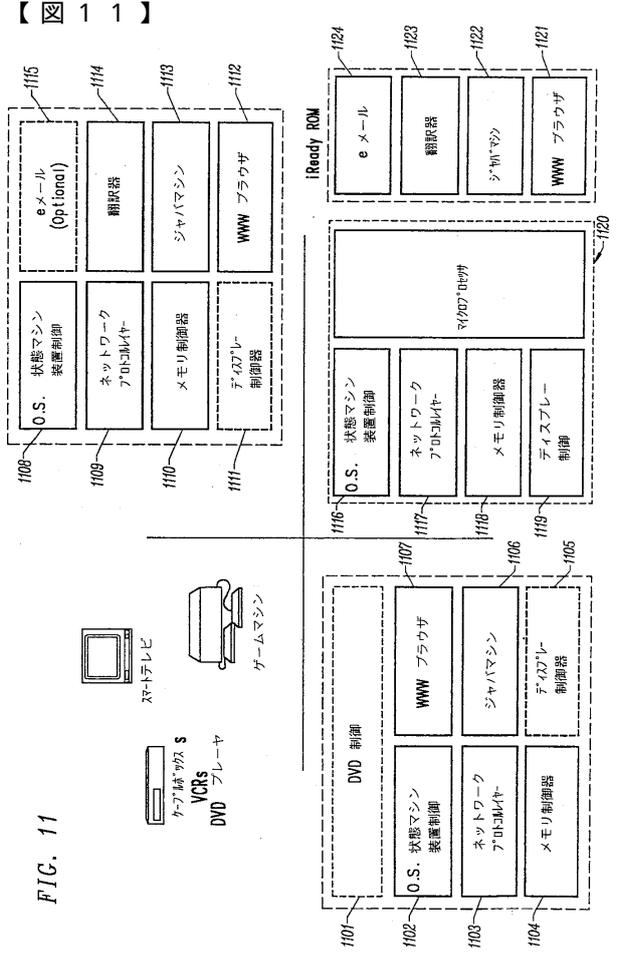


FIG. 11

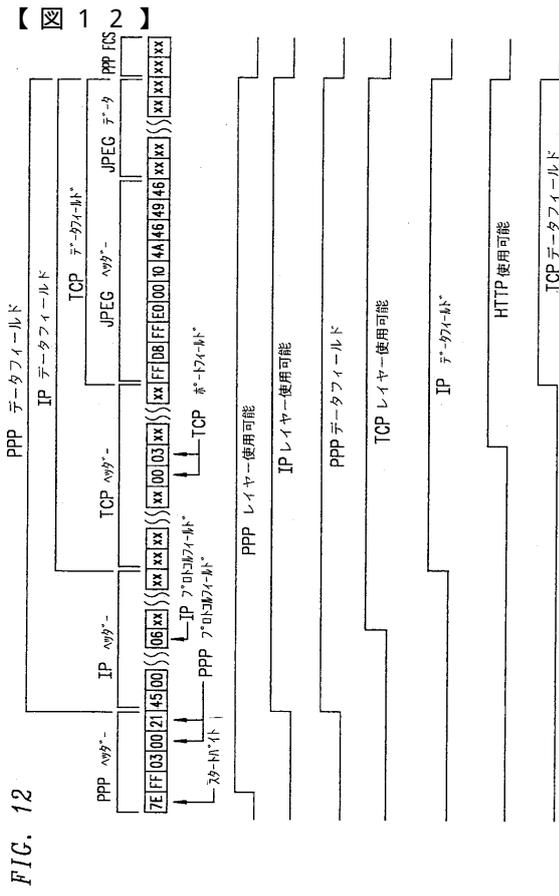


FIG. 12

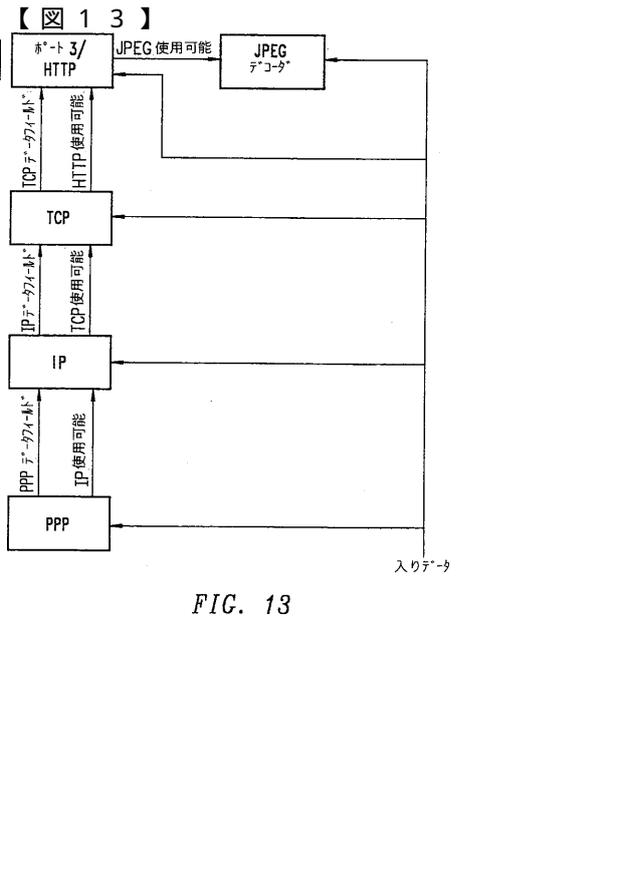


FIG. 13

フロントページの続き

(74)代理人

弁理士 小川 信夫

(74)代理人

弁理士 村社 厚夫

(74)代理人

弁理士 西島 孝喜

(74)代理人

弁理士 箱田 篤

(72)発明者 ミナミ ジョン シゲト

アメリカ合衆国 カリフォルニア州 9 5 1 3 4 サン ホセ イーラン ヴィレッジ レーン
3 3 0 0 スイート 4 2 8

(72)発明者 コヤマ リョー

アメリカ合衆国 カリフォルニア州 9 4 3 0 1 パロ アルト ホーソーン 3 4 3

(72)発明者 ジョンソン マイケル ワード

アメリカ合衆国 カリフォルニア州 9 4 9 5 4 ペタルーマ エリー ロード ノース 4 3 7

(72)発明者 シノハラ マサル

アメリカ合衆国 カリフォルニア州 9 4 5 3 9 フリーモント カレンダー コモン 2 2 0 4

(72)発明者 ポッフ トーマス シー

アメリカ合衆国 カリフォルニア州 9 4 0 2 4 ロス アルトス ホームスティード コート
2 2 5 0 # 2 0 4

(72)発明者 パークス ダニエル エフ

アメリカ合衆国 カリフォルニア州 9 4 0 8 6 サニーヴェイル ウェイヴァリー ストリート
1 6 0

審査官 石井 研一

(56)参考文献 米国特許第 5 5 4 6 4 5 3 (U S , A)

米国特許第 5 6 4 0 3 9 4 (U S , A)

米国特許第 5 6 6 6 3 6 2 (U S , A)

特開平 0 6 - 2 0 5 0 3 8 (J P , A)

(58)調査した分野(Int.Cl. , D B名)

H04L 12/56