

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 8 月 26 日 (26.08.2021)



(10) 国际公布号
WO 2021/164076 A1

(51) 国际专利分类号:
G09G 3/36 (2006.01)

(21) 国际申请号: PCT/CN2020/079145

(22) 国际申请日: 2020 年 3 月 13 日 (13.03.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010106545.6 2020 年 2 月 21 日 (21.02.2020) CN

(71) 申请人: **TCL 华星光电技术有限公司 (TCL CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

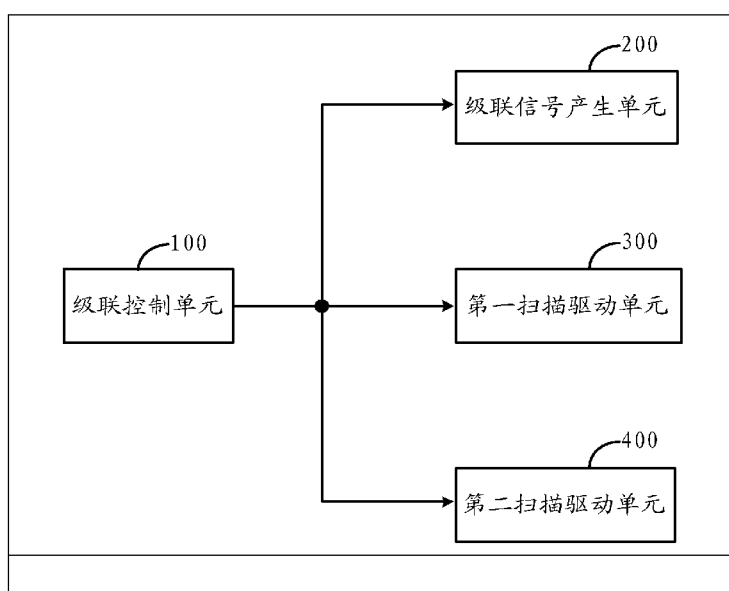
(72) 发明人: **朱静 (ZHU, Jing)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (**PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.**); 中国广东省深圳市南山区粤海街道高新区社区高新南一道 006 号 TCL 工业研究院大厦 A802, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) **Title:** GOA CIRCUIT AND DISPLAY PANEL

(54) 发明名称: 一种 GOA 电路和显示面板



100 Cascade control unit
200 Cascade signal generation unit
300 First scanning driving unit
400 Second scanning driving unit

图 3

(57) **Abstract:** Disclosed is a GOA circuit provided with a plurality of cascaded GOA sub-circuits, wherein an Nth-stage GOA sub-circuit comprises: a cascade control unit for generating a first driving signal according to an (N-3)th-stage scanning signal and an (N-3)th-stage cascade signal; a cascade signal generation unit connected to the cascade control unit; a first scanning driving unit connected to the cascade control unit and a first low-level signal; and a second scanning driving unit that is in signal connection with the cascade control unit and the first low-level signal.

ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 本申请公开了一种GOA电路, 设置有多个级联的GOA子电路, 其中, 第N级GOA子电路包括: 级联控制单元, 用于根据第N-3级扫描信号和第N-3级级联信号生成第一驱动信号; 级联信号产生单元, 与级联控制单元连接; 第一扫描驱动单元, 与级联控制单元和第一低电平信号连接; 以及第二扫描驱动单元, 与级联控制单元和第一低电平信号连接。

一种GOA电路和显示面板

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及垂直配向型显示技术领域，具体涉及一种GOA电路及显示面板。

背景技术

[0002] 随着显示技术的不断发展，大屏幕、高分辨率、及高刷新频率成为了液晶显示面板追求的目标。当用户从侧面观看垂直配向型的液晶显示面板时，特别是大尺寸的液晶显示面板时会出现色差或者色偏（color washout）的现象，且这种色偏会随着侧视观看角度的增大而增大。为了降低色偏，增大可视角度范围，通常都会将液晶显示面板的显示区域的每个像素点分成主像素和子像素。

[0003] 但是，目前8畴（Domain）显示的像素设计中，大多采用2G1D（指的是两个栅驱动电路和1条数据线）模式的栅驱动电路来分别实现主像素和子像素的栅驱动电压，其同一像素点中主像素和子像素需要使用两个相同或者相似的栅驱动电路，该栅驱动电路如图1所示，以及该栅驱动电路的各信号输出时序如图2所示。这增加了GOA（Gate driver On Array，阵列基板行驱动）电路中的覆晶薄膜（COF）以及扇形引线（fanout）的数量，同时也导致增加了其制作成本以及边框（Border）宽度。其中，主像素和子像素的亮度可以通过不同的栅（Gate）驱动电压来单独控制，从而实现改善色差或者色偏的问题。

发明概述

技术问题

[0004] 本申请提供一种GOA电路，解决的8畴显示中采用2G1D模式增加了GOA电路中覆晶薄膜及扇形引线的数量。

问题的解决方案

技术解决方案

[0005] 第一方面，本申请提供了一种GOA电路，GOA电路设置有多级级联的GOA子电路，其中，第N级GOA子电路包括级联控制单元、级联信号产生单元、第一扫描驱

动单元以及第二扫描驱动单元；级联控制单元，用于根据第N-3级扫描信号和第N-3级级联信号生成第一驱动信号；级联信号产生单元，与级联控制单元连接，用于根据第一驱动信号和第N级时钟信号生成第N级级联信号；第一扫描驱动单元，与级联控制单元和第一低电平信号连接，用于根据第N级时钟信号、第N+3级级联信号以及第一驱动信号生成第N级主像素扫描信号，以驱动第N级像素点中的主像素；以及第二扫描驱动单元，与级联控制单元和第一低电平信号连接，用于根据一高电平信号、第N+3级级联信号以及第一驱动信号生成第N级子像素扫描信号，以驱动第N级像素点中的子像素；其中，N为正整数。

[0006] 结合第一方面，在第一方面的第一种实施方式中，第N级GOA子电路还包括：第一下拉单元，与级联控制单元和第二低电平信号连接，用于根据第N+3级级联信号控制第一驱动信号是否处于低电平状态。

[0007] 结合第一方面的第一种实施方式，在第一方面的第二种实施方式中，第N级GOA子电路还包括：驱动信号生成单元，与级联控制单元和第二低电平信号连接，用于根据第一驱动信号生成第二驱动信号；和第二下拉单元，与级联控制单元、第二低电平信号以及驱动信号生成单元连接，用于根据第二驱动信号控制第一驱动信号是否处于低电平状态；其中，当第一驱动信号为高电平状态时，第二驱动信号为低电平状态；当第一驱动信号为低电平状态时，第二驱动信号为高电平状态。

[0008] 结合第一方面的第二种实施方式，在第一方面的第三种实施方式中，第N级GOA子电路还包括：第三下拉单元，与级联控制单元、第一低电平信号以及驱动信号生成单元连接，用于根据第二驱动信号控制第N级主像素扫描信号是否处于低电平状态。

[0009] 结合第一方面的第二种实施方式，在第一方面的第四种实施方式中，第N级GOA子电路还包括：第四下拉单元，与级联控制单元、第一低电平信号以及驱动信号生成单元连接，用于根据第二驱动信号控制第N级子像素扫描信号是否处于低电平状态。

[0010] 结合第一方面，在第一方面的第五种实施方式中，级联控制单元包括第一薄膜晶体管；第一薄膜晶体管的栅极用于接入第N-3级级联信号；第一薄膜晶体管的

漏极用于接入第N-3级扫描信号；第一薄膜晶体管的源极用于输出第一驱动信号。

[0011] 结合第一方面的第五种实施方式，在第一方面的第六种实施方式中，级联信号产生单元包括第二薄膜晶体管；第二薄膜晶体管的漏极用于接入第N级时钟信号；第二薄膜晶体管的栅极与第一薄膜晶体管的源极连接，以接入第一驱动信号；第二薄膜晶体管的源极用于输出第N级级联信号。

[0012] 结合第一方面的第五种实施方式，在第一方面的第七种实施方式中，第一扫描驱动单元包括一电容、第三薄膜晶体管以及第四薄膜晶体管；第三薄膜晶体管的漏极用于接入第N级时钟信号；第一薄膜晶体管的源极与第三薄膜晶体管的栅极和电容的第一端连接；第四薄膜晶体管的栅极用于接入第N+3级级联信号；第四薄膜晶体管的源极与第一低电平信号连接；第三薄膜晶体管的源极与第四薄膜晶体管的漏极和电容的第二端连接。

[0013] 结合第一方面的第五种实施方式，在第一方面的第八种实施方式中，第二扫描驱动单元包括第五薄膜晶体管和第六薄膜晶体管；第五薄膜晶体管的漏极用于接入第N级时钟信号；第五薄膜晶体管的栅极与第一薄膜晶体管的源极连接；第五薄膜晶体管的源极与第六薄膜晶体管的源极连接；第六薄膜晶体管的栅极用于接入第N+3级级联信号；第六薄膜晶体管的源极与第一低电平信号连接。

[0014] 第二方面，本申请提供了一种显示面板，其包括上述任一实施方式中的GOA电路。

发明的有益效果

有益效果

[0015] 本申请提供的GOA电路，通过级联控制单元输出第一驱动信号，并通过第一驱动信号控制第一扫描驱动单元和第二扫描驱动单元同时输出不同电压波形的主像素扫描信号和子像素扫描信号，从而改善了色差或者色偏现象；同时也简化了GOA电路结构，减少了GOA电路中覆晶薄膜及扇形引线的数量。

对附图的简要说明

附图说明

[0016] 图1为传统技术方案中2G1D模式采用的主像素或者子像素的栅驱动电路的结构

示意图。

[0017] 图2为图1所示的栅驱动电路中相关节点的波形示意图。

[0018] 图3为本申请实施例提供的GOA电路的第一种结构示意图。

[0019] 图4为本申请实施例提供的GOA电路的第二种结构示意图。

[0020] 图5为本申请实施例提供的GOA电路的第三种结构示意图。

[0021] 图6为本申请实施例提供的GOA电路的第四种结构示意图。

[0022] 图7为本申请实施例提供的GOA电路的第五种结构示意图。

[0023] 图8为图7中所示的GOA电路的电路结构图。

[0024] 图9为图8所示的GOA电路中相关节点的波形示意图。

发明实施例

本发明的实施方式

[0025] 为使本申请的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本申请进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。

[0026] 如图3所示，本实施例提供了一种GOA电路，GOA电路设置有多个级联的GOA子电路，其中，第N级GOA子电路包括级联控制单元100、级联信号产生单元200、第一扫描驱动单元300以及第二扫描驱动单元400；级联控制单元100，用于根据第N-3级扫描信号G(N-3)和第N-3级级联信号ST(N-3)生成第一驱动信号Q(N)；级联信号产生单元200，与级联控制单元100连接，用于根据第一驱动信号Q(N)和第N级时钟信号CK(N)生成第N级级联信号ST(N)；第一扫描驱动单元300，与级联控制单元100和第一低电平信号VSSG连接，用于根据第N级时钟信号CK(N)、第N+3级级联信号ST(N+3)以及第一驱动信号Q(N)生成第N级主像素扫描信号GA(N)，以驱动第N级像素点中的主像素；以及第二扫描驱动单元400，与级联控制单元100和第一低电平信号VSSG连接，用于根据一高电平信号VDD、第N+3级级联信号ST(N+3)以及第一驱动信号Q(N)生成第N级子像素扫描信号GB(N)，以驱动第N级像素点中的子像素；其中，N为正整数。

[0027] 具体地，当N为小于4的正整数时，第N-3级扫描信号G(N-3)和第N-3级级联信号ST(N-3)包含在一启动信号中，级联控制单元100用于根据该启动信号生成第一

驱动信号 $Q(N)$ ；当 N 为不小于4的正整数时，级联控制单元100用于根据第 $N-3$ 级扫描信号 $G(N-3)$ 和第 $N-3$ 级级联信号 $ST(N-3)$ 生成第一驱动信号 $Q(N)$ 。

[0028] 其中，当第 $N-3$ 级扫描信号 $G(N-3)$ 和第 $N-3$ 级级联信号 $ST(N-3)$ 为高电平状态时，第一驱动信号 $Q(N)$ 为高电平状态，此时，第一驱动信号 $Q(N)$ 控制级联信号产生单元200根据第 N 级时钟信号 $CK(N)$ 输出第 N 级级联信号 $ST(N)$ ；同时，第一驱动信号 $Q(N)$ 控制第一扫描驱动单元300根据第 N 级时钟信号 $CK(N)$ 输出第 N 级主像素扫描信号 $GA(N)$ ，和控制第二扫描驱动单元400根据高电平信号 VDD 输出第 N 级子像素扫描信号 $GB(N)$ 。当第 $N+3$ 级级联信号 $ST(N+3)$ 为高电平状态时，第 $N+3$ 级级联信号 $ST(N+3)$ 控制第一扫描驱动单元300和第二扫描驱动单元400，将第 N 级主像素扫描信号 $GA(N)$ 和第 N 级子像素扫描信号 $GB(N)$ 拉低到与第一低电平信号 $VSSG$ 相同的低电平状态。

[0029] 本实施例中的GOA子电路通过级联控制单元100输出第一驱动信号 $Q(N)$ ，并通过第一驱动信号 $Q(N)$ 控制第一扫描驱动单元300和第二扫描驱动单元400同时输出不同电压波形的主像素扫描信号和子像素扫描信号，从而改善了色差或者色偏现象；同时级联信号产生单元200根据第一驱动信号 $Q(N)$ 和第 N 级时钟信号 $CK(N)$ 生成了第 N 级级联信号 $ST(N)$ ，为多个GOA子电路进行级联提供了条件。与图1中所示的2G1D模式相比，本实施例提供的GOA电路简化了2G1D模式的电路结构，从而减少了GOA电路中覆晶薄膜及扇形引线的数量，有利于实现降低成本和减小边框宽度。

[0030] 如图4所示，在其中一个实施例中，第 N 级GOA子电路还包括：第一下拉单元500，与级联控制单元100和第二低电平信号 $VSSQ$ 连接，用于根据第 $N+3$ 级级联信号 $ST(N+3)$ 控制第一驱动信号 $Q(N)$ 是否处于低电平状态。

[0031] 具体地，当第 $N+3$ 级级联信号 $ST(N+3)$ 为高电平状态时，第 $N+3$ 级级联信号 $ST(N+3)$ 控制第一下拉单元500将第一驱动信号 $Q(N)$ 拉低到与第二低电平信号 $VSSQ$ 相同的低电平状态，以将第一驱动信号 $Q(N)$ 钳制在第二低电平信号 $VSSQ$ 相同的低电平状态。

[0032] 如图5所示，在其中一个实施例中，第 N 级GOA子电路还包括：驱动信号生成单元600，与级联控制单元100和第二低电平信号 $VSSQ$ 连接，用于根据第一驱动信

号Q(N)生成第二驱动信号P(N)；和第二下拉单元700，与级联控制单元100、第二低电平信号VSSQ以及驱动信号生成单元600连接，用于根据第二驱动信号P(N)控制第一驱动信号Q(N)是否处于低电平状态；其中，当第一驱动信号Q(N)为高电平状态时，第二驱动信号P(N)为低电平状态；当第一驱动信号Q(N)为低电平状态时，第二驱动信号P(N)为高电平状态。

[0033] 具体地，当第一驱动信号Q(N)为低电平状态时，此时，第二驱动信号P(N)为高电平状态，第二驱动信号P(N)控制第二下拉单元700将第一驱动信号Q(N)拉低至与第二低电平信号VSSQ相同的低电平状态，以将第一驱动信号Q(N)钳制在低电平状态。

[0034] 如图6所示，在其中一个实施例中，第N级GOA子电路还包括：第三下拉单元800，与级联控制单元100、第一低电平信号VSSG以及驱动信号生成单元600连接，用于根据第二驱动信号P(N)控制第N级主像素扫描信号GA(N)是否处于低电平状态。

[0035] 具体地，当第一驱动信号Q(N)为低电平状态时，此时，第二驱动信号P(N)为高电平状态，第二驱动信号P(N)控制第三下拉单元800将第N级主像素扫描信号GA(N)拉低至与第一低电平信号VSSG相同的低电平状态，以将第N级主像素扫描信号GA(N)钳制在低电平状态。

[0036] 如图7所示，在其中一个实施例中，第N级GOA子电路还包括：第四下拉单元900，与级联控制单元100、第一低电平信号VSSG以及驱动信号生成单元600连接，用于根据第二驱动信号P(N)控制第N级子像素扫描信号GB(N)是否处于低电平状态。

[0037] 具体地，当第一驱动信号Q(N)为低电平状态时，此时，第二驱动信号P(N)为高电平状态，第二驱动信号P(N)控制第四下拉单元900将第N级子像素扫描信号GB(N)拉低至与第一低电平信号VSSG相同的低电平状态，以将第N级子像素扫描信号GB(N)钳制在低电平状态。

[0038] 如图8所示，在其中一个实施例中，级联控制单元100包括第一薄膜晶体管T1；第一薄膜晶体管T1的栅极用于接入第N-3级级联信号ST(N-3)；第一薄膜晶体管T1的漏极用于接入第N-3级扫描信号G(N-3)；第一薄膜晶体管T1的源极用于输出

第一驱动信号 $Q(N)$ 。

[0039] 如图8所示, 在其中一个实施例中, 级联信号产生单元200包括第二薄膜晶体管T2; 第二薄膜晶体管T2的漏极用于接入第N级时钟信号 $CK(N)$; 第二薄膜晶体管T2的栅极与第一薄膜晶体管T1的源极连接, 以接入第一驱动信号 $Q(N)$; 第二薄膜晶体管T2的源极用于输出第N级级联信号 $ST(N)$ 。

[0040] 如图8所示, 在其中一个实施例中, 第一扫描驱动单元300包括一电容 C_b 、第三薄膜晶体管T3以及第四薄膜晶体管T4; 第三薄膜晶体管T3的漏极用于接入第N级时钟信号 $CK(N)$; 第一薄膜晶体管T1的源极与第三薄膜晶体管T3的栅极和电容 C_b 的第一端连接; 第四薄膜晶体管T4的栅极用于接入第N+3级级联信号 $ST(N+3)$; 第四薄膜晶体管T4的源极与第一低电平信号 $VSSG$ 连接; 第三薄膜晶体管T3的源极与第四薄膜晶体管T4的漏极和电容 C_b 的第二端连接。

[0041] 如图8所示, 在其中一个实施例中, 第二扫描驱动单元400包括第五薄膜晶体管T5和第六薄膜晶体管T6; 第五薄膜晶体管T5的漏极用于接入第N级时钟信号 $CK(N)$; 第五薄膜晶体管T5的栅极与第一薄膜晶体管T1的源极连接; 第五薄膜晶体管T5的源极与第六薄膜晶体管T6的源极连接; 第六薄膜晶体管T6的栅极用于接入第N+3级级联信号 $ST(N+3)$; 第六薄膜晶体管T6的源极与第一低电平信号 $VSSG$ 连接。

[0042] 如图8所示, 在其中一个实施例中, 第一下拉单元500包括第七薄膜晶体管T7; 第七薄膜晶体管T7的栅极用于接入第N+3级级联信号 $ST(N+3)$; 第七薄膜晶体管T7的漏极与第一薄膜晶体管T1的源极连接; 第七薄膜晶体管T7的源极与第二低电平信号 $VSSQ$ 连接。

[0043] 如图8所示, 在其中一个实施例中, 驱动信号生成单元600包括第八薄膜晶体管T8、第九薄膜晶体管T9、第十薄膜晶体管T10以及第十一薄膜晶体管T11; 高电平信号 VDD 与第八薄膜晶体管T8的栅极、第八薄膜晶体管T8的漏极以及第九薄膜晶体管T9的漏极连接; 第八薄膜晶体管T8的源极与第九薄膜晶体管T9的栅极和第十薄膜晶体管T10的漏极连接; 第九薄膜晶体管T9的源极与第十一薄膜晶体管T11的漏极连接; 第一薄膜晶体管T1的源极与第十薄膜晶体管T10的栅极和第十一薄膜晶体管T11的栅极连接; 第二低电平信号 $VSSQ$ 与第十薄膜晶体管T10的源

极和第十一薄膜晶体管T11的源极连接。

[0044] 如图8所示, 在其中一个实施例中, 第二下拉单元700包括第十二薄膜晶体管T12; 第十二薄膜晶体管T12的漏极与第一薄膜晶体管T1的源极连接; 第十二薄膜晶体管T12的源极与第二低电平信号VSSQ连接; 第十二薄膜晶体管T12的栅极与第十一薄膜晶体管T11的漏极连接。

[0045] 如图8所示, 在其中一个实施例中, 第三下拉单元800包括第十三薄膜晶体管T13; 第十三薄膜晶体管T13的漏极与第四薄膜晶体管T4的漏极连接; 第十三薄膜晶体管T13的源极与第一低电平信号VSSG连接; 第十三薄膜晶体管T13的栅极与第十一薄膜晶体管T11的漏极连接。

[0046] 如图8所示, 在其中一个实施例中, 第四下拉单元900包括第十四薄膜晶体管T14; 第十四薄膜晶体管T14的漏极与第六薄膜晶体管T6的漏极连接; 第十四薄膜晶体管T14的源极与第一低电平信号VSSG连接; 第十四薄膜晶体管T14的栅极与第十一薄膜晶体管T11的漏极连接。

[0047] 如图9所示, 在其中一个像素点中主像素和子像素同时进行充电时, 其主像素和子像素的栅驱动电压波形不同, 从而实现了主像素和子像素的充电差异, 解决了侧视时出现的色差或者色偏的问题。

[0048] 在其中一个实施例中, 本实施例提供了一种显示面板, 其包括上述任一实施例中的GOA电路。

[0049] 可以理解的是, 对本领域普通技术人员来说, 可以根据本申请的技术方案及其发明构思加以等同替换或改变, 而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权利要求书

- [权利要求 1] 一种GOA电路，其中，所述GOA电路设置有多个级联的GOA子电路，其中，第N级GOA子电路包括：
- 级联控制单元，用于根据第N-3级扫描信号和第N-3级级联信号生成第一驱动信号；
- 级联信号产生单元，与所述级联控制单元连接，用于根据所述第一驱动信号和第N级时钟信号生成第N级级联信号；
- 第一扫描驱动单元，与所述级联控制单元和第一低电平信号连接，用于根据所述第N级时钟信号、第N+3级级联信号以及所述第一驱动信号生成第N级主像素扫描信号，以驱动第N级像素点中的主像素；以及
- 第二扫描驱动单元，与所述级联控制单元和所述第一低电平信号连接，用于根据一高电平信号、所述第N+3级级联信号以及所述第一驱动信号生成第N级子像素扫描信号，以驱动所述第N级像素点中的子像素；
- 所述GOA电路还包括第四下拉单元；所述第四下拉单元包括第十四薄膜晶体管；
- 所述第十四薄膜晶体管的漏极与第六薄膜晶体管的漏极连接；所述第十四薄膜晶体管的源极与所述第一低电平信号连接；所述第十四薄膜晶体管的栅极与第十一薄膜晶体管的漏极连接；
- 其中，N为正整数。
- [权利要求 2] 根据权利要求1所述的GOA电路，其中，所述第N级GOA子电路还包括：
- 第一下拉单元，与所述级联控制单元和第二低电平信号连接，用于根据所述第N+3级级联信号控制所述第一驱动信号是否处于低电平状态。
- [权利要求 3] 根据权利要求2所述的GOA电路，其中，所述第N级GOA子电路还包括：
- 驱动信号生成单元，与所述级联控制单元和所述第二低电平信号连接，用于根据所述第一驱动信号生成第二驱动信号；和
- 第二下拉单元，与所述级联控制单元、所述第二低电平信号以及所述

驱动信号生成单元连接，用于根据所述第二驱动信号控制所述第一驱动信号是否处于低电平状态；

其中，当所述第一驱动信号为高电平状态时，所述第二驱动信号为低电平状态；当所述第一驱动信号为低电平状态时，所述第二驱动信号为高电平状态。

[权利要求 4] 根据权利要求3所述的GOA电路，其中，所述第N级GOA子电路还包括：第三下拉单元，与所述级联控制单元、所述第一低电平信号以及所述驱动信号生成单元连接，用于根据所述第二驱动信号控制所述第N级主像素扫描信号是否处于低电平状态。

[权利要求 5] 根据权利要求4所述的GOA电路，其中，所述级联控制单元包括第一薄膜晶体管；
所述第一薄膜晶体管的栅极用于接入所述第N-3级级联信号；所述第一薄膜晶体管的漏极用于接入所述第N-3级扫描信号；所述第一薄膜晶体管的源极用于输出所述第一驱动信号。

[权利要求 6] 一种GOA电路，其中，所述GOA电路设置有多个级联的GOA子电路，其中，第N级GOA子电路包括：
级联控制单元，用于根据第N-3级扫描信号和第N-3级级联信号生成第一驱动信号；
级联信号产生单元，与所述级联控制单元连接，用于根据所述第一驱动信号和第N级时钟信号生成第N级级联信号；
第一扫描驱动单元，与所述级联控制单元和第一低电平信号连接，用于根据所述第N级时钟信号、第N+3级级联信号以及所述第一驱动信号生成第N级主像素扫描信号，以驱动第N级像素点中的主像素；以及
第二扫描驱动单元，与所述级联控制单元和所述第一低电平信号连接，用于根据一高电平信号、所述第N+3级级联信号以及所述第一驱动信号生成第N级子像素扫描信号，以驱动所述第N级像素点中的子像素；
其中，N为正整数。

- [权利要求 7] 根据权利要求6所述的GOA电路，其中，所述第N级GOA子电路还包括：第一下拉单元，与所述级联控制单元和第二低电平信号连接，用于根据所述第N+3级级联信号控制所述第一驱动信号是否处于低电平状态。
- [权利要求 8] 根据权利要求7所述的GOA电路，其中，所述第N级GOA子电路还包括：驱动信号生成单元，与所述级联控制单元和所述第二低电平信号连接，用于根据所述第一驱动信号生成第二驱动信号；和第二下拉单元，与所述级联控制单元、所述第二低电平信号以及所述驱动信号生成单元连接，用于根据所述第二驱动信号控制所述第一驱动信号是否处于低电平状态；其中，当所述第一驱动信号为高电平状态时，所述第二驱动信号为低电平状态；当所述第一驱动信号为低电平状态时，所述第二驱动信号为高电平状态。
- [权利要求 9] 根据权利要求8所述的GOA电路，其中，所述第N级GOA子电路还包括：第三下拉单元，与所述级联控制单元、所述第一低电平信号以及所述驱动信号生成单元连接，用于根据所述第二驱动信号控制所述第N级主像素扫描信号是否处于低电平状态。
- [权利要求 10] 根据权利要求9所述的GOA电路，其中，所述第N级GOA子电路还包括：第四下拉单元，与所述级联控制单元、所述第一低电平信号以及所述驱动信号生成单元连接，用于根据所述第二驱动信号控制所述第N级子像素扫描信号是否处于低电平状态。
- [权利要求 11] 根据权利要求10所述的GOA电路，其中，所述级联控制单元包括第一薄膜晶体管；所述第一薄膜晶体管的栅极用于接入所述第N-3级级联信号；所述第一薄膜晶体管的漏极用于接入所述第N-3级扫描信号；所述第一薄膜晶体管的源极用于输出所述第一驱动信号。
- [权利要求 12] 根据权利要求11所述的GOA电路，其中，所述级联信号产生单元包括第二薄膜晶体管；

所述第二薄膜晶体管的漏极用于接入所述第N级时钟信号；所述第二薄膜晶体管的栅极与所述第一薄膜晶体管的源极连接，以接入所述第一驱动信号；所述第二薄膜晶体管的源极用于输出所述第N级级联信号。

[权利要求 13] 根据权利要求12所述的GOA电路，其中，所述第一扫描驱动单元包括一电容、第三薄膜晶体管以及第四薄膜晶体管；
所述第三薄膜晶体管的漏极用于接入所述第N级时钟信号；所述第一薄膜晶体管的源极与所述第三薄膜晶体管的栅极和所述电容的第一端连接；所述第四薄膜晶体管的栅极用于接入所述第N+3级级联信号；
所述第四薄膜晶体管的源极与所述第一低电平信号连接；所述第三薄膜晶体管的源极与所述第四薄膜晶体管的漏极和所述电容的第二端连接。

[权利要求 14] 根据权利要求13所述的GOA电路，其中，所述第二扫描驱动单元包括第五薄膜晶体管和第六薄膜晶体管；
所述第五薄膜晶体管的漏极用于接入所述第N级时钟信号；所述第五薄膜晶体管的栅极与所述第一薄膜晶体管的源极连接；所述第五薄膜晶体管的源极与所述第六薄膜晶体管的源极连接；所述第六薄膜晶体管的栅极用于接入所述第N+3级级联信号；所述第六薄膜晶体管的源极与所述第一低电平信号连接。

[权利要求 15] 根据权利要求14所述的GOA电路，其中，所述第一下拉单元包括第七薄膜晶体管；
所述第七薄膜晶体管的栅极用于接入所述第N+3级级联信号；所述第七薄膜晶体管的漏极与所述第一薄膜晶体管的源极连接；所述第七薄膜晶体管的源极与所述第二低电平信号连接。

[权利要求 16] 根据权利要求15所述的GOA电路，其中，所述驱动信号生成单元包括第八薄膜晶体管、第九薄膜晶体管、第十薄膜晶体管以及第十一薄膜晶体管；
所述高电平信号与所述第八薄膜晶体管的栅极、所述第八薄膜晶体管

的漏极以及所述第九薄膜晶体管的漏极连接；所述第八薄膜晶体管的源极与所述第九薄膜晶体管的栅极和所述第十薄膜晶体管的漏极连接；所述第九薄膜晶体管的源极与所述第十一薄膜晶体管的漏极连接；所述第一薄膜晶体管的源极与所述第十薄膜晶体管的栅极和所述第十一薄膜晶体管的栅极连接；所述第二低电平信号与所述第十薄膜晶体管的源极和所述第十一薄膜晶体管的源极连接。

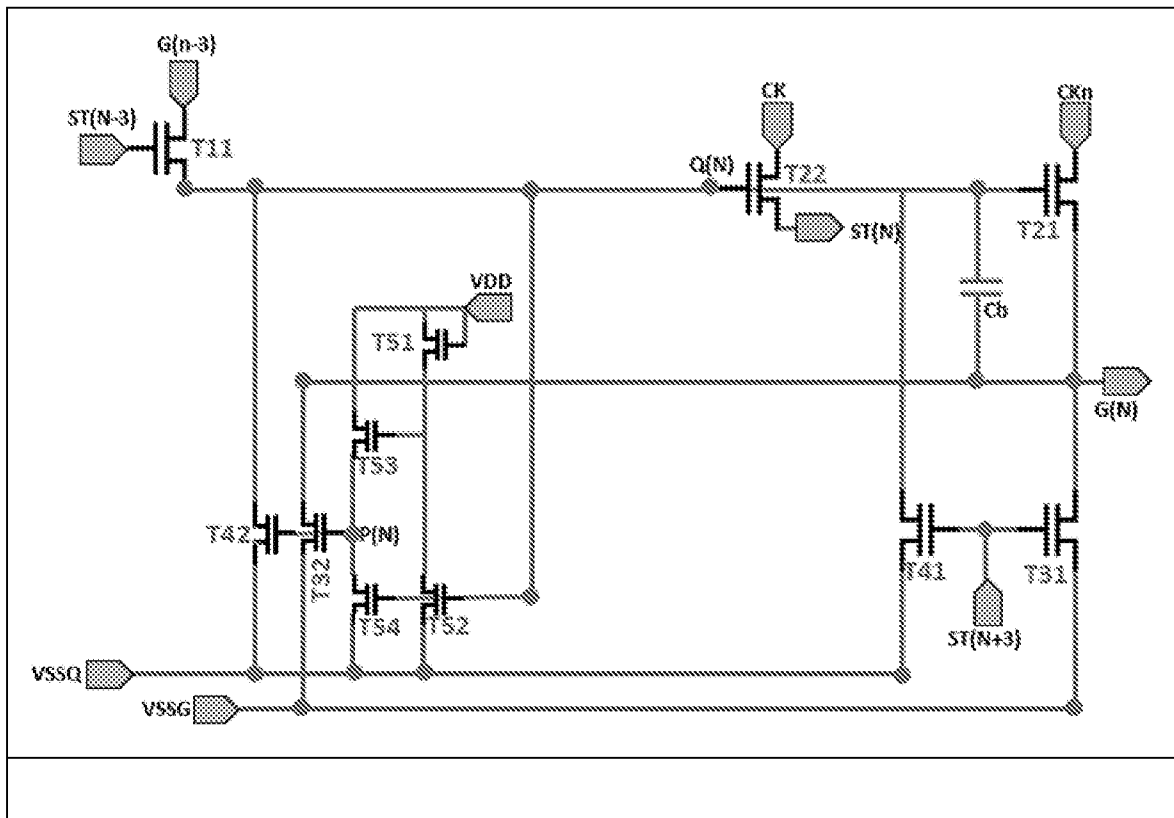
[权利要求 17] 根据权利要求16所述的GOA电路，其中，所述第二下拉单元包括第十二薄膜晶体管；

所述第十二薄膜晶体管的漏极与所述第一薄膜晶体管的源极连接；所述第十二薄膜晶体管的源极与所述第二低电平信号连接；所述第十二薄膜晶体管的栅极与所述第十一薄膜晶体管的漏极连接。

[权利要求 18] 根据权利要求15所述的GOA电路，其中，所述第三下拉单元包括第十三薄膜晶体管；

所述第十三薄膜晶体管的漏极与所述第四薄膜晶体管的漏极连接；所述第十三薄膜晶体管的源极与所述第一低电平信号连接；所述第十三薄膜晶体管的栅极与所述第十一薄膜晶体管的漏极连接。

[权利要求 19] 一种显示面板，其中，包括如权利要求6所述的GOA电路。



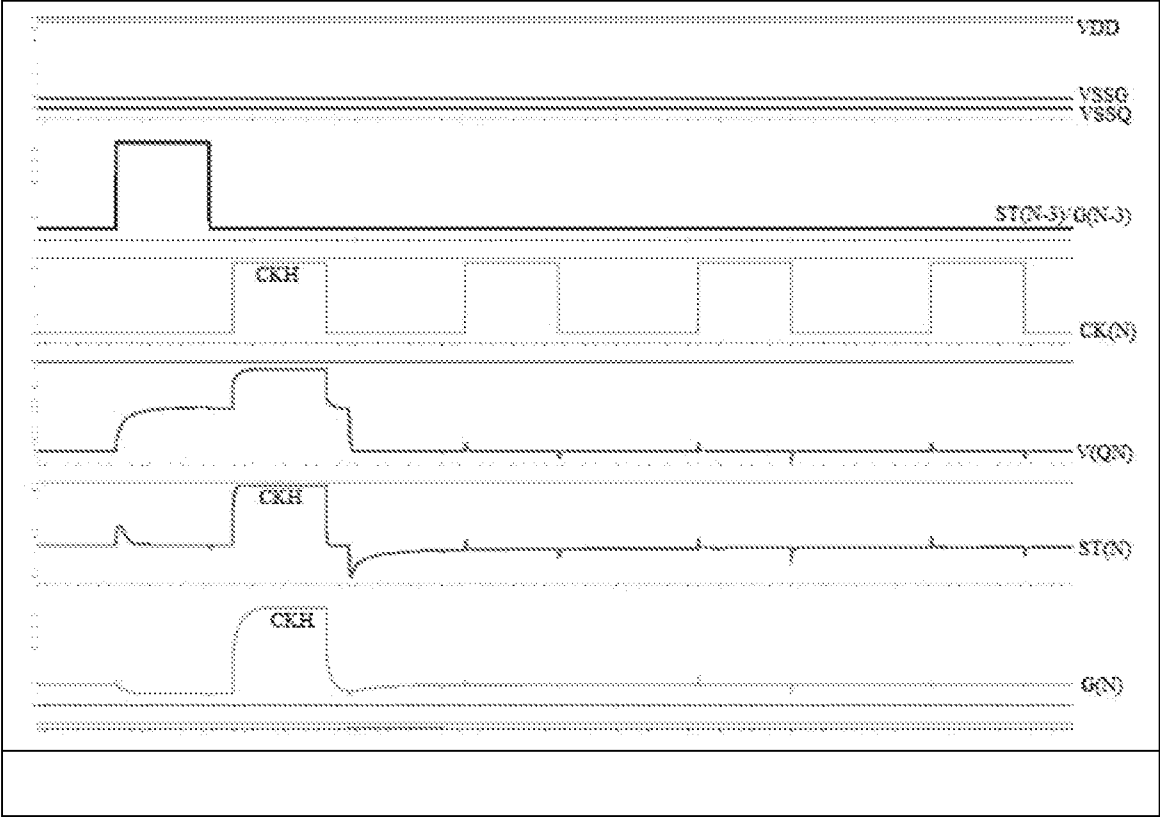


图 2

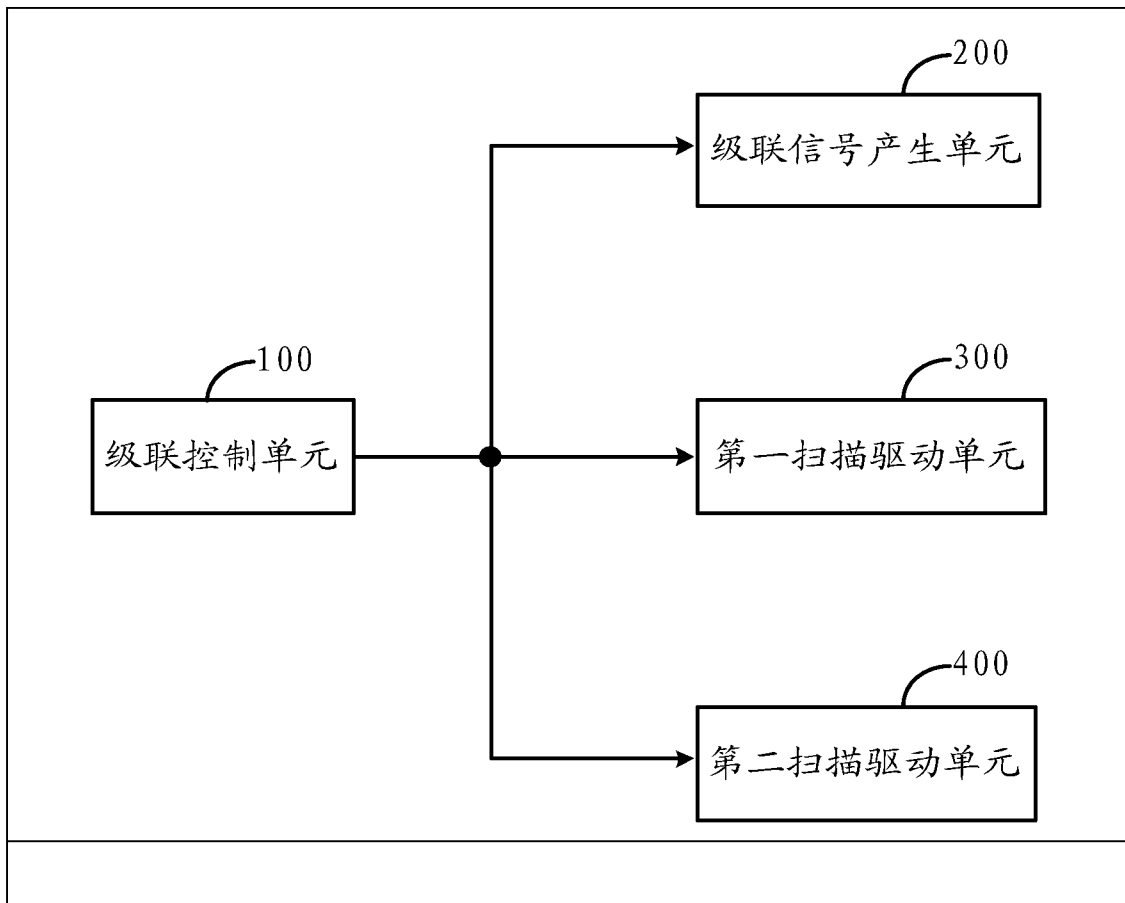


图 3

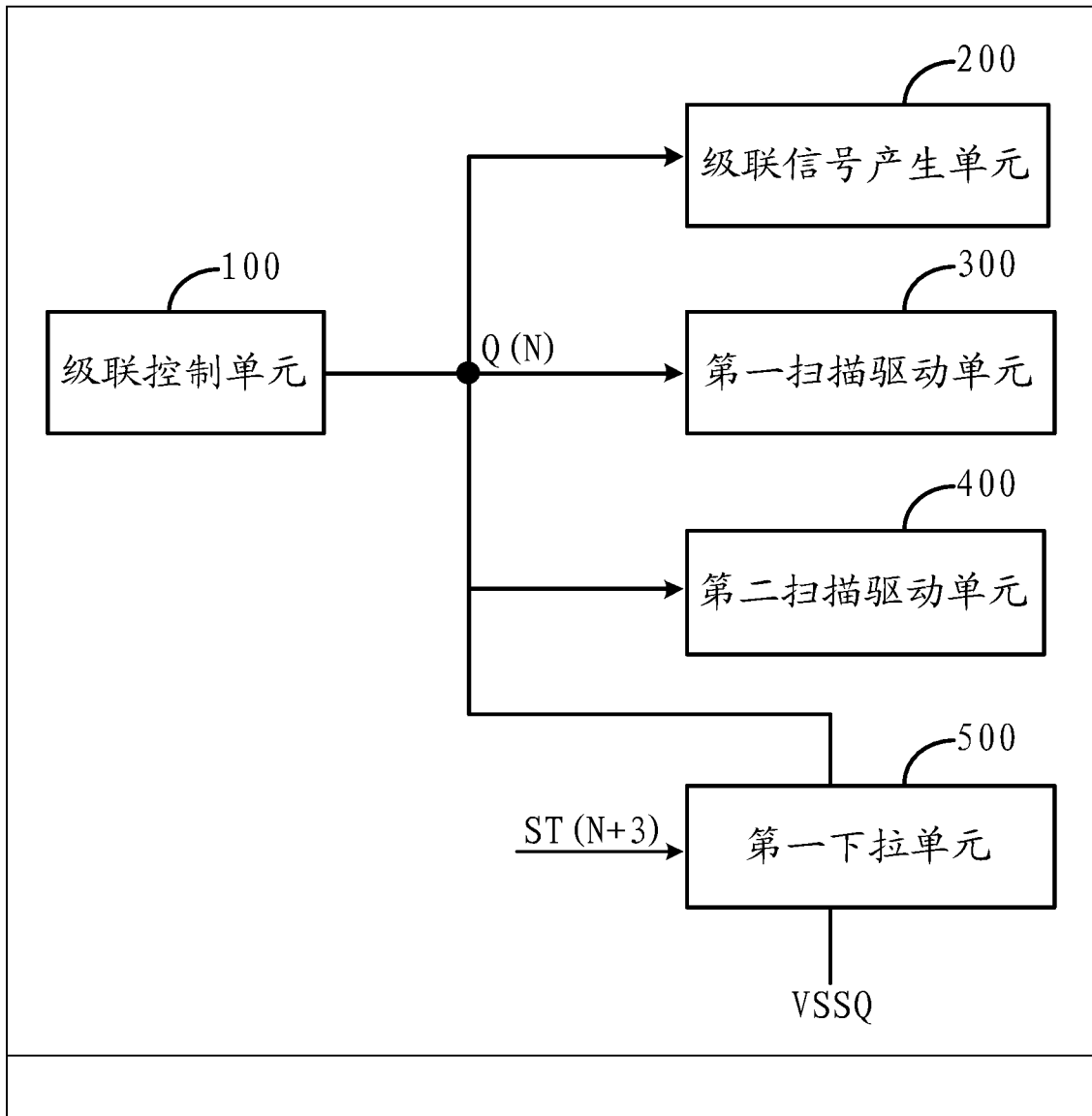


图 4

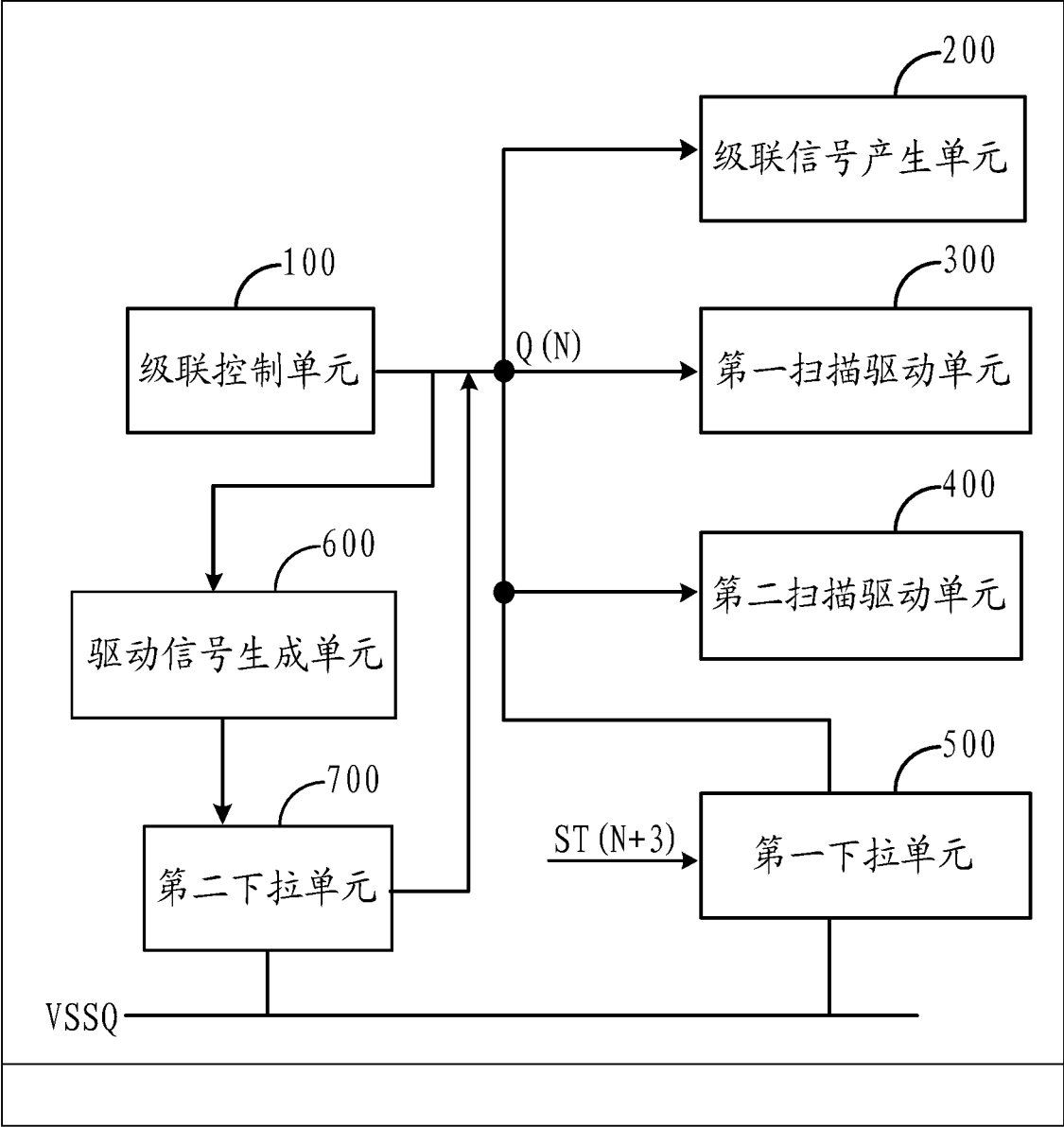


图 5

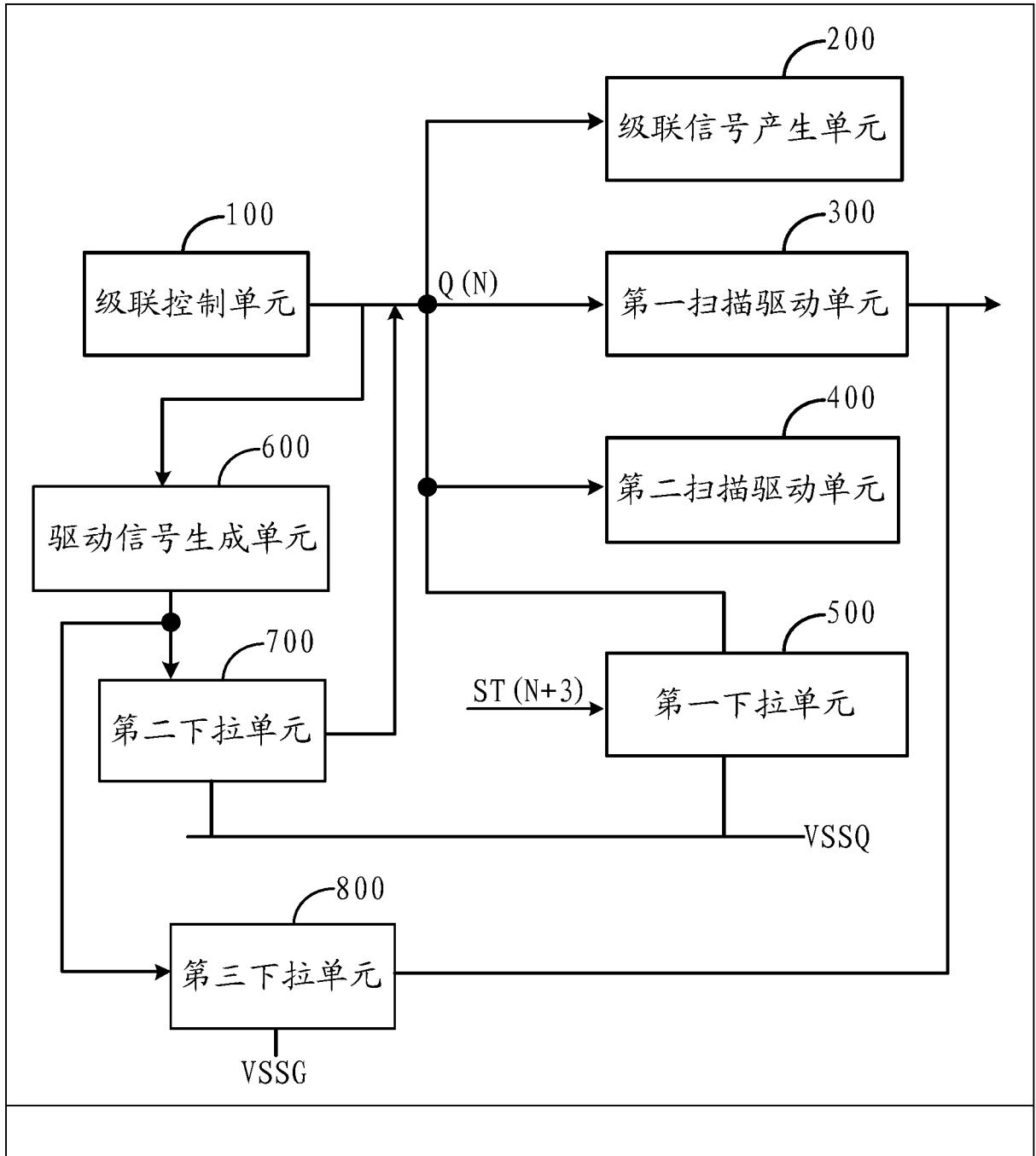


图 6

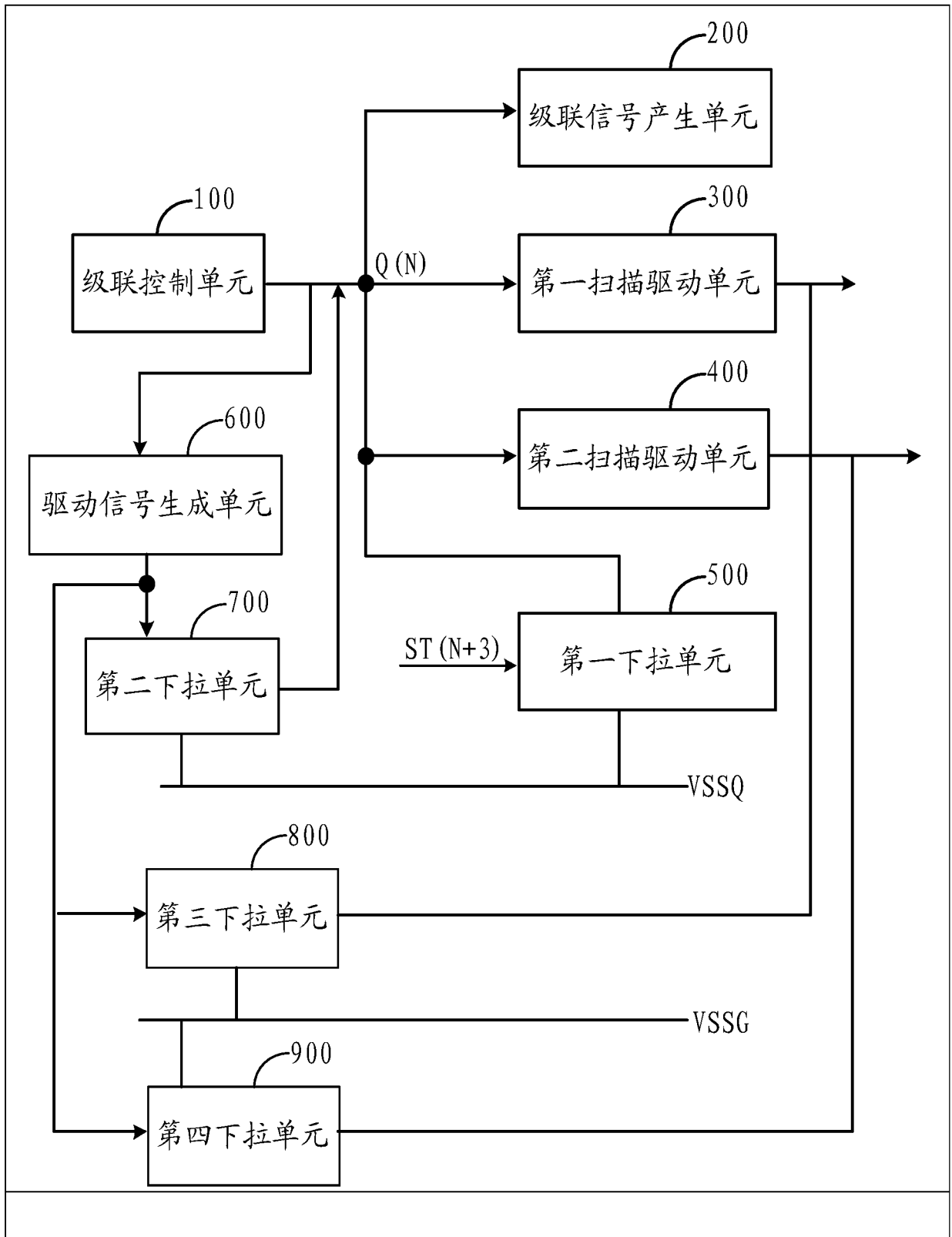


图 7

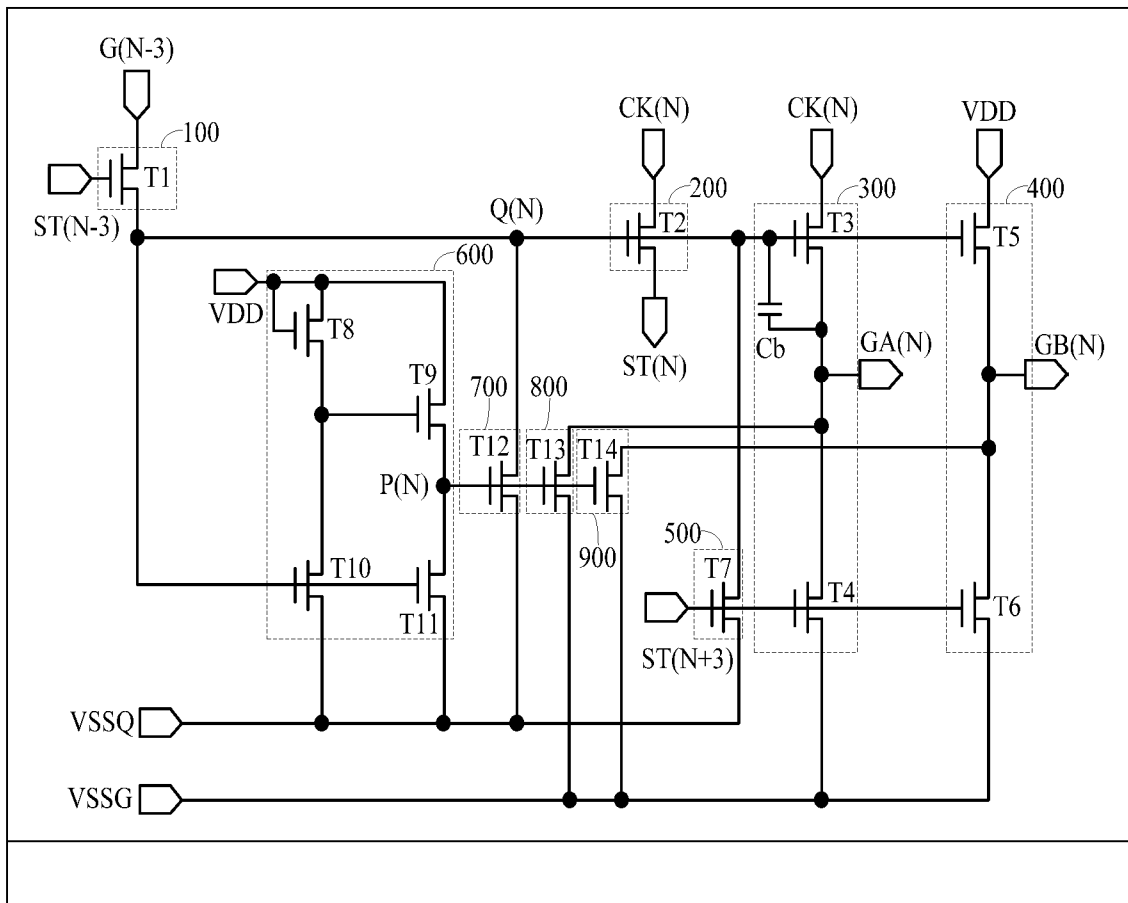


图 8

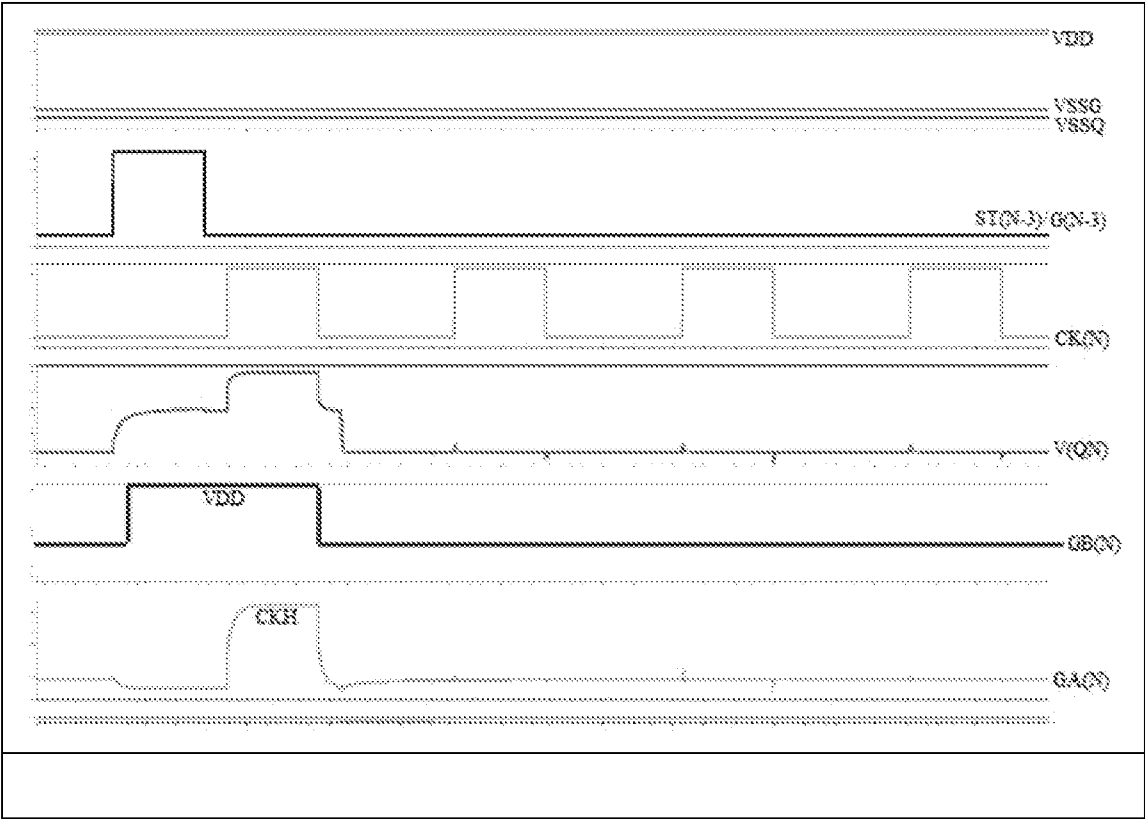


图 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/079145

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; CNKI; VEN; USTXT; EPTXT; WOTXT: 华星, 栅极, 移位寄存器, 驱动电路, 子像素, 色偏, 主像素, 2G1D, GOA, pixel, GA+, GB+, main, sub+, scan

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 108877723 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 23 November 2018 (2018-11-23) description, paragraphs [0003]-[0049], figures 1, 2, 5	1-19
Y	CN 110070838 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 30 July 2019 (2019-07-30) description, paragraphs [0027]-[0038], and figures 1 and 2	1-19
A	CN 104036745 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 10 September 2014 (2014-09-10) entire document	1-19
A	CN 109188749 A (CHONGQING HKC OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.) 11 January 2019 (2019-01-11) entire document	1-19
A	CN 107507599 A (BOE TECHNOLOGY GROUP CO., LTD.) 22 December 2017 (2017-12-22) entire document	1-19
A	US 2009021509 A1 (SAMSUNG ELECTRONICS CO., LTD.) 22 January 2009 (2009-01-22) entire document	1-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

30 September 2020

Date of mailing of the international search report

11 November 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2020/079145

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	108877723	A	23 November 2018	WO	2020019443	A1	30 January 2020
CN	110070838	A	30 July 2019	None			
CN	104036745	A	10 September 2014	US	9613581	B2	04 April 2017
				WO	2015184659	A1	10 December 2015
				US	2016275894	A1	22 September 2016
				CN	104036745	B	18 January 2017
CN	109188749	A	11 January 2019	WO	2020056839	A1	26 March 2020
				US	2020090612	A1	19 March 2020
				US	10714043	B2	14 July 2020
CN	107507599	A	22 December 2017	US	2019108809	A1	11 April 2019
US	2009021509	A1	22 January 2009	US	8711073	B2	29 April 2014
				KR	101398121	B1	27 June 2014
				KR	20090009583	A	23 January 2009

国际检索报告

国际申请号

PCT/CN2020/079145

A. 主题的分类

G09G 3/36 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNABS; CNTXT; CNKI; VEN; USTXT; EPTXT; WOTXT; 华星, 栅极, 移位寄存器, 驱动电路, 子像素, 色偏, 主像素, 2G1D, GOA, pixel, GA+, GB+, main, sub+, scan

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 108877723 A (深圳市华星光电半导体显示技术有限公司) 2018年 11月 23日 (2018 - 11 - 23) 说明书第[0003]-[0049]段, 图1、2、5	1-19
Y	CN 110070838 A (深圳市华星光电半导体显示技术有限公司) 2019年 7月 30日 (2019 - 07 - 30) 说明书第[0027]-[0038]段, 图1、2	1-19
A	CN 104036745 A (深圳市华星光电技术有限公司) 2014年 9月 10日 (2014 - 09 - 10) 全文	1-19
A	CN 109188749 A (重庆惠科金渝光电科技有限公司 等) 2019年 1月 11日 (2019 - 01 - 11) 全文	1-19
A	CN 107507599 A (京东方科技集团股份有限公司) 2017年 12月 22日 (2017 - 12 - 22) 全文	1-19
A	US 2009021509 A1 (SAMSUNG ELECTRONICS CO LTD) 2009年 1月 22日 (2009 - 01 - 22) 全文	1-19

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2020年 9月 30日

国际检索报告邮寄日期

2020年 11月 11日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

顾健健

电话号码 86- (0512) -88996613

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/079145

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	108877723	A	2018年 11月 23日	WO	2020019443	A1	2020年 1月 30日
CN	110070838	A	2019年 7月 30日	无			
CN	104036745	A	2014年 9月 10日	US	9613581	B2	2017年 4月 4日
				WO	2015184659	A1	2015年 12月 10日
				US	2016275894	A1	2016年 9月 22日
				CN	104036745	B	2017年 1月 18日
CN	109188749	A	2019年 1月 11日	WO	2020056839	A1	2020年 3月 26日
				US	2020090612	A1	2020年 3月 19日
				US	10714043	B2	2020年 7月 14日
CN	107507599	A	2017年 12月 22日	US	2019108809	A1	2019年 4月 11日
US	2009021509	A1	2009年 1月 22日	US	8711073	B2	2014年 4月 29日
				KR	101398121	B1	2014年 6月 27日
				KR	20090009583	A	2009年 1月 23日