202402987

(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 202402987 A

(43)公開日： 中華民國 113 (2024) 年 01 月 16 日

(21)申請案號：112111619 (22)申請日： 中華民國 112 (2023) 年 03 月 28 日

(51)Int. Cl.： *B32B27/00 (2006.01)* *C09J7/20 (2018.01)*
C09J7/25 (2018.01) *H05K3/28 (2006.01)*

(30)優先權：2022/03/31 日本 2022-059505

(71)申請人：日商住友電工印刷電路股份有限公司 (日本) SUMITOMO ELECTRIC PRINTED CIRCUITS, INC. (JP)
日本

(72)發明人：一松拓馬 HITOTSUMATSU, TAKUMA (JP)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：11 項 圖式數：4 共 23 頁

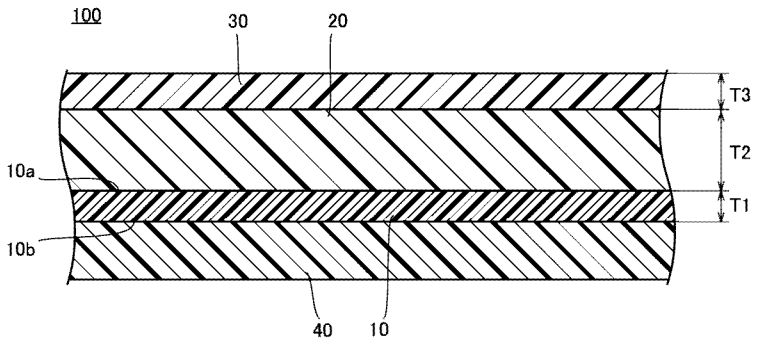
(54)名稱

覆蓋層用膜、印刷電路板、覆蓋層用膜之製造方法及印刷電路板之製造方法

(57)摘要

本發明之覆蓋層用膜具備：絕緣膜，其具有第 1 主面及作為第 1 主面之相反面之第 2 主面；接著劑層，其配置於第 1 主面上，且由未硬化之接著劑形成；及間隔件，其配置於接著劑層上。絕緣膜之厚度為 2 μm 以上 15 μm 以下。接著劑層之厚度為 10 μm 以上 50 μm 以下。

指定代表圖：



【圖1】

符號簡單說明：

10:絕緣膜

10a:第 1 主面

10b:第 2 主面

20:接著劑層

30:間隔件

40:保護膜

100:覆蓋層用膜

T1:厚度

T2:厚度

T3:厚度

202402987

【發明摘要】

【中文發明名稱】

覆蓋層用膜、印刷電路板、覆蓋層用膜之製造方法及印刷電路板之製造方法

【中文】

本發明之覆蓋層用膜具備：絕緣膜，其具有第1主面及作為第1主面之相反面之第2主面；接著劑層，其配置於第1主面上，且由未硬化之接著劑形成；及間隔件，其配置於接著劑層上。絕緣膜之厚度為2 μm以上15 μm以下。接著劑層之厚度為10 μm以上50 μm以下。

【指定代表圖】

圖1

【代表圖之符號簡單說明】

10:絕緣膜

10a:第1主面

10b:第2主面

20:接著劑層

30:間隔件

40:保護膜

100:覆蓋層用膜

T1:厚度

T2:厚度

T3:厚度

【發明說明書】

【中文發明名稱】

覆蓋層用膜、印刷電路板、覆蓋層用膜之製造方法及印刷電路板之製造方法

【技術領域】

【0001】

本發明係關於一種覆蓋層用膜、印刷電路板、覆蓋層用膜之製造方法及印刷電路板之製造方法。本申請案係主張基於2022年3月31日提出申請之日本專利申請案即特願2022-059505號之優先權。該日本專利申請案中所記載之所有記載內容藉由參照而引用於本說明書中。

【先前技術】

【0002】

例如，如日本專利特開2019-116619號公報(專利文獻1)中所記載，覆蓋層用膜具有絕緣膜、及接著劑層。絕緣膜由具有電性絕緣性及可撓性之材料形成。接著劑層配置於絕緣膜之主面上。

[先前技術文獻]

[專利文獻]

【0003】

[專利文獻1]日本專利特開2019-116619號公報

【發明內容】

【0004】

[本發明所欲解決之問題]

覆蓋層用膜貼附於印刷電路板。更具體而言，印刷電路板具有基底

膜、及配置於基底膜之主面上之導電圖案。覆蓋層用膜以接著劑層覆蓋導電圖案之方式，配置於基底膜之主面上。

【0005】

於接著劑層之厚度較小之情形時，若相鄰之導電圖案之部分之間的距離變小，則難以利用接著劑層填埋相鄰之導電圖案之部分之間。於絕緣膜之厚度較大之情形時，難以使貼附有覆蓋層用膜之印刷電路板薄型化。

【0006】

本發明係鑒於如上所述之先前技術之問題點而完成者。更具體而言，本發明係提供一種能夠改善接著劑層對相鄰之導電圖案之部分之間的填埋性且使印刷電路板薄型化之覆蓋層用膜。

【0007】

本發明之覆蓋層用膜具備：絕緣膜，其具有第1主面及作為第1主面之相反面之第2主面；接著劑層，其配置於第1主面上，且由未硬化之接著劑形成；及間隔件，其配置於接著劑層上。絕緣膜之厚度為2 μm以上15 μm以下。接著劑層之厚度為10 μm以上50 μm以下。

【0008】

[本發明之效果]

根據本發明之覆蓋層用膜，能夠改善接著劑層對相鄰之導電圖案之部分之間的填埋性，且使印刷電路板薄型化。

【圖式簡單說明】

【0009】

圖1係覆蓋層用膜100之剖視圖。

圖2係覆蓋層用膜100之製造步驟圖。

圖3係印刷電路板200之剖視圖。

圖4係印刷電路板200之製造步驟圖。

【實施方式】

【0010】

[本發明之實施方式之說明]

首先，列舉本發明之實施方式進行說明。

【0011】

(1)實施方式之覆蓋層用膜具備：絕緣膜，其具有第1主面及作為第1主面之相反面之第2主面；接著劑層，其配置於第1主面上，且由未硬化之接著劑形成；及間隔件，其配置於接著劑層上。絕緣膜之厚度為2 μm以上15 μm以下。接著劑層之厚度為10 μm以上50 μm以下。

【0012】

根據上述(1)之覆蓋層用膜，能夠改善接著劑層對相鄰之導電圖案之部分之間的填埋性且使印刷電路板薄型化。

【0013】

(2)上述(1)之覆蓋層用膜亦可進而具備保護膜。保護膜亦可配置於第2主面上。

【0014】

根據上述(2)之覆蓋層用膜，能夠抑制絕緣膜之損傷之產生。又，根據上述(2)之覆蓋層用膜，能夠改善覆蓋層用膜之處理性。

【0015】

(3)於上述(2)之覆蓋層用膜中，保護膜相對於絕緣膜之剝離強度亦可大於間隔件相對於接著劑層之剝離強度。

【0016】

根據上述(3)之覆蓋層用膜，能夠使保護膜不自絕緣膜剝離地使間隔件自接著劑層剝離。

【0017】

(4)於上述(1)至(3)之覆蓋層用膜中，接著劑層之厚度亦可大於絕緣膜之厚度。

【0018】

(5)於上述(1)至(4)之覆蓋層用膜中，絕緣膜之厚度亦可為2 μm以上13 μm以下。接著劑層之厚度亦可為20 μm以上50 μm以下。

【0019】

(6)於上述(1)至(5)之覆蓋層用膜中，絕緣膜亦可由聚醯亞胺或液晶聚合物形成。

【0020】

(7)實施方式之印刷電路板具備：基底膜，其具有第3主面；導電圖案，其配置於第3主面上；及上述(1)至(6)之覆蓋層用膜。於覆蓋層用膜中，剝離間隔件。覆蓋層用膜以接著劑層覆蓋導電圖案之方式配置於第3主面上。接著劑硬化。

【0021】

根據上述(7)之印刷電路板，能夠改善接著劑層對相鄰之導電圖案之部分之間的填埋性，且使印刷電路板薄型化。

【0022】

(8)實施方式之覆蓋層用膜之製造方法具備以下步驟：準備絕緣膜，該絕緣膜具有第1主面及作為第1主面之相反面之第2主面，且於第2主面

上配置有保護膜；於第1主面上由未硬化之接著劑形成接著劑層；及於接著劑層上配置間隔件。絕緣膜之厚度為2 μm以上15 μm以下。接著劑層之厚度為10 μm以上50 μm以下。

【0023】

根據上述(8)之覆蓋層用膜之製造方法，能夠抑制覆蓋層用膜之製造過程中之倒壞。

【0024】

(9)上述(8)之覆蓋層用膜之製造方法亦可進而具備將保護膜自絕緣膜剝離之步驟。

【0025】

(10)實施方式之印刷電路板之製造方法具備以下步驟：準備覆蓋層用膜，該覆蓋層用膜具有包含第1主面及作為第1主面之相反面之第2主面之絕緣膜、配置於第1主面上且由未硬化之接著劑形成之接著劑層、配置於第2主面上之保護膜、及配置於接著劑層上之間隔件；將間隔件自接著劑層剝離；準備基底膜，該基底膜具有第3主面，且於第3主面上配置有導電圖案；以接著劑層覆蓋導電圖案之方式於第3主面上配置覆蓋層用膜並且使接著劑硬化；及將保護膜自絕緣膜剝離。

【0026】

根據上述(10)之印刷電路板之製造方法，能夠改善對相鄰之導電圖案之部分之間的接著劑層之填埋性，且使印刷電路板薄型化。

【0027】

(11)於上述(10)之印刷電路板之製造方法中，亦可於將覆蓋層用膜配置於第3主面上之後剝離保護膜。

【0028】

根據上述(11)之印刷電路板之製造方法，能夠提高覆蓋層用膜之處理性。

【0029】

[本發明之實施方式之細節]

參照圖式，對本發明之實施方式之細節進行說明。於以下之圖式中，對相同或相當之部分標註相同之參照符號，不再重複進行重複之說明。

【0030】

(實施方式之覆蓋層用膜)

對實施方式之覆蓋層用膜進行說明。將實施方式之覆蓋層用膜記為覆蓋層用膜100。

【0031】

＜覆蓋層用膜100之構成＞

以下，對覆蓋層用膜100之構成進行說明。

【0032】

圖1係覆蓋層用膜100之剖視圖。如圖1所示，覆蓋層用膜100具有絕緣膜10、接著劑層20、及間隔件30。覆蓋層用膜100亦可具有保護膜40。但是，覆蓋層用膜100亦可不具有保護膜40。

【0033】

絕緣膜10具有第1主面10a及第2主面10b。第1主面10a及第2主面10b係絕緣膜10之厚度方向上之端面。第2主面10b係第1主面10a之相反面。絕緣膜10由具有可撓性之電性絕緣性之材料形成。絕緣膜10例如由聚醯

亞胺形成。絕緣膜10亦可由液晶聚合物形成。但是，絕緣膜10之構成材料並不限定於此。

【0034】

接著劑層20配置於第1主面10a上。接著劑層20由未硬化之接著劑形成。該接著劑例如係環氧系之接著劑。但是，該接著劑並不限定於此。

【0035】

將絕緣膜10之厚度及接著劑層20之厚度分別設為厚度T1及厚度T2。厚度T1為2 μm以上15 μm以下。厚度T2為10 μm以上50 μm以下。厚度T2較佳為大於厚度T1。厚度T1較佳為2 μm以上13 μm以下。厚度T2較佳為20 μm以上50 μm以下。再者，厚度T2係接著劑層20經過下述接著劑層形成步驟S2後之乾燥狀態下之厚度。

【0036】

間隔件30配置於接著劑層20上。間隔件30由實施了離形處理之基材形成。該基材例如由聚對苯二甲酸乙二酯、聚丙烯、聚乙烯等樹脂材料或紙形成。但是，該基材之構成材料並不限定於此。將間隔件30之厚度設為厚度T3。厚度T3例如為10 μm以上150 μm以下。

【0037】

保護膜40配置於第2主面10b上。保護膜40例如由聚對苯二甲酸乙二酯等樹脂材料形成。但是，保護膜40之構成材料並不限定於此。雖然未圖示，但是亦可於第2面10b與保護膜40之間介置用以將保護膜40貼附於第2面10b之接著劑之層。

【0038】

保護膜40相對於絕緣膜10之剝離強度大於間隔件30相對於接著劑層

20之剝離強度。藉此，能夠使間隔件30不自絕緣膜10剝離地使間隔件30自接著劑層20剝離。再者，保護膜40相對於絕緣膜10之剝離強度及間隔件30相對於接著劑層20之剝離強度係依據JIS Z 0237：2009而測定。

【0039】

＜覆蓋層用膜100之製造方法＞

以下，對覆蓋層用膜100之製造方法進行說明。

【0040】

圖2係覆蓋層用膜100之製造步驟圖。覆蓋層用膜100之製造方法如圖2所示，具有準備步驟S1、接著劑層形成步驟S2、及間隔件配置步驟S3。接著劑層形成步驟S2於準備步驟S1之後進行，間隔件配置步驟S3於接著劑層形成步驟S2之後進行。

【0041】

於準備步驟S1中，準備絕緣膜10。於準備步驟S1中準備之絕緣膜10中，於第2主面10b上配置有保護膜40。

【0042】

於接著劑層形成步驟S2中，於第1主面10a上形成接著劑層20。於接著劑層形成步驟S2中，第1，於第1主面10a上塗佈未硬化之接著劑。第2，使塗佈於第1主面10a上之未硬化之接著劑乾燥。塗佈於第1主面10a上之未硬化之接著劑之乾燥例如藉由吹送熱風而進行。

【0043】

於間隔件配置步驟S3中，於接著劑層20上，配置間隔件30。藉此，製造圖1所示之構造之覆蓋層用膜100。再者，亦可於進行間隔件配置步驟S3之後，將保護膜40自絕緣膜10剝離。

【0044】

(實施方式之印刷電路板)

對實施方式之印刷電路板進行說明。使實施方式之印刷電路板為印刷電路板200。

【0045】

＜印刷電路板200之構成＞

以下，對印刷電路板200之構成進行說明。

【0046】

圖3係印刷電路板200之剖視圖。印刷電路板200如圖3所示，具有基底膜50、導電圖案61及導電圖案62、以及覆蓋層用膜100。

【0047】

基底膜50具有第3主面50a及第4主面50b。第3主面50a及第4主面50b係基底膜50之厚度方向上之端面。第4主面50b係第3主面50a之相反面。基底膜50由具有可撓性之電性絕緣性之材料形成。基底膜50例如由聚醯亞胺形成。基底膜50亦可由液晶聚合物形成。但是，基底膜50之構成材料並不限定於此。

【0048】

導電圖案61及導電圖案62分別配置於第3主面50a上及第4主面50b上。導電圖案61及導電圖案62例如藉由半加成法而形成。更具體而言，導電圖案61及導電圖案62之各者具有晶種層63、無電解鍍覆層64、及電解鍍覆層65。但是，導電圖案61及導電圖案62亦可藉由減成法而形成。

【0049】

將導電圖案61之厚度及導電圖案62之厚度分別設為厚度T4及厚度

T5。厚度T4及厚度T5例如為10 μm以上60 μm以下。將相鄰之2個導電圖案61之部分之間之距離設為距離DIS1。將相鄰之2個導電圖案62之部分之間之距離設為距離DIS2。距離DIS1及距離DIS2例如為5 μm以上50 μm以下。

【0050】

晶種層63配置於基底膜50之主面(第3主面50a、第4主面50b)上。晶種層63例如為濺鍍層(藉由濺鍍而形成之層)。晶種層63例如由配置於基底膜50之主面(第3主面50a、第4主面50b)上之鎳-鉻合金之層、及配置於鎳-鉻合金之層之上銅之層構成。

【0051】

無電解鍍覆層64配置於晶種層63上。無電解鍍覆層64係藉由無電解鍍覆而形成之層。無電解鍍覆層64例如由銅形成。電解鍍覆層65配置於無電解鍍覆層64上。電解鍍覆層65係藉由電解鍍覆而形成之層。電解鍍覆層65例如由銅形成。

【0052】

覆蓋層用膜100以接著劑層20覆蓋導電圖案61之方式配置於第3主面50a上。覆蓋層用膜100亦以接著劑層20覆蓋導電圖案62之方式配置於第4主面50b上。於貼附於基底膜50之狀態之覆蓋層用膜100中，將構成接著劑層20之接著劑硬化，將保護膜40自絕緣膜10剝離。

【0053】

於上述中，表示了於第3主面50a上及第4主面50b上分別配置有導電圖案61及導電圖案62之情形時之例子，但是印刷電路板200亦可不具有導電圖案61及導電圖案62之任一者。再者，於印刷電路板200不具有導電圖

案61之情形時，不於第3主面50a上貼附覆蓋層用膜100，於印刷電路板200不具有導電圖案62之情形時，不於第4主面50b上貼附覆蓋層用膜100。

【0054】

＜印刷電路板200之製造方法＞

以下，對印刷電路板200之製造方法進行說明。

【0055】

圖4係印刷電路板200之製造步驟圖。印刷電路板200之製造方法如圖4所示，具有準備步驟S4、間隔件剝離步驟S5、覆蓋層用膜配置步驟S6、及保護膜剝離步驟S7。間隔件剝離步驟S5係於準備步驟S4之後進行。覆蓋層用膜配置步驟S6係於間隔件剝離步驟S5之後進行。保護膜剝離步驟S7係於覆蓋層用膜配置步驟S6之後進行。

【0056】

於準備步驟S4中，準備基底膜50及覆蓋層用膜100。於準備步驟S4中準備之基底膜50中，於第3主面50a上及第4主面50b上分別配置有導電圖案61及導電圖案62。

【0057】

於間隔件剝離步驟S5中，於準備步驟S4中準備之覆蓋層用膜100中，將間隔件30自接著劑層20剝離。

【0058】

於覆蓋層用膜配置步驟S6中，以接著劑層20覆蓋導電圖案61之方式將覆蓋層用膜100配置於第3主面50a上，並且以接著劑層20覆蓋導電圖案62之方式將覆蓋層用膜100配置於第4主面50b上。

【0059】

於覆蓋層用膜配置步驟S6中，第1，以接著劑層20覆蓋導電圖案61之方式將覆蓋層用膜100配置於第3主面50a上，並且以接著劑層20覆蓋導電圖案62之方式將覆蓋層用膜100配置於第4主面50b上。第2，將貼附有覆蓋層用膜100之基底膜50加熱、加壓。藉此，將構成接著劑層20之接著劑硬化，將覆蓋層用膜100貼附於第3主面50a及第4主面50b。

【0060】

於保護膜剝離步驟S7中，將保護膜40自絕緣膜10剝離。藉由以上，製造圖3所示之構造之印刷電路板200。再者，於進行間隔件配置步驟S3之後將保護膜40自絕緣膜10剝離之情形時，亦可不進行保護膜剝離步驟S7。

【0061】

(效果)

以下，對覆蓋層用膜100及印刷電路板200之效果進行說明。

【0062】

於厚度T1較大之情形時，印刷電路板200之厚度亦變大，無法使印刷電路板200薄型化。於厚度T2較小之情形時，若距離DIS1(距離DIS2)變小，則無法利用接著劑層20將相鄰之導電圖案61(導電圖案62)之部分之間填埋。

【0063】

然而，於覆蓋層用膜100中，厚度T1變小(具體而言，為2 μm以上15 μm以下)，並且厚度T2變大(具體而言，為10 μm以上50 μm以下)。因此，根據覆蓋層用膜100，能夠改善接著劑層20對相鄰之導電圖案61(導電圖案62)之部分之間的填埋性，且使印刷電路板200薄型化。

【0064】

若使厚度T1變小並且使厚度T2變大，則存在覆蓋層用膜100之剛性變小，處理變難之情形。於覆蓋層用膜100中，藉由於第2主面10b上配置保護膜40，從而覆蓋層用膜100之剛性提高，故而可改善覆蓋層用膜100之處理性。

【0065】

又，藉由於第2主面10b上配置保護膜40，可抑制絕緣膜10之損傷(例如，表面刮痕、凹陷、裂紋、毛邊等)之產生。

【0066】

於保護膜40相對於絕緣膜10之剝離強度大於間隔件30相對於接著劑層20之剝離強度之情形時，可使保護膜40不自絕緣膜10剝離地使間隔件30自接著劑層20剝離。

【0067】

若使厚度T1變小並且使厚度T2變大，則於使接著劑層20乾燥時，有時會導致覆蓋層用膜100倒壞。然而，覆蓋層用膜100由於在第2主面10b上配置有保護膜40，故而可抑制於使接著劑層20乾燥時倒壞。

【0068】

於印刷電路板200中，厚度T1變小(更具體而言，為2 μm以上15 μm以下)，並且厚度T2變大(更具體而言，為10 μm以上50 μm以下)。因此，根據印刷電路板200，能夠改善接著劑層20對相鄰之導電圖案61(導電圖案62)之部分之間的填埋性，且使印刷電路板200薄型化。

【0069】

認為此次揭示之實施方式於所有方面均為例示，而並非限制性者。

本發明之範圍係藉由申請專利範圍表示而並非藉由上述實施方式表示，意圖包含與申請專利範圍均等之意思及範圍內之所有變更。

【符號說明】

【0070】

10:絕緣膜

10a:第1主面

10b:第2主面

20:接著劑層

30:間隔件

40:保護膜

50:基底膜

50a:第3主面

50b:第4主面

61:導電圖案

62:導電圖案

63:晶種層

64:無電解鍍覆層

65:電解鍍覆層

100:覆蓋層用膜

200:印刷電路板

DIS1:距離

DIS2:距離

S1:準備步驟

S2:接著劑層形成步驟

S3:間隔件配置步驟

S4:準備步驟

S5:間隔件剝離步驟

S6:覆蓋層用膜配置步驟

S7:保護膜剝離步驟

T1:厚度

T2:厚度

T3:厚度

T4:厚度

T5:厚度

【發明申請專利範圍】

【請求項1】

一種覆蓋層用膜，其具備：

絕緣膜，其具有第1主面及作為上述第1主面之相反面之第2主面；

接著劑層，其配置於上述第1主面上，且由未硬化之接著劑形成；及

間隔件，其配置於上述接著劑層上；

上述絕緣膜之厚度為2 μm以上15 μm以下，

上述接著劑層之厚度為10 μm以上50 μm以下。

【請求項2】

如請求項1之覆蓋層用膜，其進而具備保護膜，

上述保護膜配置於上述第2主面上。

【請求項3】

如請求項2之覆蓋層用膜，其中上述保護膜相對於上述絕緣膜之剝離強度大於上述間隔件相對於上述接著劑層之剝離強度。

【請求項4】

如請求項1之覆蓋層用膜，其中上述接著劑層之厚度大於上述絕緣膜之厚度。

【請求項5】

如請求項1之覆蓋層用膜，其中上述絕緣膜之厚度為2 μm以上13 μm以下，

上述接著劑層之厚度為20 μm以上50 μm以下。

【請求項6】

如請求項1之覆蓋層用膜，其中上述絕緣膜由聚醯亞胺或液晶聚合物

形成。

【請求項7】

一種印刷電路板，其具備：

基底膜，其具有第3主面；

導電圖案，其配置於上述第3主面上；及

如請求項1至6中任一項之上述覆蓋層用膜；

於上述覆蓋層用膜中，上述間隔件經剝離，

上述覆蓋層用膜以上述接著劑層覆蓋上述導電圖案之方式配置於上述第3主面上，

上述接著劑經硬化。

【請求項8】

一種覆蓋層用膜之製造方法，其具備以下步驟：

準備絕緣膜，該絕緣膜具有第1主面及作為上述第1主面之相反面之第2主面，於上述第2主面上配置有保護膜；

於上述第1主面上由未硬化之接著劑形成接著劑層；及

於上述接著劑層上配置間隔件；

上述絕緣膜之厚度為2 μm以上15 μm以下，

上述接著劑層之厚度為10 μm以上50 μm以下。

【請求項9】

如請求項8之覆蓋層用膜之製造方法，其進而具備將上述保護膜自上述絕緣膜剝離之步驟。

【請求項10】

一種印刷電路板之製造方法，其具備以下步驟：

準備覆蓋層用膜，該覆蓋層用膜具有包含第1主面及作為上述第1主面之相反面之第2主面之絕緣膜、配置於上述第1主面上且由未硬化之接著劑形成之接著劑層、配置於上述第2主面上之保護膜、及配置於上述接著劑層上之間隔件；

將上述間隔件自上述接著劑層剝離；

準備基底膜，該基底膜具有第3主面，且於上述第3主面上配置有導電圖案；

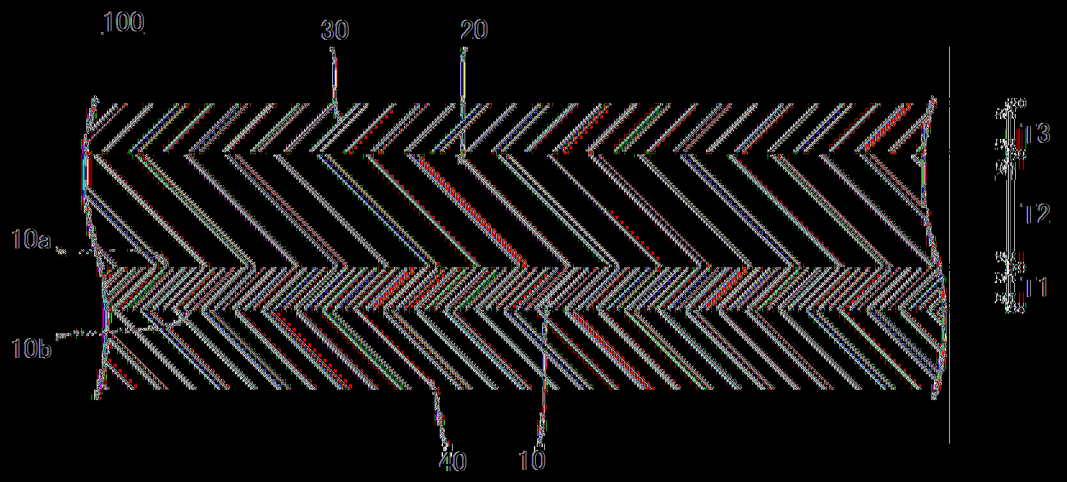
以上述接著劑層覆蓋上述導電圖案之方式於上述第3主面上配置上述覆蓋層用膜，並且使上述接著劑硬化；以及

將上述保護膜自上述絕緣膜剝離。

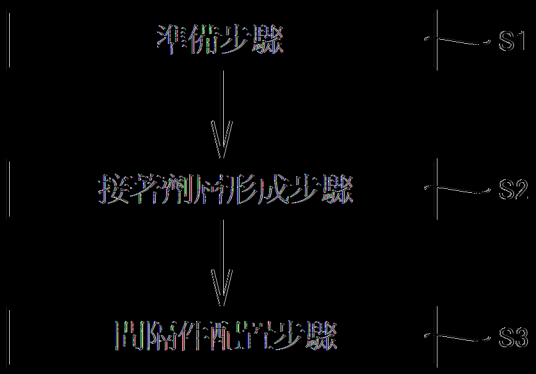
【請求項11】

如請求項10之印刷電路板之製造方法，其中上述保護膜於將上述覆蓋層用膜配置於上述第3主面上之後剝離。

【發明圖式】



【圖1】



[圖2]

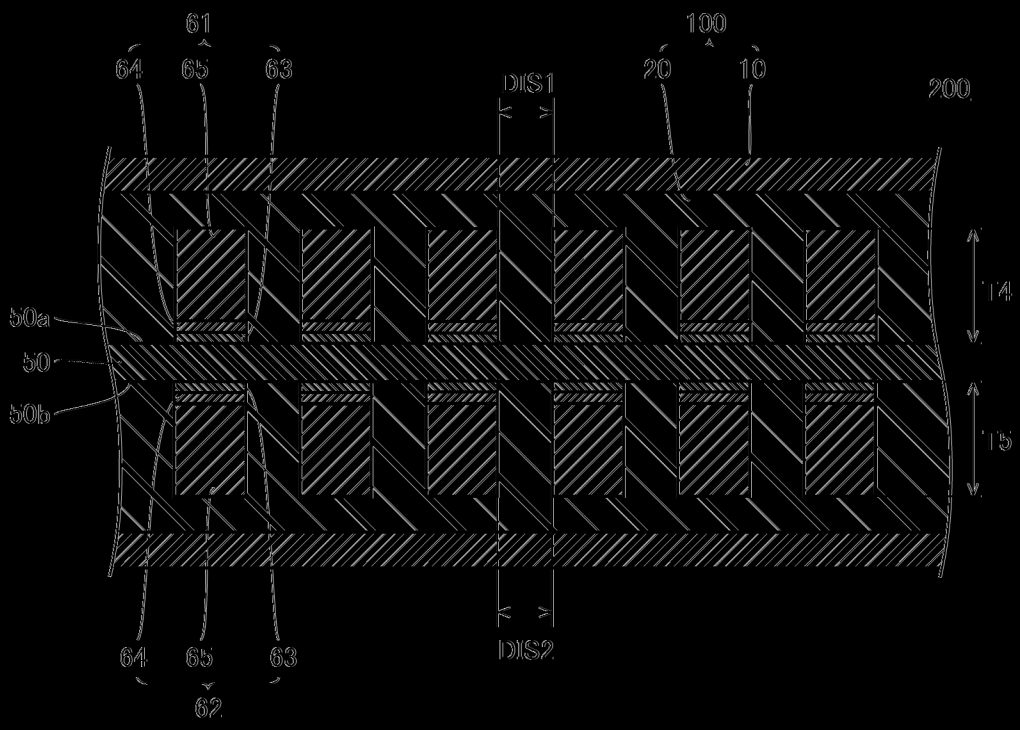


圖3

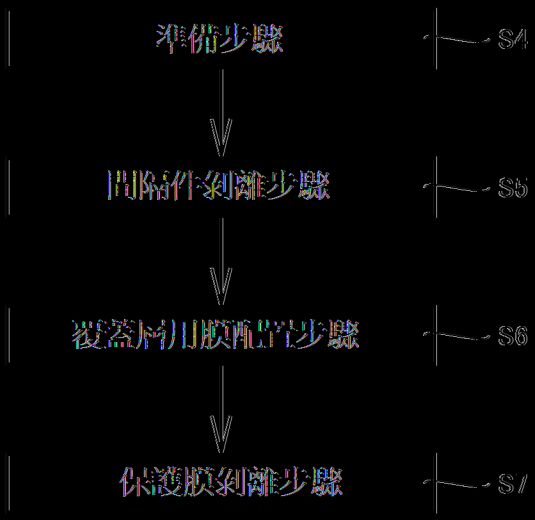


圖4