



(12) 发明专利申请

(10) 申请公布号 CN 102208732 A

(43) 申请公布日 2011.10.05

(21) 申请号 201010137032.8

(22) 申请日 2010.03.31

(71) 申请人 鸿富锦精密工业(深圳)有限公司

地址 518109 广东省深圳市宝安区龙华镇油

松第十工业区东环二路 2 号

申请人 鸿海精密工业股份有限公司

(72)发明人 欧光峰 黄永兆

(51) Int. Cl.

H01R 31/06 (2006.01)

H01R 13/512 (2006.01)

H01R 13/648 (2006.01)

G01R 31/26 (2006.01)

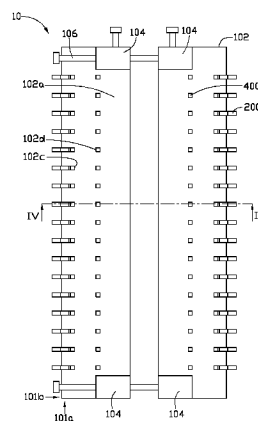
权利要求书 1 页 说明书 3 页 附图 3 页

(54) 发明名称

连接装置

(57) 摘要

本发明提供一种连接装置,其用于连接一个 DIP 芯片至一个检测装置。该连接装置包括一个固定框及两列分别设置在该固定框相对两侧的测试端子,每列测试端子的间距与 DIP 芯片的引脚间距相同。该固定框沿平行该两列测试端子的方向分为两个半框,该固定框还包括两个以螺合方式连接该两个半框的连接螺柱。每个半框包括两个分别设置在对应一列测试端子两侧的抵靠板及一个螺入其中一抵靠板的固定螺柱。由此,通过调节连接螺柱可调节两列测试端子间的距离;通过调节固定螺柱能使连接装置固定不同规格 of DIP 芯片上,从而实现连接多种封装规格的 DIP 芯片。



1. 一种连接装置,其用于连接一个待测试的DIP芯片至DIP芯片检测装置,该连接装置包括一个矩形固定框及两列分别设置在该固定框相对两侧的测试端子,同列相邻的测试端子间的间距与DIP芯片相邻的引脚间的间距相同,该固定框沿平行该两列测试端子的方向分为两个半框,该固定框还包括两个以螺合方式连接该两个半框的连接螺柱,每个半框包括两个分别设置在对应一列测试端子两侧的抵靠板及一个螺入其中一个抵靠板的固定螺柱。

2. 如权利要求1所述的连接装置,其特征在于,该测试端子包括一个连接端及一个测试端,该连接端及测试端分别凸出该矩形固定框两个背对的侧面之外。

3. 如权利要求2所述的连接装置,其特征在于,该测试端用于连接该DIP芯片的引脚,该抵靠板与该测试端位于同一个侧面上。

4. 如权利要求1所述的连接装置,其特征在于,其中一个半框与另一个半框相邻的一侧的两个相对端上设置有两个凸块,该连接螺柱螺合至位于不同半框的相邻的凸块,通过调节该连接螺柱可调节该两个半框间的距离。

5. 如权利要求1所述的连接装置,其特征在于,该连接装置还包括两个分别设置在该两个半框同一侧面上的接地板及两排分别设置在该两个半框上的接地端子;该接地板包括一个与该半框紧贴的导电层,该导电层连接一个用于连接DIP芯片的地引脚的测试端子;每排接地端子垂直穿过对应的一个半框并连接至该接地层,该接地端子与该测试端子一一对应地并排设置。

连接装置

技术领域

[0001] 本发明涉及一种 DIP 芯片的连接装置。

背景技术

[0002] 双列直插式封装 (Dual In-lines Package,DIP) 芯片是指具有两列平行引脚的集成电路芯片,其在封装完成后需要进行测试,检测引脚上的信号是否符合要求。然而,若每测试一个 DIP 芯片都需连接检测装置与 DIP 芯片的引脚,将降低测试效率。因此,目前的检测装置一般包括一个与特定规格的 DIP 芯片匹配的连接器的, DIP 芯片可以直接插入连接器将引脚与检测装置连接或从连接器拔离而断开引脚与检测装置的连接。然而,如此的检测装置只能检测特定规格 of DIP 芯片,兼容性差。

发明内容

[0003] 有鉴于此,有必要提供一种兼容性佳的检测 DIP 芯片的连接装置。

[0004] 一种连接装置,其用于连接一个待测试的 DIP 芯片至 DIP 芯片检测装置。该连接装置包括一个矩形固定框及两列分别设置在该固定框相对两侧的测试端子,同列相邻的测试端子间的间距与 DIP 芯片相邻的引脚间的间距相同。该固定框沿平行该两列测试端子的方向分为两个半框,该固定框还包括两个以螺合方式连接该两个半框的连接螺柱。每个半框包括两个分别设置在对应该列测试端子两侧的抵靠板及一个螺入其中一个抵靠板的固定螺柱。

[0005] 本发明的连接装置通过调节该连接螺柱便可调节该两列测试端子之间的距离。如此,即使 DIP 芯片的两列引脚之间的距离不同,也可通过调整该连接螺柱来匹配 DIP 芯片。另外,通过调节该固定螺柱,便能使该连接装置能固定具有不同规格的 DIP 芯片,从而实现连接多种封装规格 of DIP 芯片。

附图说明

- [0006] 图 1 为本发明较佳实施方式 of 连接装置的俯视图。
- [0007] 图 2 为图 1 的连接装置的左视图。
- [0008] 图 3 为图 1 的连接装置的前视图。
- [0009] 图 4 为图 1 的连接装置沿线 IV-IV 的剖视图。
- [0010] 主要元件符号说明
- | | | |
|--------|------|------|
| [0011] | 连接装置 | 10 |
| [0012] | 固定框 | 100 |
| [0013] | 长边 | 101a |
| [0014] | 短边 | 101b |
| [0015] | 半框 | 102 |
| [0016] | 顶面 | 102a |

[0017]	底面	102b
[0018]	固定凹槽	102c
[0019]	接地通孔	102d
[0020]	内壁	102e
[0021]	凸块	104
[0022]	连接螺孔	104a
[0023]	连接螺柱	106
[0024]	抵靠板	108
[0025]	固定螺柱	110
[0026]	测试端子	200
[0027]	连接端	202
[0028]	固定部	204
[0029]	测试端	206
[0030]	接地板	300
[0031]	导电层	300a
[0032]	接地端子	400

具体实施方式

[0033] 请参考图 1 至图 4, 本发明较佳实施方式的连接装置 10 用于连接一个待测试的 DIP 芯片 (图未示) 至 DIP 芯片检测装置 (图未示), 以便测试 DIP 芯片引脚的信号。连接装置 10 包括一个矩形的固定框 100、及两列分别设置在固定框 100 相对两侧的测试端子 200。

[0034] 矩形固定框 100 包括两个半框 102、四个凸块 104、两个连接螺柱 106、四个抵靠板 108 及两个固定螺柱 110。半框 102 呈长方体状, 其沿平行两列测试端子 200 的方向并排设置。半框 102 包括相互背对的一个顶面 102a 及一个底面 102b。顶面 102a 远离另一半框 102 的长边 101a 上开设有一列固定凹槽 102c。每个固定凹槽 102c 包括一个远离另一半框 102 的内壁 102e, 内壁 102e 向另一半框 102 的方向倾斜。同一列的相邻两个固定凹槽 102c 间的间距等于 DIP 芯片相邻的引脚间的间距。

[0035] 凸块 104 自顶面 102a 垂直凸起, 其分别设置在顶面 102a 上的两个短边 101b 的边缘, 且位于短边 101b 靠近另一半框 102 的一侧上。每个凸块 104 沿平行于短边 101b 的方向开设有一个连接螺孔 104a, 连接螺柱 106 通过连接螺孔 104a 螺合至位于不同半框 102 上的相邻的两个凸块 104, 使得调节连接螺柱 106 时, 便可调节两个半框 102 间的距离, 从而使连接装置 10 适应两排引脚间宽度不同的 DIP 芯片。

[0036] 抵靠板 108 自底面 102b 垂直凸起, 其分别设置在底面 102b 对应一列测试端子 200 的两侧上。固定螺柱 110 沿指向另一个抵靠板 108 的方向螺合并贯穿抵靠板 108, 使得通过调节固定螺柱 110, 便能使 DIP 芯片的两端分别抵靠在固定螺柱 110 与抵靠板 108 之间, 以使连接装置 10 与 DIP 芯片固定, 从而使得连接装置 10 可固定不同规格 of DIP 芯片上。

[0037] 测试端子 200 由导电材料 (如铜) 制成, 每个测试端子 200 包括一个连接端 202、一个测试端 206 及一个位于连接端 202 及测试端 206 之间的固定部 204。固定部 204 嵌设

在固定凹槽 102c 内,连接端 202 自固定部 204 远离长边 101a 的一侧沿垂直于顶面 102a 的方向延伸至顶面 102a 之外,测试端 206 自固定部 204 靠近长边 101a 的一侧向底面 102b 延伸,并垂直于底面 102b 延伸到底面 102b 以下。固定凹槽 102c 的内壁 102e 起到固定测试端子 200 的作用。

[0038] 进行测试时,连接装置 10 套设在 DIP 芯片上,调节连接螺柱 106,使不同半框 102 上的测试端子 200 间的距离与 DIP 芯片左右两排引脚间的距离相互匹配,从而使测试端 206 夹紧在 DIP 芯片的引脚上。再调节固定螺柱 110,使连接装置 10 固定在 DIP 芯片上。此时,可将波器的探头(图未示)分别连接至待测试的引脚所连接的连接端 202 上,以对其引脚的信号进行测试。

[0039] 可以理解,测试端子 200 的形状不限于本实施方式,只要测试端子包括一个连接端及一个测试端,且该连接端及测试端分别凸出矩形固定框 100 的两个背对的侧面(即顶面 102a 及底面 102b)之外以方便连接便可。

[0040] 可以理解,连接螺柱 106 也可以直接螺合至两个半框 102 上而实现半框 102 的相互连接及其距离可调整。此时凸块 104 也可不必设置。

[0041] 优选地,连接装置 10 还包括两个分别设置在两个半框 102 的底面 102b 上的接地板 300 及多个接地端子 400。接地板 300 包括一个由导电材料(如铜)制成的导电层 300a,导电层 300a 紧贴半框 102 的底面 102b。每个半框 102 上还开设有一排接地通孔 102d,接地通孔 102d 靠近固定凹槽 102c 并与其一一对应地并排设置。接地端子 400 设置在接地通孔 102d 中,且其一端连接导电层 300a 而另一端凸出顶面 102a 之外。

[0042] 由于 DIP 芯片的每排引脚中一般至少会有一个地引脚,在本实施方式中,DIP 芯片的左下角及右下角的引脚为地引脚。因此,位于半框 102 左下角及右下角的固定凹槽 102c 连通至底面 102b,以使设置在该两个固定凹槽 102c 中的测试端子 200 接触到接地板 300 的导电层 300a,进而使接地端子 400 都与该两个测试端子 200 连接。

[0043] 当连接装置 10 与 DIP 芯片连接好后,接地端子均连接至 DIP 芯片的地引脚。此时,将示波器的探头(图未示)分别连接待测试的至引脚所连接的测试端子 200 及与其并列的一个接地端子 400 上。由于所有的接地端子 400 是通过导电层 300a 连接至 DIP 芯片的地引脚的,因此,由于 DIP 芯片的地引脚与各个被测信号引脚间距离不同而引起的不同失真量能被平均,进而提高测量数据的精确性。

[0044] 可以理解,可根据具体的 DIP 芯片的地引脚的具体位置设置对应的测试端子与接地板 300 的导电层 300a 连接。

[0045] 本技术领域的普通技术人员应当认识到,以上的实施方式仅是用来说明本发明,而并非用作为对本发明的限定,只要在本发明的实质精神范围之内,对以上实施例所作的适当改变和变化都落在本发明要求保护的范围之内。

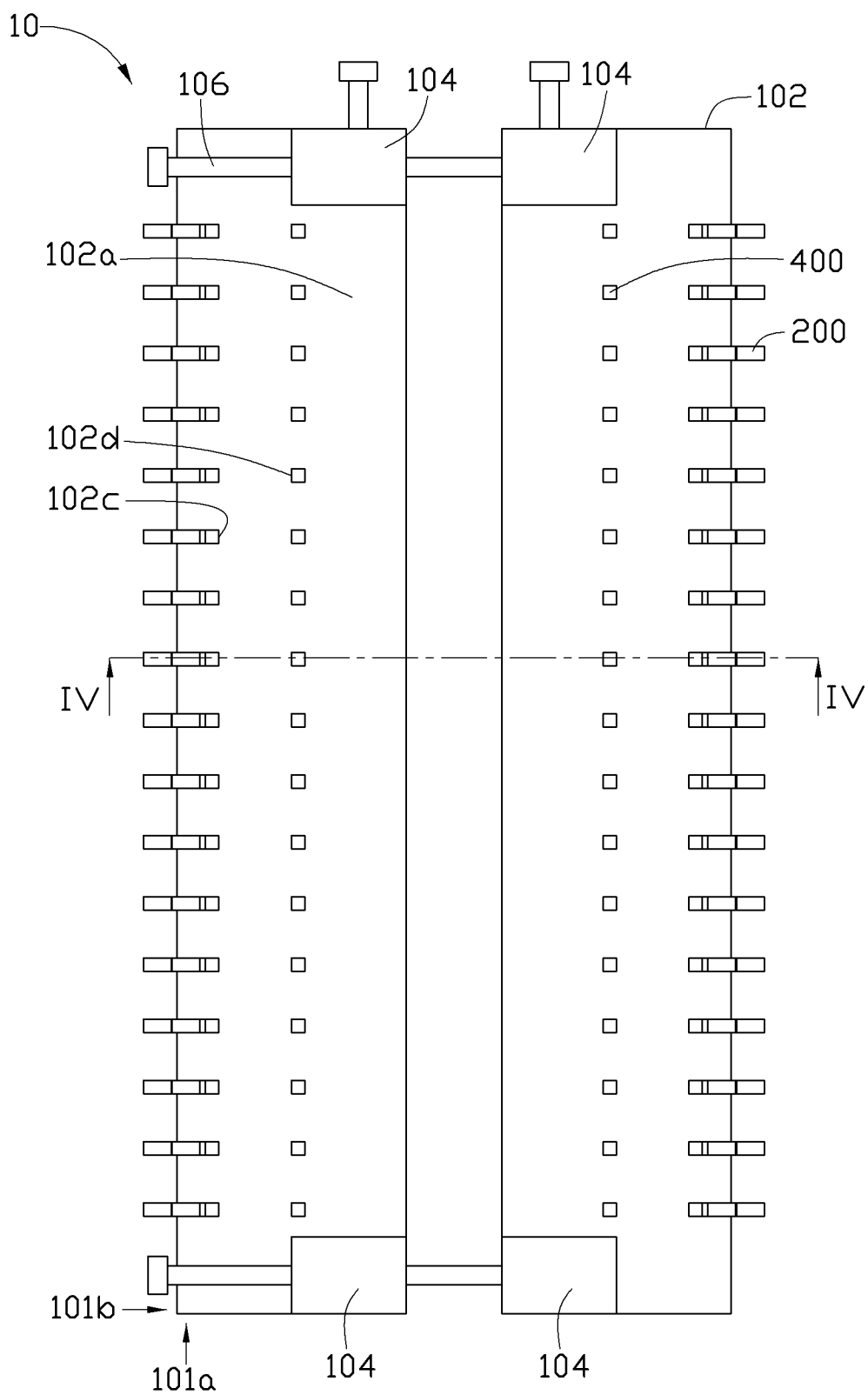


图 1

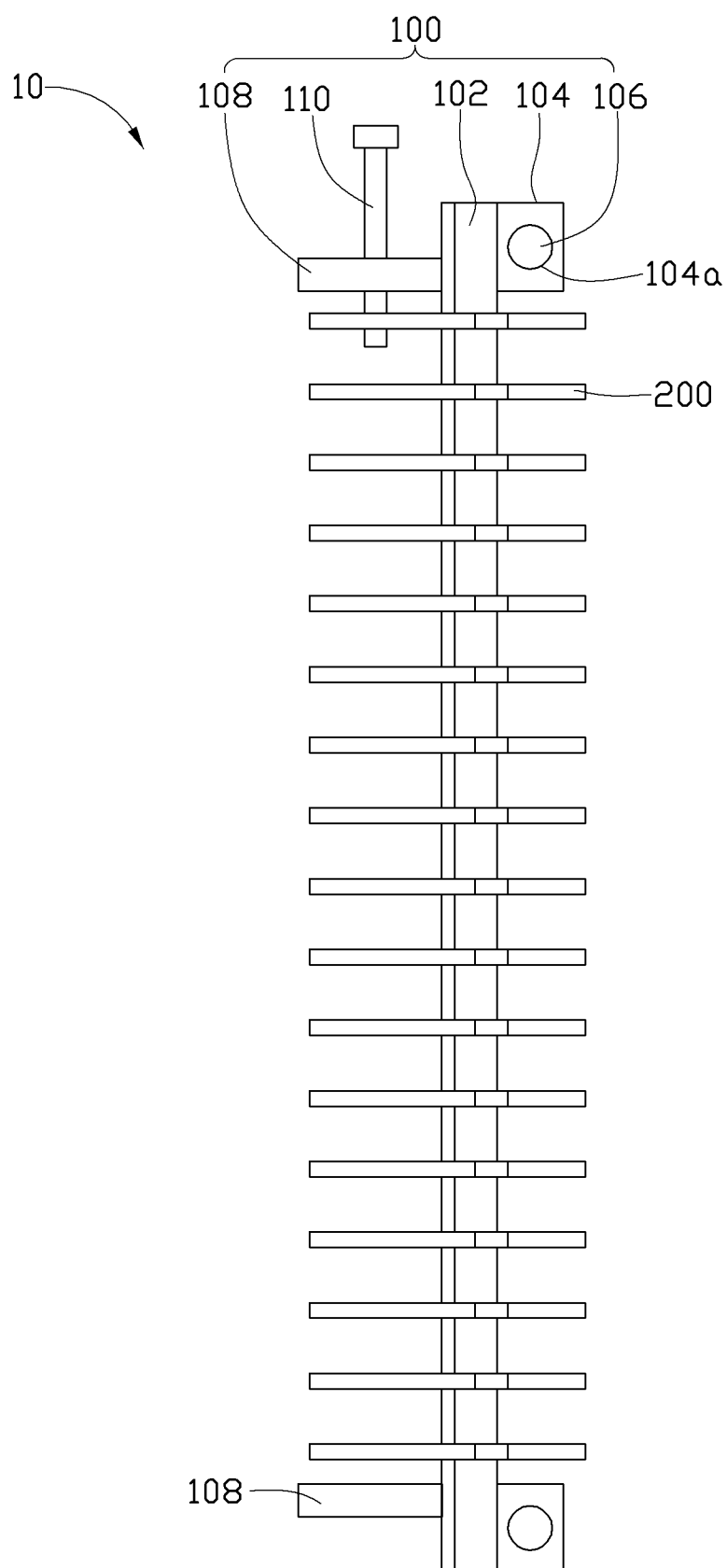


图 2

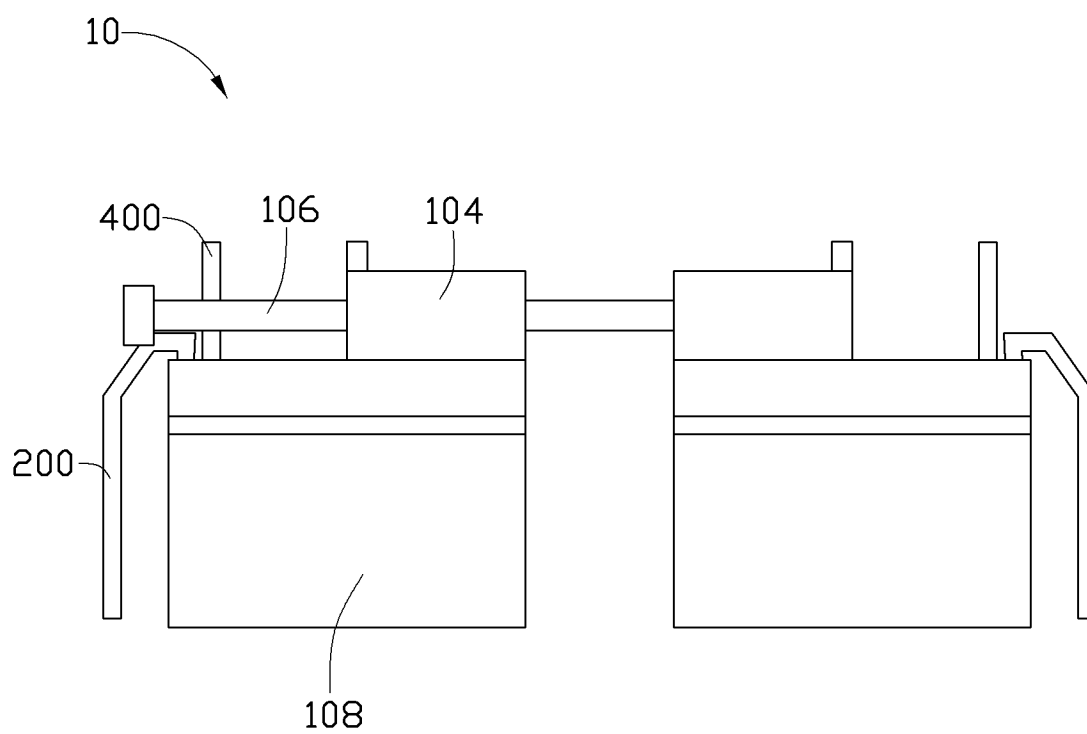


图 3

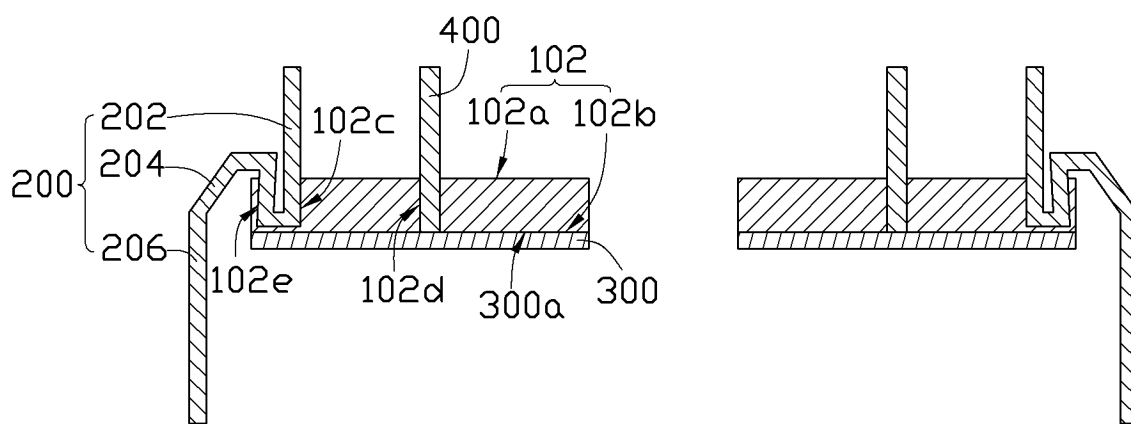


图 4