



(12) 发明专利申请

(10) 申请公布号 CN 101790788 A

(43) 申请公布日 2010. 07. 28

(21) 申请号 200880104602. 4

代理人 屠长存

(22) 申请日 2008. 07. 09

(51) Int. Cl.

(30) 优先权数据

H01L 25/04 (2006. 01)

11/846, 874 2007. 08. 29 US

(85) PCT申请进入国家阶段日

2010. 02. 26

(86) PCT申请的申请数据

PCT/US2008/069516 2008. 07. 09

(87) PCT申请的公布数据

W02009/032398 EN 2009. 03. 12

(71) 申请人 飞思卡尔半导体公司

地址 美国得克萨斯

(72) 发明人 唐金榜 D·R·福莱亚

W·H·莱特尔

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

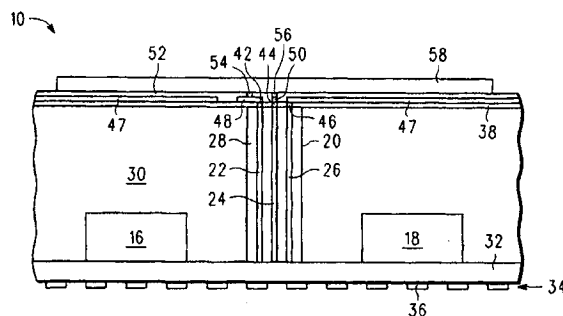
权利要求书 2 页 说明书 5 页 附图 5 页

(54) 发明名称

多元件封装中的互连

(57) 摘要

一种封装半导体器件 (10) 包括: 在聚合物层 (30) 的第一侧上的互连层 (32); 至少在三个侧面上被聚合物层围绕并且耦合到所述互连层的半导体器件 (16, 18); 在所述聚合物层的第二侧上的第一导电元件 (46, 58), 其中第二侧与第一侧相对; 以及在所述聚合物层内的连接器块 (20)。该连接器块 (20) 具有从所述连接器块的第一表面延伸到所述连接器块的第二表面的至少一个电路径 (22, 24, 26, 62, 64)。所述至少一个电路径将所述互连层电耦合到所述第一导电元件。还描述了一种用于形成该封装半导体器件的方法。



1. 一种封装半导体器件,包括:
在聚合物层的第一侧上的互连层;
至少在三个侧面上被所述聚合物层围绕并且耦合到所述互连层的半导体器件;
在所述聚合物层的第二侧上的第一导电元件,其中所述第二侧与所述第一侧相对;以及

在所述聚合物层内的连接器块,所述连接器块具有从所述连接器块的第一表面延伸到所述连接器块的第二表面的至少一个电路路径,并且通过所述至少一个电路路径将所述互连层电耦合到所述第一导电元件。

2. 根据权利要求 1 所述的封装半导体器件,其中所述连接器块包括围绕所述至少一个电路路径的绝缘材料。

3. 根据权利要求 1 所述的封装半导体器件,其中所述连接器块具有至少两个同轴电路路径。

4. 根据权利要求 1 所述的封装半导体器件,其中所述至少一个电路路径是接地路径,并且所述第一导电元件是接地面。

5. 根据权利要求 1 所述的封装半导体器件,其中所述至少一个电路路径是信号路径,并且所述第一导电元件是天线。

6. 根据权利要求 5 所述的封装半导体器件,进一步包括第二导电元件和第二电路路径,其中所述第二电路路径是接地路径,并且所述第二导电元件是接地面。

7. 根据权利要求 6 所述的封装半导体器件,进一步包括第三电路路径,其中所述第三电路路径耦合到所述天线。

8. 一种用于形成封装半导体器件的方法,该方法包括:
用聚合物层在至少三个侧面上围绕半导体器件;
在所述聚合物层的第一侧上和所述半导体器件上形成互连层,其中所述半导体器件耦合到所述互连层;
在所述聚合物层的第二侧上形成导电元件,其中所述第二侧与所述第一侧相对;以及
通过所述聚合物层内的具有至少一个电路路径的连接器块将所述互连层电耦合到所述导电元件。

9. 根据权利要求 8 所述的方法,其中在第二侧上形成导电元件包括镀敷导电材料以形成天线。

10. 根据权利要求 8 所述的方法,其中:
用聚合物层在至少三个侧面上围绕半导体器件包括:
将半导体器件附着到临时支撑结构;
在所述半导体器件上形成所述聚合物层;以及
在形成所述聚合物层之后去除所述临时支撑结构;以及
电耦合所述互连层包括:
在形成所述聚合物层之前将所述连接器块附着到所述临时支撑结构;
去除所述聚合物层的一部分以露出所述连接器块的表面;以及
在所述连接器块的表面上形成所述互连层,同时在所述聚合物层的所述第一侧上形成所述互连层。

11. 根据权利要求 10 所述的方法,进一步包括:
在所述连接器块的表面上沉积电介质层;以及
在所述电介质层中形成通路,其中所述通路电耦合到所述连接器块和所述导电元件。
12. 根据权利要求 8 所述的方法,其中所述至少一个电路路径选自自由接地路径和信号路径组成的组。
13. 根据权利要求 8 所述的方法,其中所述第一导电元件选自自由接地面和天线组成的组。
14. 根据权利要求 8 所述的方法,其中所述至少一个电路路径包括至少两个同轴电路路径。
15. 一种用于形成封装半导体器件的方法,该方法包括:
将半导体器件附着到临时支撑结构;
将连接器块附着到所述临时支撑结构,其中所述连接器块具有至少一个电路路径;
在所述连接器块和所述半导体器件上形成密封物;
去除所述密封物的一部分以露出所述连接器块的顶表面;
形成与所述连接器块的顶表面电耦合的互连层;
去除所述临时支撑结构以露出所述连接器块的底表面;以及
将有形元件电耦合到所述连接器块的底表面。
16. 根据权利要求 15 所述的方法,其中将有形元件电耦合到所述连接器块的底表面包括镀敷导电材料以形成天线。
17. 根据权利要求 16 所述的方法,其中将有形元件电耦合到所述连接器块的底表面进一步包括:
在所述连接器块的底表面上沉积电介质层;以及
在所述电介质层中形成通路,其中所述通路电耦合到所述连接器块和所述天线。
18. 根据权利要求 15 所述的方法,其中去除所述密封物的一部分以露出所述连接器块的顶表面包括研磨所述密封物。
19. 根据权利要求 15 所述的方法,其中所述临时支撑结构选自自由带和载体组成的组。
20. 根据权利要求 15 所述的方法,其中所述连接器块具有至少两个同轴电路路径。

多元件封装中的互连

技术领域

[0001] 本公开一般涉及具有多于一个元件的包括至少一个半导体器件的封装,并且更具体地,涉及这种封装的互连。

背景技术

[0002] 用于提高功能密度的一种技术是将多个元件(如集成电路)包括在一个封装中。因为存在着多种集成电路和半导体部件,它们难以制作在同一个集成电路上或者至少难以在同一个集成电路上优化,因此这仅仅是简单地将所有功能设置在单个集成电路上的一种可选方案。射频(RF)电路典型地需要不同于逻辑电路(logic)的处理。另外逻辑电路和模拟电路可能需要被优化并使用不同的处理。用于将多个元件设置在同一个封装中的一种技术是重分布芯片封装(redistributed chip package, RCP),其在元件周围使用有机填充物(fill)并且在该封装的顶侧上建立互连层,外部接点也形成在封装的顶侧上。已经发现这是一种有用的封装技术,其提供了结合多个元件并将它们连接到封装的顶侧上的非常有效的方法。

[0003] 然而,存在提高 RCP 实用性的进一步的益处。

附图说明

[0004] 通过举例的方式说明本发明,并且本发明不局限于附图,在附图中同样的附图标记表示类似的元件。附图中的元件以简化和清晰的方式示出并且不一定按比例绘制。

[0005] 图 1 是根据一个实施例的封装半导体器件在一个处理阶段的横截面;

[0006] 图 2 是图 1 的封装半导体器件在随后的处理阶段的横截面;

[0007] 图 3 是图 2 的封装半导体器件在随后的处理阶段的横截面;

[0008] 图 4 是图 3 的封装半导体器件在随后的处理阶段的横截面;

[0009] 图 5 是图 4 的封装半导体器件在随后的处理阶段的横截面;

[0010] 图 6 是图 5 的封装半导体器件在随后的处理阶段的横截面;

[0011] 图 7 是图 6 的封装半导体器件在随后的处理阶段的横截面;

[0012] 图 8 是图 7 的封装半导体器件在随后的处理阶段的横截面;

[0013] 图 9 是图 8 的封装半导体器件在随后的处理阶段的横截面;

[0014] 图 10 是图 1 至图 9 的封装器件的一部分的顶视图;以及

[0015] 图 11 是图 10 的所述部分的可选方案的顶视图。

具体实施方式

[0016] RCP 被构造成具有多个元件,这些元件与可在顶侧上实现的外部接点相互连接。这些元件中的一个连接块,因为连接块是预制的,因此其提供从顶侧延伸到背侧的能力。该连接块还可被称为连接器块,其具有以与 RCP 中其它元件相同的方式在周围形成的有机填充物。因此该连接块使得能够形成从顶侧上的互连到背侧的电连接而不必蚀刻通孔并随后

填充该通孔以形成通路。对于实际生产来说,从顶侧到背侧的距离对于形成并填充通路来说太长了。连接块的一个用途是在背侧上设置天线。另一个用途是在背侧上设置接地面(ground plane)。通过参考附图和以下说明将会对此更好地理解。

[0017] 图1中所示的是包括载体(carrier)12、带(tape)14、元件16、元件18和连接块20的封装10。载体12用于提供机械支撑。带14是双面的。元件16可以是集成电路,并且元件18也可以是集成电路。其中一个也可以是其它类型元件,如无源器件或分立半导体器件。连接块20具有导体22、导体24和导体26,它们沿连接块20的长度方向垂直地延伸并且被电介质28包围。电介质28优选是与制作RCP时用作填充物类似或相同的有机材料,但是电介质28也可以是其它材料,如陶瓷。铜是导体22、24和26的优选材料,因为它的导电性相对高而成本相对低。更导电的材料,如铂、金或银也可以使用,但是成本较高。连接块20的长度被选择为比围绕最终的RCP的元件的有机层的厚度厚一点。围绕元件的有机层的一般厚度是大约0.65毫米(mm),但是其可以改变。在0.65mm的情况下,连接块20以及由此导体22、24和26的长度是大约0.70mm。连接块20的直径优选是1mm或以上。较小的直径对于可靠地附着到带14可能存在困难,但是对某些应用来说可能是有利的。

[0018] 图2中所示的是在覆盖元件16和18以及连接块20的有机层30沉积之后的封装20。对于连接块20是大约0.70mm的例子,有机层30可以沉积到大约0.80mm。有机层30可以认为是聚合物层。

[0019] 图3中所示的是研磨有机层30和一小部分连接块20以露出导体22、24和26之后的封装10。在该例子中,有机层30随后被减小到0.65mm。

[0020] 图4中所示的是去除载体12和带14之后的封装10。图4还将图1-3中的封装10颠倒过来。在封装10的顶侧上露出元件16和18。元件16的露出表面和元件18的露出表面是元件16和18的接点所在之处。

[0021] 图5中所示的是形成与连接块20、元件16和元件18接触的互连32之后的封装10。互连32可以由使用通路连接到元件16和18以及连接块20的多个导电层制成。在互连32上是多个焊盘(pad)34,其中一个是焊盘36。焊盘34用于接收焊料球并且位于封装10的顶侧上。连接块20在封装10的背侧上露出。在不具有连接块20的传统RCP中,除了焊料球以外,处理完成。焊料球可以在此时添加,也可以在随后方便的时候添加。

[0022] 图6中所示的是在背侧上形成电介质层38并形成穿过电介质层38的通路42、44和46之后的封装10。电介质层38优选是与有机层30相同的材料,但是也可以是其它绝缘材料。电介质层38可以为0.1mm厚。通路42与导体22接触。通路44与导体24接触。通路46与导体26接触。图6同样示出从图4和图5颠倒过来的封装10。具有焊盘34的一侧仍称为顶侧,具有电介质层38的一侧仍称为背侧。

[0023] 图7中所示的是在电介质层38上形成图案化导电层之后的封装10,该图案化导电层包括与通路46接触的接地面47、与通路42接触的迹线48和与通路44接触的迹线50。接地面47围绕迹线48和50。迹线48从通路42横向延伸,并且用于稳定。类似地,迹线50在不同于迹线48的方向上从通路44横向延伸,从而在图7的横截面中看不见该横向延伸。该图案化导电层可以由传统的电镀工艺制作,其中在沉积了薄的种子层之后沉积进行图案化的光致抗蚀剂。然后进行电镀,使得导电材料在没有被光致抗蚀剂覆盖的区域中生长,该导电材料优选是铜,但其他材料也可能是有效的。去除光致抗蚀剂。进行回蚀(etchback)

以去除没有生长导电层的区域中的种子层。接地面 47、迹线 48 和 50 的厚度可以是大约 0.10mm。

[0024] 图 8 中所示的是在形成电介质层 52 和形成穿过电介质层 52 的通路 54 和 56 之后的封装 10。电介质层 52 可以为与电介质层 38 相同的材料。通路 54 与迹线 48 接触。通路 56 与迹线 50 接触。尽管在图 8 的横截面中通路 56 被示出为与迹线 50 接触,但是通路 56 优选位于比所示出的迹线 50 更宽的部分上。

[0025] 图 9 中所示的是在形成与通路 54 和 56 接触的天线 58 之后的封装 10。可以使用与针对接地面 47 和迹线 48 和 50 描述的相同的镀敷技术形成并图案化天线 58。天线 58 可以是 0.200mm 厚。在天线 58 与通路 54 和 56 接触的情况下,天线分别耦合到导体 22 和 24。由于可能包含高频,为了使天线 58 耦合到导体 22,通路 54 和 56 可以不必实际接触天线 58,只要足够靠近天线 58 即可。图 9 的封装 10 是完成的 RCP,其在随后要安装到电路板上时添加焊料球。

[0026] 图 10 中所示的是连接块 20 的顶视图,其示出导体 22、24、26 在一条线上并且电介质 28 以圆形形状围绕它们。在该配置中,连接块 20 是具有三个内嵌导体的圆柱体。导体 22、24 和 26 可以具有不同的配置。该形状还可以不同于圆形,如正方形、矩形或三角形。

[0027] 图 11 中所示的是可供选择的连接块 60,其包括外绝缘层 68、导体环 62、内导体 64、和导体环 62 与内导体 64 之间的绝缘层。这样形成了同轴线,当耦合到发送和接收 RF 的天线时这是特别有利的。关于与天线 58 的连接,连接块 60 可以代替连接块 20。如果仍然需要接地面,则可以通过另一个连接块连接到接地面,或者可以修改连接块 60 以具有另一个导体外环 62 来耦合到接地面。

[0028] 可以使用引线接合机实现连接块(如连接块 20 或连接块 60)的构造。引线接合的直径一般是 25 微米。可以将这些引线接合中的三个设置到圆柱形模具中,该模具比连接块 20 的长许多倍。用所需的电介质(如电介质 30 所用的材料)填充该模具。然后将所得到的结构切成大约 .070mm 期望长度的段。代替有机材料,周围的电介质可以是陶瓷等材料。在制造过程中陶瓷的刚性可能是有益的。

[0029] 至此应该理解,已经提供了一种具有互连层、半导体器件、第一导电元件和连接器块的封装半导体器件。该互连层在聚合物层的第一侧上。该半导体器件至少在三个侧面上被聚合物层围绕并且耦合到互连层。第一导电元件在聚合物层的第二侧上。第二侧与第一侧相对。该连接器块在聚合物层内并且具有从连接器块的第一表面延伸到连接器块的第二表面的至少一个电路路径,并且通过所述至少一个电路路径将互连层电耦合到第一导电元件。该连接器块可以包括围绕所述至少一个电路路径的绝缘材料。该连接器块可以具有至少两个同轴电路路径。所述至少一个电路路径可以是接地路径,并且所述第一导电元件可以是接地面。所述至少一个电路路径可以是信号路径,并且所述第一导电元件可以是天线。所述封装半导体器件可以进一步包括第二导电元件和第二电路路径,其中所述第二电路路径是接地路径,并且所述第二导电元件是接地面。所述封装半导体器件可以进一步包括第三电路路径,其中所述第三电路路径耦合到天线。

[0030] 还提供一种用于形成封装半导体器件的方法。该方法包括用聚合物层在至少三个侧面上围绕半导体器件。该方法还包括在该聚合物层的第一侧上以及该半导体器件上形成互连层,其中该半导体器件耦合到该互连层。该方法还包括在该聚合物层的第二侧上形成

导电元件,其中第二侧与第一侧相对。该方法还包括通过该聚合物层内的具有至少一个电路路径的连接器块将该互连层电耦合到该导电元件。在第二侧上形成导电元件可以包括镀敷导电材料以形成天线。所述围绕步骤可以包括将半导体器件附着到临时支撑结构,在该半导体器件上形成聚合物层,以及在形成该聚合物层之后去除该临时支撑结构。所述电耦合步骤可以包括在形成聚合物层之前将该连接器块附着到该临时支撑结构,去除聚合物层的一部分以露出连接器块的表面,在连接器块的该表面上形成该互连层,同时在聚合物层的第一侧上形成该互连层。该方法还可以包括在该连接器块的表面上沉积电介质层,并且在该电介质层中形成通路,其中该通路电耦合到该连接器块和导电元件。所述至少一个电路路径可以选自由接地路径和信号路径组成的组。所述第一导电元件可以选自由接地面和天线组成的组。所述至少一个电路路径可以包括至少两个同轴电路路径。

[0031] 还描述了一种用于形成封装半导体器件的方法。该方法包括将半导体器件附着到临时支撑结构。该方法还包括将连接器块附着到该临时支撑结构,其中该连接器块具有至少一个电路路径。该方法还包括在该连接器块和半导体器件上形成密封物。该方法还包括去除一部分密封物以露出该连接器块的顶表面。该方法还包括形成与该连接器块的顶表面电耦合的互连层。该方法还包括去除该临时支撑结构以露出该连接器块的底表面。该方法还包括将有形 (tangible) 元件电耦合到该连接器块的底表面。将有形元件电耦合到该连接器块的底表面的步骤可以包括镀敷导电材料以形成天线。将有形元件电耦合到该连接器块的底表面的步骤还可以包括在该连接器块的底表面上沉积电介质层,并且在该电介质层中形成通路,其中该通路电耦合到该连接器块和天线。去除一部分密封物以露出该连接器块的顶表面的步骤可以包括研磨该密封物。该临时支撑结构可以选自由带和载体组成的组。该连接器块可以具有至少两个同轴电路路径。

[0032] 此外,在说明书和权利要求中,如果有术语“前”、“后”、“顶”、“底”、“上”、“下”等的话,它们被用于说明的目的,并且不一定用于描述固定不变的相对位置。应该理解,这样使用的术语在适当的环境下可以互换,从而本文中描述的本发明的实施例例如能够在不同于本文中示出或描述的其它方向上操作。

[0033] 尽管在此关于特定实施例描述了本发明,但是在不偏离所附权利要求中给出的本发明范围的情况下可以进行各种修改和变化。例如,电介质层 38 被示出为在互连层 32 之后形成,但是也可以在形成互连层 32 之前沉积电介质层 38。此外,将镀敷描述为形成图案化金属层的方法,但是也可以使用其他沉积技术。例如,可以溅射金属,然后通过蚀刻进行图案化。因此,本说明书和附图被认为是说明性的而不是限制性的意义,并且意图将所有这种修改包括在本发明的范围内。在此关于特定实施例描述的任何益处、优点或问题的解决方案都不意图被解释为任何一个或全部权利要求的关键的、必须的或基本的特征或要素。

[0034] 当在本文中使用时,术语“耦合”不意图被限制为直接耦合或机械耦合。

[0035] 此外,当在本文中使用时,术语“一”或“一个”被限定为一个或一个以上。此外,在权利要求中如“至少一个”和“一个或多个”等引导性短语的使用不应该被解释为意指由不定冠词“一”或“一个”对另一个权利要求要素的引导将包含这样引导的权利要求要素的任何具体权利要求限制到只包含一个该要素的发明,即使当同一权利要求包括这种引导性短语“一个或多个”或“至少一个”以及如“一”或“一个”的不定冠词时也是如此。这同样适用于定冠词的使用。

[0036] 除非另外说明, 否则使用如“第一”和“第二”等术语以便在这种术语描述的要素之间进行任意地区分。因此, 这些术语不一定意图表示这些要素时间上的或其它的优先级。

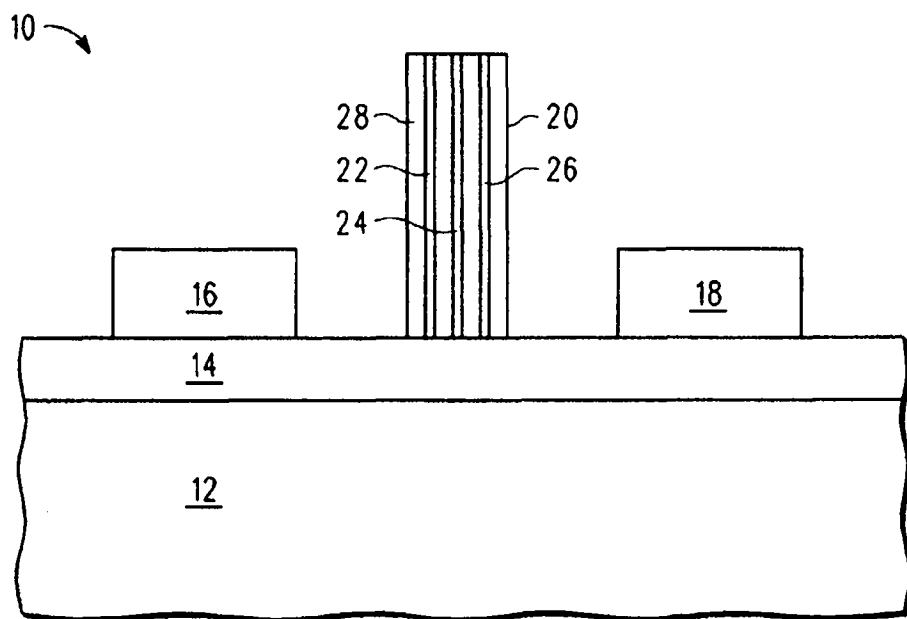


图 1

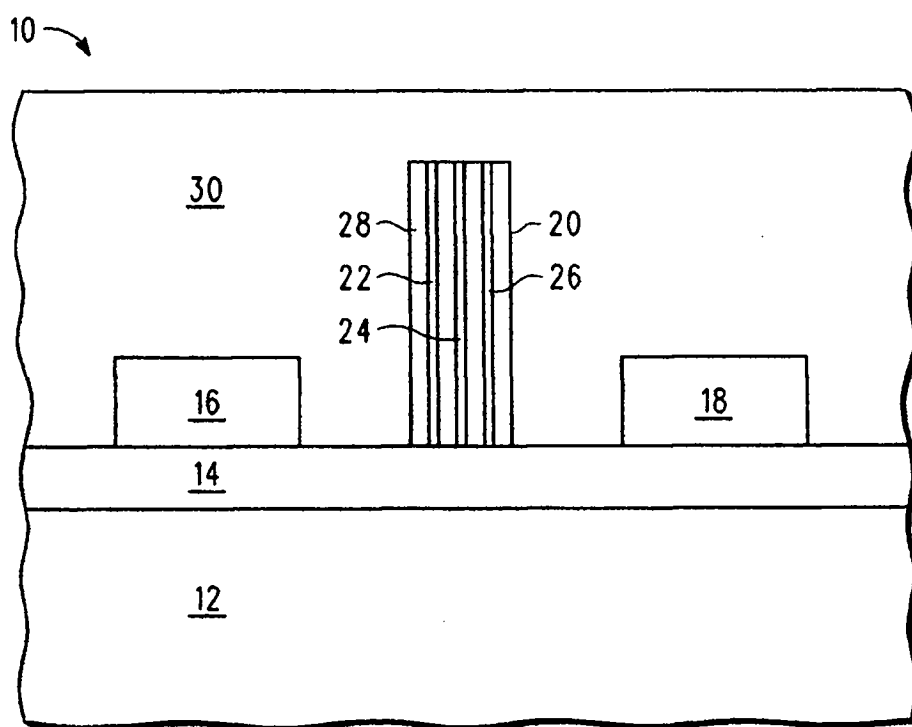


图 2

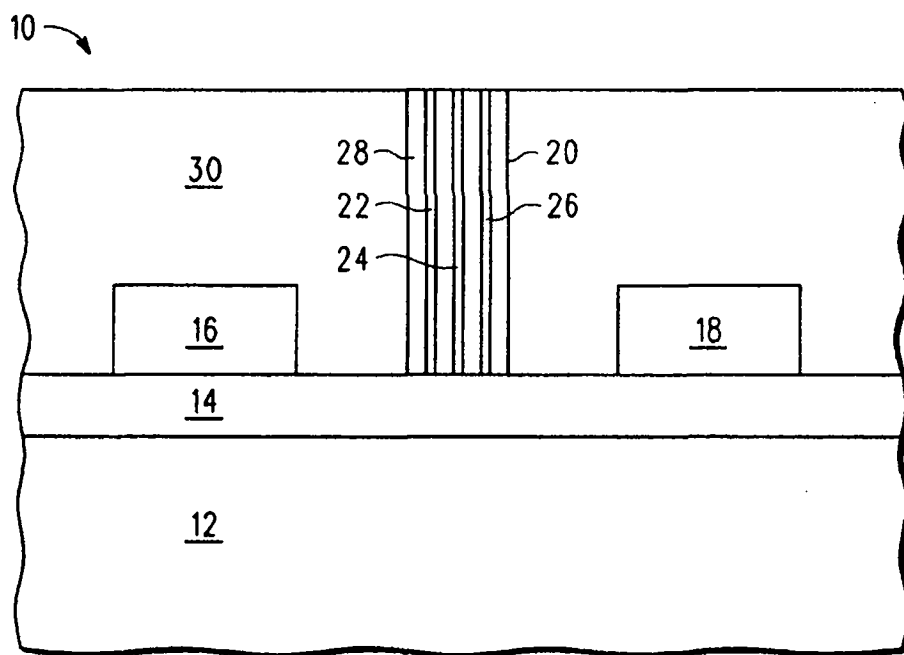


图 3

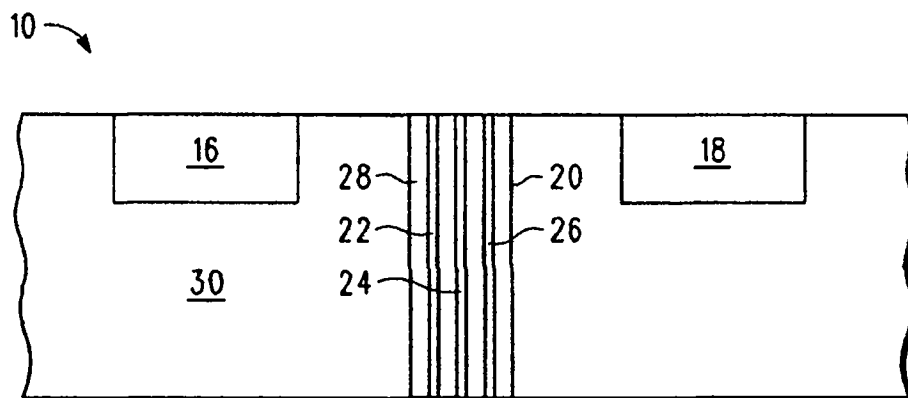


图 4

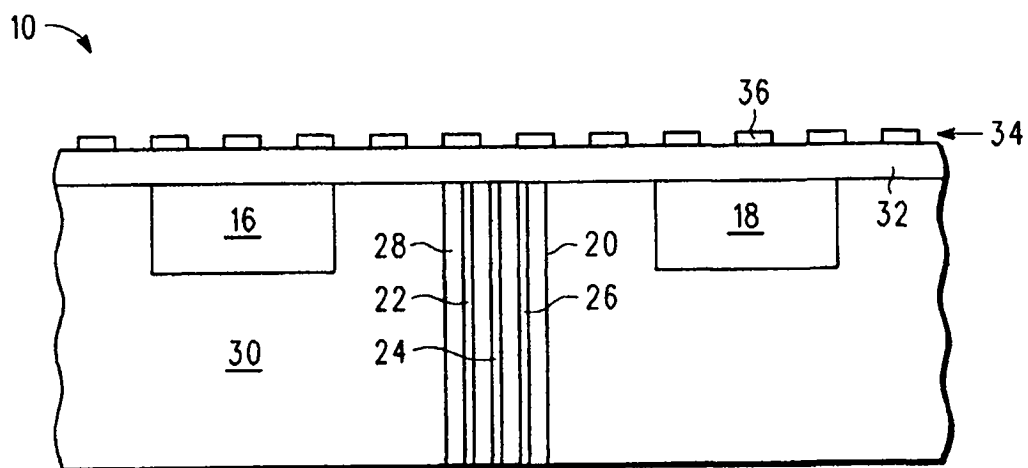


图 5

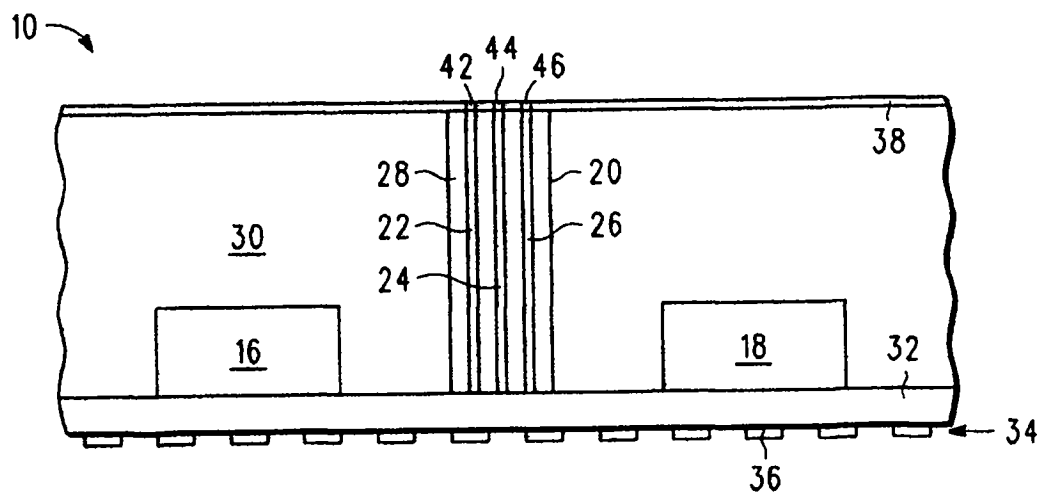


图 6

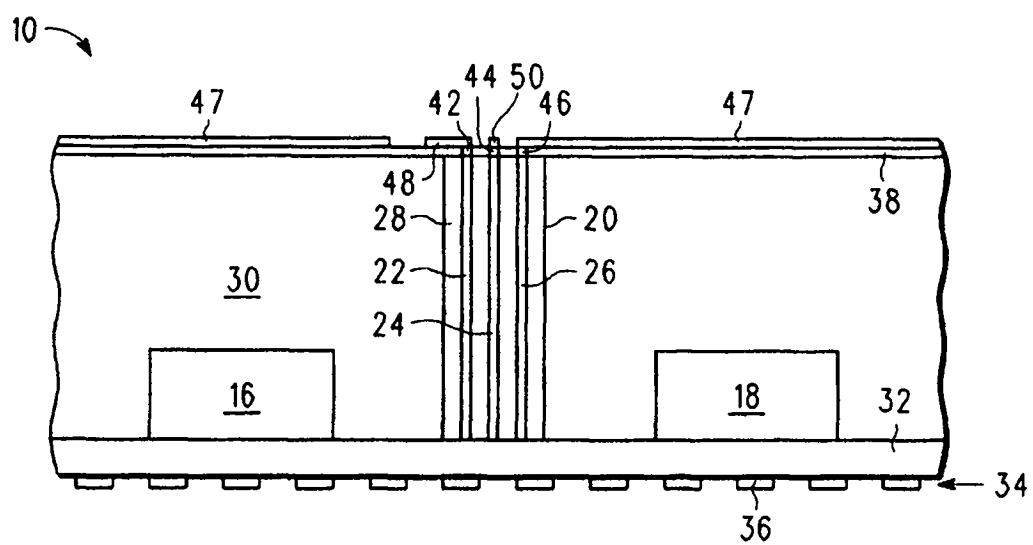


图 7

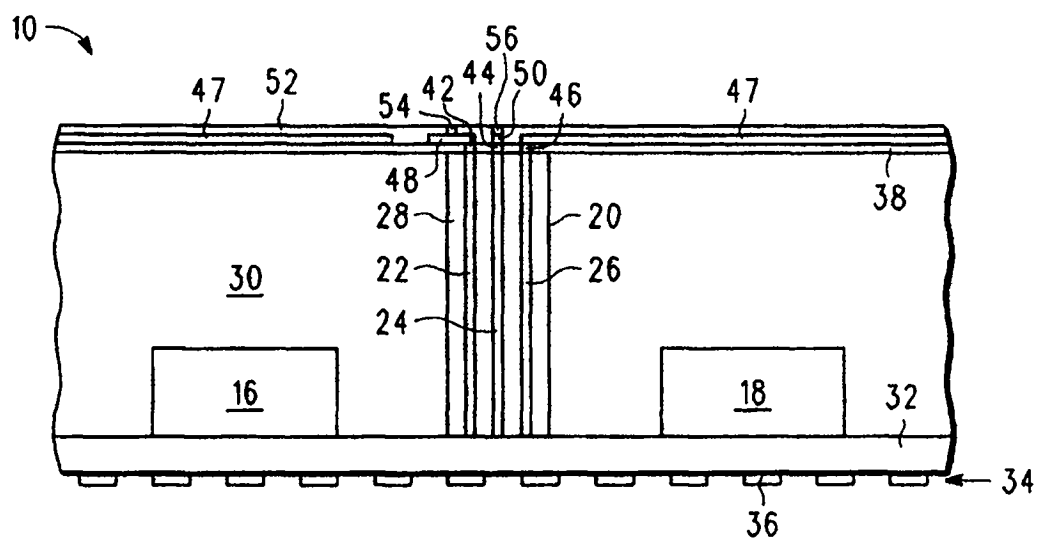


图 8

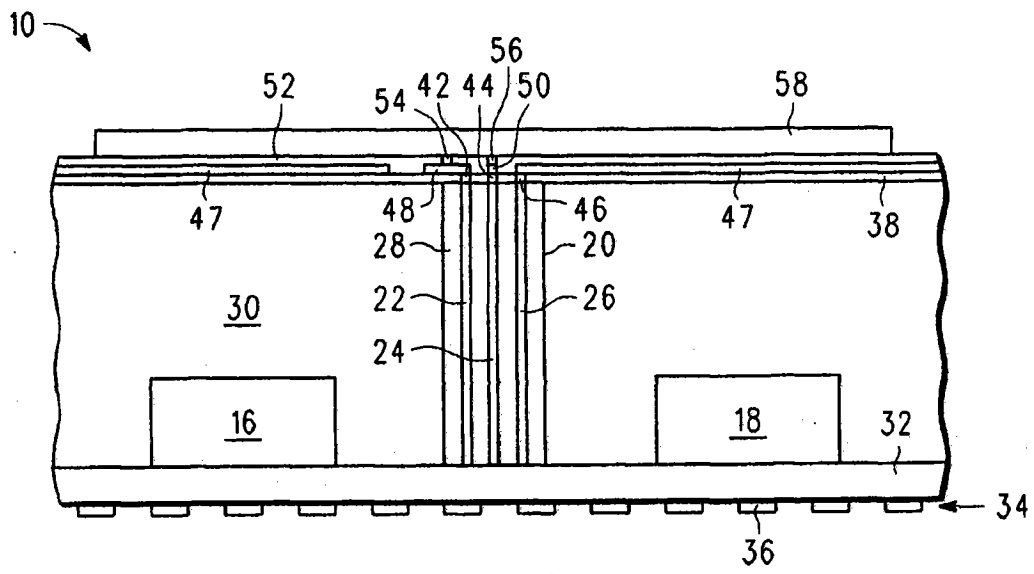


图 9

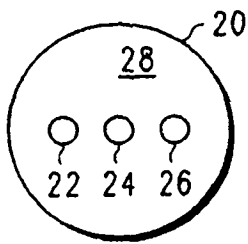


图 10

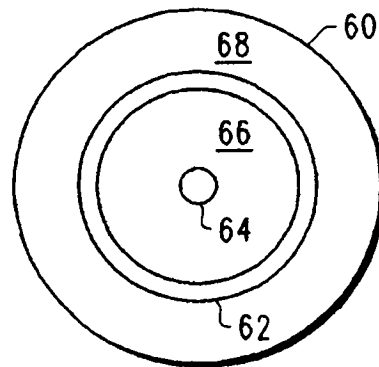


图 11