

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁵ H01L 29/78	(11) 공개번호 특 1992-0007238
	(43) 공개일자 1992년 04월 28일
(21) 출원번호	특 1991-0016922
(22) 출원일자	1991년 09월 27일
(30) 우선권주장	90-259575 1990년 09월 27일 일본(JP)
(71) 출원인	가부시끼가이샤 히다찌세이사쿠쇼 미따 가쓰시게 일본국 도오교도 지요다구 간다스루가다이 4쵸메 6반찌
(72) 발명자	이또 마모루 일본국 군마켄 사와군 다마우라마찌 시모신덴 1151-3 에노모또 우스께 일본국 이세사끼시 요께쵸 379-8 사까모또 도모오 일본국 다까사끼시 가미나까이마찌 1421
(74) 대리인	이준구

심사청구 : 없음

(54) 패키지된 반도체 장치 및 그의 전자장치 모듈

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

패키지된 반도체 장치 및 그의 전자장치 모듈

[도면의 간단한 설명]

제1도는 본 발명이 적용되는 전자장치 모듈의 일례를 나타내는 평면도,
제2도는 제1A도에 나타내진 모듈에 포함되는 하나의 반도체 웨이퍼 칩 및 그 주변부의 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

패키지된 반도체 장치에 있어서, 반도체 장치를 포함하고, 제1 및 제2의 주표면을 갖추고, 상기 제1의 주표면상에 형성된 상기 반도체장치용 전극패드가 설치된 반도체 웨이퍼 칩(50)과, 복수개의 전극리드(82)와, 상기 전극 패드와 상기 전극리드를 상호 접속하기 위한 복수개의 접속도체(88,89)와, 히트싱크·블록이 상기 반도체 웨이퍼 칩에 비교적 가까운 제1부분과 상기 반도체 웨이퍼 칩에 비교적 제2부분으로 이루어진 상기 반도체 웨이퍼 칩(50)의 제2의 주표면에 부착된 히트싱크·블록(85)과, 상기 반도체 웨이퍼 칩(50), 상기 복수개의 전극리드(82), 상기 복수개의 접속도체(88,89) 및 상기 히트싱크·블록(85)의 상기 제1의 부분을 몰드하기 위한 제1의 몰드·블록부와, 상기 히트싱크·블록(85)의 상기 제2의 부분을 몰드하기 위한 제2의 몰드·블록부를 포함하고, 제2의 몰드 블록부는 제1의 몰드·블록부에서 연장되어 있고, 제1의 몰드블록부보다 작으므로, 따라서 몰드·블록부는 전체적으로 그 한쪽측에 있어서 바깥쪽 방향으로 돌출된 용기 평탄부를 갖춘 형상이 되고, 히트싱크·블록의 제2부분은 제2의 몰드·블록부로부터 노출되어 있는 표면을 갖고 있는 몰드블록(94)을 갖는 것을 특징으로 하는 패키지된 반도체 장치.

청구항 2

제1항에 있어서, 상기 전극리드(82)의 각각은 그 단부가 상기 제1 및 제2의 몰드·블록부사이의 경계부

다도 상기 반도체 웨이퍼 칩(50)에 대해서 멀어지는 위치 레벨이 되는 형상을 취하고 있음을 특징으로 하는 패키징된 반도체장치.

청구항 3

제1항에 있어서, 상기 제2몰드·블록의 측면은, 그 제2의 몰드·블록부가 상기 바깥쪽 돌출방향으로 테이퍼(끝이 가늘어짐)를 갖도록 경사되어 있는 것을 특징으로 하는 패키징된 반도체장치.

청구항 4

제1항에 있어서, 상기 반도체 장치는, 소오스 및 드레인 영역과 게이트전극 층을 갖춘 전력용 전계효과 트랜지스터이고, 상기 소오스 및 드레인 영역과 게이트 전극층과에 각각 전기적으로 접속된 복수개의 전극리드(82)중의 적어도 하나는 서로 전기적으로 접속된 나란히 놓여진 복수개의 전극리드편을 포함하는 빗꼴(comb-like)구조(83)임을 특징으로 하는 패키징된 반도체장치.

청구항 5

전자장치 모듈에 있어서, 지지판(11)과, 메탈라이즈된 제1표면이 지지판에 마주대하도록하여 지지판위에 놓이고, 기판에는 적어도 하나의 관통공(12a, 12b, 12c)이 형성되어진, 제1의 메탈라이즈된 표면과 도체패턴(18, 19)이 제공된 제2의 표면을 갖춘 전기적 절연성기판(4)과, 반도체 웨이퍼 칩(500, 복수개의 전극리드(82), 상기 반도체 웨이퍼 칩과 상기 전극리드를 상호 접속하기 위한 복수개의 접속도체(88, 89), 상기 반도체 웨이퍼 칩(50)에 부착되고, 그 반도체 웨이퍼 칩에 비교적 가까운 제1부분과 그 반도체 웨이퍼 칩에 비교적 먼 제2부분으로 이루는 히트싱크·블록(85), 및 상기 반도체 웨이퍼 칩(50), 상기 복수개의 전극리드(82), 상기 복수개의 접속도체(88, 89) 및 히트싱크·블록(85)의 상기 제1부분을 몰드하기 위한 제1의 몰드·블록부와, 상기 히트싱크·블록(85)의 상기 제2부분을 몰드하기 위한 제2의 몰드·블록부를 포함하는 몰드·블록(94)에서, 제2의 몰드·블록부는 제1의 몰드·블록부에서 연장되어 제1의 몰드·블록부보다 더 작게되고 따라서 몰드·블록은 전체적으로 그 한쪽층에 있어서 바깥쪽으로 돌출된 용기 평탄부를 갖춘 형상이 되고, 히트싱크·블록의 제2부분은 제2의 몰드·블록부에서 노출되어 있는 표면을 갖고 있고, 또 상기 전극리드(82)의 각각은 그 단부가 상기 제1 및 제2의 몰드·블록부 사이의 경계보다도 상기 반도체 웨이퍼 칩(50)에 대해서 멀어지는 위치 레벨이 되는 형상을 갖고 있는 몰드블록을 포함하는 패키징된 반도체 장치를 갖으며, 상기 패키징된 반도체 장치는, 상기 전극리드(82)의 단부가 상기 전기적 절연성기판(4)의 제2의 표면상의 상기 도체패턴(18, 19)상에 실질적으로 놓이고 그것과 전기적으로 접속되고, 도전성 접착재료층이 상기 히트싱크·블록(85)의 제1부분의 노출표면과 상기 지지판(11)과의 사이에 배치되도록, 상기 전기적 절연성기판(4) 위와 상기 관통공(12a, 12b, 12c)중 하나를 통하여 상기 지지판위에 탑재되어있고, 상기 접착재료층은, 적어도 상기 기판(4)과 실질적으로 동일하거나 또는 더 큰 두께(t_{sl})를 갖는 것을 특징으로 하는 전자장치 모듈.

청구항 6

제5항에 있어서, 상기 제2몰드·블록부의 측면은 그 제2몰드·블록부가 상기 바깥쪽 돌출방향으로 테이퍼(끝이 가늘어짐)를 갖도록 경사되어 있는 것을 특징으로 하는 전자장치 모듈.

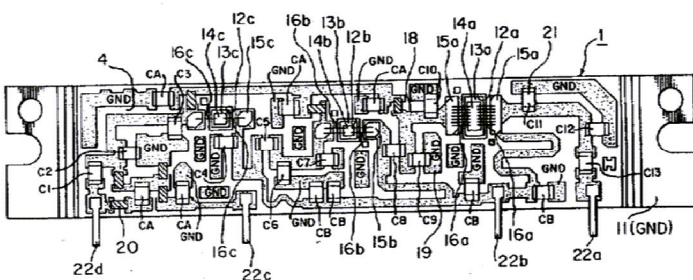
청구항 7

제5항에 있어서, 상기 기판(4)의 제2표면상의 도체패턴(18, 19)이 스트립라인 도체를 포함하고, 상기 반도체 웨이퍼 칩은 소오스 및 드레인 영역과 게이트 전극층을 갖는 GHz주파수 대역에서 동작가능한 전력용 고주파 전계효과 트랜지스터를 포함하고, 상기 소오스 및 드레인 영역과 게이트 전극층에 각각 전기적으로 접속된 복수개의 전극리드(82)중의 적어도 하나는, 상호 전기적으로 접속된 나란히 배치되어진 복수개의 전극 리드편을 포함하는 빗꼴구조(83)를 갖고 있고, 그들 나란히 배치되어진 복수개의 전극리드편의 각각이 임피던스 조정을 위하여 상기 스트립라인 도체중 하나에 접속되는 역할을 갖는 것을 특징으로 하는 전자장치 모듈.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2

