

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G06F 15/16 (2006.01)

G06F 15/173 (2006.01)

H04Q 3/04 (2006.01)



[12] 发明专利说明书

专利号 ZL 01822500.4

[45] 授权公告日 2006 年 10 月 11 日

[11] 授权公告号 CN 1279464C

[22] 申请日 2001.11.13 [21] 申请号 01822500.4

[30] 优先权

[32] 2000.12.13 [33] US [31] 09/738,913

[86] 国际申请 PCT/US2001/043638 2001.11.13

[87] 国际公布 WO2002/048862 英 2002.6.20

[85] 进入国家阶段日期 2003.8.5

[71] 专利权人 英特尔公司

地址 美国加利福尼亚州

[72] 发明人 C·科萨拉吉

审查员 解 欣

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 吴立明 王 勇

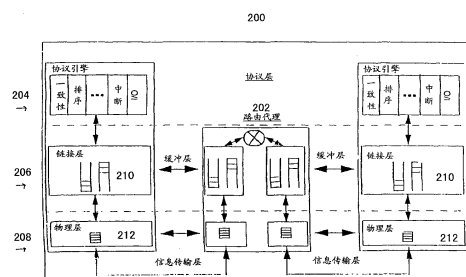
权利要求书 4 页 说明书 14 页 附图 8 页

[54] 发明名称

用于可重新配置处理器的方法和系统

[57] 摘要

本发明通常涉及一种改变处理器内的一个或多个通信路径而不改变该处理器内的物理元件布局的方法、装置和系统。例如，在一个实施例中，本发明通常涉及改变处理器内的的一个或多个通信路径而不改变该处理器内的物理元件布局的路由代理。在一个实施例中，本发明通常涉及下述方法。该方法包括将控制信号发送给处理器内的一个或多个元件以改变该处理器内的一个或多个通信路径而不改变该处理器内的物理元件布局。在一个实施例中，本发明通常涉及改变处理器和该处理器外部的设备间的带宽而不改变该处理器的物理元件布局的方法。



1、一种装置，包括：

处理器；和

5 路由代理，具有一种逻辑，该逻辑通过使第一元件根据来自该装置的用户编程该第一元件的输入而在一个或多个外部设备与处理器之间建立带宽，然后提供一个控制信号给处理器内部的一个或多个通信路径交换设备，从而改变处理器中的一个或多个通信路径而不改变所述处理器中的物理元件布局，其中处理器具有：

10 协议层；

信息传输层，在所述协议层和第一外部设备间的物理介质上以电子方式传输信息；以及

缓冲层，缓冲在所述协议层和所述信息传输层间信息的电子传输。

2、如权利要求1所述的装置，其中所述一个或多个通信路径交换设备是多路选择器。

3、如权利要求1所述的装置，进一步包括：

点对点总线，所述处理器通过所述点对点总线连接到该第一外部设备。

4、如权利要求1所述的装置，其中所述路由代理在所述处理器内部。

5、如权利要求1所述的装置，其中所述路由代理在所述处理器外部。

6、如权利要求2所述的装置，其中第一外部设备是从由输入-输出元件、桥接器、芯片组、存储器或第二处理器组成的组中选择的。

25 7、如权利要求2所述的装置，其中所述控制信号是从由启动信号、禁止信号、增加时钟速度信号或设定缺省时钟速度信号组成的组中选择的。

8、如权利要求1所述的装置，其中可通过改变所述信息传输层中信号传播的信号通路来改变一个或多个通信路径。

30 9、如权利要求1所述的装置，其中可通过改变所述缓冲层中信号传播的信号通路来改变一个或多个通信路径。

10、如权利要求1所述的装置，其中所述信息传输层由至少一个

通信路径交换设备组成。

11、如权利要求 1 所述的装置，其中所述缓冲层由至少一个通信路径交换设备组成。

12、一种方法，包括：

5 接收来自一个装置的用户编程一个路由代理的输入以确定处理器和一个外部设备之间的带宽量；

 将由路由代理产生的控制信号发送到处理器内的一个或多个元件；以及

10 根据由一个或多个通信路径交换设备接收到的控制信号，改变所述处理器内的一个或多个通信路径，而不改变所述处理器内的物理元件布局。

13、如权利要求 12 所述的方法，进一步包括：

 通过至少一条点对点总线，在所述处理器和外部设备间通信。

15 14、如权利要求 12 所述的方法，其中改变所述通信路径包括改变配置寄存器内的设定，以指示路由代理将所述控制信号发送到位于所述处理器内的一个或多个通信路径交换设备。

15、一种方法，包括：

 在协议层中处理包括请求、响应、数据传输中任意项的信息；

20 在协议层和所述处理器外部的设备之间的信息传输层上传输信息；

 以路由代理来改变处理器和所述处理器外部的设备间的带宽，而不改变所述处理器内的物理元件布局；和

 允许所述处理器的用户选择所述处理器和设备之间的带宽。

16、如权利要求 15 所述的方法，进一步包括：

25 通过至少一条点对点总线，在所述处理器和所述设备间进行通信。

17、如权利要求 15 所述的方法，其中改变所述带宽包括改变连接在所述处理器和所述设备间的数个端口。

18、一种处理器，包括：

30 路由代理，具有一种逻辑，用于通过发送一个控制信号到至少一个通信路径交换设备来控制处理器中的一个或多个通信路径，并具有第一元件，用于设定处理器和外部设备之间的带宽，以确定所述处理器和外部设备之间的带宽，其中该第一元件用于允许所述处理器的用

户确定所述处理器和该外部设备之间的带宽；

协议层，以处理信息并生成对信息的请求；

信息传输层，在所述协议层和设备间的物理介质上传输信息；以及

5 缓冲层，在所述协议层和所述信息传输层间传输信息。

19、如权利要求 18 所述的处理器，其中所述信息传输层由至少一个多路选择器组成，以及所述缓冲层由至少一个多路选择器组成。

20、如权利要求 18 所述的处理器，其中所述第一元件通过存储带宽值设定所述处理器和所述设备间的带宽。

10 21、一种系统，包括：

处理器，具有可变的基于包的协议的体系结构，所述体系结构具有物理层、链接层和协议层；

经由总线连接所述处理器的芯片；以及

路由代理，具有一种逻辑，该逻辑通过发送一个控制信号到至少一个通信路径交换设备以控制处理器中的一个或多个通信路径，和第一元件来存储一个值，以确定所述处理器和所述芯片之间的带宽量，其中该逻辑用于允许所述处理器的用户选择所述处理器和所述芯片之间的带宽量。

22、如权利要求 21 所述的系统，其中

20 信息传输层，在所述协议层和设备间的物理介质上传输信息，其中信息传输层包含从路由代理接收第一信号的第一多路选择器和从路由代理接收第二信号的第二多路选择器；以及

缓冲层，缓冲所述协议层和所述信息传输层间的信息传输。

23、如权利要求 21 所述的系统，进一步包括：

25 点对点总线，所述处理器通过所述点对点总线连接到芯片。

24、如权利要求 21 所述的系统，其中所述系统是从由工作站，或服务器组成的组中选择的。

25、一种装置，包括：

30 用于发送一个信号给至少一个通信路径交换设备的逻辑以改变处理器和所述处理器的外部设备间的带宽量而不改变所述处理器内的物理元件层的组件；以及

允许所述装置的用户编程一个配置寄存器中的设置以选择所述处

理器和设备之间的带宽量的组件。

26、如权利要求 25 所述的装置，进一步包括：

用于通过至少一条点对点总线，在所述处理器和所述外部设备间进行通信的组件。

5 27、如权利要求 25 所述的装置，其中改变所述带宽包括改变在所述处理器和所述外部设备间连接的数个端口。

28、一种装置，包括：

路由代理，具有存储带宽值的元件和可编程的逻辑，通过发送一个控制信号到至少一个通信路径交换设备以改变处理器和所述处理器的外部设备间的带宽而不改变所述处理器内的物理元件层，其中所述
10 可编程的逻辑根据所述装置的用户提供的用于所述元件的带宽值选择所述控制信号。

29、如权利要求 28 所述的装置，其中所述处理器使用点对点总线与所述外部设备通信。

15 30、如权利要求 28 所述的装置，其中路由代理进一步包括配置寄存器以便改变在所述处理器和所述外部设备间连接的数个端口。

31、如权利要求 1 所述的装置，其中逻辑是位于路由代理内的配置寄存器中的可编程设置。

20 32、如权利要求 28 所述的装置，其中可编程逻辑是具有可编程设置的配置寄存器。

用于可重新配置处理器的方法和系统

发明领域

5 本发明通常涉及改变设备和处理器间的带宽。更具体地说，本发明涉及能改变设备和处理器间的带宽而不改变处理器中的物理元件布局的装置和方法。

发明背景

10 并行连接几个处理器增加了处理能力。典型地，可并行连接二至八个任何数量的处理器。通常，在共享总线上将多个并行处理器连接在一起。图1示例说明结合共享总线使用的四处理器（4P）体系结构。四个处理器，处理器1、处理器2、处理器3和处理器4连接到共享总线上，共享总线依次连接到北桥芯片组。北桥芯片组进一步依次连接到南桥芯片组和外部存储器。例如，Pentium™(奔腾)处理器可采用如图1所示的共享总线体系结构。然而，点对点的体系结构通常提供比共享总线体系结构更高的带宽。

15 在共享总线体系结构中，多个设备均共享同一总线并且必须按照顺序和协议来使用该总线。相反，点对点总线体系结构提供两个单独设备间不中断的连接。因此，总的来说，点对点总线在两个单独的设备间产生了更高的带宽。较高带宽对由单个处理器或处理器组产生增强的性能有着有利的影响。例如，如果在两个设备间存在48位连接，那么两个设备间发生的事务处理比这两个设备间仅存在16位连接快三倍。然而，点对点总线体系结构具有缺点，因为该体系结构提供两个单独设备间不中断的连接。因此，如果在任何指定时间，这两个设备间发生少量信息传送，那么实质上浪费了多余的带宽容量。

20 例如，如果客户使用他或她的计算机系统来运行工作站应用程序和服务器应用程序，那么该客户可能从他的计算机系统内的硬件中不能达到最佳性能。在服务器应用程序中，处理器间发生大量的信息交换。因此，制造商在该系统的每个处理器间建立高带宽连接。然而，如果例如，客户对想使用他的计算机系统运行应用程序，该应用程序涉及处理器和芯片组间大量的信息交换，诸如工作站应用程序，那么制造商在该系统中的每个处理器和芯片间建立高带宽连接。然而，如

果客户具有一个计算机系统，该计算机系统在处理器和芯片组间具有高带宽连接，但选择目前在该系统上运行服务器应用程序，那么客户可因为该服务器应用程序而遭受低性能且浪费了芯片组和处理器间的多余带宽。

5 发明内容

根据本发明的第一方面，提供了一种装置，包括：处理器；和路由代理，具有一种逻辑，该逻辑通过使第一元件根据来自该装置的用户编程该第一元件的输入而在一个或多个外部设备与处理器之间建立带宽，然后提供一个控制信号给处理器内部的一个或多个通信路径交换设备，从而改变处理器中的一个或多个通信路径而不改变所述处理器中的物理元件布局，其中处理器具有：协议层；信息传输层，在所述协议层和设备间的物理介质上以电子方式传输信息；以及缓冲层，缓冲在所述协议层和所述信息传输层间信息的电子传输。

10 根据本发明的第二方面，提供了一种方法，包括：接收来自一个装置的用户编程一个路由代理的输入以确定处理器和一个外部设备之间的带宽量；将由路由代理产生的控制信号发送到处理器内的一个或多个元件；以及根据由一个或多个通信路径交换设备接收到的控制信号改变所述处理器内的一个或多个通信路径而不改变所述处理器内的物理元件布局。

20 根据本发明的第三方面，提供了一种方法，包括：在协议层中处理包括请求、响应、数据传输中任意项的信息；在协议层和所述处理器外部的设备之间的信息传输层上传输信息；改变处理器和所述处理器外部的设备间的带宽而不改变所述处理器内的物理元件布局；和允许所述处理器的用户选择所述处理器和设备之间的带宽。

25 根据本发明的第四方面，提供了一种处理器，包括：路由代理，具有一种逻辑，用于通过发送一个控制信号到至少一个通信路径交换设备和一个第一元件，来控制处理器中的一个或多个通信路径以确定所述处理器和外部设备之间的带宽的逻辑，其中逻辑用于允许所述处理器的用户确定所述处理器和该外部设备之间的带宽；协议层，以处理信息并生成对信息的请求；信息传输层，在所述协议层和设备间的物理介质上传输信息；以及缓冲层，在所述协议层和所述信息传输层间传输信息。

根据本发明的第五方面，提供了一种系统，包括：处理器，具有灵活的基于包的协议的体系结构，所述体系结构具有物理层、链接层和协议层；经由总线连接所述处理器的芯片；以及路由代理，具有一种逻辑，该逻辑通过发送一个控制信号到至少一个通信路径交换设备和一个第一元件来存储一个带宽值，以控制处理器中的一个或多个通信路径以确定所述处理器和所述芯片之间的带宽的逻辑，其中逻辑用于允许所述处理器的用户确定所述处理器和所述芯片之间的带宽量。

根据本发明的第六方面，提供了一种装置，包括：用于发送一个信号给至少一个通信路径交换设备的逻辑以改变处理器和所述处理器外部的设备间的带宽量而不改变所述处理器内的物理元件层的组件；以及允许所述装置的用户编程一个配置寄存器中的设置以选择所述处理器和设备之间的带宽量的组件。

根据本发明的第七方面，提供了一种装置，包括：路由代理，具有存储带宽值的元件和可编程的逻辑，通过发送一个控制信号到至少一个通信路径交换设备以改变处理器和所述处理器外部的设备间的带宽而不改变所述处理器内的物理元件层，其中所述可编程的逻辑根据所述装置的用户提供的用于所述元件的带宽值选择所述控制信号。

附图的简单描述

附图涉及本发明，其中：

图 1 示例说明结合共享总线使用的四处理器（4P）体系结构；

图 2 示例说明具有路由代理、协议层、缓冲层以及信息传输层的处理器的实施例；

图 3 示例说明在 1) 输入-输出元件和第一处理器；以及 2) 输入-输出元件与第二处理器间具有 16 位点对点连接的两个处理器点对点体系结构；

图 4 示例说明在 1) 输入-输出元件和第一处理器；以及 2) 输入-输出元件与第二处理器间具有 32 位点对点连接的两个处理器点对点体系结构；

图 5 示例说明在输入-输出元件和四个处理器的每一个间具有 16 位点对点连接的四处理器点对点体系结构；

图 6 示例说明控制信息传输层的实施例中的入站通信路径的路由代理的实施例；

图 7 示例说明控制缓冲层的实施例中的进站通信路径的路由代理的实施例；

图 8 示例说明控制缓冲层的实施例中的出站通信路径的路由代理的实施例；

5 图 9 示例说明控制出站信息传输层中通信路径的路由代理的实施例。

10 尽管本发明可以有各种修改和替换的形式，但在附图中通过例子已经示出了特定的实施例并且在此将详细地描述。应当将本发明理解成不限于在此公开具体形式，但相反，本发明覆盖落在本发明的精神和范围内所有修改、等效和替代。

具体实施方式

本领域的技术人员将意识到各种偏离所描述的本发明的实施例是可能的，并且在其范围和精神内可做出许多改变和改进。例如，在几

个所述的实施例中，在该说明书内使用特定的时钟速度、特定的数据位数目、特定的层数、特定的元件数等等来示例说明本发明的实施例。然而，本领域的技术人员将意识到本发明的实施例明确包含与在此为示例目的所描述的具体实施例中给出的特定数目的各种偏差。

5 在点对点体系结构中，路由代理可与处理器一起使用以允许客户改变两个设备间的带宽、总线数目和时钟速度。点对点总线体系结构在两个单独的设备间提供不中断的连接。通常，基于分组的协议在点对点总线体系结构中传输信息。路由代理可通过改变处理器中的一个或多个通信路径，而不改变处理器内的物理元件布局来改变处理器与
10 处理器外部的设备间的有效带宽。带宽是两个设备间在指定时限内可被传输的信息总量。在一个实施例中，制造商或客户可改变两个设备间链接的端口数以增加设备间的带宽。在一个实施例中，制造商或客户可通过改变第一处理器和第一处理器外部的设备间链接的端口数来增加连接到设备的附加处理器。

15 图2示例说明具有路由代理202、协议层204、缓冲层206以及信息传输层208的处理器200的实施例。在一个实施例中，处理器200具有路由代理202和三层：协议层204、缓冲层206，诸如一个或多个链接层210以及信息传输层208，诸如一个或多个物理层212。路由代理202改变物理层212和链接层210内的通信路径而不改变处理器200
20 内的物理元件布局。物理层212执行发送到和来自其他设备的信息的实际物理传输。链接层210执行协议层204和物理层212的较高功能间的联络功能。协议层204处理请求、应答和数据传输。

 在实施例中，路由代理202可在处理器200内或外部。在实施例中，单个路由代理202控制处理器200的所有层中的通信路径。在另
25 一实施例中，存在多个路由代理202来控制通信路径。路由代理202可是硬件和软件的结合。路由代理202可具有几个功能，诸如向一个或多个通信路径交换设备发送启动/禁止信号以及发送信号来改变各个计时速度。缓冲层206可具有一个或多个入站通信路径。缓冲层206可具有一个或多个出站通信路径。信息传输层208可具有一个或多个
30 入站通信路径。信息传输层208可具有一个或多个出站通信路径。

 图3示例说明在1)输入-输出元件302和第一处理器304；以及2)输入-输出元件302和第二处理器306间具有16位点对点连接的两

个处理器点对点体系结构 300。连接到处理器的具有四个 16 位端口 308、310、312、314 的第一处理器 304 可具有连接到第二处理器 306 的三个 16 位端口 308、310、312 以及连接到输入-输出元件 302 的一个 16 位端口 314。在实施例 5 中，输入-输出元件可以是桥接器、存储器、芯片组或类似的元件。因此，在第一处理器 304 和第二处理器 306 间存在 48 位带宽连接。另外，第一处理器 304 和第二处理器 306 具有到输入-输出元件 302 的 16 位带宽连接。路由代理可改变第一处理器 304 内的通信路径以致处理器现在具有两个到第二处理器 306 的 16 位点对点（32 位）连接以及一个到输入-输出元件 302 的 32 位连接。

图 4 示例说明在 1) 输入-输出元件 402 和第一处理器 404；以及 2) 输入-输出元件 402 与第二处理器 406 间具有 32 位点对点连接的两个处理器点对点体系结构 400。连接到处理器的具有四个 16 位端口 408、410、412、414 的第一处理器 404 可具有连接到第二处理器 406 的两个 16 位端口以及连接到输入-输出元件 402，诸如芯片组的两个 16 位端口。因此，在第一处理器 404 和第二处理器 406 间存在 32 位带宽连接。另外，第一处理器 404 和第二处理器 406 具有到输入-输出元件 402 的 32 位带宽连接。与 16 位模式相比，在 32 位模式下，有效地加倍了输入-输出元件 402 和第一处理器 404 以及输入-输出元件 402 和第二处理器 406 间的带宽。在 16 位模式中，必须产生八个时钟周期来在每个处理器和输入-输出元件间传送八个 16 位信息分组（128 位）。在 32 位模式下，必须产生四个时钟周期来在每个处理器和输入-输出元件间传送四个 32 位信息分组（128 位）。

图 5 示例说明在输入-输出元件 502 和四个处理器 504、506、508、510 的每一个间具有 16 位点对点连接的四个处理器点对点体系结构 500 的实施例。四个处理器是处理器 1 504、处理器 2 506、处理器 3 508 和处理器 4 510。在实施例 25 中，四个处理器 504、506、508、510 的每一个采用判优器的实施方案。处理器 504、506、508、510 具有与判优器配合的灵活的体系结构以便允许用于这些处理器 504、506、508、510 的各种应用。例如，可用采用与输入-输出元件 502 的 32 位连接的两个处理器体系结构来代替四个处理器体系结构 500。因此，因为四个处理能处理来自输入-输出元件 502 的数据，使得这种方案的处理能力有效地加倍。因此，判优器的实施方案允许同一输入-输出元件 502 与

两个处理器体系结构、四个处理器体系结构 500 或其他类似的多处理器体系结构一起工作。

5 在配置寄存器中的可编程按钮设定指示路由代理在处理器和处理器外部的设备间建立诸如 16 位、32 位或 48 位点对点连接的客户目前期望配置。在实施例中，处理器外部的设备可是另一处理器、输入-输出设备、桥接器或其他类似设备。在实施例中，客户编程按钮设定来在处理器和处理器外部的设备间建立带宽连接。基于配置寄存器的按钮设定，路由代理启动和禁止信息传输层和缓冲层中的通信路径。路由代理可改变通信路径以增加或减小处理器和另一设备间的处理器端
10 口数，以及由此的有效带宽。

通常，在服务器中，在第一处理器和第二处理器间发生大量的数据交换。因此，这两个设备间具有 48 位点对点连接大大地降低了需要完成设备间的每个事务所需的时间。通常，在工作站，每个处理器和输入-输出元件间发生大量的数据交换。因此，在这些设备间具有 32
15 位或 48 位点对点连接大大地降低了完成这些设备间的每个事务所需的时间。本领域的技术人员将意识到在下述实施例中所述的特定元件可偏离本发明的精神并且仍在本发明的精神内。

图 6 示例说明控制信息传输层 600 的实施例中的入站通信路径的路由代理 602 的实施例。第一物理层 (SPX0) 604 具有第一端口 606；
20 九个 16 位寄存器：第一寄存器 608、第二寄存器 610、第三寄存器 612、第四寄存器 614、第五寄存器 616、第六寄存器 618、第七寄存器 620、第八寄存器 622、第九寄存器 624；第一 64 位寄存器 626、通信路径交换设备 628 诸如多路选择器；路由代理 602 的具体装置；第一延时装置 609、以及第一触发器 630。第二物理层 (SPX1) 632 具有第二端
25 口 634；九个 16 位寄存器：第十寄存器 636、第十一寄存器 638、第十二寄存器 640、第十三寄存器 642、第十四寄存器 644、第十五寄存器 646、第十六寄存器 648、第十七寄存器 650 以及第十八寄存器 652；第二 64 位寄存器 653；以及第二延时装置 637 以及第二触发器 656。多路选择器是将几个低速传输合并成一个高速传输以及反之亦然的设备。配置寄存器 654 通知路由代理 602 处理器外部的特定元件是否应
30 当是 16 位、32 位或 48 位点对点连接。

如果将配置寄存器 654 编程为到输入-输出元件的 16 位点对点连

接, 那么路由代理 602 指示每个物理层独立于其他物理层而运作。在四个处理器体系结构的实施例中, 例如, 第一端口 606 连接到第二处理器以及第二端口 634 连接到输入-输出元件。第一寄存器 608 通过第一端口 606 接收入站的 16 位信息分组。通过第一延时装置 609, 从第一寄存器 608 发送该 16 位信息分组以便存储在第二寄存器 610 中。第一寄存器 608 通过第一端口 606 接收另一入站的 16 位信息分组。第一寄存器 608 发送该第二 16 位信息分组以便存储在第三寄存器 612 中。第一物理层 604 重复该过程直到第二寄存器 610 至第九寄存器 624 每个均存储 16 位信息分组为止。第一通信路径交换设备 628 检测出将这八个 16 位 (或 128 位) 信息准备经第一触发器 630 被传送到第一链接层。在下一时钟周期, 经第一触发器 630, 将该 128 位信息传送到该第一链接层。用类似的方式, 但使用第二物理层 632 的元件, 第二物理层 632 将 128 位传送到第二链接层。然而, 传送给第一链接层的 128 位信息与传送给第二链接层的 128 位信息无关。因此, 在我们的例子中, 第一 128 位信息从第二处理器经过第一端口 606 发出。类似地, 第二 128 位信息从输入-输出元件经过第二端口 634 发出。路由代理 602 启动第一通信路径交换设备 628 中的 128 位路径。该路由代理 602 禁止第一通信路径交换设备 628 中的双 64 位路径。路由代理 602 启动第一触发器 630 和第二触发器 656。

如果将配置寄存器 654 编程为用于 32 位点对点连接, 那么路由代理 602 将两个物理层组成一组来一起运作。路由代理 602 禁止第一通信路径交换设备 628 中的 128 位路径。路由代理 602 启动第一通信路径交换设备 628 中的双 64 位路径。路由代理 602 启动第一触发器 630 但禁止第二触发器 656。路由代理 602 为第一寄存器 608 到第十八寄存器 652 提高了两倍的时钟速度。第一物理层 604 接收四个 16 位信息分组并将信息分组存储在第二寄存器 610 至第五寄存器 616。第二物理层 632 接收四个 16 位信息分组并将这些信息分组存储在第十一寄存器 638 至第十四寄存器 644 中。第一通信路径交换设备 628 检测出第一 64 位寄存器包含来自第二寄存器 610 至第五寄存器 616 的四个 16 位信息分组。第一通信路径交换设备 628 检测出第二 64 位寄存器包含来自第十一寄存器 638 至第十四寄存器 644 的四个 16 位分组信息。在下一时钟周期, 将来自第一 64 位寄存器的 64 位信息以及来自第二 64

位寄存器的 64 位信息经双 64 位通路，上传到第一通信路径交换设备 628。第一通信路径交换设备 628 将该八个相关的 16 位信息分组传送到第一链接层。处理器外部的设备以及处理器均传送该八个相关的 16 位信息分组，就象在处理器和该设备间存在 32 位点对点连接一样。第二链接层不接收信号，因为禁用了第二触发器 656。用类似的方式，路由代理可将三个物理层组成一起以便在处理器和设备间建立 48 位点对点连接。

图 7 示例说明控制缓冲层 700 的实施例中的入站通信路径的路由代理 702 的实施例。第一链接层 704 的入站通信路径具有第一 128 位寄存器 706、第一应答队列 708、第一请求队列 710、以及第一通信路径交换设备 712。第二链接层 714 的入站通信路径具有第二 128 位寄存器 716、第二应答队列 711、第二请求队列 713、以及第二通信路径交换设备 716。组成第三链接层 718 和第四链接层 720 的元件与第一链接层 704 类似。将第一链接层 704 至第四链接层 720 插入第五通信路径交换设备 722、路由代理 702 的具体装置、第五 128 位寄存器 724、本地地址事务跟踪器缓冲器 (LATT) 726、中央数据管理缓冲器 (CDM) 728、以及远程地址事务跟踪器缓冲器 (RATT) 730。

在入站缓冲层 700 的实施例中，如果将配置寄存器 732 编程为用于 32 位点对点连接，那么路由代理 702 有效地将两个链接层组成一组。第一链接层 704 以两倍的时钟速度从第一物理层中的通信转换设备接收八个相关的 16 位信息分组 (128 位)。第一链接层 704 将该 128 位信息分组存储在寄存器 706 中。将该 128 位信息分组适当地路由到第一应答队列 708 或第一请求队列 710。路由代理 702 将使能信号发送到第一通信路径交换设备 712、第三通信路径交换设备 734、以及第五通信路径交换设备 722。路由代理 702 也将禁止信号发送给第二通信路径交换设备 716 和第四通信路径交换设备 736。路由代理 702 指示第五通信路径交换设备 722 仅从第一通信路径交换设备 712 和第三通信路径交换设备 734 请求数据。在 32 位模式中，因为路由代理 702 禁用物理层中的第二触发器和第四触发器，因此，第二通信路径交换设备 716 和第四通信路径交换设备 736 不从物理层接收信号。

通过第一通信路径交换设备 712，将该 128 位信息分组传送到第五通信路径交换设备 722，然后以循环连续的方式，传送到第三通信

5 路径交换设备 734。在重复周期中，第五通信路径交换设备 722 请求第一应答队列 708 的内容，然后是第一请求队列 710 的内容、然后是第三应答队列 738 的内容、然后是第三应答队列 740 的内容，然后重复该顺序。每个信息分组可以是对命令和/或数据的请求或者是对命令或数据的应答。在实施例中，一旦将分组写入应答队列或请求队列，那么以中心时钟频率从这些队列传送该信息。从第五通信路径交换设备 722 将信息分组发送到下述三个元件的一个。中心数据管理缓冲器（CDM）728 存储由协议层 740 使用的数据。远程地址事务跟踪器缓冲器（RATT）730 存储来自远程设备的命令，诸如来自远程处理器的请求。若有的话，CDM728 存储与那个命令有关的相应数据。类似地，本地地址事务跟踪器缓冲器（LATT）726 存储本地命令和由处理器核心所做的应答。如果有的话，将与那个命令有关的相应数据存储在 CDM728 中。

15 如果将配置寄存器 732 编程为用于 16 位点对点连接，那么每个入站链接层 704、714、718、720 独立地运作。路由代理 702 指示第五通信路径交换设备 722 来以循环连续的方式请求来自八个可能的源，每个链接层 704、714、718、720 中相应的请求队列 710、713、740、750 或相应的应答队列 708、711、738、748 输出的信息。如果特定队列为空，那么通信路径交换设备 722 自动从下一队列取出分组而没有任何损失。在实施例中，如果将配置寄存器编程为用于 16 位连接，则将来自四个物理层的分组以 100 兆赫写入适当的队列。如果将配置寄存器 732 编程为用于 32 位连接，那么将分组以 200 兆赫写入队列。如果配置寄存器配置为用于 48 位连接，那么路由代理 702 将三个链接层组成一组。一旦第五通信路径交换设备 722 从八个可能源的一个获取信息分组，那么将该分组发送到协议层 740。

25 入站链接层将应答和请求发送到协议层 740。协议层 740 轮流从 LATT726 或 RATT730 选择附有来自 CDM728 的数据的命令。在一个实施例中，该物理信息可以发送给 CPU。该信息到达 CPU 以便处理并发送到出站链接层。协议层 740 通常是处理元件。协议层 740 通常解决来自其他本地处理器的请求并经物理层发送请求。协议层 740 可以负责诸如排序、冲突检测以及相干性的功能。如果是对本地存储器所做的请求，协议层 740 将对数据的请求转发给本地存储器控制器。协议层

740 可向远程节点和其他本地处理器发送监听请求。协议层 740 也可处理经链接层所做的请求，这些请求可来自远程处理器或输入-输出元件。

图 8 示例说明控制缓冲层 800 的实施例中的出站通信路径的路由代理 802 的实施例。协议层 804 将处理过的数据和命令发送给每个出站链接层 806、808、810、812。协议层 804 将由它本身产生的命令递送给 LATT814，如果有的话，将相应于该命令的数据递送给 CDM816。协议层 804 将对于来自远程设备的命令的应答递送给 RATT818，如果有的话，将相应于该命令的数据递送给 CDM816。如果将配置寄存器 820 编程为用于 32 位点对点连接，那么路由代理 802 有效地启动四个出站链接层中的两个。以下发生在跟踪第一出站链接层 806 和第二出站链接层 808 的信号路径中。路由代理 802 指示禁用第二通信转换路径设备 822 以及第四通信路径交换设备（未示出）。路由代理 802 指示第五通信路径交换设备 828 经第一通信路径交换设备 824 和第三通信路径交换设备 826 从它们各自的请求缓冲器 830 或应答缓冲器 832 请求数据。第五通信路径交换设备 828 在重复周期中，从请求缓冲器 830 和应答缓冲器 832 改变请求的位。如果有的话，第五通信路径交换设备 828 也接收与来自 CDM816 的相应于那些命令的任何数据。然后，第五通信路径交换设备 828 也将该 128 位数据分组经第一延时 833 路由到位于出站物理层中的出站应答队列 836 或出站请求列队 834。

在出站链接层中存在一个或多个重试队列 838。重试队列 838 存储在传送信息中出现错误的情况下将要传送的信息的副本。重试队列 838 最初存在于链接中有错误的情况下。重试队列 838 在接收到信息无错误发送的确认后，清除存储在重试队列 838 中的复制信息。

如果将配置寄存器 820 编程为用于 16 位点对点连接，那么路由代理 802 指示每个出站链接层 806、808、810、812 独立运作。路由代理 802 发送信号以便启动所有出站链接层通信转换设备并将时钟速度设定为缺省时钟速度。将来自 LATT814、RATT818 和 CDM816 的信息经它们各自的出站链接层路由到相应的出站物理层。例如，路由代理 802 指示第二通信路径交换设备 822 经第六通信路径交换设备 840 从第二请求队列 842 请求数据，然后经第七通信路径交换设备 844 从第二应答队列 846 请求数据。第二通信路径交换设备 822 在重复周期中，改

变从第二应答队列 842 和第二请求队列 846 请求的位。如果有的话，第二通信路径交换设备 822 也接收与来自 CDM816 的相应于那些命令的任何数据。然后，第二通信路径交换设备 822 经第二延时 848 将 128 位数据分组路由到位于出站物理层中的第二出站应答队列 850 或第二出站请求队列 852。

图 9 示例说明控制出站信息传输层 900 中的通信路径的路由代理 902 的实施例。在实施例中，信息传输层包括一个或多个物理层。物理层通过端口，诸如第一端口 904 和第二端口 906，执行信息的实际物理传送到处理器外部的设备。通常，一个 16 位端口存在于每个物理层上，诸如第一端口 904。通过这些端口，处理器在它本身和该处理器外部的设备间传送信息。信息信号包含诸如请求、应答或数据的信息。

在两个处理器体系结构的实施例中，例如，将三个端口连接至该系统中的第二处理器，以及第四端口连接输入-输出元件，诸如芯片组。第一通信路径交换设备 908 诸如多路选择器从链接层接收 128 位信息分组。第一通信路径交换设备 908 从应答队列 911 或请求队列 910 以例如 100 兆赫的时钟速度读取 128 位信息分组。从第一通信路径交换设备 908 输出的信号是两个 64 位信息分组，存储在寄存器 912 中的第一 64 位分组以及第二 64 位分组。在一延时 914 后，第二通信路径交换设备 918 以两倍的时钟速度，200 兆赫，经寄存器 916 读取 128 位信息分组的第一 64 位分组。第二通信路径交换设备 918 输出的信号是两个 32 位信息分组，存储在寄存器 920 中的第一 32 位分组和第二 32 位分组。使寄存器中的 32 位信息分组的时钟速度再次加倍到 400 兆赫。

现在，路由代理 902 指示 32 位信息分组占用相应的通信路径交换设备 926、934 中的 32 位旁路 922 或 16 位信息传输通路。配置寄存器 924 通知路由代理 902 处理器外部的元件应当为 16 位、32 位还是 48 位点对点连接。在一个实施例中，例如，如果在处理器和输入-输出元件间存在 16 位点对点连接，那么路由代理 902 指示每个物理层独立于其他物理层运作。第四通信路径交换设备 926 从寄存器 920 中以 400 兆赫读取 32 位信息分组并输出两个 16 位信息分组。第五通信路径交换设备 928 从寄存器 927 中以 400 兆赫读取 16 位信息分组，

并将该 16 位信息分组输出到第一端口 904。路由代理 902 将信号发送到第二出站物理层 932 中的第六通信路径交换设备 930。该信号启动第五通信路径交换设备 928 中的 16 位通路。路由代理 902 从第四通信路径交换设备 926 中禁用 32 位旁路 922。路由代理 902 也将信号发送到第二物理层 932、第六通信路径交换设备 930 以启动第六通信路径交换设备 930 中的 16 位通路，以及禁用/忽略来自第三寄存器 920 的 32 位旁路 922。因此，来自第一端口 904 和第二端口 906 的输出与 16 位信息分组无关。

如果在一个实施例中，例如，在处理器和输入-输出元件间存在 32 位点对点连接，那么路由代理 902 将第一端口 904 的输出和第二端口 906 的输出组成一组。路由代理 902 将信号发送到第六通信路径交换设备 930。路由代理的信号禁用第六通信路径交换设备 930 中的 16 位通路并启动来自第三寄存器 920 的 32 位旁路 922。路由代理 902 也将信号发送给第一物理层 931、第四通信路径交换设备 926 以便启动 32 位旁路 922。因此，第一端口 904 和第二端口 906 的输出是相关的 16 位信息分组。换句话说，第一端口 904 和第二端口 906 的输出为 32 位信息分组。为保持相同的传送速度，路由代理 902 也发送信号以便加倍在寄存器中出现的时钟速度。例如，现在以 800 兆赫计时第三寄存器 920 中的 32 位信息分组。800 兆赫是当发生 16 位信息传送时的时钟速度的 2 倍。用类似的方式，路由代理 902 能将三个端口（未示出）组成一起以便在出站通路中建立 48 位连接。

在另外的实施例中，如果将三个物理层链接到例如第二处理器，那么可选地，能编程路由代理以便通过每个链接和物理层的各自的元件，路由目标为第二处理器的三个相关的 16 位分组。因此，第一 16 位分组通过第一物理层和第一链接层的元件传播。第二 16 位分组通过第二物理层和第二链接层的元件传播。第三 16 位分组经过第三物理层和第二链接层的元件传播。路由代理改变三个 16 位分组中的地址头以便传送到这三个 16 位分组相关的第二处理器。

本发明可以有各种改变和替换形式。仅通过例子已经示出了其特定的实施例。处理器和设备间的连接可以是例如 8 位至 64 位或更高。时钟速度可以是例如 1 兆赫至一千兆赫或更高。寄存器可以是 1 位至 128 位或更高。另外，由电子硬件元件执行的大多数功能可通过软件

模拟来复制。类似地，每个层，协议层、缓冲层以及信息传输层的功能可结合到，例如，单个层上或传送到另一元件。应当将本发明理解为不限于所公开的特殊形式，而且相反，意图覆盖落在由附加权利要求书定义的本发明的精神和范围内的所有改变、等效和替换。

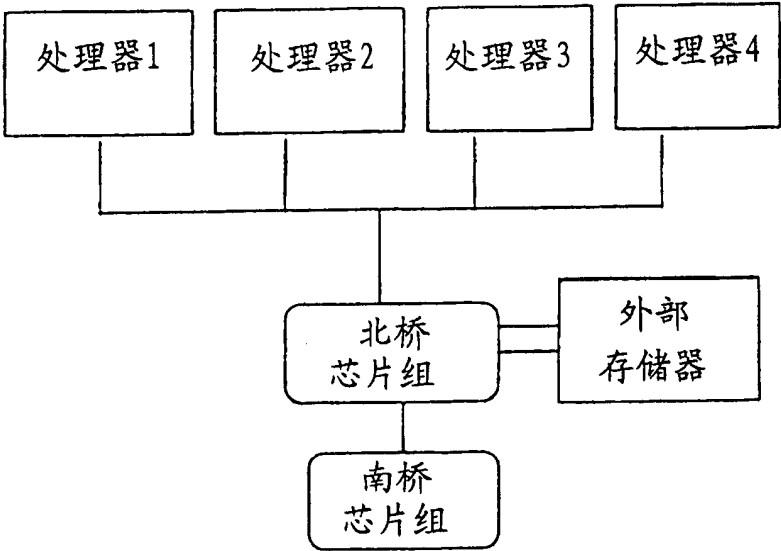


图 1

200

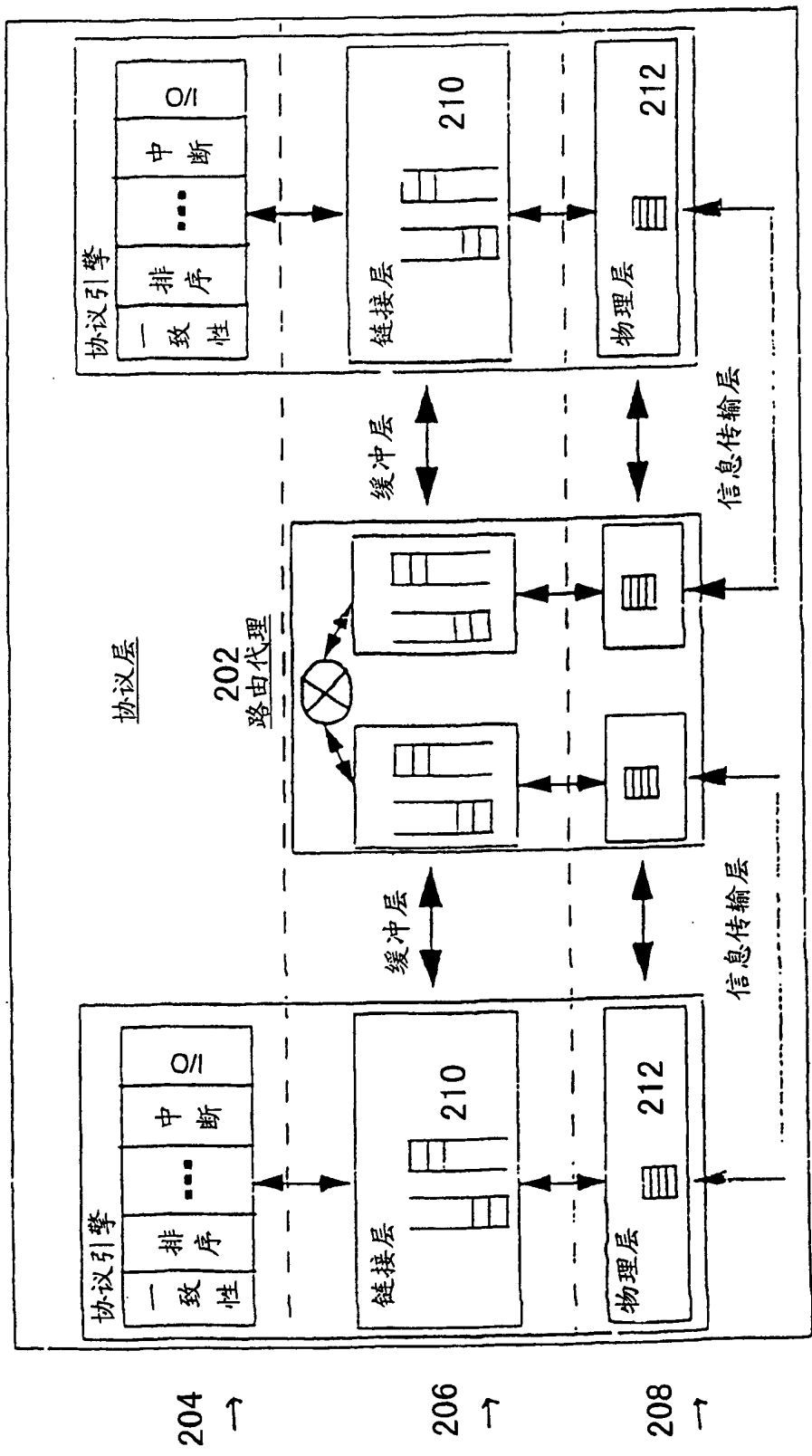


图 2

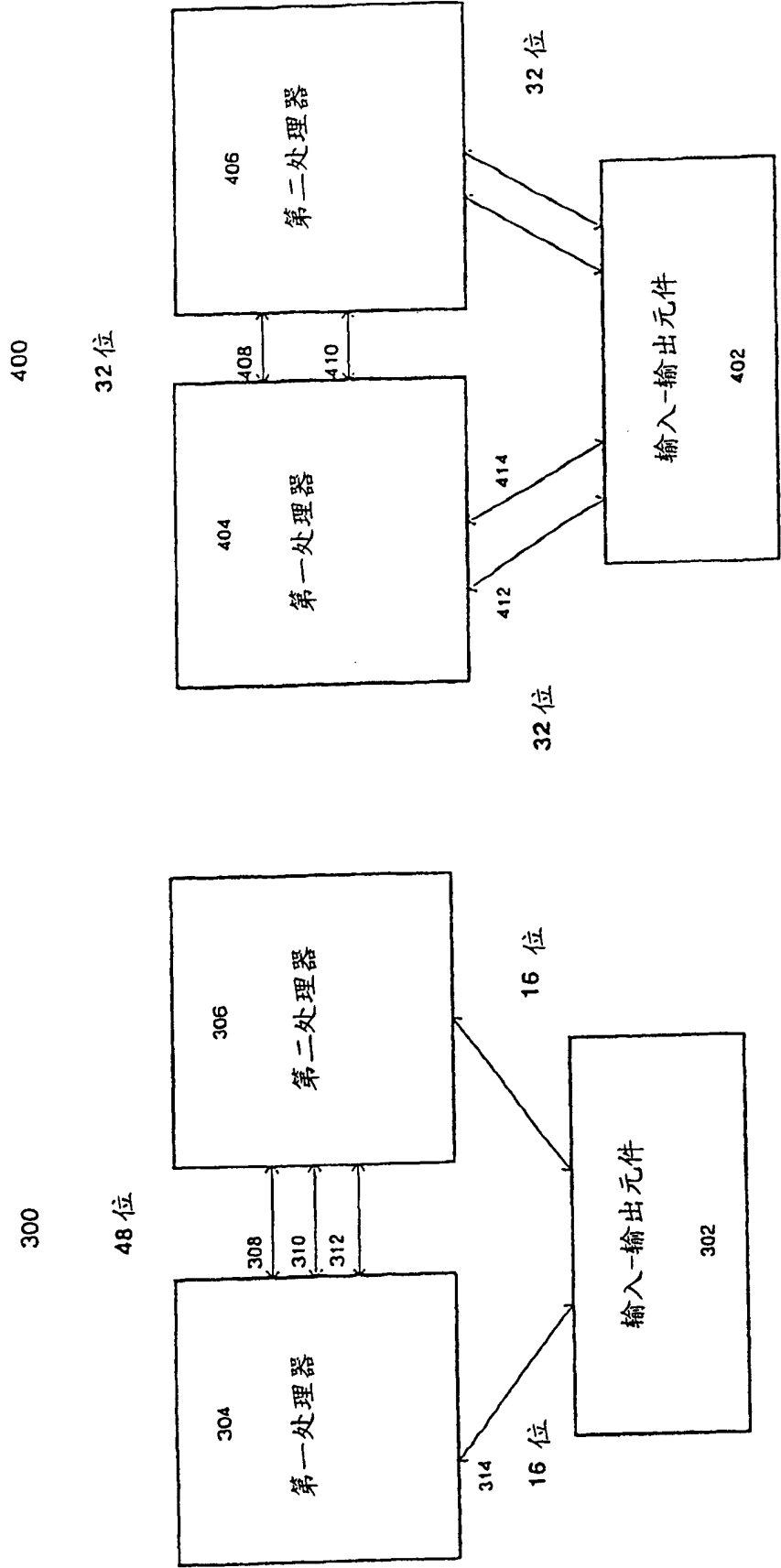


图 4

图 3

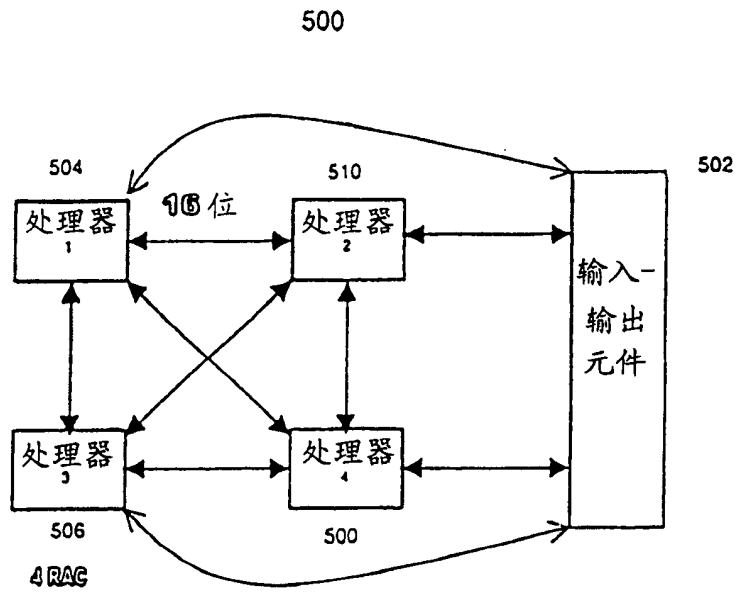


图 5

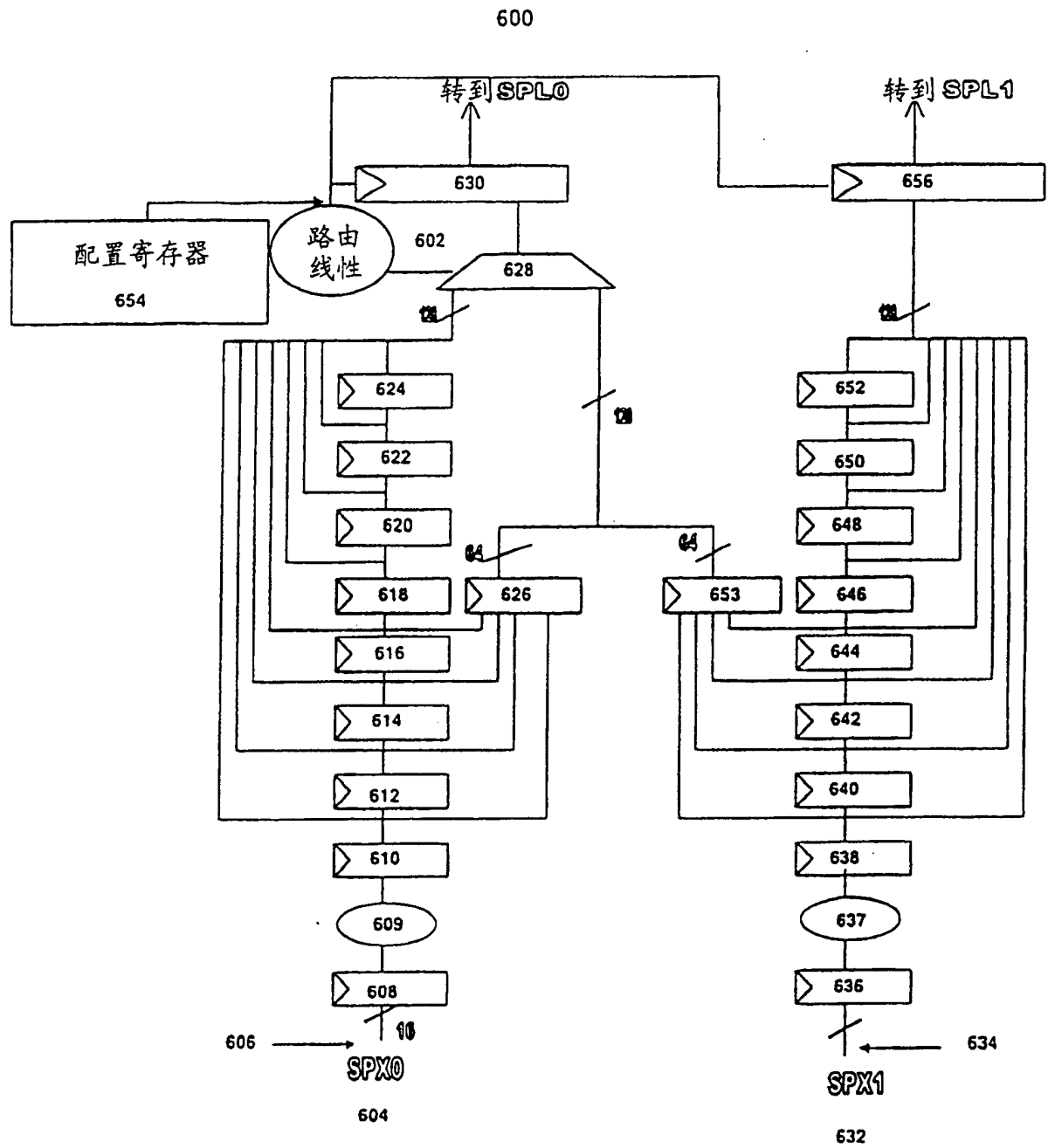


图 6

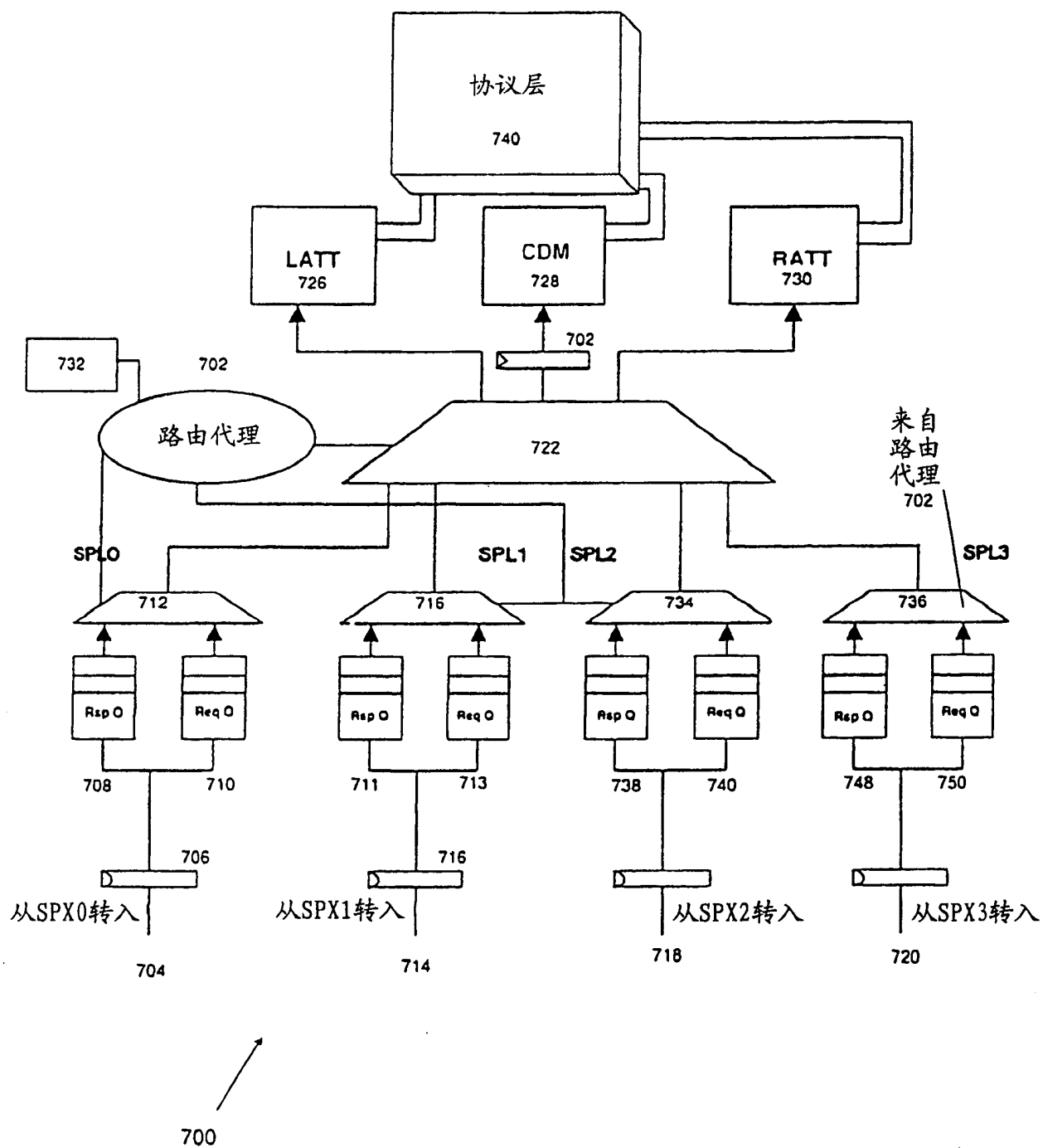


图 7

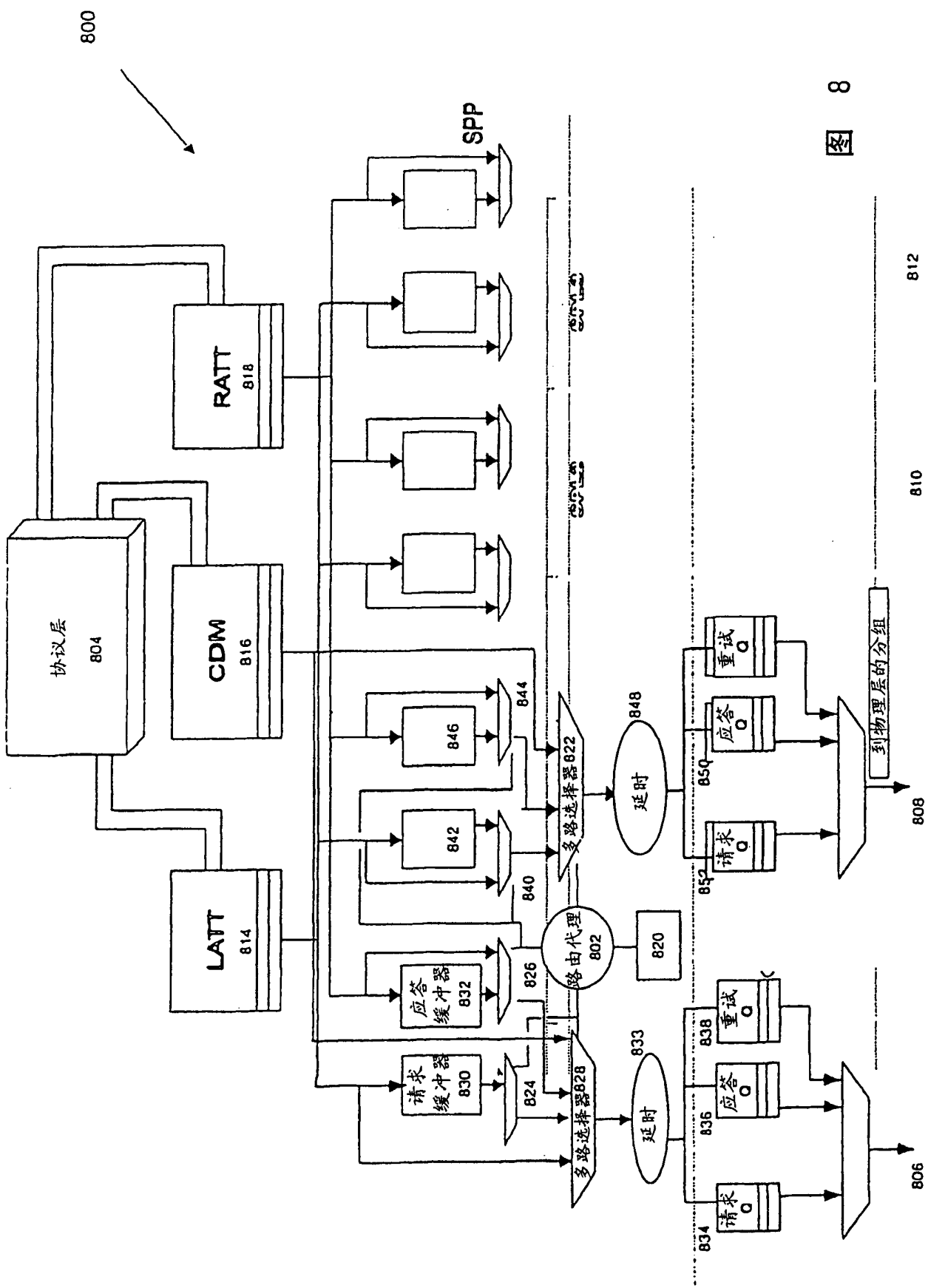


图 8

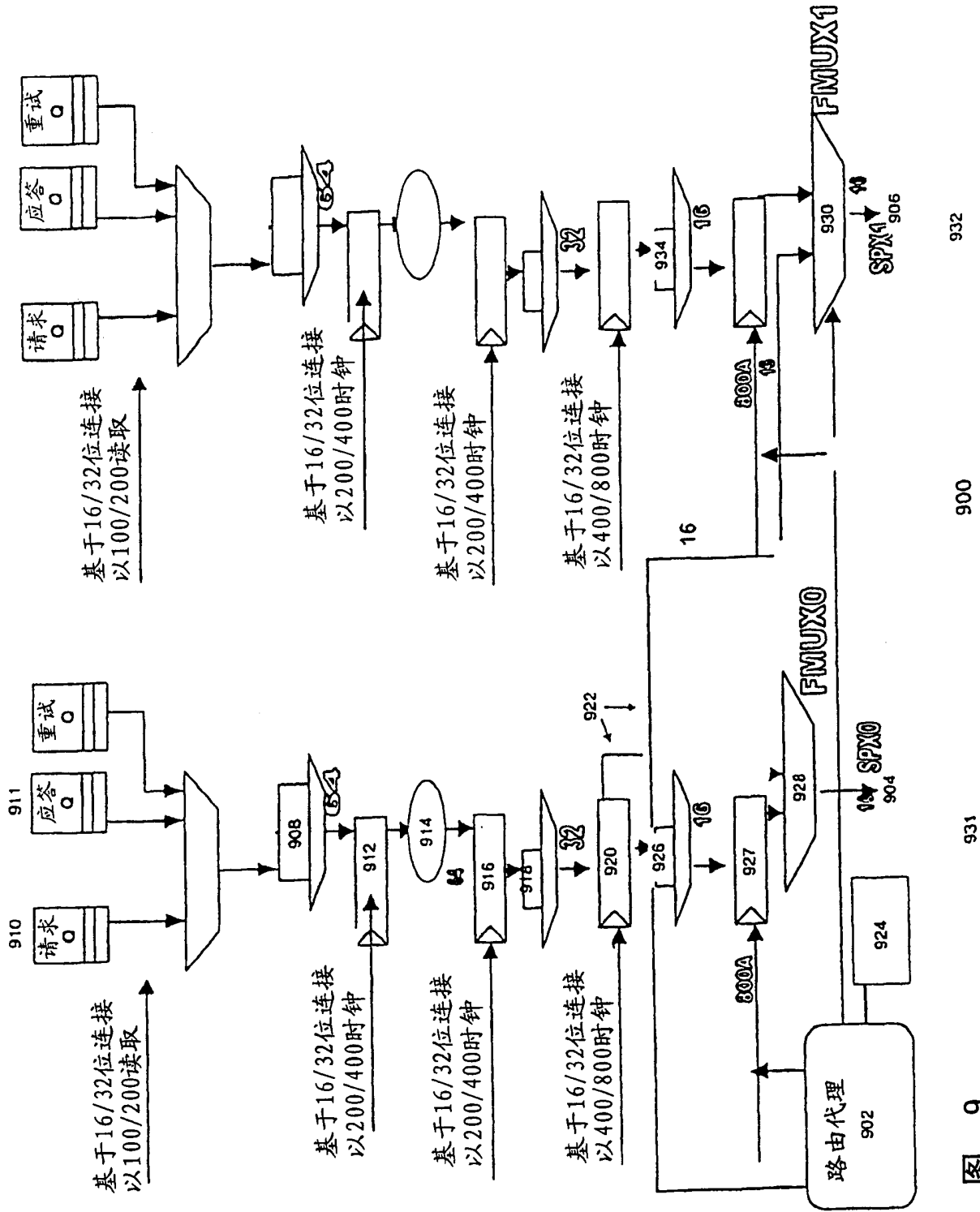


图 9