



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

196 035

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 07 11 77
(21) PV 7234-77

(51) Int. Cl.³ H 04 N 5/14

(40) Zveřejněno 29 06 79

(45) Vydáno 01 3 82

(75)

Autor vynálezu KUTĚJ SVATOPLUK ing., BRNO

(54) Zapojení pro zvýraznění grafické informace na obrazovce zobrazovací jednotky

1

Vynález se týká zapojení pro zvýraznění grafické informace na obrazovce zobrazovací jednotky.

Ve výpočetní a podobné technice se jako výstupního zařízení pro informaci operátora používá zobrazovací jednotky s obrazovkou, na jejímž stínítku se jasovou modulací získává zobrazení abecedně číselných nebo jiných grafických znaků, uspořádaných zpravidla do několika textových řádků. Aby operátor byl informován o tom, do kterého místa obrazovky má zapsat požadované znaky informace, je toto pole dosud nezaznamenaných znaků předem vyznačeno zápisem vhodných značek, například značkami x, anebo jasovým zvýrazněním celého pole. Po zapsání informace toto vyznačení zmizí a je nahrazeno znaky informace.

Při zápisu informace je operátor dále nucen sledovat střídavě podklady, z nichž informace čerpá a obrazovku, kam klávesnicí informaci přenáší. Aby při pohledu na obrazovku operátor snáze našel místo, do kterého bude další znak informace zapsán, je toto místo označeno adresní značkou, například v podobě vodorovné čárky pod příslušným místem, blikáním jasu tohoto místa, blikáním zapsaného znaku nebo jeho negativním zobrazením.

Nevýhodou vyznačení pole nezapsaných znaků pomocí značek je zhoršená orientace operátora, je-li zapsaný znak informace podobný této značce. Mimo to tento způsob nedovoluje vyznačení již zapsané informace. Obdobně při stávajícím způsobu zobrazení adresních značek je nevýhodou pomalá orientace operátora při vyhledávání adresní značky ve tvaru

198 035

podtržení označovaného místa, případně zhoršená čitelnost textu, je-li adresní značka vyznačena blikáním nebo negativním zobrazením.

Uvedené nevýhody odstraňuje zapojení pro zvýraznění grafické informace na obrazovce zobrazovací jednotky podle vynálezu, jehož podstatou je, že základní vstup prvního klopného obvodu typu D tvoří současně první vstup zapojení a hodinový vstup prvního klopného obvodu typu D a hodinový vstup druhého klopného obvodu typu D jsou spojeny a tvoří současně třetí vstup zapojení, dále nastavovací vstup a nulovací vstup prvního klopného obvodu typu D jsou spojeny a připojeny na zdroj logické "1", jedničkový výstup prvního klopného obvodu typu D je připojen na druhý vstup prvního dvouvstupového obvodu typu negace logického součinu, kdežto jeho nulový výstup je připojen na nulovací vstup druhého klopného obvodu typu D a základní vstup druhého klopného obvodu typu D tvoří současně druhý vstup zapojení, kdežto jeho nastavovací vstup je připojen na zdroj logické "1" a jeho nulový výstup je připojen na druhý vstup druhého dvouvstupového obvodu typu negace logického součinu a na třetí vstup prvního třívstupového obvodu typu negace logického součinu, přičemž první vstup prvního dvouvstupového obvodu typu negace logického součinu tvoří současně čtvrtý vstup zapojení, kdežto jeho výstup je připojen na první vstup druhého dvouvstupového obvodu typu negace logického součinu a na druhý vstup prvního třívstupového obvodu typu negace logického součinu a výstup druhého dvouvstupového obvodu typu negace logického součinu je připojen na první vstup třetího dvouvstupového obvodu typu negace logického součinu, jehož výstup tvoří současně první výstup zapojení a druhý vstup třetího dvouvstupového obvodu typu negace logického součinu je spojen s prvním vstupem prvního třívstupového obvodu typu negace logického součinu a tvoří současně šestý vstup zapojení, zatímco výstup prvního třívstupového obvodu typu negace logického součinu je připojen na první vstup čtvrtého dvouvstupového obvodu typu negace logického součinu, jehož výstup tvoří současně druhý výstup zapojení a druhý vstup čtvrtého dvouvstupového obvodu typu negace logického součinu tvoří současně pátý vstup zapojení.

Výhodou zapojení podle vynálezu je jeho jednoduchost a snadná orientace obsluhy. Dále přináší jednotné vyznačení pole zapsaných znaků i doposud nezapsaných míst a stejně tak i jednotné vyznačení adresní značky na již zapsaných i doposud nezapsaných místech. Zvýraznění grafické informace vyřešené vynálezem přineslo také podstatné zlepšení pracovních podmínek při čtení, spočívající v tom, že oči operátora jsou méně namáhané.

Příklad zapojení pro zvýraznění grafické informace na obrazovce zobrazovací jednotky podle vynálezu je znázorněn na připojených výkresech, na nichž obr. 1 představuje schéma zapojení, obr. 2 grafické znázornění adresní značky, značky vyznačení pro zvýraznění zapsaného znaku nebo nezapsaného místa a znaku informace a obr. 3 časový diagram zapojení.

Základní vstup 11 prvního klopného obvodu K01 typu D (obr. 1) pro signál P1 tvoří současně první vstup 1 zapojení, připojitelný na neznázorněný řadič. Hodinový vstup 12 prvního klopného obvodu K01 typu D a hodinový vstup 22 druhého klopného obvodu K02 typu D pro signál H1 jsou spojeny a tvoří současně třetí vstup 3 zapojení, připojitelný na neznázorněný časový zdroj. Nastavovací vstup 14 a nulovací vstup 13 prvního klopného obvodu K01 typu D jsou spojeny a připojeny na kladný pól + zdroje elektrické energie, jako zdroje

logické "1". Jedničkový výstup 101 prvního klopného obvodu K01 typu D je připojen na druhý vstup prvního dvouvstupového obvodu NSD1 typu negace logického součinu, kdežto jeho nulový výstup 102 je připojen na nulovací vstup 23 druhého klopného obvodu K02 typu D. Základní vstup 21 druhého klopného obvodu K02 typu D pro signál P2 tvoří současně druhý vstup 2 zapojení, připojitelný na neznázorněný radič, kdežto jeho nastavovací vstup 24 je připojen na kladný pól + zdroje elektrické energie, jako zdroj logické "1". Nulový výstup 202 druhého klopného obvodu K02 typu D je připojen na druhý vstup druhého dvouvstupového obvodu NSD2 typu negace logického součinu a na třetí vstup prvního třívstupového obvodu NST1 typu negace logického součinu. První vstup prvního dvouvstupového obvodu NSD1 typu negace logického součinu pro signál H2 tvoří současně čtvrtý vstup 4 zapojení, připojitelný na neznázorněný časový zdroj, kdežto jeho výstup je připojen na první vstup druhého dvouvstupového obvodu NSD2 typu negace logického součinu a na druhý vstup prvního třívstupového obvodu NST1 typu negace logického součinu. Výstup druhého dvouvstupového obvodu NSD2 typu negace logického součinu je připojen na první vstup třetího dvouvstupového obvodu NSD3 typu negace logického součinu, jehož výstup pro signál JAS tvoří současně první výstup 01 zapojení, připojitelný na neznázorněnou zobrazovací jednotku. Druhý vstup třetího dvouvstupového obvodu NSD3 typu negace logického součinu pro signál OS je spojen s prvním vstupem prvního třívstupového obvodu NST1 typu negace logického součinu a tvoří současně šestý vstup 6 zapojení, připojitelný na neznázorněný zdroj obrazového signálu. Výstup prvního třívstupového obvodu NST1 typu negace logického součinu je připojen na první vstup čtvrtého dvouvstupového obvodu NSD4 typu negace logického součinu, jehož výstup pro signál UOS tvoří současně druhý výstup 02 zapojení, připojitelný na neznázorněnou zobrazovací jednotku. Druhý vstup čtvrtého dvouvstupového obvodu NSD4 typu negace logického součinu pro signál H3 tvoří současně pátý vstup 5 zapojení, připojitelný na neznázorněný časový zdroj.

Kladnou hranou signálu H1 se s dostatečným předstihem před zobrazovaným znakem nastaví oba klopné obvody K01, K02 typu D a sice podle podmínkových vstupů, to je podle prvního vstupu 1, kam je přiveden signál P1 o úrovni logické "1" a který znamená zobrazení adresní značky v následujícím znaku a podle druhého vstupu 2, kam je přiveden signál P2 o úrovni logické "1" a který znamená zobrazení vyznačení v následujícím znaku, přičemž vazba mezi nulovým výstupem 102 prvního klopného obvodu K01 typu D a nulovacím vstupem 23 druhého klopného obvodu K02 typu D zajišťuje prioritní nastavení prvního klopného obvodu K01 typu D před druhým klopným obvodem K02 typu D, pokud je v následujícím znaku požadováno zobrazení adresní značky i vyznačení. Na rozdíl od vyznačení adresní značka bliká. Signál z jedničkového výstupu 101 prvního klopného obvodu K01 typu D je na prvním dvouvstupovém obvodu NSD1 typu negace logického součinu hradlován signálem H2 o frekvenci požadované rychlosti blikání adresní značky. Signál z výstupu tohoto obvodu se v druhém dvouvstupovém obvodu NSD2 typu negace logického součinu sčítá se signálem z nulového výstupu 202 druhého dvouvstupového obvodu K02 typu D. Signál vycházející z tohoto obvodu je na třetím dvouvstupovém obvodu NSD3 typu negace logického součinu hradlován signálem OS. Signál OS má úroveň logické "0" při zobrazování bodu znaku informace, to znamená, že v tomto případě se znázorní plným jasnem bez ohledu na adresní značku nebo podložení. Signál JAS řídí úroveň jasu na obrazovce zobrazovací jednotky tak, že je-li jeho úroveň rovna logické "0", je jas snížen. Signál

188 035

přicházející z výstupu prvního dvouvstupového obvodu NSD1 typu negace logického součinu na první třívstupový obvod NST1 typu negace logického součinu je dále sčítán se signálem OS a dále se signálem z nulového výstupu 202 druhého klopného obvodu K02 typu D. Na výstupu prvního třívstupového obvodu NST1 typu negace logického součinu se objeví signál o úrovni logické "1" pokud se v daném okamžiku zobrazuje bod znaku, adresní značky či vyznačení. Tento signál je ve čtvrtém dvouvstupovém obvodu NSD4 typu negace logického součinu vzorkován signálem H3, to je hodinovými impulsy. Úplný obrazový signál UOS na druhém výstupu 02 zapojení o úrovni logické "0" znamená zobrazení světlého bodu na obrazovce zobrazovací jednotky.

Jestliže operátor vyhledá blikající adresní značkou se sníženým jasem - II. na obr. 2 podle vyznačené trvalým sníženým jasem - III. na obr. 2, kam zaznamená znak informace, pak bude tento znak zaznamenán trvalým plným jasem a podložen sníženým trvalým jasem - VI. na obr. 2, přičemž adresní značka se posune na další místo. Pokud adresní značku nastaví operátor na již zapsaný znak, je tento zobrazen trvalým plným jasem a podložen blikajícím sníženým jasem - V. na obr. 2. Není-li znak označen žádným z uvedených způsobů, je zobrazen plným trvalým jasem bez jakéhokoliv podložení. Pro názornost jsou na obr. 2 body s plným jasem vyznačeny . , body se sníženým trvalým jasem x a body se sníženým blikajícím jasem / .

Funkce zapojení je dále zřejmá z obr. 3, kde signály ve sloupci a představují bod na obrazovce bez jasové modulace - I. na obr. 2, b bod podložení - III. na obr. 2, c bod adresní značky - II. na obr. 2, d bod znaku IV. na obr. 2.

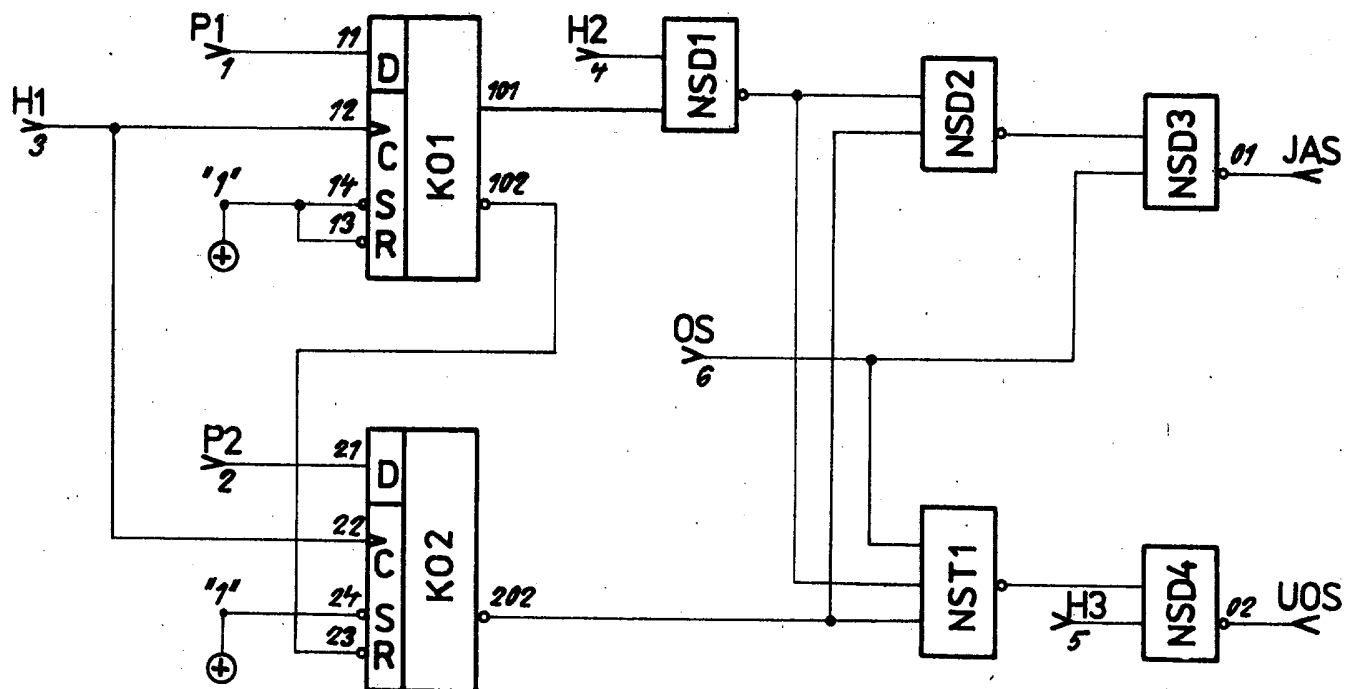
Zapojení podle vynálezu lze použít i pro zobrazovací jednotky s analogovou zobrazovanou informací s upravenými signály H1 a H3.

P Ř E D M Ě T V Ý N Á L E Z U

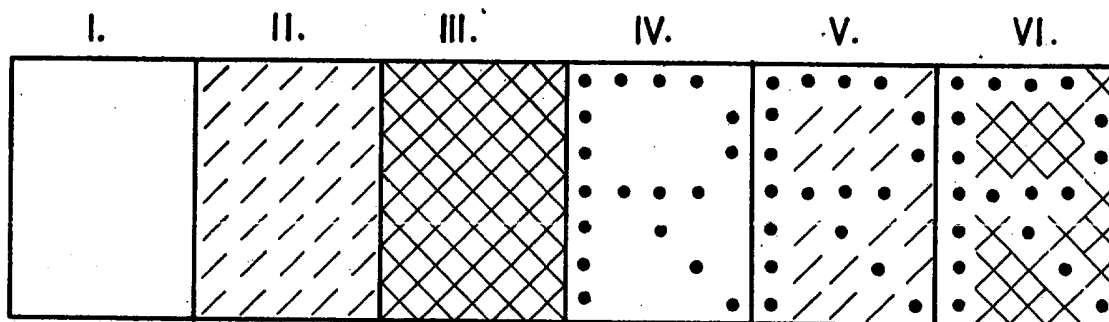
Zapojení pro zvýraznění grafické informace na obrazovce zobrazovací jednotky. vyznačené tím, že základní vstup (11) prvního klopného obvodu (K01) typu D tvoří současně první vstup (1) zapojení a hodinový vstup (12) prvního klopného obvodu (K01) typu D a hodinový vstup (22) druhého klopného obvodu (K02) typu D jsou spojeny a tvoří současně třetí vstup (3) zapojení, dále nastavovací vstup (14) a nulovací vstup (13) prvního klopného obvodu (K01) typu D jsou spojeny a připojeny na zdroj logické "1", jedničkový výstup (101) prvního klopného obvodu (K01) typu D je připojen na druhý vstup prvního dvouvstupového obvodu (NSD1) typu negace logického součinu, kdežto jeho nulový výstup (102) je připojen na nulovací vstup (23) druhého klopného obvodu (K02) typu D a základní vstup (21) druhého klopného obvodu (K02) typu D tvoří současně druhý vstup (2) zapojení, kdežto jeho nastavovací vstup (24) je připojen na zdroj logické "1" a jeho nulový výstup (202) je připojen na druhý vstup druhého dvouvstupového obvodu (NSD2) typu negace logického součinu a na třetí vstup prvního třívstupového obvodu (NST1) typu negace logického součinu, přičemž první

vstup prvního dvouvstupového obvodu (NSD1) typu negace logického součinu tvoří současně čtvrtý vstup (4) zapojení, kdežto jeho výstup je připojen na první vstup druhého dvouvstupového obvodu (NSD2) typu negace logického součinu a na druhý vstup prvního třívstupového obvodu (NST1) typu negace logického součinu a výstup druhého dvouvstupového obvodu (NSD2) typu negace logického součinu je připojen na první vstup třetího dvouvstupového obvodu (NSD3) typu negace logického součinu, jehož výstup tvoří současně první výstup (01) zapojení a druhý vstup třetího dvouvstupového obvodu (NSD3) typu negace logického součinu je spojen s prvním vstupem prvního třívstupového obvodu (NST1) typu negace logického součinu a tvoří současně šestý vstup (6) zapojení, zatímco výstup prvního třívstupového obvodu (NST1) typu negace logického součinu je připojen na první vstup čtvrtého dvouvstupového obvodu (NSD4) typu negace logického součinu, jehož výstup tvoří současně druhý výstup (02) zapojení a druhý vstup čtvrtého dvouvstupového obvodu (NSD4) typu negace logického součinu tvoří současně pátý vstup (5) zapojení.

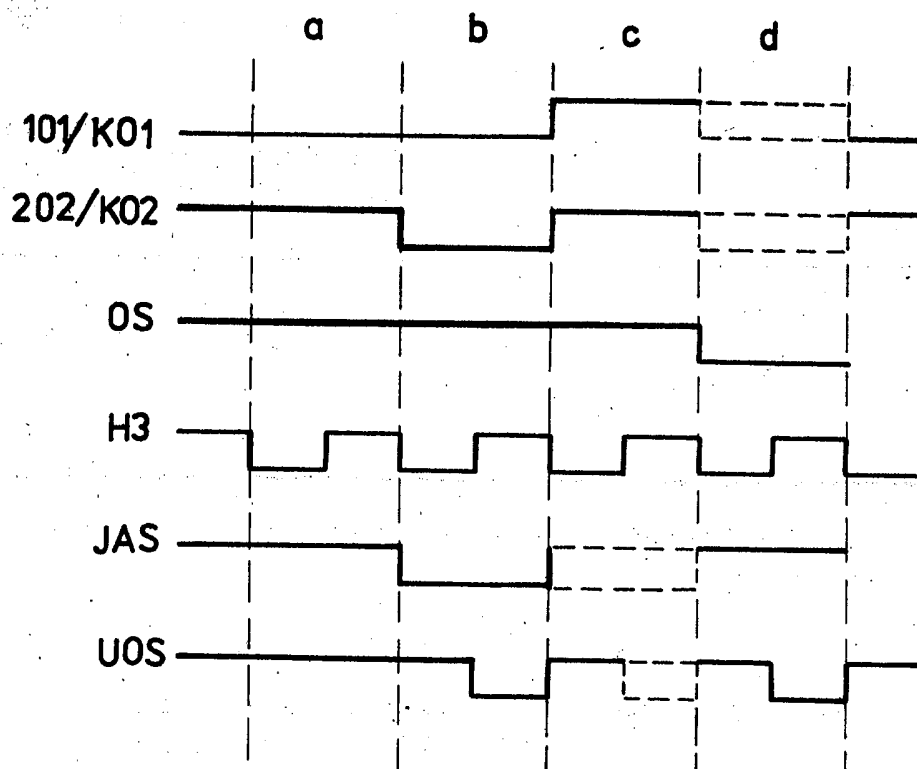
3 výkresy



Obr. 1



Obr. 2



Obr. 3