

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2016-524770

(P2016-524770A)

(43) 公表日 平成28年8月18日(2016.8.18)

(51) Int. Cl. F I テーマコード (参考)
G06F 12/00 (2006.01) G06F 12/00 560A 5B060
 G06F 12/00 597U

審査請求 有 予備審査請求 未請求 (全 30 頁)

(21) 出願番号 特願2016-528320 (P2016-528320)
 (86) (22) 出願日 平成26年6月27日 (2014.6.27)
 (85) 翻訳文提出日 平成27年10月13日 (2015.10.13)
 (86) 国際出願番号 PCT/CN2014/080998
 (87) 国際公開番号 WO2015/196470
 (87) 国際公開日 平成27年12月30日 (2015.12.30)

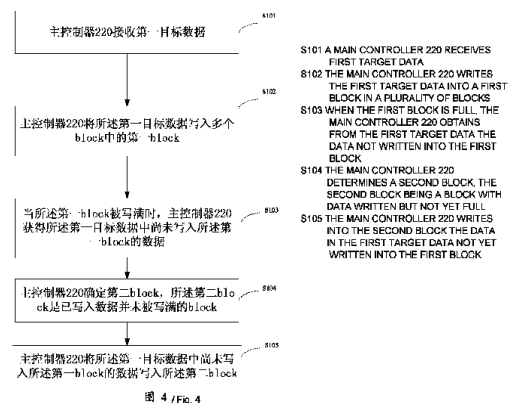
(71) 出願人 503433420
 華為技術有限公司
 HUAWEI TECHNOLOGIES
 CO., LTD.
 中華人民共和國 518129 廣東省深
 ▲チェン▼市龍崗区坂田 華為總部▲ベン
 ▼公樓
 Huawei Administration Building, Bantian,
 Longgang District, Shenzhen, Guangdong
 518129, P. R. China
 (74) 代理人 100107766
 弁理士 伊東 忠重

最終頁に続く

(54) 【発明の名称】 データをフラッシュメモリ装置に書き込む方法、フラッシュメモリ装置及び記憶システム

(57) 【要約】

本発明の実施例は、データをフラッシュメモリ装置に書き込む方法、フラッシュメモリ装置及び記憶システムを提供する。本発明の実施例では、複数のblockの中の第1のblockの有効容量が第1のターゲットデータのサイズ未満である場合、プライマリコントローラは、第1のターゲットデータを第1の部分と第2の部分とに分割し、第1の部分のサイズは、第1のblockの有効容量であり、第2の部分のサイズは、第1のターゲットデータのサイズから第1の部分のサイズを減算したものであり、複数のblockから第2のblockを決定し、第2のblockは、データによって書き込まれているがデータで満たされていないblockであり、第1の部分第1のblockに書き込み、第2の部分を第2のblockに書き込む。このことは、ブロック利用率を改善し、SSDの記憶空間を節約することができる。



【特許請求の範囲】**【請求項 1】**

プライマリコントローラとフラッシュチップとを有するフラッシュメモリ装置であり、前記フラッシュチップは複数のblockを有するフラッシュメモリ装置であって、

前記プライマリコントローラは、
第 1 のターゲットデータを受信し、

前記複数のblockの中の第 1 のblockの有効容量が前記第 1 のターゲットデータのサイズ未満である場合、前記第 1 のターゲットデータを前記第 1 のターゲットデータの第 1 の部分と前記第 1 のターゲットデータの第 2 の部分とに分割し、前記第 1 のターゲットデータの前記第 1 の部分のサイズは、前記第 1 のblockの前記有効容量であり、前記第 1 のター
10

ゲットデータの前記第 2 の部分のサイズは、前記第 1 のターゲットデータの前記サイズから前記第 1 のターゲットデータの前記第 1 の部分の前記サイズを減算したものであり、

前記複数のblockの中の第 2 のblockを決定し、前記第 2 のblockは、データによって書き込まれているがデータで満たされていないblockであり、

前記第 1 のターゲットデータの前記第 1 の部分を前記第 1 のblockに書き込み、

前記第 1 のターゲットデータの前記第 2 の部分を前記第 2 のblockに書き込むように構成されるフラッシュメモリ装置。

【請求項 2】

前記第 2 のblockは、予め設定されたblockである、請求項 1 に記載のフラッシュメモリ装置。
20

【請求項 3】

前記第 2 のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラは、前記データフラグに従って前記複数のblockの中の前記第 2 のblockを決定するように構成される、請求項 1 に記載のフラッシュメモリ装置。

【請求項 4】

前記プライマリコントローラは、
第 2 のターゲットデータを受信し、

前記複数のblockの中の第 3 のblockの有効容量が前記第 2 のターゲットデータのサイズ未満である場合、前記第 2 のターゲットデータを前記第 2 のターゲットデータの第 1 の部分と前記第 2 のターゲットデータの第 2 の部分とに分割し、前記第 2 のターゲットデータの前記第 1 の部分のサイズは、前記第 3 のblockの前記有効容量であり、前記第 2 のター
30

ゲットデータの前記第 2 の部分のサイズは、前記第 2 のターゲットデータの前記サイズから前記第 2 のターゲットデータの前記第 1 の部分の前記サイズを減算したものであり、

前記第 2 のターゲットデータの前記第 1 の部分を前記第 3 のblockに書き込み、前記第 2 のターゲットデータの前記第 2 の部分を前記第 2 のblockに書き込み、

前記データフラグを前記第 2 のblockに追加するように更に構成される、請求項 3 に記載のフラッシュメモリ装置。

【請求項 5】

プライマリコントローラとフラッシュチップとを有するフラッシュメモリ装置であり、前記フラッシュチップは複数のblockを有するフラッシュメモリ装置であって、
40

前記プライマリコントローラは、

第 1 のターゲットデータを受信し、前記第 1 のターゲットデータを前記複数のblockの中の第 1 のblockに書き込み、

前記第 1 のblockがデータで満たされた場合、前記第 1 のblockに書き込まれていない前記第 1 のターゲットデータ内のデータを取得し、前記第 1 のblockの有効容量は、前記第 1 のターゲットデータのサイズ未満であり、

前記複数のblockの中の第 2 のblockを決定し、前記第 2 のblockは、データによって書き込まれているがデータで満たされていないblockであり、

前記第 1 のblockに書き込まれていない前記第 1 のターゲットデータ内の前記データを
50

前記第 2 のblockに書き込むように構成されるフラッシュメモリ装置。

【請求項 6】

前記第 2 のblockは、予め設定されたblockである、請求項 5 に記載のフラッシュメモリ装置。

【請求項 7】

前記第 2 のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラは、前記データフラグに従って前記複数のblockの中の前記第 2 のblockを決定するように構成される、請求項 5 に記載のフラッシュメモリ装置。

【請求項 8】

前記プライマリコントローラは、

第 2 のターゲットデータを受信し、前記第 2 のターゲットデータを前記複数のblockの中の第 3 のblockに書き込み、

前記第 3 のblockがデータで満たされた場合、前記第 3 のblockに書き込まれていない前記第 2 のターゲットデータ内のデータを取得し、前記第 3 のblockの有効容量は、前記第 2 のターゲットデータのサイズ未満であり、

前記第 3 のblockに書き込まれていない前記第 2 のターゲットデータ内の前記データを前記第 2 のblockに書き込み、

前記データフラグを前記第 2 のblockに追加するように更に構成される、請求項 7 に記載のフラッシュメモリ装置。

【請求項 9】

データをフラッシュメモリ装置に書き込む方法であり、前記フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを有し、前記フラッシュチップは複数のblockを有する方法であって、

前記プライマリコントローラにより、第 1 のターゲットデータを受信するステップと、前記複数のblockの中の第 1 のblockの有効容量が前記第 1 のターゲットデータのサイズ未満である場合、前記第 1 のターゲットデータを前記第 1 のターゲットデータの第 1 の部分と前記第 1 のターゲットデータの第 2 の部分とに分割するステップであり、前記第 1 のターゲットデータの前記第 1 の部分のサイズは、前記第 1 のblockの前記有効容量であり、前記第 1 のターゲットデータの前記第 2 の部分のサイズは、前記第 1 のターゲットデータの前記サイズから前記第 1 のターゲットデータの前記第 1 の部分の前記サイズを減算したものであるステップと、

前記プライマリコントローラにより、前記複数のblockの中の第 2 のblockを決定するステップであり、前記第 2 のblockは、データによって書き込まれているがデータで満たされていないblockであるステップと、

前記プライマリコントローラにより、前記第 1 のターゲットデータの前記第 1 の部分を前記第 1 のblockに書き込み、前記第 1 のターゲットデータの前記第 2 の部分を前記第 2 のblockに書き込むステップと

を有する方法。

【請求項 10】

前記第 2 のblockは、予め設定されたblockである、請求項 9 に記載の方法。

【請求項 11】

前記第 2 のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラにより、前記複数のblockの中の第 2 のblockを決定するステップは、前記プライマリコントローラにより、前記データフラグに従って前記複数のblockの中の前記第 2 のblockを決定するステップを有する、請求項 9 に記載の方法。

【請求項 12】

前記プライマリコントローラにより、第 2 のターゲットデータを受信するステップと、前記複数のblockの中の第 3 のblockの有効容量が前記第 2 のターゲットデータのサイズ

10

20

30

40

50

未満である場合、前記第 2 のターゲットデータを前記第 2 のターゲットデータの第 1 の部分と前記第 2 のターゲットデータの第 2 の部分とに分割するステップであり、前記第 2 のターゲットデータの前記第 1 の部分のサイズは、前記第 3 のblockの前記有効容量であり、前記第 2 のターゲットデータの前記第 2 の部分のサイズは、前記第 2 のターゲットデータの前記サイズから前記第 2 のターゲットデータの前記第 1 の部分の前記サイズを減算したものであるステップと、

前記プライマリコントローラにより、前記第 2 のターゲットデータの前記第 1 の部分を前記第 3 のblockに書き込み、前記第 2 のターゲットデータの前記第 2 の部分を前記第 2 のblockに書き込むステップと、

前記プライマリコントローラにより、前記データフラグを前記第 2 のblockに追加するステップと

10

を更に有する、請求項 1 1 に記載の方法。

【請求項 1 3】

データをフラッシュメモリ装置に書き込む方法であり、前記フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを有し、前記フラッシュチップは複数のblockを有する方法であって、

前記プライマリコントローラにより、第 1 のターゲットデータを受信し、前記第 1 のターゲットデータを前記複数のblockの中の第 1 のblockに書き込むステップと、

前記第 1 のblockがデータで満たされた場合、前記プライマリコントローラにより、前記第 1 のblockに書き込まれていない前記第 1 のターゲットデータ内のデータを取得するステップであり、前記第 1 のblockの有効容量は、前記第 1 のターゲットデータのサイズ未満であるステップと、

20

前記プライマリコントローラにより、前記複数のblockの中の第 2 のblockを決定するステップであり、前記第 2 のblockは、データによって書き込まれているがデータで満たされていないblockであるステップと、

前記プライマリコントローラにより、前記第 1 のblockに書き込まれていない前記第 1 のターゲットデータ内の前記データを前記第 2 のblockに書き込むステップと

を有する方法。

【請求項 1 4】

前記第 2 のblockは、予め設定されたblockである、請求項 1 3 に記載の方法。

30

【請求項 1 5】

前記第 2 のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラにより、前記複数のblockの中の第 2 のblockを決定するステップは、前記プライマリコントローラにより、前記データフラグに従って前記複数のblockの中の前記第 2 のblockを決定するステップを有する、請求項 1 3 に記載の方法。

【請求項 1 6】

前記プライマリコントローラにより、第 2 のターゲットデータを受信し、前記第 2 のターゲットデータを前記複数のblockの中の第 3 のblockに書き込むステップと、

前記第 3 のblockがデータで満たされた場合、前記プライマリコントローラにより、前記第 3 のblockに書き込まれていない前記第 2 のターゲットデータ内のデータを取得するステップであり、前記第 3 のblockの有効容量は、前記第 2 のターゲットデータのサイズ未満であるステップと、

40

前記プライマリコントローラにより、前記第 3 のblockに書き込まれていない前記第 2 のターゲットデータ内の前記データを前記第 2 のblockに書き込むステップと、

前記プライマリコントローラにより、前記データフラグを前記第 2 のblockに追加するステップと

を更に有する、請求項 1 5 に記載の方法。

【請求項 1 7】

請求項 1 ないし 4 のうちいずれか 1 項に記載のフラッシュメモリ装置及びコントローラ

50

を有する記憶システムであって、

前記コントローラは、第1のターゲットデータを前記フラッシュメモリ装置に送信するように構成される記憶システム。

【請求項18】

請求項5ないし8のうちいずれか1項に記載のフラッシュメモリ装置及びコントローラを有する記憶システムであって、

前記コントローラは、第1のターゲットデータを前記フラッシュメモリ装置に送信するように構成される記憶システム。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明の実施例は、ストレージ技術の分野に関し、特に、データをフラッシュメモリ装置に書き込む方法、フラッシュメモリ装置及び記憶システムに関する。

【背景技術】

【0002】

Flash Memory (フラッシュメモリ) 装置は、記憶媒体がFlashユニットである不揮発性メモリであり、電源停止の後にデータが消滅しないという特徴を有する。従って、フラッシュメモリ装置は、外部又は内部メモリとして広く使用されている。記憶媒体としてFlashユニットを使用するフラッシュメモリ装置は、ソリッド・ステート・ドライブ (Solid State Drive、SSD) とも呼ばれるソリッド・ステート・ディスク (Solid State Device、SSD) でもよく、他のメモリでもよい。

20

【0003】

1つのSSDは、一般的に複数のフラッシュチップを含み、各フラッシュチップは、複数のブロック (block) を含む。各blockは複数のページ (page) を更に含む。或る場合には、損傷を受けたページ (損傷ページとも呼ばれる) がblock内に発生する可能性がある。SSDが損傷ページを含むblockにデータを書き込むときに、損傷ページを含むblockがデータを記憶するのに不十分である場合、一般的にデータのオーバーフローを記憶するために新たなblockが見つけれられる。従って、SSDでは、或るデータにより書き込まれているが、データで満たされていない多数のblockが存在する。これは、blockの空間利用率を低減し、SSDの記憶空間の浪費を生じる。

30

【発明の概要】

【0004】

本発明の実施例で提供される、データをフラッシュメモリ装置に書き込む方法、フラッシュメモリ装置及び記憶システムは、blockの空間利用率を改善し、SSDの記憶空間を節約することができる。

【0005】

第1の態様によれば、本発明の実施例は、フラッシュメモリ装置を提供し、フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを含み、フラッシュチップは複数のblockを含み、プライマリコントローラは、第1のターゲットデータを受信し、複数のblockの中の第1のblockの有効容量が第1のターゲットデータのサイズ未満である場合、第1のターゲットデータを第1のターゲットデータの第1の部分と第1のターゲットデータの第2の部分とに分割し、第1のターゲットデータの第1の部分のサイズは、第1のblockの有効容量であり、第1のターゲットデータの第2の部分のサイズは、第1のターゲットデータのサイズから第1のターゲットデータの第1の部分のサイズを減算したものであり、複数のblockの中の第2のblockを決定し、第2のblockは、データによって書き込まれているがデータで満たされていないblockであり、第1のターゲットデータの第1の部分を書き込み、第1のターゲットデータの第2の部分を書き込むように構成される。

40

【0006】

第1の態様の第1の可能な実現方式では、第2のblockは、予め設定されたblockである

50

。

【 0 0 0 7 】

第 1 の態様の第 2 の可能な実現方式では、第 2 の block は、データフラグを有し、データフラグは、データによって書き込まれているがデータで満たされていない block を識別するために使用され、プライマリコントローラは、データフラグに従って複数の block の中の第 2 の block を決定するように具体的に構成される。

【 0 0 0 8 】

第 1 の態様の第 2 の可能な実現方式を参照して、第 1 の態様の第 3 の可能な実現方式では、プライマリコントローラは、第 2 のターゲットデータを受信し、複数の block の中の第 3 の block の有効容量が第 2 のターゲットデータのサイズ未満である場合、第 2 のターゲットデータを第 2 のターゲットデータの第 1 の部分と第 2 のターゲットデータの第 2 の部分とに分割し、第 2 のターゲットデータの第 1 の部分のサイズは、第 3 の block の有効容量であり、第 2 のターゲットデータの第 2 の部分のサイズは、第 2 のターゲットデータのサイズから第 2 のターゲットデータの第 1 の部分のサイズを減算したものであり、第 2 のターゲットデータの第 1 の部分を第 3 の block に書き込み、第 2 のターゲットデータの第 2 の部分を第 2 の block に書き込み、データフラグを第 2 の block に追加するように更に構成される。

10

【 0 0 0 9 】

第 2 の態様によれば、本発明の実施例は、フラッシュメモリ装置を提供し、フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを含み、フラッシュチップは複数の block を含み、プライマリコントローラは、第 1 のターゲットデータを受信し、第 1 のターゲットデータを複数の block の中の第 1 の block に書き込み、第 1 の block がデータで満たされた場合、第 1 の block に書き込まれていない第 1 のターゲットデータ内のデータを取得し、第 1 の block の有効容量は、第 1 のターゲットデータのサイズ未満であり、複数の block の中の第 2 の block を決定し、第 2 の block は、データによって書き込まれているがデータで満たされていない block であり、第 1 の block に書き込まれていない第 1 のターゲットデータ内のデータを第 2 の block に書き込むように構成される。

20

【 0 0 1 0 】

第 2 の態様の第 1 の可能な実現方式では、第 2 の block は、予め設定された block である

30

。

【 0 0 1 1 】

第 2 の態様の第 2 の可能な実現方式では、第 2 の block は、データフラグを有し、データフラグは、データによって書き込まれているがデータで満たされていない block を識別するために使用され、プライマリコントローラは、データフラグに従って複数の block の中の第 2 の block を決定するように具体的に構成される。

【 0 0 1 2 】

第 2 の態様の第 2 の可能な実現方式を参照して、第 2 の態様の第 3 の可能な実現方式では、プライマリコントローラは、第 2 のターゲットデータを受信し、第 2 のターゲットデータを複数の block の中の第 3 の block に書き込み、第 3 の block がデータで満たされた場合、第 3 の block に書き込まれていない第 2 のターゲットデータ内のデータを取得し、第 3 の block の有効容量は、第 2 のターゲットデータのサイズ未満であり、第 3 の block に書き込まれていない第 2 のターゲットデータ内のデータを第 2 の block に書き込み、データフラグを第 2 の block に追加するように更に構成される。

40

【 0 0 1 3 】

第 3 の態様によれば、本発明の実施例は、データをフラッシュメモリ装置に書き込む方法を提供し、フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを含み、フラッシュチップは複数の block を含み、この方法は、プライマリコントローラにより、第 1 のターゲットデータを受信し、複数の block の中の第 1 の block の有効容量が第 1 のターゲットデータのサイズ未満である場合、第 1 のターゲットデータを第 1 のターゲットデータの第 1 の部分と第 1 のターゲットデータの第 2 の部分とに分割するステップで

50

あり、第1のターゲットデータの第1の部分のサイズは、第1のblockの有効容量であり、第1のターゲットデータの第2の部分のサイズは、第1のターゲットデータのサイズから第1のターゲットデータの第1の部分のサイズを減算したものであるステップと、プライマリコントローラにより、複数のblockの中の第2のblockを決定するステップであり、第2のblockは、データによって書き込まれているがデータで満たされていないblockであるステップと、プライマリコントローラにより、第1のターゲットデータの第1の部分を書き込み、第1のターゲットデータの第2の部分を第2のblockに書き込むステップとを含む。

【0014】

第3の態様の第1の可能な実現方式では、第2のblockは、予め設定されたblockである。

【0015】

第3の態様の第2の可能な実現方式では、第2のblockは、データフラグを有し、データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、プライマリコントローラにより、複数のblockの中の第2のblockを決定するステップは、プライマリコントローラにより、データフラグに従って複数のblockの中の第2のblockを決定するステップを含む。

【0016】

第3の態様の第2の可能な実現方式を参照して、第3の態様の第3の可能な実現方式では、この方法は、プライマリコントローラにより、第2のターゲットデータを受信し、複数のblockの中の第3のblockの有効容量が第2のターゲットデータのサイズ未満である場合、第2のターゲットデータを第2のターゲットデータの第1の部分と第2のターゲットデータの第2の部分とに分割するステップであり、第2のターゲットデータの第1の部分のサイズは、第3のblockの有効容量であり、第2のターゲットデータの第2の部分のサイズは、第2のターゲットデータのサイズから第2のターゲットデータの第1の部分のサイズを減算したものであるステップと、プライマリコントローラにより、第2のターゲットデータの第1の部分を書き込み、第2のターゲットデータの第2の部分を第2のblockに書き込むステップと、プライマリコントローラにより、データフラグを第2のblockに追加するステップとを更に含む。

【0017】

第4の態様によれば、本発明の実施例は、データをフラッシュメモリ装置に書き込む方法を提供し、フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを含み、フラッシュチップは複数のblockを含み、この方法は、プライマリコントローラにより、第1のターゲットデータを受信し、第1のターゲットデータを複数のblockの中の第1のblockに書き込むステップと、第1のblockがデータで満たされた場合、プライマリコントローラにより、第1のblockに書き込まれていない第1のターゲットデータ内のデータを取得するステップであり、第1のblockの有効容量は、第1のターゲットデータのサイズ未満であるステップと、プライマリコントローラにより、複数のblockの中の第2のblockを決定するステップであり、第2のblockは、データによって書き込まれているがデータで満たされていないblockであるステップと、プライマリコントローラにより、第1のblockに書き込まれていない第1のターゲットデータ内のデータを第2のblockに書き込むステップとを含む。

【0018】

第4の態様の第1の可能な実現方式では、第2のblockは、予め設定されたblockである。

【0019】

第4の態様の第2の可能な実現方式では、第2のblockは、データフラグを有し、データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、プライマリコントローラにより、複数のblockの中の第2のblockを決定するステップは、プライマリコントローラにより、データフラグに従って複数のblock

kの中の第2のblockを決定するステップを含む。

【0020】

第4の態様の第2の可能な実現方式を参照して、第4の態様の第3の可能な実現方式では、この方法は、プライマリコントローラにより、第2のターゲットデータを受信し、第2のターゲットデータを複数のblockの中の第3のblockに書き込むステップと、第3のblockがデータで満たされた場合、プライマリコントローラにより、第3のblockに書き込まれていない第2のターゲットデータ内のデータを取得するステップであり、第3のblockの有効容量は、第2のターゲットデータのサイズ未満であるステップと、プライマリコントローラにより、第3のblockに書き込まれていない第2のターゲットデータ内のデータを第2のblockに書き込むステップと、プライマリコントローラにより、データフラグを第2のblockに追加するステップとを更に含む。

10

【0021】

第5の態様によれば、本発明の実施例は、記憶システムを提供し、記憶システムは、第1の態様又は第1の態様の第1～第3の可能な実現方式のいずれか1つによるフラッシュメモリ装置及びコントローラを含み、コントローラは、第1のターゲットデータをフラッシュメモリ装置に送信するように構成される。

【0022】

第6の態様によれば、本発明の実施例は、記憶システムを提供し、記憶システムは、第2の態様又は第2の態様の第1～第3の可能な実現方式のいずれか1つによるフラッシュメモリ装置及びコントローラを含み、コントローラは、第1のターゲットデータをフラッシュメモリ装置に送信するように構成される。

20

【0023】

本発明の実施例は、データをフラッシュメモリ装置に書き込む方法、フラッシュメモリ装置及び記憶システムを提供する。本発明の実施例では、複数のblockの中の第1のblockの有効容量が第1のターゲットデータのサイズ未満である場合、フラッシュメモリ装置のプライマリコントローラは、第1のターゲットデータを第1のターゲットデータの第1の部分と第1のターゲットデータの第2の部分とに分割し、第1のターゲットデータの第1の部分のサイズは、第1のblockの有効容量であり、第1のターゲットデータの第2の部分のサイズは、第1のターゲットデータのサイズから第1のターゲットデータの第1の部分のサイズを減算したものであり、複数のblockの中の第2のblockを決定し、第2のblockは、データによって書き込まれているがデータで満たされていないblockであり、第1のターゲットデータの第1の部分を第1のblockに書き込み、第1のターゲットデータの第2の部分を第2のblockに書き込む。第2のblockは、データによって書き込まれているがデータで満たされていないblockであるため、本発明の実施例の実現方式によれば、第1のターゲットデータのサイズから第1のblockの有効容量を減算することにより取得されたデータの部分は、第2のblockに記憶され得る。新たなblockは、このデータの部分を記憶するために選択されない。これにより、ブロック利用率を改善し、SSDの記憶空間を節約する。

30

【0024】

更に、本発明の実施例は、データをフラッシュメモリ装置に書き込む他の方法、他のフラッシュメモリ装置及び他の記憶システムを提供する。本発明の実施例では、プライマリコントローラは、第1のターゲットデータを受信し、第1のターゲットデータを複数のblockの中の第1のblockに書き込み、第1のblockがデータで満たされた場合、プライマリコントローラは、第1のblockに書き込まれていない第1のターゲットデータ内のデータを取得し、第1のblockの有効容量は、第1のターゲットデータのサイズ未満であり、プライマリコントローラは、複数のblockの中の第2のblockを決定し、第2のblockは、データによって書き込まれているがデータで満たされていないblockであり、プライマリコントローラは、第1のblockに書き込まれていない第1のターゲットデータ内のデータを第2のblockに書き込む。実施例では、プライマリコントローラは、第1のblockに書き込まれていない第1のターゲットデータ内のデータを取得してもよく、データを第2のblock

40

50

kに書き込む。第2のblockは、データによって書き込まれているがデータで満たされていないblockであるため、本発明の実施例の実現方式によれば、第1のターゲットデータのサイズから第1のblockの有効容量を減算することにより取得されたデータの部分は、第2のblockに記憶され得る。新たなblockは、このデータを記憶するために選択されない。これにより、ブロック利用率を改善し、SSDの記憶空間を節約する。

【図面の簡単な説明】

【0025】

本発明の実施例の技術的対策を更に明確に説明するために、以下に、実施例又は従来技術を説明するために必要な添付図面を簡単に紹介する。明らかに、以下の説明の添付図面は、本発明の単に幾つかの実施例を示しているに過ぎず、当業者は、創造的取り組みを行うことなく、これらの添付図面から依然として他の図面を導き得る。

【図1】本発明の実施例による記憶システムの概略構成図

【図2】本発明の実施例によるフラッシュメモリ装置のプライマリコントローラの概略構成図

【図3】本発明の実施例によるフラッシュメモリ装置の記憶媒体の概略構成図

【図4】本発明の実施例に従ってデータをフラッシュメモリ装置に書き込む概略フローチャート

【図5】本発明の実施例に従ってデータがフラッシュメモリ装置に書き込まれる事例の概略図

【図6】本発明の実施例に従ってデータがフラッシュメモリ装置に書き込まれる他の事例の概略図

【図7】本発明の実施例に従ってデータをフラッシュメモリ装置に書き込む他の概略フローチャート

【発明を実施するための形態】

【0026】

本発明の実施例は、blockの空間利用率を改善することができる、データをフラッシュメモリ装置に書き込む方法、フラッシュメモリ装置及び記憶システムを提供する。

【0027】

図1は、本発明の実施例による記憶システムの概略構成図を示している。図1に示す記憶システムは、コントローラ11とフラッシュメモリ装置22とを含む。記憶媒体としてFlashユニットを使用する記憶装置であるフラッシュメモリ装置22は、ソリッド・ステート・ドライブ(Solid State Drive、SSD)とも呼ばれるソリッド・ステート・ディスク(Solid State Device、SSD)を含んでもよく、他のメモリを更に含んでもよい。この実施例では、一例としてSSDを使用することにより、フラッシュメモリ装置22について説明する。

【0028】

図1は、例示的な説明に過ぎず、特定のネットワーキング方式を限定するものではない。例えば、コントローラ11及びフラッシュメモリ装置22が相互に通信することができる限り、カスケード型ツリーネットワーキング及びリングネットワーキングの双方が使用されてもよい。

【0029】

コントローラ11は、従来技術で知られているいずれかのコンピューティングデバイスを含んでもよく、例えば、サーバ又はデスクトップコンピュータを含んでもよい。オペレーティングシステム及び他のアプリケーションプログラムは、コントローラにインストールされる。コントローラ11は、入出力(I/O)要求をフラッシュメモリ装置22に送信してもよい。例えば、書き込みデータ要求は、フラッシュメモリ装置22に送信され、これにより、フラッシュメモリ装置22は、書き込みデータ要求で搬送された書き込まれるべきデータを記憶媒体に書き込む。本発明のこの実施例におけるI/O要求は、書き込みデータ要求又は読み取りデータ要求でもよい点に留意すべきである。

【0030】

10

20

30

40

50

フラッシュメモリ装置22は、プライマリコントローラ220と記憶媒体221とを含む。

【0031】

プライマリコントローラ220は、コントローラ11からI/O要求を受信して処理するように構成される。記憶媒体221は、データを記憶するように構成される。

【0032】

図2を参照すると、図2は、本発明の実施例によるフラッシュメモリ装置22のプライマリコントローラ220の概略構成図である。図2に示すように、プライマリコントローラ220は、プロセッサ(processor)218と、キャッシュ(cache)230と、通信バス(略してバス)226と、通信インタフェース(Communication Interface)228とを主に含む。プロセッサ218、キャッシュ230及び通信インタフェース228は、通信バス226を使用することにより、相互通信を行う。

10

【0033】

通信インタフェース228は、コントローラ11又は記憶媒体221と通信するように構成される。

【0034】

キャッシュ230は、コントローラ11から受信したデータ又は記憶媒体221から読み取ったデータを一時的に記憶するように構成される。キャッシュ230は、RAM、ROM、フラッシュメモリ(Flash memory)又はソリッド・ステート・ディスク(Solid State Disk、SSD)のように、データを記憶することができるいずれかの過渡的でない(non-transitory)機械読み取り可能な媒体でもよく、ここでは限定されない。例えば、コントローラ11により送信された書き込みデータ要求が受信された場合、書き込みデータ要求は、キャッシュ230に記憶されてもよく、また、プロセッサ218により処理される。更に、或る適用事例では、キャッシュ230は、プライマリコントローラ220の外部に配置されてもよい。

20

【0035】

プロセッサ218は、中央処理装置CPUでもよく、特定用途向け集積回路ASIC(Application Specific Integrated Circuit)でもよく、本発明のこの実施例を実現するように構成された1つ以上の集積回路でもよい。本発明のこの実施例では、プロセッサ218は、ホストから書き込みデータ要求又は読み取りデータ要求を受信し、書き込みデータ要求又は読み取りデータ要求を処理し、書き込みデータ要求又は読み取りデータ要求を記憶媒体221に送信し、他の動作を実行するように構成されてもよい。

30

【0036】

プロセッサ218は、様々なプログラム命令を記憶するように構成されたバッファ(図面に図示せず)を更に含んでもよい。例えば、バッファは、フラッシュ変換レイヤ(Flash Translation Layer、FTL)を含んでもよい。プロセッサ218は、FTLを使用することにより、損傷ページについての統計の収集のような動作を実行して損傷ページについての統計の収集結果をFTLの構成情報に記憶してもよい。或いは、プロセッサ218は、他のソフトウェアモジュールを使用することにより、同様の機能を実現してもよい。従って、FTLの機能と同様の機能を有し、損傷ページについての統計の収集のような動作を実行して損傷ページについての統計の収集結果をソフトウェアモジュールの構成情報に記憶し得る如何なるソフトウェアモジュールも、本発明の実施例の保護範囲に入る。

40

【0037】

更に、キャッシュ230及びプロセッサ218のキャッシュは、一緒に配置されてもよく、別々に配置されてもよく、本発明のこの実施例では限定されない。

【0038】

図3を参照すると、図3は、本発明の実施例による記憶媒体221の概略構成図である。この実施例では、記憶媒体221は、Flashユニットを示し、Flashユニットは、シングルレイヤセル(フルネーム:Single Layer Cell、略してSLC)、マルチレイヤセル(フルネーム:Multi-Layer Cell、略してMLC)又は他の記憶セルでもよい。

【0039】

記憶媒体221は、一般的に複数のフラッシュ(Flash)チップを含む。SSDでは、複数の

50

フラッシュチップを共に接続するためにチャンネル (channel) が使用される。書き込みデータ要求の並行処理は、チャンネルで実現されてもよい。一例として図3に示す4つのチャンネルが使用される。プライマリコントローラ220がコントローラ11により送信された4つの書き込みデータ要求を受信した場合、4つのチャンネルのそれぞれが書き込みデータ要求を処理してもよく、これにより、書き込みデータ要求を処理する際の効率を改善する。

【0040】

各フラッシュチップは、複数のブロック (block) を含み、SSDにより実行される消去動作は、単位としてblockを用いて実行される。フラッシュユニットの消去機能のため、blockに記憶されたデータが、一般的な機械的ハードドライブのように直接的に変更され得ないことを当業者は習得し得る。blockのデータが変更される必要がある場合、SSDのプライマリコントローラ220は、新たなblockを見つけ、変更されたデータを新たなblockに書き込み、元のblockのデータは無効なデータになる。SSDがガベージコレクションを実行する場合、無効なデータは消去される。例えば、SSDがガベージコレクションを実行する必要がある場合、block内の有効なデータは、まず他の新たなblockに動かされ、元のblockに記憶された全てのデータ (有効なデータ及び無効なデータを含む) が消去される。きれいに消去された後に、blockは空のblockになる。本発明のこの実施例では、blockの有効なデータは、blockに記憶されており、変更されていないデータを示し、データのこの部分は読み取られてもよい。blockの無効なデータは、blockに記憶されており、変更されたデータを示し、データのこの部分は読み取ることができない。

【0041】

各blockは、複数のページ (page) を含んでもよい。或る場合には、blockのpageに損傷が発生する可能性があり、本発明のこの実施例では、損傷が発生したページは損傷ページと呼ばれる。blockに損傷ページが存在する場合、blockの実際の容量は、損傷ページを含まないblockの容量より小さくなる。本発明のこの実施例では、blockの実際の容量は、有効容量と呼ばれる。例えば、blockの標準容量は1Mであり、各pageのサイズは4KBである。blockに1つの損傷ページが存在する場合、blockの有効容量は、1Mから4KBを減算したものである。本発明のこの実施例では、blockの標準容量は、損傷ページを含まない空のblockの容量を示し、空のblockは、きれいに消去されたblockを示し、有効なデータも無効なデータも含まない。blockの有効容量は、blockの標準容量から損傷ページの容量を減算したものに等しい。損傷ページの容量は、各損傷ページのサイズと損傷ページの数との積に等しい。

【0042】

本発明のこの実施例では、blockの標準容量は、コントローラ11に予め記憶され、コントローラ11により、サイズが標準容量と同じターゲットデータをフラッシュメモリ装置22に送信するために使用されてもよい。各blockの標準容量は、2のN乗 (M) であり、Nは正の整数である。blockの標準容量は同じでもよく、異なってもよい。blockの標準容量が異なる場合、Nの値は異なってもよい。この場合、コントローラ11によりフラッシュメモリ装置22に送信されるターゲットデータのサイズは、最大のblockの標準容量以上である。

【0043】

更に、本発明のこの実施例では、SSDが書き込みデータ要求を処理する場合、データはまた、単位としてpageを使用することにより書き込まれる。例えば、受信側のコントローラ11は、書き込みデータ要求をプライマリコントローラ220に送信する。書き込みデータ要求は、論理ブロックアドレス (Logical Block Address、LBA) のセグメント及びターゲットデータを搬送し、LBAは、コントローラ11によりアクセスされ得るアドレスである。書き込みデータ要求を受信した場合、プライマリコントローラ220は、所定のポリシーに従ってターゲットデータをblockに書き込んでもよい。ターゲットデータが書き込まれる複数のpageのアドレスは、ターゲットデータを実際に記憶するアドレスであり、物理アドレスとも呼ばれる。SSDは、LBAのセグメントと複数のpageのアドレスとの間の対応関係を設定して記憶してもよい。LBAのセグメントと複数のpageのアドレスとの間の対応関係は、FTLにより管理される。コントローラ11が後に読み取りデータ要求をプライマリコン

10

20

30

40

50

コントローラ220に送信し、ターゲットデータを読み取することを要求した場合、読み取りデータ要求はLBAを搬送する。この場合、プライマリコントローラ220は、LBAと、LBAと物理アドレスとの間の対応関係とに従ってターゲットデータを読み出し、ターゲットデータをコントローラ11に戻してもよい。

【0044】

以下に、本発明の実施例に従ってデータをフラッシュメモリ装置に書き込む手順を紹介する。本発明のこの実施例におけるデータをフラッシュメモリ装置に書き込む方法は、図2及び図3に示すフラッシュメモリ装置において実現されてもよい。図4に示すように、この方法は以下のステップを含む。

【0045】

ステップS101：プライマリコントローラ220は、第1のターゲットデータを受信する。

【0046】

第1のターゲットデータは、コントローラ11によりプライマリコントローラ220に送信されてもよい。更に、第1のターゲットデータは、書き込みデータ要求で搬送されたデータでもよく、複数の書き込みデータ要求で搬送されたデータでもよい。第1のターゲットデータのサイズは、blockの標準容量と同じである。blockの標準容量は、コントローラ11に予め記憶されてもよい。

【0047】

具体的に、ステップS101は、プロセッサ218により実行されてもよい。通信インターフェース228を通じて、コントローラ11により送信された第1のターゲットデータを受信した後に、プロセッサ218は、第1のターゲットデータをキャッシュ230に書き込んでもよい。

【0048】

ステップS102：プライマリコントローラ220は、第1のターゲットデータを複数のblockの中の第1のblockに書き込む。

【0049】

任意選択の実現方式は、プロセッサ218が空のblockをランダムに選択し、空のblockがまさに損傷ページを含むblockであることである。第1のblockは損傷ページを含むため、第1のblockの有効容量は、第1のblockの標準容量未満である。具体的に、第1のblockの有効容量は、第1のblockの標準容量から第1のblockに含まれる損傷ページの容量を減算したものに等しい。

【0050】

具体的に、プロセッサ218がステップS102を実行する前に、第1のblockの損傷ページについての情報の統計は収集されなくてもよく、データを書き込む動作が直接実行される。第1のblockの損傷ページについての情報の統計は、プロセッサ218がデータを書き込む動作を実行する前に事前に収集されてもよいことが認識され得る。

【0051】

しかし、第1のターゲットデータのサイズが第1のblockの標準容量であり、第1のblockが損傷ページを含む場合、第1のblockの有効容量は第1のblockの標準容量未満であるため、第1のターゲットデータは、完全には第1のblockに書き込まれることができない。

【0052】

説明を容易にするために、図5に示す例に参照が行われ得る。図5は、データが第1のblock及び第2のblockに書き込まれる事例の概略図である。

【0053】

図5に示すように、第1のターゲットデータは、第1のblockに書き込まれる。第1のblockは損傷ページを含む。

【0054】

ステップS103：第1のblockがデータで満たされた場合、プライマリコントローラ220は、第1のblockに書き込まれていない第1のターゲットデータ内のデータを取得する。

【0055】

10

20

30

40

50

具体的に、ステップS104は、プロセッサ218により実行される。

【0056】

第1のblockに書き込まれていない第1のターゲットデータ内のデータのサイズは、第1のblockの損傷ページの容量である。第1のターゲットデータのサイズは、第1のblockの有効容量より大きいため、第1のblockがデータで満たされた場合、第1のblockに書き込まれることができないデータの部分が依然として存在する。このデータの部分のサイズは、第1のblockの損傷ページの容量である。説明を容易にするために、第1のblockに書き込まれることができないこのデータの部分は、以下のステップにおいてオーバーフローデータと呼ばれる。

【0057】

図5に示すように、第1のターゲットデータが第1のblockに書き込まれる場合、第1のblockはデータで満たされる。図5に示す第1のblockの斜線領域は、第1のblockに書き込まれている第1のターゲットデータ内のデータである。

【0058】

ステップS104：プライマリコントローラ220は、第2のblockを決定する。第2のblockは、データによって書き込まれているがデータで満たされていないblockである。

【0059】

具体的に、ステップS104は、プロセッサ218により実行される。

【0060】

第2のblockは、初期化中にフラッシュメモリ装置22により設定されたblockでもよく、特にオーバーフローデータを記憶するために使用される。或いは、第2のblockは、データフラグを有してもよい。データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用される。データフラグは、第2のblockの属性でもよい。属性の値は、数字、文字、文字列等でもよい。本発明のこの実施例は、データフラグの形式に限定を設定しない。機能がデータによって書き込まれているがデータで満たされていないblockを識別するものである如何なるフラグも、本発明のこの実施例の保護範囲内に入るものとする。このように、プライマリコントローラ220は、データフラグに従って第2のblockを決定してもよい。データフラグは、フラッシュメモリ装置22が前の書き込みデータ要求を処理したときにデータのオーバーフローが発生した場合、オーバーフローデータがblockに記憶された後にblockに追加されるフラグでもよい。データフラグが追加された後に、blockは、第2のblockとしての機能を果たし、特にオーバーフローデータを記憶するために使用される。フラッシュメモリ装置22が書き込みデータ動作を処理する毎に、データのオーバーフローが発生した場合、オーバーフローデータは、第2のblockに書き込まれる。第2のblockがデータで満たされた場合、フラッシュメモリ装置22は、オーバーフローデータを記憶し続けるために、第2のblockとしての機能を果たすための複数のblockから新たなblockを選択してもよいことが認識され得る。図5に示すように、データ(図5に示す元のデータ)が既に第2のblockに記憶されている。更に、第2のblockは、損傷ページを含んでもよく、損傷ページを含まなくてもよい。

【0061】

この実施例は、説明の例としてSSDにおいて1つのチャネルを使用する点に留意すべきである。SSDにおける1つのチャネルでは、データによって書き込まれているがデータで満たされていない1つのみのblockが存在する。SSDが複数のチャネルを有する場合、各チャネルは、データによって書き込まれているがデータで満たされていない1つのblockを有する。更に、本発明のこの実施例はまた、1つのチャネル上の複数の並行ユニットで複数のI/O要求の並行処理を実現してもよい。この場合、各並行ユニットは、データによって書き込まれているがデータで満たされていない1つのみのblockを有する。

【0062】

ステップS105：プライマリコントローラ220は、第1のblockに書き込まれていない第1のターゲットデータ内のデータを第2のblockに書き込む。

【0063】

具体的に、ステップS105は、プロセッサ218により実行される。

【0064】

図5に示すように、第1のターゲットデータの残りのデータは、第2のblockに書き込まれる。

【0065】

本発明のこの実施例によれば、プライマリコントローラ220は、第1のターゲットデータを受信し、複数のblockから第1のblockを選択する。第1のblockの有効容量は第1のターゲットデータのサイズ未満であるため、第1のblockは、全体の第1のターゲットデータを記憶するのに十分な容量を有さない。第1のblockがデータで満たされた場合、プライマリコントローラ220は、第1のblockに書き込まれていない第1のターゲットデータ内のデータを取得し、データを第2のblockに書き込む。第2のblockは、データによって書き込まれているがデータで満たされていないblockである。第1のターゲットデータのオーバーフローは、データによって書き込まれているがデータで満たされていないblockに書き込まれる。このことは、新たな空のblockがオーバーフローデータを記憶するために見つけられることを回避し、これにより、block利用率を改善する。

10

【0066】

本発明の実施例の技術的効果を更に説明するために、前述の実施例において、ステップS101の前に、プライマリコントローラ220は、コントローラ11により送信された第2のターゲットデータを更に受信してもよい。第2のターゲットデータのサイズは、blockの標準容量と同じである。プライマリコントローラ220は、第2のターゲットデータを複数のblockの中の第3のblockに書き込む。第3のblockは、第1のblockと同様に、空のblockであり、損傷ページを含む。従って、第3のblockの有効容量は、第2のターゲットデータのサイズ未満である。第3のblockがデータで満たされた場合、プライマリコントローラ220は、第3のblockに書き込まれていない第2のターゲットデータ内のデータを取得し、第3のblockに書き込まれていない第2のターゲットデータ内のデータを第2のblockに書き込む。更に、第3のblockに書き込まれていない第2のターゲットデータ内のデータを第2のblockに書き込んだ後に、プライマリコントローラ220は、データフラグを第2のblockに追加してもよい。データフラグは、第2のblockがデータによって書き込まれているがデータで満たされていないblockであることを識別するために使用される。従って、プライマリコントローラ220が他のターゲットデータを後に受信したときに、他のターゲットデータが空のblockに書き込まれてオーバーフローが発生した場合、オーバーフローデータは、第2のblockに書き込まれてもよい。これにより、SSDのblockの利用率を最大限まで改善する。

20

30

【0067】

更に、図4に示す実施例では、好ましい実現方式は、ステップS104はステップS101～ステップS103の後に実行され得ることである。換言すると、この実現方式では、プライマリコントローラ220は、まず、第1のターゲットデータを第1のblock(損傷ページを含む空のblock)に書き込む必要があり、第1のblockに書き込まれていない第1のターゲットデータ内のデータを取得した後に、プライマリコントローラ220は、第2のblock(データによって書き込まれているがデータで満たされていないblock)を決定する。この実現方式によりもたらされる利点は、連続するLBAのセグメントに対応するデータが1つのblockに最大限まで記憶されることが確保され得ることである。

40

【0068】

前述の実現方式の技術的効果を説明するために、図6が比較の説明のために使用される。図6は、実施例に従ってデータがフラッシュメモリ装置22に書き込まれる他の事例の概略図である。図6に示すように、

【0069】

第1のターゲットデータを受信した場合、フラッシュメモリ装置22は、まず第2のblockを決定し、第1のターゲットデータを第2のblockに書き込む。データ(図6において元のデータと呼ばれる)が既に第2のblockに記憶されているため、第2のblockに書き込ま

50

れるときに、第2のblockがデータで満たされるまで、第1のターゲットデータは元のデータに続いて書き込まれてもよい。データが既に第2のblockに記憶されており、第2のblockが損傷ページを含んでもよい。第1のターゲットデータは、第2のblockに完全には書き込まれることができない。第2のblockがデータで満たされた場合、第2のblockに書き込まれていない第1のターゲットデータ内のデータが取得されてもよい。第2のblockに書き込まれていない第1のターゲットデータ内のデータのサイズは、第2のblockの元のデータのサイズと、第2のblockに含まれる損傷ページの容量との和である。次に、空のblock(本発明のこの実施例では第1のblock)が複数のblockから選択されてもよい。第2のblockに書き込まれていない第1のターゲットデータ内のデータは、第1のblockに書き込まれる。

10

【0070】

前述の説明及び図6から、第1のターゲットデータは第1のblock及び第2のblockに記憶されることが習得され得る。しかし、図5に示す実現方式との相違は、図6に示す実現方式では、第1のblockに記憶されたデータと第2のblockに記憶されたデータとの双方が、図5の第1のblockに記憶されたデータ未満であるという点にある。

【0071】

更に、前述の説明に従って、SSDがターゲットデータをblockに書き込んだ後に、ターゲットデータが書き込まれたblockの複数のページのアドレスは、ターゲットデータを実際に記憶するアドレスであり、物理アドレスとも呼ばれることが習得され得る。ターゲットデータが1つのblockに最大限まで記憶される場合、ターゲットデータの物理アドレスが連続する程度が最高になる。ガベージコレクションがblockで実行される場合、生成されるフラグメントの数は最小になる。

20

【0072】

以下に、本発明の実施例に従ってデータをフラッシュメモリ装置に書き込む他の方法の手順を紹介する。この方法は、図2及び図3に示すフラッシュメモリ装置において実現されてもよい。図7に示すように、この方法は以下のステップを含む。

【0073】

ステップS201: ステップS201は、図4に示す実施例のステップS101と同じであり、ステップS101の説明に参照が行われてもよい。

【0074】

ステップS202: 複数のblockの中の第1のblockの有効容量が第1のターゲットデータのサイズ未満である場合、プライマリコントローラ220は、第1のターゲットデータを第1のターゲットデータの第1の部分と第1のターゲットデータの第2の部分とに分割する。第1のターゲットデータの第1の部分のサイズは、第1のblockの有効容量であり、第1のターゲットデータの第2の部分のサイズは、第1のターゲットデータのサイズから第1のターゲットデータの第1の部分のサイズを減算したものである。

30

【0075】

第1のターゲットデータを受信した場合、プライマリコントローラ220は、第1のターゲットデータを記憶するために、SSDの複数のblockから第1のblockを選択してもよい。第1のblockは空のblockである。しかし、第1のblockは、損傷ページを含むblockでもよい。第1のblockが損傷ページを含む場合、第1のblockの有効容量は、第1のターゲットデータのサイズ未満である。この理由は、第1のターゲットデータのサイズは、blockの標準容量に等しいからである。

40

【0076】

具体的に、SSDに含まれる複数のblockについて、プロセッサ218は、FTLを使用することにより、各blockの損傷ページについての統計を収集し、損傷ページについての情報を記録してもよい。損傷ページについての情報は、blockが損傷ページを含むか否かについての情報、含まれる損傷ページの数又は容量についての情報等を示す。

【0077】

任意選択で、プロセッサ218は、統計の収集によって取得された各blockの損傷ページに

50

ついでに、この情報をFTLの構成情報に記憶してもよい。コントローラ11により送信された第1のターゲットデータが受信された場合、プロセッサ218は、FTLに記憶された損傷ページについての情報に従って空のblockを選択する。空のblockを選択する場合、プロセッサ218は、FTLに記憶された損傷ページについての情報に従って、損傷ページを含まない空のblockを優先的に選択してもよい点に留意すべきである。この場合、プロセッサ218は、受信した第1のターゲットデータを損傷ページを含まない空のblockに直接書き込んでよい。

【0078】

しかし、本発明のこの実施例で説明した要点は、プロセッサ218が損傷ページを含む空のblockを選択した場合である。理由は、損傷ページを含まない空のblockが使い果たされたことでもよく、プロセッサ218が損傷ページを含む空のblockをランダムに選択したことでもよく、他の理由が存在してもよい。詳細は、本発明のこの実施例では説明しない。

【0079】

更に、本発明のこの実施例では、プロセッサ218は、少ない損傷ページを有する空のblockを優先的に選択してもよい。

【0080】

第1のblockの有効容量が第1のターゲットデータのサイズ未満である場合、プロセッサ218は、第1のblockの損傷ページについての情報に従って、第1のターゲットデータを第1の部分と第2の部分とに分割してもよい。

【0081】

損傷ページについての情報が第1のblockに含まれる損傷ページの数である場合、第1のblockに含まれる損傷ページの容量は、各損傷ページのサイズで乗算された損傷ページの数である。第1のblockの有効容量は、第1のblockの標準容量から損傷ページの容量を減算したものであり、これにより、第1の部分のサイズが取得される。更に、損傷ページについての情報は、第1のblockに含まれる損傷ページの容量でもよく、第1のblockの有効容量でもよく、第1のblockの有効容量を取得するために使用され得る他の情報でもよい。

【0082】

更に、第1のターゲットデータがコントローラ11によりプライマリコントローラ220に送信された書き込みデータ要求で搬送された場合、第1のターゲットデータを第1の部分と第2の部分とに分割することは、具体的に、書き込みデータ要求を2つの書き込みデータ要求に分割することでもよい。分割後に取得された一方の書き込みデータ要求は、第1の部分のデータを搬送し、他方の書き込みデータ要求は、第2の部分のデータを搬送する。第1のターゲットデータがコントローラ11によりプライマリコントローラ220に送信された複数の書き込みデータ要求で搬送された場合、第1のターゲットデータを第1の部分と第2の部分とに分割することは、具体的に、複数の書き込みデータ要求を書き込みデータ要求の2つの部分に分割することでもよい。書き込みデータ要求の第1の部分で搬送されるデータは、第1の部分であり、書き込みデータ要求の第2の部分で搬送されるデータは、第2の部分である。

【0083】

ステップS203：プライマリコントローラ220は、複数のblockの中の第2のblockを決定する。第2のblockは、データによって書き込まれているがデータで満たされていないblockである。

【0084】

具体的に、ステップS203は、プロセッサ218により実行される。

【0085】

第2のblockは、初期化中にフラッシュメモリ装置22により設定されたblockでもよく、特にオーバーフローデータを記憶するために使用される。或いは、第2のblockは、データフラグを有してもよい。データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用される。このように、プライマリコントロ

10

20

30

40

50

ーラ220は、データフラグに従って第2のblockを決定してもよい。データフラグは、フラッシュメモリ装置22が前の書き込みデータ要求を処理したときにデータのオーバーフローが発生した場合、オーバーフローデータがblockに記憶された後にblockに追加されるフラグでもよい。データフラグが追加された後に、blockは、第2のblockとしての機能を果たし、特にオーバーフローデータを記憶するために使用される。フラッシュメモリ装置22が書き込みデータ動作を処理する毎に、データのオーバーフローが発生した場合、オーバーフローデータは、第2のblockに書き込まれる。第2のblockがデータで満たされた場合、フラッシュメモリ装置22は、オーバーフローデータを記憶し続けるために、第2のblockとしての機能を果たすための複数のblockから新たなblockを選択してもよいことが認識され得る。

10

【0086】

この実施例は、説明の例としてSSDにおいて1つのチャンネルを使用する点に留意すべきである。SSDにおける1つのチャンネルでは、データによって書き込まれているがデータで満たされていない1つのみのblockが存在する。SSDが複数のチャンネルを有する場合、各チャンネルは、データによって書き込まれているがデータで満たされていない1つのblockを有する。

【0087】

ステップS204：プライマリコントローラ220は、第1のターゲットデータの第1の部分を第1のblockに書き込み、第1のターゲットデータの第2の部分を第2のblockに書き込む。

20

【0088】

任意選択で、プロセッサ218は、データの2つの部分を2つのblockに並行して書き込んでもよく、まず第1の部分を第1のblockに書き込み、次に第2の部分を第2のblockに書き込んでもよく、まず第2の部分を第2のblockに書き込み、次に第1の部分を第1のblockに書き込んでもよく、ここでは限定されない。

【0089】

図4に示す実施例との相違は、図6に示す実施例では、プライマリコントローラ220が第1のターゲットデータを第1のblock及び第2のblockに書き込む前に、第1のターゲットデータが第1の部分と第2の部分とに分割される必要がある点にある。第1の部分のサイズは、第1のblockの有効容量と同じであり、第2の部分のサイズは、第1のblockの損傷ページの容量と同じである。分割が完了した後に、プライマリコントローラ220は、データの2つの部分を2つのblockに書き込む。第1のターゲットデータのオーバーフローは、データによって書き込まれているがデータで満たされていないblockに書き込まれるため、この実現方式ではblock利用率が改善され得る。

30

【0090】

同様に、図4に示す実施例と同様に、ステップS201の前に、プライマリコントローラ220は、コントローラ11により送信された第2のターゲットデータを更に受信してもよい。第2のターゲットデータのサイズは、blockの標準容量と同じである。複数のblockの中の第3のblockが損傷ページを含む空のblockである場合、第3のblockの有効容量は、第2のターゲットデータのサイズ未満である。プライマリコントローラ220は、第2のターゲットデータを第1の部分と第2の部分とに分割してもよい。第1の部分のサイズは、第3のblockの有効容量と同じであり、第2の部分のサイズは、第2のターゲットデータのサイズから第1の部分のサイズを減算したものである。更に、プライマリコントローラ220は、更に、複数のblockから第2の部分を記憶するために使用されるblockを選択する必要があり、第2の部分を選択されたblockに書き込んだ後に、プライマリコントローラ220は、データフラグをblockに追加してもよい。データフラグは、blockがデータによって書き込まれているがデータで満たされていないblockであることを識別するために使用される。blockは、前に説明した第2のblockである。従って、プライマリコントローラ220が他のターゲットデータを後に受信したときに、他のターゲットデータが空のblockに書き込まれたときにオーバーフローが発生した場合、オーバーフローデータは、第2のblockに

40

50

書き込まれてもよい。これにより、SSDのblockの利用率を最大限まで改善する。更に、この実施例において第2のblockがデータで満たされた場合、新たなblockは、ターゲットデータのオーバーフローを記憶するために使用される第2のblockとして選択されてもよい点に留意すべきである。

【0091】

当業者は、本発明の各態様又は各態様の可能な実現方式がシステム、方法又はコンピュータ・プログラム・プロダクトとして具体的に実現されてもよいことを認識し得る。従って、本発明の各態様又は各態様の可能な実現方式は、ハードウェアのみの実施例、ソフトウェアのみの実施例（ファームウェア、常駐ソフトウェア等を含む）、又はソフトウェアとハードウェアとの組み合わせの実施例の形式を使用してもよい。これらは、ここでは一律に「回路」、「モジュール」又は「システム」と呼ばれる。更に、本発明の各態様又は各態様の可能な実現方式は、コンピュータ・プログラム・プロダクトの形式になってもよい。コンピュータ・プログラム・プロダクトは、コンピュータ読み取り可能な媒体に記憶されたコンピュータ読み取り可能なプログラムコードを示す。

10

【0092】

コンピュータ読み取り可能な媒体は、コンピュータ読み取り可能な信号媒体又はコンピュータ読み取り可能な記憶媒体でもよい。コンピュータ読み取り可能な記憶媒体は、ランダム・アクセス・メモリ（RAM）、読み取り専用メモリ（ROM）、消去可能プログラム可能読み取り専用メモリ（EPROM又はフラッシュメモリ）、光ファイバ及びコンパクトディスク読み取り専用メモリ（CD-ROM）のような、電子、磁気、光学、電磁気、赤外線若しくは半導体システム、デバイス若しくは装置、又はこれらのいずれか適切な組み合わせを含み、これらに限定されない。

20

【0093】

コンピュータのプロセッサは、コンピュータ読み取り可能な媒体に記憶されたコンピュータ読み取り可能なプログラムコードを読み取り、これにより、プロセッサは、フローチャートの各ステップ又はステップの組み合わせで指定された機能及び動作を実行することができ、ブロック図の各ブロック又はブロックの組み合わせで指定された機能及び動作を実現するように装置が生成される。

【0094】

全てのコンピュータ読み取り可能なプログラムコードは、ユーザコンピュータで実行されてもよく、いくつかスタンドアローンのソフトウェアパッケージとしてユーザコンピュータで実行されてもよく、いくつかリモートコンピュータで実行されつつ、いくつかユーザのコンピュータで実行されてもよい。或いは、全てのコードがリモートコンピュータ又はサーバで実行されてもよい。また、或る別の実現対策では、フローチャートの各ステップ又はブロック図の各ブロックで指定された機能は、図示の順序で行われなくてもよい点に留意すべきである。例えば、関与する機能に依存する図面における2つの連続するステップ又は2つのブロックは、実際に実質的に同時に実行されてもよく、これらのブロックは場合によって逆の順序で実行されてもよい。

30

【0095】

当業者は、この明細書に開示された実施例に記載の例と組み合わせで、ユニット及びアルゴリズムのステップが電子ハードウェア又はコンピュータソフトウェアと電子ハードウェアとの組み合わせにより実現されてもよいことを認識し得る。機能がハードウェアにより実行されるかソフトウェアにより実行されるかは、技術的対策の特定の用途及び設計上の制約条件に依存する。当業者は、特定の用途毎に記載の機能を実現するために異なる方法を使用してもよいが、この実現は、本発明の範囲を超えるものとして考えられるべきではない。

40

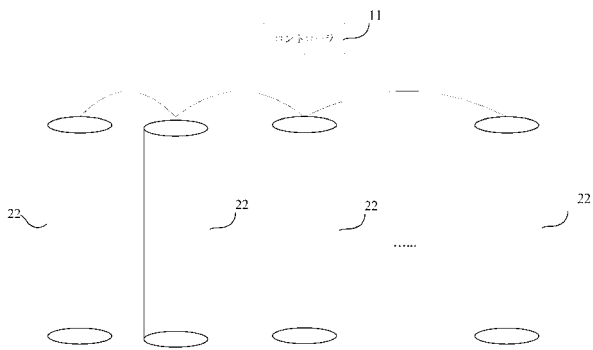
【0096】

前述の説明は、本発明の単に特定の實現方式に過ぎず、本発明の保護範囲を限定することを意図するものではない。本発明に開示された技術的範囲内で当業者により容易に把握される如何なる変更又は置換も、本発明の保護範囲内に入るものとする。従って、本発明

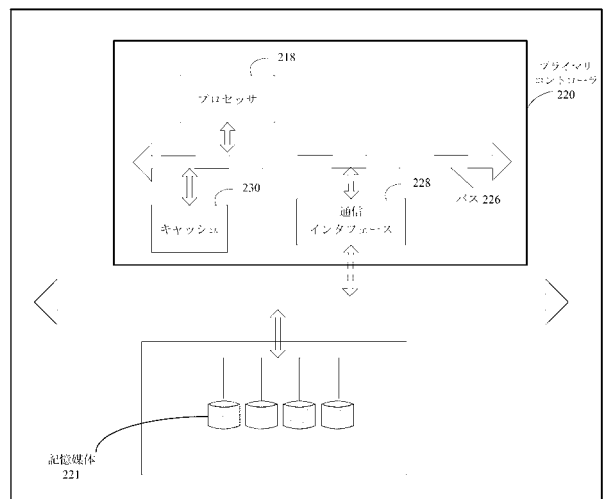
50

の保護範囲は、特許請求の範囲の保護範囲に従うものとする。

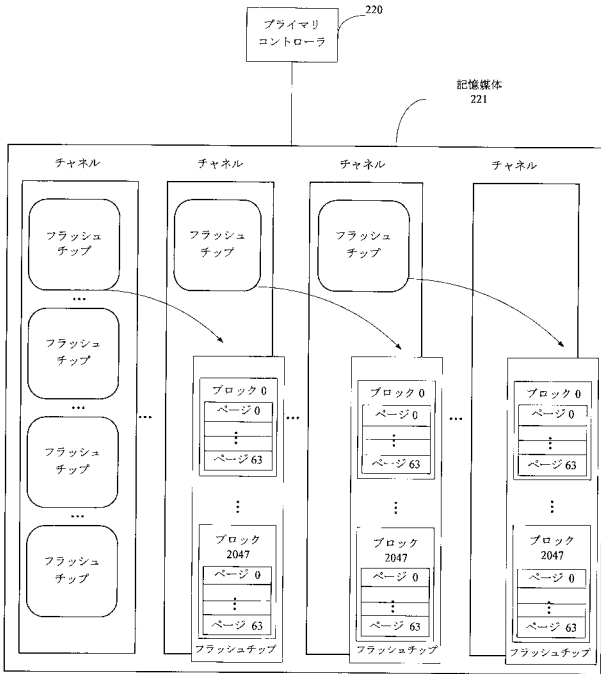
【図1】



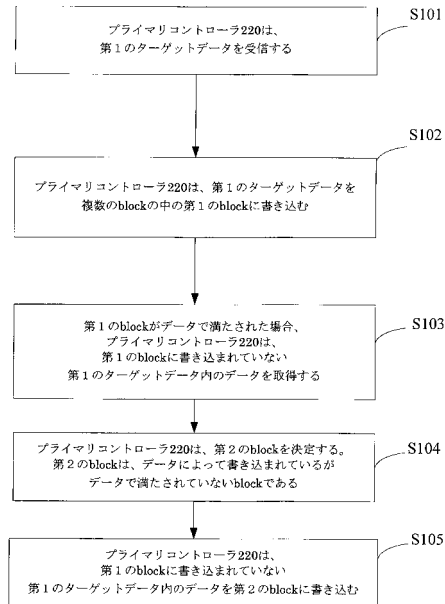
【図2】



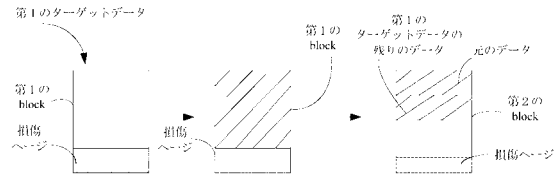
【図3】



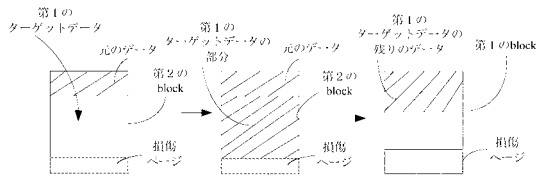
【図4】



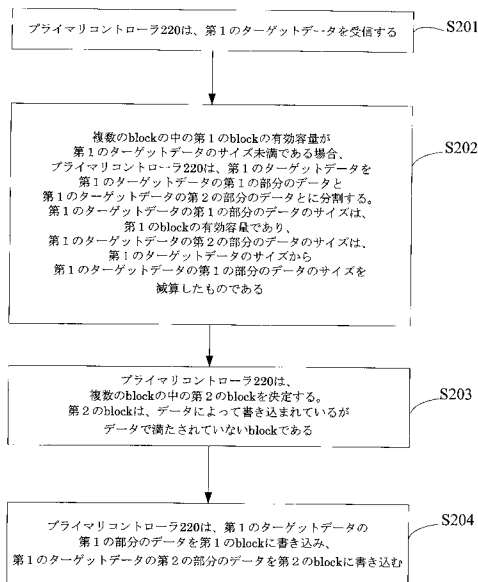
【図5】



【図6】



【図7】



【手続補正書】

【提出日】平成27年10月13日(2015.10.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

プライマリコントローラとフラッシュチップとを有するフラッシュメモリ装置であり、前記フラッシュチップは複数のblockを有するフラッシュメモリ装置であって、

前記プライマリコントローラは、

第1のターゲットデータを受信し、

前記複数のblockの中の第1のblockの有効容量が前記第1のターゲットデータのサイズ未満である場合、前記第1のターゲットデータを前記第1のターゲットデータの第1の部分と前記第1のターゲットデータの第2の部分とに分割し、前記第1のターゲットデータの前記第1の部分のサイズは、前記第1のblockの前記有効容量であり、前記第1のターゲットデータの前記第2の部分のサイズは、前記第1のターゲットデータの前記サイズから前記第1のターゲットデータの前記第1の部分の前記サイズを減算したものであり、

前記複数のblockの中の第2のblockを決定し、前記第2のblockは、データによって書き込まれているがデータで満たされていないblockであり、

前記第1のターゲットデータの前記第1部分を前記第1のblockに書き込み、

前記第1のターゲットデータの前記第2部分を前記第2のblockに書き込むように構成されるフラッシュメモリ装置。

【請求項2】

前記第2のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラは、前記データフラグに従って前記複数のblockの中の前記第2のblockを決定するように構成される、請求項1に記載のフラッシュメモリ装置。

【請求項3】

前記プライマリコントローラは、

第2のターゲットデータを受信し、

前記複数のblockの中の第3のblockの有効容量が前記第2のターゲットデータのサイズ未満である場合、前記第2のターゲットデータを前記第2のターゲットデータの第1の部分と前記第2のターゲットデータの第2の部分とに分割し、前記第2のターゲットデータの前記第1の部分のサイズは、前記第3のblockの前記有効容量であり、前記第2のターゲットデータの前記第2の部分のサイズは、前記第2のターゲットデータの前記サイズから前記第2のターゲットデータの前記第1の部分の前記サイズを減算したものであり、

前記第2のターゲットデータの前記第1部分を前記第3のblockに書き込み、前記第2のターゲットデータの前記第2部分を前記第2のblockに書き込み、

前記データフラグを前記第2のblockに追加するように更に構成される、請求項2に記載のフラッシュメモリ装置。

【請求項4】

前記第2のblockは、予め設定されたblockである、請求項1に記載のフラッシュメモリ装置。

【請求項5】

プライマリコントローラとフラッシュチップとを有するフラッシュメモリ装置であり、前記フラッシュチップは複数のblockを有するフラッシュメモリ装置であって、

前記プライマリコントローラは、

第1のターゲットデータを受信し、前記第1のターゲットデータを前記複数のblockの

中の第 1 のblockに書き込み、

前記第 1 のblockがデータで満たされた場合、前記第 1 のblockに書き込まれていない前記第 1 のターゲットデータ内のデータを取得し、前記第 1 のblockの有効容量は、前記第 1 のターゲットデータのサイズ未満であり、

前記複数のblockの中の第 2 のblockを決定し、前記第 2 のblockは、データによって書き込まれているがデータで満たされていないblockであり、

前記第 1 のblockに書き込まれていない前記第 1 のターゲットデータ内の前記データを前記第 2 のblockに書き込むように構成されるフラッシュメモリ装置。

【請求項 6】

前記第 2 のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラは、前記データフラグに従って前記複数のblockの中の前記第 2 のblockを決定するように構成される、請求項 5 に記載のフラッシュメモリ装置。

【請求項 7】

前記プライマリコントローラは、

第 2 のターゲットデータを受信し、前記第 2 のターゲットデータを前記複数のblockの中の第 3 のblockに書き込み、

前記第 3 のblockがデータで満たされた場合、前記第 3 のblockに書き込まれていない前記第 2 のターゲットデータ内のデータを取得し、前記第 3 のblockの有効容量は、前記第 2 のターゲットデータのサイズ未満であり、

前記第 3 のblockに書き込まれていない前記第 2 のターゲットデータ内の前記データを前記第 2 のblockに書き込み、

前記データフラグを前記第 2 のblockに追加するように更に構成される、請求項 6 に記載のフラッシュメモリ装置。

【請求項 8】

前記第 2 のblockは、予め設定されたblockである、請求項 5 に記載のフラッシュメモリ装置。

【請求項 9】

データをフラッシュメモリ装置に書き込む方法であり、前記フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを有し、前記フラッシュチップは複数のblockを有する方法であって、

前記プライマリコントローラにより、第 1 のターゲットデータを受信するステップと、

前記複数のblockの中の第 1 のblockの有効容量が前記第 1 のターゲットデータのサイズ未満である場合、前記第 1 のターゲットデータを前記第 1 のターゲットデータの第 1 の部分と前記第 1 のターゲットデータの第 2 の部分とに分割するステップであり、前記第 1 のターゲットデータの前記第 1 の部分のサイズは、前記第 1 のblockの前記有効容量であり、前記第 1 のターゲットデータの前記第 2 の部分のサイズは、前記第 1 のターゲットデータの前記サイズから前記第 1 のターゲットデータの前記第 1 の部分の前記サイズを減算したものであるステップと、

前記プライマリコントローラにより、前記複数のblockの中の第 2 のblockを決定するステップであり、前記第 2 のblockは、データによって書き込まれているがデータで満たされていないblockであるステップと、

前記プライマリコントローラにより、前記第 1 のターゲットデータの前記第 1 の部分を前記第 1 のblockに書き込み、前記第 1 のターゲットデータの前記第 2 の部分を前記第 2 のblockに書き込むステップと

を有する方法。

【請求項 10】

前記第 2 のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラにより、前記複数のblockの中の第 2 のblockを決定するス

テップは、前記プライマリコントローラにより、前記データフラグに従って前記複数のblockの中の前記第2のblockを決定するステップを有する、請求項9に記載の方法。

【請求項11】

前記プライマリコントローラにより、第2のターゲットデータを受信するステップと、前記複数のblockの中の第3のblockの有効容量が前記第2のターゲットデータのサイズ未満である場合、前記第2のターゲットデータを前記第2のターゲットデータの第1の部分と前記第2のターゲットデータの第2の部分とに分割するステップであり、前記第2のターゲットデータの前記第1の部分のサイズは、前記第3のblockの前記有効容量であり、前記第2のターゲットデータの前記第2の部分のサイズは、前記第2のターゲットデータの前記サイズから前記第2のターゲットデータの前記第1の部分の前記サイズを減算したものであるステップと、

前記プライマリコントローラにより、前記第2のターゲットデータの前記第1の部分を前記第3のblockに書き込み、前記第2のターゲットデータの前記第2の部分を前記第2のblockに書き込むステップと、

前記プライマリコントローラにより、前記データフラグを前記第2のblockに追加するステップと

を更に有する、請求項10に記載の方法。

【請求項12】

前記第2のblockは、予め設定されたblockである、請求項9に記載の方法。

【請求項13】

データをフラッシュメモリ装置に書き込む方法であり、前記フラッシュメモリ装置は、プライマリコントローラとフラッシュチップとを有し、前記フラッシュチップは複数のblockを有する方法であって、

前記プライマリコントローラにより、第1のターゲットデータを受信し、前記第1のターゲットデータを前記複数のblockの中の第1のblockに書き込むステップと、

前記第1のblockがデータで満たされた場合、前記プライマリコントローラにより、前記第1のblockに書き込まれていない前記第1のターゲットデータ内のデータを取得するステップであり、前記第1のblockの有効容量は、前記第1のターゲットデータのサイズ未満であるステップと、

前記プライマリコントローラにより、前記複数のblockの中の第2のblockを決定するステップであり、前記第2のblockは、データによって書き込まれているがデータで満たされていないblockであるステップと、

前記プライマリコントローラにより、前記第1のblockに書き込まれていない前記第1のターゲットデータ内の前記データを前記第2のblockに書き込むステップと

を有する方法。

【請求項14】

前記第2のblockは、データフラグを有し、前記データフラグは、データによって書き込まれているがデータで満たされていないblockを識別するために使用され、

前記プライマリコントローラにより、前記複数のblockの中の第2のblockを決定するステップは、前記プライマリコントローラにより、前記データフラグに従って前記複数のblockの中の前記第2のblockを決定するステップを有する、請求項13に記載の方法。

【請求項15】

前記プライマリコントローラにより、第2のターゲットデータを受信し、前記第2のターゲットデータを前記複数のblockの中の第3のblockに書き込むステップと、

前記第3のblockがデータで満たされた場合、前記プライマリコントローラにより、前記第3のblockに書き込まれていない前記第2のターゲットデータ内のデータを取得するステップであり、前記第3のblockの有効容量は、前記第2のターゲットデータのサイズ未満であるステップと、

前記プライマリコントローラにより、前記第3のblockに書き込まれていない前記第2のターゲットデータ内の前記データを前記第2のblockに書き込むステップと、

前記プライマリコントローラにより、前記データフラグを前記第2のblockに追加するステップと

を更に有する、請求項14に記載の方法。

【請求項16】

前記第2のblockは、予め設定されたblockである、請求項13に記載の方法。

【請求項17】

請求項1ないし4のうちいずれか1項に記載のフラッシュメモリ装置及びコントローラを有する記憶システムであって、

前記コントローラは、第1のターゲットデータを前記フラッシュメモリ装置に送信するように構成される記憶システム。

【請求項18】

請求項5ないし8のうちいずれか1項に記載のフラッシュメモリ装置及びコントローラを有する記憶システムであって、

前記コントローラは、第1のターゲットデータを前記フラッシュメモリ装置に送信するように構成される記憶システム。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正の内容】

【0002】

フラッシュメモリ装置は、記憶媒体がFlashユニットである不揮発性メモリであり、電源停止の後にデータが消滅しないという特徴を有する。従って、フラッシュメモリ装置は、外部又は内部メモリとして広く使用されている。記憶媒体としてFlashユニットを使用するフラッシュメモリ装置は、ソリッド・ステート・ドライブ (Solid State Drive、SSD) とも呼ばれるソリッド・ステート・ディスク (Solid State Device、SSD) でもよく、他のメモリでもよい。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正の内容】

【0029】

コントローラ11は、従来技術で知られているいずれかのコンピューティングデバイスを含んでもよく、例えば、サーバ又はデスクトップコンピュータを含んでもよい。オペレーティングシステム及び他のアプリケーションプログラムは、コントローラ11にインストールされる。コントローラ11は、入出力 (I/O) 要求をフラッシュメモリ装置22に送信してもよい。例えば、書き込みデータ要求は、フラッシュメモリ装置22に送信され、これにより、フラッシュメモリ装置22は、書き込みデータ要求で搬送された書き込まれるべきデータを記憶媒体に書き込む。本発明のこの実施例におけるI/O要求は、書き込みデータ要求又は読み取りデータ要求でもよい点に留意すべきである。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正の内容】

【0038】

図3を参照すると、図3は、本発明の実施例による記憶媒体221の概略構成図である。この実施例では、記憶媒体221は、Flashユニットを示し、Flashユニットは、シングルレベルセル (フルネーム: Single-Level Cell、略してSLC)、マルチレベルセル (フルネ

ーム：Multi-Level Cell、略してMLC)又は他の記憶セルでもよい。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

更に、本発明のこの実施例では、SSDが書き込みデータ要求を処理する場合、データはまた、単位としてpageを使用することにより書き込まれる。例えば、コントローラ11は、書き込みデータ要求をプライマリコントローラ220に送信する。書き込みデータ要求は、論理ブロックアドレス(Logical Block Address、LBA)のセグメント及びターゲットデータを搬送し、LBAは、コントローラ11によりアクセスされ得るアドレスである。書き込みデータ要求を受信した場合、プライマリコントローラ220は、所定のポリシーに従ってターゲットデータをblockに書き込んでよい。ターゲットデータが書き込まれる複数のpageのアドレスは、ターゲットデータを実際に記憶するアドレスであり、物理アドレスとも呼ばれる。SSDは、LBAのセグメントと複数のpageのアドレスとの間の対応関係を設定して記憶してもよい。LBAのセグメントと複数のpageのアドレスとの間の対応関係は、FTLにより管理される。コントローラ11が後に読み取りデータ要求をプライマリコントローラ220に送信し、ターゲットデータを読み取ることを要求した場合、読み取りデータ要求はLBAを搬送する。この場合、プライマリコントローラ220は、LBAと、LBAと物理アドレスとの間の対応関係とに従ってターゲットデータを読み出し、ターゲットデータをコントローラ11に戻してもよい。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0055

【補正方法】変更

【補正の内容】

【0055】

具体的に、ステップS103は、プロセッサ218により実行される。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0089

【補正方法】変更

【補正の内容】

【0089】

図4に示す実施例との相違は、図7に示す実施例では、プライマリコントローラ220が第1のターゲットデータを第1のblock及び第2のblockに書き込む前に、第1のターゲットデータが第1の部分と第2の部分とに分割される必要がある点にある。第1の部分のサイズは、第1のblockの有効容量と同じであり、第2の部分のサイズは、第1のblockの損傷ページの容量と同じである。分割が完了した後に、プライマリコントローラ220は、データの2つの部分を2つのblockに書き込む。第1のターゲットデータのオーバーフローは、データによって書き込まれているがデータで満たされていないblockに書き込まれるため、この実現方式ではblock利用率が改善され得る。

ではblock利用率が改善され得る。

【 国际調查報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/CN2014/080998
A. CLASSIFICATION OF SUBJECT MATTER		
G06F 12/06 (2006.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
G06F		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
CNKI, CNPAT, WPI, EPODOC: flash memory, cut, write in, filled, flash, SSD, storage, memory, block, size, split+, divid+, writ+		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103383690 A (TENCENT INC.), 06 November 2013 (06.11.2013), description, paragraphs [0064]-[0079] and [0120]-[0128], and figures 9-10	1-18
A	CN 101271429 A (HUAWEI TECHNOLOGIES CO., LTD.), 24 September 2008 (24.09.2008), the whole document	1-18
A	CN 101464834 A (PHISON ELECTRONICS CORP.), 24 June 2009 (24.06.2009), the whole document	1-18
A	CN 101369251 A (SILICON MOTION TECHNOLOGY CORP.), 18 February 2009 (18.02.2009), the whole document	1-18
A	US 2007014397 A1 (UKEDA, M. et al.), 18 January 2007 (18.01.2007), the whole document	1-18
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family	
Date of the actual completion of the international search 12 March 2015 (12.03.2015)	Date of mailing of the international search report 27 March 2015(27.03.2015)	
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer MU, Ying Telephone No.: (86-10) 62413989	

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2014/080998

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103383690 A	06 November 2013	None	
CN 101271429 A	24 September 2008	None	
CN 101464834 A	24 June 2009	CN 101464834 B	26 January 2011
CN 101369251 A	18 February 2009	CN 101369251 B	11 January 2012
		US 2009049233 A1	19 February 2009
		US 7962683 B2	14 June 2011
		TW 200907675 A	16 February 2009
		TW I398768 B	11 June 2013
US 2007014397 A1	18 January 2007	JP B4856400 B2	18 January 2012
		JP 2007018121 A	25 January 2007

国际检索报告		国际申请号 PCT/CN2014/080998																		
<p>A. 主题的分类 G06F 12/06(2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																				
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号) G06F</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNKI, CNPAT, WPI, EPODOC: 闪存, 存储, 块, 大小, 尺寸, 切割, 分割, 写入, 写满, flash, SSD, storage, memory, block, size, split+, divid+, writ+</p>																				
<p>C. 相关文件</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="width: 10%;">类型*</th> <th style="width: 70%;">引用文件, 必要时, 指明相关段落</th> <th style="width: 20%;">相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103383690 A (深圳市腾讯计算机系统有限公司) 2013年 11月 6日 (2013 - 11 - 06) 说明书第[0064]-[0079]段, 第[0120]-[0128]段, 图9-10</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 101271429 A (华为技术有限公司) 2008年 9月 24日 (2008 - 09 - 24) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 101464834 A (群联电子股份有限公司) 2009年 6月 24日 (2009 - 06 - 24) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 101369251 A (慧荣科技股份有限公司) 2009年 2月 18日 (2009 - 02 - 18) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>US 2007014397 A1 (UKEDA, MASAHARU等) 2007年 1月 18日 (2007 - 01 - 18) 全文</td> <td>1-18</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103383690 A (深圳市腾讯计算机系统有限公司) 2013年 11月 6日 (2013 - 11 - 06) 说明书第[0064]-[0079]段, 第[0120]-[0128]段, 图9-10	1-18	A	CN 101271429 A (华为技术有限公司) 2008年 9月 24日 (2008 - 09 - 24) 全文	1-18	A	CN 101464834 A (群联电子股份有限公司) 2009年 6月 24日 (2009 - 06 - 24) 全文	1-18	A	CN 101369251 A (慧荣科技股份有限公司) 2009年 2月 18日 (2009 - 02 - 18) 全文	1-18	A	US 2007014397 A1 (UKEDA, MASAHARU等) 2007年 1月 18日 (2007 - 01 - 18) 全文	1-18
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 103383690 A (深圳市腾讯计算机系统有限公司) 2013年 11月 6日 (2013 - 11 - 06) 说明书第[0064]-[0079]段, 第[0120]-[0128]段, 图9-10	1-18																		
A	CN 101271429 A (华为技术有限公司) 2008年 9月 24日 (2008 - 09 - 24) 全文	1-18																		
A	CN 101464834 A (群联电子股份有限公司) 2009年 6月 24日 (2009 - 06 - 24) 全文	1-18																		
A	CN 101369251 A (慧荣科技股份有限公司) 2009年 2月 18日 (2009 - 02 - 18) 全文	1-18																		
A	US 2007014397 A1 (UKEDA, MASAHARU等) 2007年 1月 18日 (2007 - 01 - 18) 全文	1-18																		
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p>																				
<p>* 引用文件的具体类型:</p> <table style="width: 100%;"> <tr> <td style="width: 50%;"> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> </td> <td style="width: 50%;"> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p> </td> </tr> </table>			<p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p>	<p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																
<p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p>	<p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>																			
<p>国际检索实际完成的日期 2015年 3月 12日</p>		<p>国际检索报告邮寄日期 2015年 3月 27日</p>																		
<p>ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国</p> <p>传真号 (86-10)62019451</p>		<p>受权官员 穆滢</p> <p>电话号码 (86-10)62413989</p>																		

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2014/080998

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	103383690	A	2013年 11月 6日	无	
CN	101271429	A	2008年 9月 24日	无	
CN	101464834	A	2009年 6月 24日	CN	101464834 B 2011年 1月 26日
CN	101369251	A	2009年 2月 18日	CN	101369251 B 2012年 1月 11日
				US	2009049233 A1 2009年 2月 19日
				US	7962683 B2 2011年 6月 14日
				TW	200907675 A 2009年 2月 16日
				TW	1398768 B 2013年 6月 11日
US	2007014397	A1	2007年 1月 18日	JP	4856400 B2 2012年 1月 18日
				JP	2007018121 A 2007年 1月 25日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(74)代理人 100070150
弁理士 伊東 忠彦

(74)代理人 100091214
弁理士 大貫 進介

(72)発明者 張 陳 怡
中国518129 広 東 省深 チェン 市 龍 崗 区坂田 華 為 総 部 辦
公楼

(72)発明者 林 春恭
中国518129 広 東 省深 チェン 市 龍 崗 区坂田 華 為 総 部 辦
公楼

(72)発明者 魏 明昌
中国518129 広 東 省深 チェン 市 龍 崗 区坂田 華 為 総 部 辦
公楼

Fターム(参考) 5B060 CB00