



MINISTERO DELLO SVILUPPO ECONOMICO
DIREZIONE GENERALE PER LA LOTTA ALLA CONTRAFFAZIONE
UFFICIO ITALIANO BREVETTI E MARCHI

DOMANDA DI INVENZIONE NUMERO	102015000072114
Data Deposito	12/11/2015
Data Pubblicazione	12/05/2017

Classifiche IPC

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	01	L	29	778

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	01	L	21	336

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	01	L	29	423

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	01	L	21	205

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	01	L	29	417

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
H	01	L	29	20

Titolo

METODO DI FABBRICAZIONE DI UN TRANSISTORE HEMT E TRANSISTORE HEMT CON MIGLIORATA MOBILITA' ELETTRONICA
--

DESCRIZIONE

del brevetto per invenzione industriale dal titolo: "METODO
DI FABBRICAZIONE DI UN TRANSISTORE HEMT E TRANSISTORE HEMT
CON MIGLIORATA MOBILITA' ELETTRONICA"

di STMICROELECTRONICS S.R.L.

di nazionalità italiana

con sede: VIA C. OLIVETTI, 2

AGRATE BRIANZA (MB)

Inventori: IUCOLANO Ferdinando, SEVERINO Andrea, NICOTRA

Maria Concetta, PATTI Alfonso

* * *

La presente invenzione è relativa ad un metodo di
fabbricazione di un dispositivo elettronico, in particolare
un transistor HEMT, e al dispositivo elettronico così
ottenuto.

Sono noti transistori HEMT con eterostruttura, in
particolare in nitruro di gallio (GaN) e nitruro di gallio
e alluminio (AlGaN). Ad esempio, dispositivi HEMTs sono
apprezzati per l'utilizzo come interruttori di potenza
("power switches") grazie alla loro elevata soglia di
rottura ("breakdown"). Inoltre, l'elevata densità di
corrente nel canale conduttivo del transistor HEMT
consente di ottenere una bassa resistenza del canale
conduttivo in stato acceso ("ON-state resistance" o
semplicemente R_{ON}).

Per favorire l'utilizzo di transistori HEMTs in applicazioni ad alta potenza, sono stati introdotti transistori HEMTs a canale normalmente spento ("normally-off"). Dispositivi HEMT con terminale di porta recesso ("recessed-gate") si sono dimostrati particolarmente vantaggiosi per l'uso come transistori a canale normalmente spento. Un dispositivo di questo tipo è ad esempio noto da Wantae Lim et al., "Normally-Off Operation of Recessed-Gate AlGa_N/Ga_N HFETs for High Power Applications", *Electrochem. Solid-State Lett.* 2011, volume 14, issue 5, H205-H207.

Questo transistoro HEMT presenta una trincea di gate che si estende in profondità nell'eterostruttura fino a raggiungere lo strato di Ga_N. In tale trincea si estende la metallizzazione di gate, che è separata dagli strati di AlGa_N/Ga_N formanti l'eterostruttura mediante uno strato di dielettrico di gate. La formazione della trincea di gate avviene mediante fasi note di attacco chimico (etching) e genera difettosità morfologiche di vario tipo, quali ad esempio corrugamenti superficiali anche estesi o in generali danni generati dalla fase di etching (quali, ad esempio, depressioni o protuberanze).

Uno dei passi critici nella fabbricazione di transistori HEMT con terminale di gate recesso risiede proprio nella minimizzazione delle difettosità all'interfaccia tra lo strato semiconduttore di Ga_N

appartenente all'eterostruttura e il dielettrico di gate. La presenza di tali difettosità, infatti, è causa di svariati problemi tra cui ridotta tensione di soglia, elevato segnale di rumore, elevata resistenza in stato acceso, ed in generale una riduzione delle prestazioni del dispositivo.

Al fine di ridurre le summenzionate difettosità di interfaccia, sono riportate in letteratura numerose tecniche, tra cui una pulizia della trincea precedentemente alla fase di deposito del dielettrico e della metallizzazione di gate.

La pulizia della trincea può avvenire mediante l'uso di una soluzione Piranha e di acido fluoridrico (HF), come insegnato da Neeraj Nepal in "Assessment of GaN Surface Pretreatment for Atomic Layer Deposited High-k Dielectrics", Applied Physics Express, Volume 4, Number 5, 2011.

Un altro metodo di tipo noto prevede l'utilizzo di TMAH (idrossido di tetrametilammonio), come suggerito da Ki-Won Kim et al., "Effects of TMAH Treatment on Device Performance of Normally Off Al₂O₃/GaN MOSFET", IEEE Electron Device Letters, Volume 32, Issue 10, October 2011, con la finalità di ridurre la rugosità della superficie esposta nella trincea e eliminare i danni superficiali derivanti da un attacco aggressivo mediante plasma durante

la fase di formazione della trincea stessa.

Sebbene i metodi sopra indicati consentano di ottenere un miglioramento delle prestazioni, la mobilità per effetto di campo ("field-effect mobility") è relativamente bassa (<60 cm²/Vs).

Altri metodi proposti prevedono un trattamento termico ad elevata temperatura (600-900 °C) della superficie di GaN esposta attraverso la trincea, per limitare l'assorbimento di contaminanti, quali ossigeno e carbonio. Un risultato ottimo, in termini di mancato assorbimento, è ottenuto con temperature pari a 950 °C. Tuttavia, un trattamento termico a questa temperatura può causare seri danni alla superficie esposta di GaN.

È quindi sentita la necessità di fornire un metodo di fabbricazione di un transistor HEMT, ed un transistor HEMT, alternativi a quanto proposto nello stato della tecnica, e che superino gli inconvenienti sopra esposti.

Secondo la presente invenzione sono quindi forniti ("provided") un metodo di fabbricazione di un transistor HEMT, ed un transistor HEMT, come definiti nelle rivendicazioni allegate.

Per una migliore comprensione della presente invenzione, ne vengono ora descritte forme di realizzazione preferite, a puro titolo di esempio non limitativo e con riferimento ai disegni allegati, nei quali:

- la figura 1 mostra un transistor HEMT tipo normalmente acceso ("normally on"), secondo una forma di realizzazione della presente divulgazione;

- la figura 2 mostra un transistor HEMT tipo normalmente spento ("normally off"), secondo una ulteriore forma di realizzazione della presente divulgazione;

- le figure 3A-3G mostrano fasi di fabbricazione del transistor HEMT di figura 1;

- le figure 4A-4F mostrano fasi di fabbricazione del transistor HEMT di figura 2;

- la figura 5 mostra l'andamento della mobilità elettronica nel transistor HEMT di figura 2; e

- la figura 6 mostra un transistor HEMT tipo normalmente spento ("normally off"), secondo una ulteriore forma di realizzazione della presente divulgazione.

La figura 1 mostra, in un sistema triassiale di assi X, Y, Z ortogonali tra loro, un dispositivo HEMT 1 di tipo normalmente acceso ("normally-on"), basato su nitruro di gallio, include un substrato 2, ad esempio di silicio, o carburo di silicio (SiC) o zaffiro (Al_2O_3); uno strato di canale 4, di nitruro di gallio (GaN) intrinseco, estendentesi sopra il substrato 2 e avente spessore compreso tra circa 10 nm e 10 μm , es. pari a circa 1 μm (ma è comunque possibile avere spessori pari a 100 μm , o superiori); uno strato di barriera 6, di nitruro di

alluminio e gallio (AlGaN) intrinseco o, più in generale, di composti basati su leghe ternarie, quaternarie del nitrato di gallio, quali $\text{Al}_x\text{Ga}_{1-x}\text{N}$, AlInGaN , $\text{In}_x\text{Ga}_{1-x}\text{N}$, $\text{Al}_x\text{In}_{1-x}\text{Al}$, estendentesi sopra lo strato di canale 4 e avente spessore compreso tra circa 5 nm e 400 nm, es. pari a circa 15 nm; uno strato di isolamento 7, di materiale dielettrico quale nitrato di silicio (Si_3N_4) o ossido di silicio (SiO_2), estendentesi su un lato superiore 6a dello strato di barriera 6; ed una regione di porta 8 estendentesi nel corpo semiconduttore 3 tra regioni di sorgente ("source") 10 e pozzo ("drain") 12.

Lo strato di canale 4 e lo strato di barriera 6 formano una eterostruttura 3. Il substrato 2, lo strato di canale 4 e lo strato di barriera 6 sono nel seguito definiti, nel complesso, con il termine corpo semiconduttore 5. L'eterostruttura 3 si estende quindi tra un lato inferiore 4a dello strato di canale 4, che è parte dell'interfaccia con il substrato 2 sottostante, e un lato superiore 6a dello strato di barriera 6. Il corpo semiconduttore 5 alloggia una regione attiva 3a, che costituisce la parte attiva del dispositivo HEMT.

La regione di porta 8 è separata lateralmente (ossia, lungo X) dalle regioni di sorgente 10 e pozzo 12 mediante rispettive porzioni dello strato di isolamento 7. La regione di porta 8 è di tipo recesso, ossia si estende in

profondità attraverso lo strato di isolamento 7, fino a raggiungere lo strato di barriera 6. In altre parole, la regione di porta 8 è formata in una trincea 9 scavata attraverso lo strato di isolamento 7; opzionalmente, la trincea 9 si estende attraverso una parte dello strato di barriera 6 (ad esempio per una profondità di 1-10 nm).

La trincea 9 è parzialmente riempita mediante uno strato di interfaccia 11, di un materiale quale ad esempio $Al_xGa_{1-x}N$, o, in generale, di un composto ("compound") semiconduttore del gruppo III-V, in particolare contenente nitruro. Lo strato di interfaccia 11 si estende sul fondo e sulle pareti laterali interne della trincea 9. Uno strato dielettrico di porta 8a si estende nella trincea 9 sullo strato di interfaccia 11, affacciato al fondo e alle pareti laterali della trincea 9. Una metallizzazione di porta 8b completa il riempimento della trincea 9 e si estende sullo strato dielettrico di porta 8a. Lo strato dielettrico di porta 8a e la metallizzazione di porta 8b formano la regione di porta ("gate") del dispositivo HEMT 1.

Lo strato di interfaccia 11 può essere alternativamente di tipo intrinseco oppure drogato (N o P). L'utilizzo di un drogaggio di tipo N consente di migliorare il valore di resistenza in stato acceso (diminuisce la R_{ON}) a discapito della tensione di soglia (V_{TH}), mentre un drogaggio di tipo P consente di migliorare il valore di

tensione di soglia (aumenta la V_{TH}) a discapito della R_{ON} . L'utilizzo di un drogaggio di tipo intrinseco è una soluzione intermedia che consente un bilanciamento tra la R_{ON} e la V_{TH} .

Secondo ulteriori forme di realizzazione (non mostrate), il corpo semiconduttore 5, così come la regione attiva 3a da esso alloggiata, può comprendere, secondo necessità, uno solo o più strati di GaN, o leghe di GaN, opportunamente drogati o di tipo intrinseco.

Le regioni di sorgente 10 e pozzo 12, di materiale conduttivo, ad esempio metallico, si estendono in profondità nel corpo semiconduttore 5, completamente attraverso lo strato di barriera 6 e parzialmente attraverso lo strato di canale 4, e terminano nello strato di canale 4.

La regione di porta 8 si estende in corrispondenza della regione attiva 3a. Inoltre, si nota che lo strato di interfaccia 11 si prolunga lungo le pareti della trincea 9, ossia lateralmente alla regione di porta 8, tra lo strato dielettrico di porta 8a e lo strato di isolamento 7, nonché al di sopra dello strato di isolamento 7. Opzionalmente, è possibile rimuovere, almeno parzialmente, le porzioni della regione di riempimento 11 che si estendono al di sopra dello strato di isolamento 7 e/o tra lo strato dielettrico di porta 8a e lo strato di isolamento 7.

Indifferentemente, la trincea 9 può terminare in corrispondenza della superficie 6a dello strato di barriera 6 oppure penetrare in parte nello strato di barriera 6, anche solo minimamente, ad esempio per una profondità compresa tra 1 nm ad alcune decine di nanometri.

La figura 2 mostra, secondo una ulteriore forma di realizzazione della presente divulgazione, un dispositivo HEMT 1' di tipo normalmente spento ("normally-off"). Elementi comuni del dispositivo HEMT 1' di figura 2 e del dispositivo HEMT 1 di figura 1 sono mostrati con gli stessi numeri di riferimento e non sono ulteriormente descritti.

Il dispositivo HEMT 1' di figura 2 presenta una trincea 19 che si estende in profondità, completamente attraverso lo strato di barriera 6, fino a raggiungere lo strato di canale 4; la trincea 19 alloggia una regione di porta 18 recessa.

Il fondo e le pareti laterali della trincea 19 sono coperti da uno strato di interfaccia 21, che riempie solo parzialmente la trincea 19. Lo strato di interfaccia 21 è di un materiale quale ad esempio GaN, AlGa_N, Al_xGa_{1-x}N, o di un composto semiconduttore del gruppo III-V, in particolare contenente nitruro. Uno strato dielettrico di porta 18a si estende sullo strato di interfaccia 21 ed è dunque affacciato al fondo e alle pareti laterali della trincea 19. Una metallizzazione di porta 18b completa il

riempimento della trincea 19 e si estende sullo strato dielettrico di porta 18a. Lo strato dielettrico di porta 18a e la metallizzazione di porta 18b formano la regione di porta ("gate") del dispositivo HEMT 1'.

Lo strato di interfaccia 21 può essere alternativamente di tipo intrinseco oppure drogato (N o P). In particolare, uno strato di interfaccia drogato di tipo P (ad esempio mediante atomi di magnesio) consegue il vantaggio di aumentare la tensione di soglia.

La regione di porta 18 si estende al di sopra della, e verticalmente allineata lungo la direzione Z alla, regione attiva 3a, e raggiunge una profondità massima, lungo Z, inferiore alla profondità massima raggiunta dalle regioni di sorgente e pozzo 10, 12. Inoltre, la regione di riempimento 21 si estende lungo le pareti laterali della trincea 19, ossia lateralmente alla regione di porta 18, tra lo strato dielettrico di porta 18a e lo strato di isolamento 7, nonché al di sopra dello strato di isolamento 7. Opzionalmente, è possibile rimuovere, almeno parzialmente, le porzioni della regione di riempimento 21 che si estendono al di sopra dello strato di isolamento 7 e/o tra lo strato dielettrico di porta 18a e lo strato di isolamento 7.

Indifferentemente, la trincea 19 può terminare in corrispondenza della superficie 4a dello strato di canale 4

oppure essa può estendersi, in parte, nello strato di canale 4, anche solo minimamente, ad es. per una profondità compresa tra 1 nm e alcune centinaia di nanometri.

Verranno nel seguito, con riferimento alle figure 3A-3G, fasi di fabbricazione del dispositivo HEMT 1 di figura 1.

La figura 3A mostra, in vista in sezione, una porzione di una fetta ("wafer") 30 durante una fase di fabbricazione di un dispositivo HEMT, secondo una forma di realizzazione della presente invenzione. Elementi della fetta 30 comuni a quanto già descritto con riferimento alla figura 1, e mostrati in tale figura 1, sono indicati con gli stessi numeri di riferimento e non sono ulteriormente descritti in dettaglio.

In particolare, figura 3A, viene disposta la fetta 30 comprendente il substrato 2, ad esempio di silicio (Si) o carburo di silicio (SiC) o ossido di alluminio (Al_2O_3), avente un lato fronte 2a e un lato retro 2b opposti tra loro lungo una direzione Z; lo strato di canale 4, di nitruro di gallio (GaN), avente il proprio lato inferiore 4a che si estende adiacente e sovrapposto ("overlap") al lato fronte 2a del substrato 2; e lo strato di barriera 6, di nitruro di gallio e alluminio (AlGaN), estendentesi sullo strato di canale 4. Lo strato di barriera 6 e lo strato di canale 4 formano l'eterostruttura 3.

Secondo la presente divulgazione, sul lato fronte dello strato di barriera 6 viene formato uno strato di passivazione, o strato dielettrico, 32, di materiale dielettrico o isolante quale nitruro di silicio (SiN), ossido di silicio (SiO₂), o altro materiale ancora. Lo strato di passivazione 32 ha spessore compreso tra 5 nm e 300 nm, ad esempio pari a 100 nm, ed è formato mediante deposizione CVD o deposizione a strato atomico ALD ("atomic layer deposition") e, al termine delle fasi di fabbricazione, formerà lo strato di isolamento 7.

Quindi, figura 3B, lo strato di passivazione 32 viene selettivamente rimosso, ad esempio mediante fasi di litografia e attacco, in modo da rimuovere porzioni selettive dello stesso in corrispondenza della regione della fetta 30 in cui, in fasi successive, si desidera formare una regione di porta ("gate") del dispositivo HEMT (ovvero, in corrispondenza di una parte dell'area attiva 3a).

La fase di attacco può arrestarsi in corrispondenza dello strato di barriera 6 sottostante, oppure proseguire parzialmente all'interno dello strato di barriera 6 (quest'ultima soluzione è mostrata in figura 3B). In entrambi i casi, si espone una porzione superficiale 6' dello strato di barriera 6 sottostante. L'attacco dello strato di barriera 6 è ad esempio eseguito mediante attacco

secco. La porzione dello strato di barriera 6 rimossa genera una cavità avente profondità compresa tra, ad esempio, 0-5 nm lungo Z.

Si forma così la trincea 9 estendentesi per l'intero spessore dello strato di passivazione 32 e per una porzione dello strato di barriera 6 sottostante.

Quindi, figura 3C, si esegue una fase di deposizione, o crescita, dello strato di interfaccia 11, in particolare di nitrato di gallio e alluminio ($Al_xGa_{1-x}N$), in corrispondenza della porzione superficiale 6' dello strato di barriera 6. In generale, è possibile crescere uno strato di un composto semiconduttore appartenente al gruppo III-V della tavola periodica degli elementi tramite l'utilizzo di precursori metallorganici che contengano atomi di alluminio, quali trimetilalluminio (TMAl) e composti simili, e gallio, quali trimetilgallio (TMGa), trietilgallio (TEGa) e composti simili. Più in generale, ogni composto appartenente alla famiglia di composti, gli alchilo-metalli, contenenti gallio (Ga), alluminio (Al) e/o i droganti di nitrato di gallio e nitrato di gallio e alluminio. Questi sono fatti reagire a temperature superiori ai 500 °C ma inferiori ai 1000°C con composti gassosi quali ammoniaca (NH_3) in ambienti (gas carrier) di idrogeno (H_2) e/o azoto (N_2) molecolare all'interno di reattori CVD.

Questa fase è eseguita in un reattore CVD, in particolare MOCVD ("Metal Organic Chemical Vapor Deposition"), in un ambiente che presenta, come precursore metallorganico, gallio trimetilico (Trimethyl-gallium - TMGa) e/o alluminio trimetilico (Trimethyl-aluminum - TMAI), come composto gassoso contenente l'azoto, ammoniacca (NH_3), e, come portatore di gas, azoto (N_2) oppure idrogeno (H_2) molecolare. La temperatura nel reattore è compresa tra circa 500°C e 1000°C , preferibilmente tra 650°C e 850°C , in particolare tra 700°C e 800°C . Questi intervalli di temperature consentono di ottenere una buona qualità dello strato di interfaccia II e, allo stesso tempo, non danneggiano gli strati del dispositivo già formati.

Il processo di reazione viene eseguito nel seguente modo. La temperatura è portata, in una fase iniziale del processo di crescita, al valore di lavoro desiderato (es. 750°C); durante l'incremento di temperatura, viene immesso nel reattore gas azoto (N_2), in assenza di idrogeno, al fine di preservare la superficie Si da fenomeni di desorbimento ("desorption") o rilascio di atomi di N e/o di Ga e/o di Al dalla superficie da fase solida a fase gassosa che si verificherebbero in un ambiente presentante idrogeno alle temperature di lavoro suddette.

Insieme all'azoto, nella camera di reazione viene opzionalmente introdotta ammoniacca (NH_3), in un rapporto

con l'azoto del tipo $5 < N_2/NH_3 < 15$, preferibilmente $8 < N_2/NH_3 < 12$, ad esempio $N_2/NH_3 = 10$.

Un precursore contenente alluminio (Al), ad es. TMAI, ed un precursore contenente gallio (Ga), ad esempio TMGa, vengono introdotti nella camera di reazione al raggiungimento della temperatura di lavoro desiderata. Il rapporto tra le due specie di precursori (Ga e Al) è, preferibilmente, a favore del gallio nel caso di deposizione di strati di AlGaN. Precursori metallorganici, quali ad esempio altri alchilo-metalli contenenti Ga e/o Al, possono altresì essere introdotti nella camera di reazione dopo il raggiungimento della temperatura di lavoro. Il tasso di flusso di introduzione di tali precursori metallorganici è scelto minore di $100 \mu\text{moli/min}$, preferibilmente minore di $75 \mu\text{moli/min}$, in particolare tra 35 e $65 \mu\text{moli/min}$.

La crescita dello strato di interfaccia 11 è eseguita secondo il protocollo sopra riportato fino a ottenere uno strato di spessore inferiore a 10 nm , preferibilmente inferiore a 5 nm , ad esempio compreso tra 1 e 3 nm .

Quindi, figura 3D, viene formato, ad esempio mediante deposizione, lo strato di dielettrico di porta 8a, ad esempio di un materiale scelto tra nitruro di alluminio (AlN), nitruro di silicio (SiN), ossido di alluminio (Al_2O_3), ossido di silicio (SiO_2). Lo strato di dielettrico

di porta 8a ha uno spessore scelto tra 1 e 50 nm, ad esempio pari a 20 nm.

Quindi, figura 3E, si esegue una fase di deposito di materiale conduttivo sulla fetta 30, per formare uno strato conduttivo 38 sullo strato dielettrico di porta 8a, in particolare al fine di riempire la trincea 9. Ad esempio, lo strato conduttivo 38 è di materiale metallico, quale tantalio (Ta), nitruro di tantalio (TaN), nitruro di titanio (TiN), palladio (Pa), tungsteno (W), siliciuro di tungsteno (WSi_2), titanio alluminio (Ti/Al), nichel oro (Ni/Au).

Lo strato conduttivo 38 viene quindi selettivamente rimosso mediante fasi di per sé note di litografia e attacco, in modo da eliminare lo strato conduttivo 38 dalla fetta 30 ad eccezione della porzione dello stesso che si estende nella trincea 9, formando la metallizzazione di porta 8b. La metallizzazione di porta 8b e il dielettrico di porta 8a formano, nel complesso, la regione di porta 8 recessa del dispositivo HEMT di figura 1. Quindi, figura 3E, si esegue una o più ulteriori fasi di attacco mascherato del dielettrico di porta 8a, dello strato di passivazione 32, dello strato di interfaccia 11, dello strato di barriera 6 e dello strato di canale 4, per rimuovere porzioni selettive degli stessi che si estendono in corrispondenza di regioni della fetta 30 in cui si desidera

formare le regioni di sorgente e porta 10, 12 del dispositivo HEMT 1. La rimozione di porzioni dello strato di passivazione 32 porta alla formazione dello strato di isolamento 7 come illustrato in figura 1.

In particolare, vengono formate aperture 34a e 34b su lati opposti, lungo X, della regione di porta 8, e a distanza dalla regione di porta 8. strato di passivazione 32

Quindi, figura 3G, si esegue una fase di formazione di contatti ohmici per realizzare le regioni di sorgente e pozzo 10, 12, depositando materiale conduttivo, in particolare metallo quale titanio (Ti) o alluminio (Al), o loro leghe o composti, mediante sputter o evaporatore, sulla fetta 30 e in particolare all'interno delle aperture 34a, 34b. Si esegue quindi una successiva fase di attacco dello strato di metallo così depositato, per rimuovere tale strato metallico dalla fetta 30 ad eccezione delle porzioni metalliche estendentisi all'interno delle aperture 34a e 34b, formando in tali aperture 34a e 34b la regione di sorgente 10 e, rispettivamente, di pozzo 12.

Quindi, una fase di trattamento termico rapido (RTA - "Rapid Thermal Annealing"), ad esempio a temperatura tra circa 500 e 900 °C per un tempo da 20 secondi a 5 minuti, consente di formare contatti ohmici elettrodi delle regioni di sorgente 10 e pozzo 12 con la regione sottostante

(presentante il gas bidimensionale 2DEG).

Si forma così il dispositivo HEMT 1 mostrato in figura 1.

Le figure 4A-4D mostrano fasi di fabbricazione di un dispositivo HEMT secondo una forma di realizzazione della presente invenzione, alternativa a quella delle figure 3A-3G, in particolare per fabbricare il dispositivo HEMT 1' di figura 2.

In maggior dettaglio, figura 4A, dopo aver lavorato una fetta 50 secondo quanto già descritto con riferimento alla figura 3A (e quindi qui non riportato), si esegue un attacco dello strato di passivazione 32 e dello strato di barriera 6, fino a raggiungere lo strato di canale 4. L'attacco può inoltre proseguire, come mostrato in figura 4A, per una porzione dello strato di canale 4, ad esempio mediante attacco a strato atomico (ALE). La porzione dello strato di canale 4 rimossa ha un valore nell'intervallo tra 1 e 400 nm, ad esempio pari a 10 nm lungo Z.

Si forma così la trincea 19, estendentesi in profondità nella fetta 50, completamente attraverso lo strato di passivazione 32 e lo strato di barriera 6, e terminante in corrispondenza della superficie superiore dello strato di canale 4, oppure nello strato di canale 4. Attraverso la trincea 19 è dunque esposta una regione 4' dello strato di canale 4.

Quindi, figura 4B, si esegue una fase di deposizione o crescita dello strato di interfaccia 21, di nitruro di gallio (GaN), in corrispondenza della porzione superficiale 4' dello strato di canale 4. Più in generale, lo strato di interfaccia è di un composto semiconduttore del gruppo III-V della tavola periodica degli elementi, in particolare contenente nitruro. Questa fase è eseguita in un reattore CVD, in particolare MOCVD ("Metal Organincs Chemical Vapor Deposition"), in un ambiente che presenta, come precursore, almeno uno tra: gallio trimetilico (Trimethyl-gallium - TMGa), alluminio trimetilico (Trimethyl-aluminum - TMAI), e ammoniaca (NH_3) e, come portatore di gas, azoto (N_2). La temperatura nella camera di crescita è compresa tra circa $500^\circ C$ e $1000^\circ C$, preferibilmente tra $600^\circ C$ e $900^\circ C$, in particolare tra $700^\circ C$ e $850^\circ C$. Questi intervalli di temperature consentono una buona qualità dello strato di interfaccia 21 formato e, allo stesso tempo, non danneggiano gli strati del dispositivo già formati.

Il reattore viene operato nel seguente modo. La temperatura è portata, in una fase iniziale del processo di crescita, al valore di lavoro desiderato (es. $775^\circ C$); durante l'incremento di temperatura, gas azoto (N_2) viene immesso nel reattore. Questa fase è preferibilmente eseguita in assenza di idrogeno, al fine di preservare la superficie 4' (nonché le porzioni dello strato di barriera

6 esposte attraverso la trincea 19) da fenomeni di desorbimento ("desorption") o di rilascio di atomi di N e/o di Ga e/o di Al dalla superficie da fase solida a fase gassosa che si verificherebbero in un ambiente presentante idrogeno alle temperature di lavoro suddette.

Insieme all'azoto, nella camera di reazione viene opzionalmente introdotta ammoniaca (NH_3), in un rapporto con l'azoto del tipo $1 < \text{N}_2/\text{NH}_3 < 10$, preferibilmente $3 < \text{N}_2/\text{NH}_3 < 7$, ad esempio $\text{N}_2/\text{NH}_3 = 5$.

Un precursore contenente gallio (Ga), ad esempio TMGa, viene introdotto nella camera di reazione al raggiungimento della temperatura di lavoro desiderata. Il tasso di flusso di introduzione del precursore di gallio è scelto minore di $100 \mu\text{moli}/\text{min}$, preferibilmente minore di $75 \mu\text{moli}/\text{min}$, in particolare tra 35 e $65 \mu\text{moli}/\text{min}$. Il rapporto tra NH_3 ed il precursore contenente gallio, noto come rapporto V/III, è scelto in un intervallo $2000 < \text{V/III} < 8000$, in particolare in un intervallo $4000 < \text{V/III} < 6000$, ad esempio $\text{V/III} = 5000$.

La crescita dello strato di interfaccia 21 è eseguita secondo il protocollo sopra riportato fino a ottenere uno strato di spessore inferiore a 10 nm , preferibilmente inferiore a 5 nm , ad esempio compreso tra 1 e 3 nm .

Quindi, figura 4C, viene formato, ad esempio mediante deposizione, lo strato di dielettrico di porta 18a, ad esempio di un materiale scelto tra nitruro di alluminio

(AlN), nitruro di silicio (SiN), ossido di alluminio (Al_2O_3), ossido di silicio (SiO_2). Lo strato dielettrico di porta 18a ha uno spessore scelto tra 1 e 50 nm, ad esempio pari a 20 nm. Quindi, figura 4D, si esegue una fase di deposito di materiale conduttivo sulla fetta 50, per formare uno strato conduttivo 48 sullo strato dielettrico di porta 18a, in particolare riempiendo completamente la trincea 19. Ad esempio, lo strato conduttivo 48 è di materiale metallico, quale tantalio (Ta), nitruro di tantalio (TaN), nitruro di titanio (TiN), palladio (Pd), tungsteno (W), siliciuro di tungsteno (WSi_2), titanio alluminio (Ti/Al), nichel oro (Ni/Au).

Lo strato conduttivo 48 viene quindi selettivamente rimosso mediante fasi di per sé note di litografia e attacco, in modo da eliminare lo strato conduttivo 48 dalla fetta 50 ad eccezione della porzione dello stesso che si estende nella trincea 19, formando la metallizzazione di porta 18b. La metallizzazione di porta 18b e il dielettrico di porta 18a formano, nel complesso, la regione di porta 18 recessa del dispositivo HEMT di figura 2.

Quindi, figura 4E, si eseguono una o più ulteriori fasi di attacco mascherato dello strato dielettrico 18a, dello strato di interfaccia 21, dello strato di passivazione 32, dello strato di barriera 6 e dello strato di canale 4, per rimuovere porzioni selettive degli stessi

che si estendono in corrispondenza di regioni della fetta 50 in cui si desidera formare le regioni di sorgente e porta 10, 12 del dispositivo HEMT 1'. La rimozione di porzioni dello strato di passivazione 32 porta alla formazione dello strato di isolamento 7 come illustrato in figura 2.

In particolare, vengono formate aperture 54a e 54b su lati opposti, lungo X, della regione di porta 18, e a distanza dalla regione di porta 18.

Quindi, figura 4F, si esegue una fase di formazione di contatti ohmici per realizzare le regioni di sorgente e pozzo 10, 12, depositando materiale conduttivo, in particolare metallo quale titanio (Ti) o alluminio (Al), o loro leghe o composti, mediante sputter o evaporatore, sulla fetta 50 e in particolare all'interno delle aperture 54a, 54b. Si esegue quindi una successiva fase di attacco dello strato di metallo così depositato, per rimuovere tale strato metallico dalla fetta 50 ad eccezione delle porzioni metalliche estendentisi all'interno delle aperture 54a e 54b, formando in tali aperture 54a e 54b la regione di sorgente 10 e, rispettivamente, di pozzo 12.

Si forma così il dispositivo HEMT 1' mostrato in figura 2.

Con riferimento nuovamente al dispositivo HEMT 1 secondo la forma di realizzazione delle figure 3A-3G, esso

prevede, secondo un aspetto della presente invenzione, la formazione dello strato di interfaccia 11 prima della fase di formazione della regione di porta 8. Lo strato di interfaccia 11 è, in particolare, dello stesso materiale utilizzato per lo strato di barriera 6; tuttavia, questa condizione non è necessaria in quanto è sufficiente che lo strato di interfaccia 11 sia di un composto basato su leghe ternarie, quaternarie del nitruro di gallio, quali ad esempio $Al_xGa_{1-x}N$, $AlInGaN$, $In_xGa_{1-x}N$, $Al_xIn_{1-x}Al$. La formazione dello strato di interfaccia 11 consente di eliminare, o almeno ridurre, le problematiche legate alle imperfezioni di interfaccia presenti nella tecnica nota e generate dalla fase di attacco (etching) per la formazione della trincea di gate. Infatti, la crescita dello strato di interfaccia 11 elimina le difettosità causate dall'attacco precedente (es., riempiendo eventuali vuoti o avvallamenti), ed elimina così le cause di intrappolamento dei portatori di carica.

Analoghi vantaggi sono riscontrabili nel dispositivo HEMT 1' realizzato secondo le fasi delle figure 4A-4F.

Di conseguenza, secondo la presente divulgazione, le caratteristiche operative e funzionali (in particolare V_{th} e/o R_{ON}) del dispositivo HEMT 1, 1' sono migliorate rispetto a quanto disponibile secondo la tecnica nota.

Un dispositivo HEMT realizzato secondo la presente

invenzione mostra elevati valori di mobilità elettronica, prossimi a $350 \text{ cm}^2/\text{Vs}$, come mostrato in figura 5.

Inoltre, secondo la presente invenzione, non ci sono vincoli di spessore per la regione di barriera 6, né vincoli relativi alla concentrazione di alluminio nello strato di barriera 6, al fine di modulare il valore di tensione di soglia V_{th} e/o resistenza in stato acceso R_{ON} , come invece previsto dall'arte nota. Di conseguenza, lo strato di barriera 6 può essere scelto dello spessore desiderato per ottimizzare il generale funzionamento del dispositivo HEMT, così come la relativa concentrazione di alluminio.

Infine, il procedimento di fabbricazione della presente invenzione consente di realizzare eterostrutture tramite crescita epitassiale con elevata flessibilità di progetto, senza limitare in alcun modo la scelta della migliore metodologia di crescita di strati di AlGaN e GaN (o sue leghe) ed i relativi spessori.

Risulta infine chiaro che a quanto qui descritto ed illustrato possono essere apportate modifiche e varianti senza per questo uscire dall'ambito di protezione della presente invenzione, come definito nelle rivendicazioni allegate.

Ad esempio, all'interfaccia tra il substrato 2 e lo strato di canale 4 possono essere presenti ulteriori uno o

più strati di transizione (non mostrati) di nitruro di gallio e sui composti, come ad esempio AlGaN, o di AlN, aventi la funzione di interfaccia per ridurre il disallineamento reticolare tra il substrato 2 e lo strato di canale 4.

Inoltre, la regione attiva 3a comprende, come detto, uno o più strati di GaN, o leghe di GaN, che costituiscono la parte attiva del dispositivo, con spessore, concentrazione di barriera e tipologia di lega (ad esempio, GaN e/o Al_xGa_yN) scelti opportunamente a seconda del dispositivo da realizzare (ad esempio, ma non solo, HEMTs, diodi Schottky, MESFET, ecc).

Le metallizzazioni dei contatti di sorgente e pozzo, possono altresì essere realizzate sul fronte della fetta in contatto ohmico con la faccia superiore 6a dello strato 6, o parzialmente recesse all'interno del solo strato 6.

Le metallizzazioni dei contatti di sorgente, pozzo, e porta essere effettuate utilizzando un qualsiasi materiale atto allo scopo, come ad esempio formazione di contatti in AlSiCu/Ti, Al/Ti, o W-plug, o altri ancora.

Secondo una ulteriore variante della presente invenzione, mostrata in figura 6, un dispositivo HEMT 1" è realizzato analogamente a quanto già descritto con riferimento alle figure 4A-4Fm, e comprende inoltre uno strato di buffer 60, di nitruro di alluminio e gallio

(AlGaN) o di nitruro di gallio e indio (InGaN), estendentesi tra il substrato 2 e lo strato di canale 4. In questo caso, il corpo semiconduttore 5 comprende altresì lo strato di buffer 60. Questo strato di buffer 60 permette un miglior svuotamento ("depletion") del gas elettronico bidimensionale (2DEG) nel canale conduttivo in corrispondenza della regione di porta. Se è presente lo strato di buffer, la regione di porta 18 recessa secondo la forma di realizzazione di figura 2, può estendersi completamente attraverso lo strato di canale 4 e terminare all'interfaccia tra lo strato di canale 4 e lo strato di buffer 60 sottostante (in modo non mostrato in figura), oppure terminare all'interno dello strato di buffer 60 sottostante (come illustrato in figura 6).

RIVENDICAZIONI

1. Metodo di fabbricazione di un transistor HEMT (1; 1'; 1'') comprendente le fasi di:

- disporre ("providing") una fetta ("wafer") (30; 50) comprendente un corpo semiconduttore (5) includente una struttura a eterogiunzione (3) formata da materiali semiconduttori includenti elementi del gruppo III-V della tavola periodica, e uno strato dielettrico (32, 7) sul corpo semiconduttore;

- attaccare ("etch") porzioni selettive del corpo semiconduttore (5), in corrispondenza della struttura a eterogiunzione (3), formando un recesso (9; 19) avente pareti laterali ed una parete di fondo;

- formare uno strato di interfaccia (11; 21), di un composto semiconduttore formato da elementi del gruppo III-V della tavola periodica, sulle pareti laterali e sulla parete di fondo del recesso; e

- formare un elettrodo di porta ("gate") (8; 18), includente un dielettrico di porta (8a; 18a) ed una regione conduttiva di porta (8b; 18b), nel recesso (9; 19) sopra lo strato di interfaccia (11; 21).

2. Metodo secondo la rivendicazione 1, in cui la fase di attaccare porzioni selettive del corpo semiconduttore (5) include attaccare lo strato dielettrico (32, 7) e parte della struttura a eterogiunzione (3), in modo tale che il

recesso (9; 19) termini all'interno della struttura a eterogiunzione.

3. Metodo secondo la rivendicazione 2, in cui la struttura a eterogiunzione è formata da uno strato di barriera (6), di un primo materiale, che si estende su uno strato di canale (4) di un secondo materiale, il primo ed il secondo materiale avendo diversa banda proibita ("band gap"),

e in cui la fase di attaccare la struttura a eterogiunzione (3) comprende rimuovere esclusivamente una porzione superficiale dello strato di barriera (6) per una profondità pari o superiore ad 1 nm ma inferiore allo spessore dello strato di barriera stesso.

4. Metodo secondo la rivendicazione 2, in cui la struttura a eterogiunzione è formata da uno strato di barriera (6), di un primo materiale, che si estende su uno strato di canale (4) di un secondo materiale, il primo ed il secondo materiale avendo diversa banda proibita ("band gap"),

e in cui la fase di attaccare la struttura a eterogiunzione (3) comprende attaccare lo strato di barriera (6) per l'intero spessore, e attaccare porzioni superficiali dello strato di canale (4) per una profondità pari o superiore ad 1 nm ma inferiore allo spessore dello strato di canale stesso.

5. Metodo secondo una qualsiasi delle rivendicazioni precedenti, in cui la struttura ad eterogiunzione è formata da composti di nitruro di gallio,

la fase di formare lo strato di interfaccia (11; 21) comprendendo formare uno strato includente inoltre nitruro.

6. Metodo secondo una qualsiasi delle rivendicazioni precedenti, in cui il corpo semiconduttore (5) include uno strato di buffer (60), di un materiale conduttivo includente elementi del gruppo III-V della tavola periodica, estendentesi inferiormente alla struttura ad eterogiunzione (3),

e in cui la fase di attaccare porzioni selettive del corpo semiconduttore (5) include rimuovere porzioni selettive dell'eterostruttura per l'intero spessore della stessa, esponendo una porzione dello strato di buffer (60).

7. Metodo secondo una qualsiasi delle rivendicazioni precedenti, in cui formare lo strato di interfaccia (11; 21) comprende le fasi di:

- generare, in una camera di crescita alloggiante detta fetta (30; 50), una a temperatura compresa tra 500°C e 1000°C in un ambiente con azoto N_2 e ammoniacca NH_3 , con un rapporto $5 < N_2 / NH_3 < 15$;

- immettere, in detta camera di crescita, almeno un gas precursore della famiglia degli alchilo-metalli basato su gallio e/o alluminio, con un flusso inferiore a 100

$\mu\text{mol}/\text{min}$; e

- crescere lo strato di interfaccia fino ad ottenere uno spessore pari o inferiore a 10 nm.

8. Metodo secondo una qualsiasi delle rivendicazioni precedenti, comprendente inoltre le fasi di:

- rimuovere porzioni selettive dello strato dielettrico (32) su rispettivi lati dell'elettrodo di porta (8; 18) e a distanza da esso, formando rispettive trincee (34a, 34b; 44a, 44b) estendentisi completamente attraverso lo strato dielettrico (32) per esporre porzioni della struttura a eterogiunzione (3);

- depositare materiale metallico in dette trincee così da formare rispettivi contatti ohmici con la struttura a eterogiunzione (3),

detti contatti ohmici essendo rispettivamente un elettrodo di sorgente (10) ed un elettrodo di pozzo (12) del transistor HEMT.

9. Metodo secondo una qualsiasi delle rivendicazioni precedenti, in cui la fase di formare lo strato di interfaccia (11; 21) comprende alternativamente: realizzare lo strato di interfaccia di tipo intrinseco, drogare lo strato di interfaccia con specie droganti di tipo P, drogare lo strato di interfaccia con specie droganti di tipo N.

10. Transistore HEMT (1; 1'; 1''), comprendente:

un corpo semiconduttore (5) includente una struttura a eterogiunzione (3) formata da materiali semiconduttori includenti elementi del gruppo III-V della tavola periodica;

uno strato dielettrico (32, 7) sul corpo semiconduttore;

un elettrodo di porta ("gate") (8; 18), includente un dielettrico di porta (8a; 18a) ed una regione conduttiva di porta (8b; 18b), presentante una porzione recessa che si estende nel corpo semiconduttore (5) in corrispondenza della struttura a eterogiunzione,

caratterizzato dal fatto di comprendere inoltre uno strato di interfaccia (11; 21), di un composto semiconduttore formato da elementi del gruppo III-V della tavola periodica, circondante la porzione recessa dell'elettrodo di porta (8; 18) in modo tale per cui l'elettrodo di porta è separato dal corpo semiconduttore (5) mediante lo strato di interfaccia (11; 21).

11. Transistore HEMT secondo la rivendicazione 10, in cui la struttura a eterogiunzione (3) comprende: uno strato di canale (4), di un primo materiale, ed uno strato di barriera (6), di un secondo materiale, estendentesi sullo strato di canale (4), il primo ed il secondo materiale avendo diversa banda proibita ("band gap"),

detto elettrodo di porta (8; 18) estendendosi nello

strato di barriera (6) per una profondità pari o superiore ad 1 nm ma inferiore allo spessore dello strato di barriera.

12. Transistore HEMT secondo la rivendicazione 10, in cui la struttura a eterogiunzione (3) comprende: uno strato di canale (4), di un primo materiale, ed uno strato di barriera (6), di un secondo materiale, estendentesi sullo strato di canale (4), il primo ed il secondo materiale avendo diversa banda proibita ("band gap"),

detto elettrodo di porta (8; 18) estendendosi per l'intero spessore dello strato di barriera (6) e nello strato di canale (4) per una profondità pari o superiore ad 1 nm ma inferiore allo spessore dello strato di canale.

13. Transistore HEMT secondo la rivendicazione 10, in cui il corpo semiconduttore (5) include uno strato di buffer (60), di un materiale conduttivo includente elementi del gruppo III-V della tavola periodica, estendentesi inferiormente alla struttura ad eterogiunzione (3), detto elettrodo di porta (8; 18) estendendosi per l'intero spessore della struttura a eterogiunzione (3) fino a raggiungere lo strato di buffer (60).

14. Transistore HEMT secondo una qualsiasi delle rivendicazioni 10-13, in cui la struttura ad eterogiunzione comprende composti di nitruro di gallio, e lo strato di interfaccia (11; 21) include inoltre nitruro di gallio.

15. Transistore HEMT secondo la rivendicazione 14, in cui detti composti di nitruro di gallio includono GaN e AlGaN.

16. Transistore HEMT secondo una qualsiasi delle rivendicazioni 10-15, in cui lo strato di interfaccia (11; 21) è alternativamente di tipo intrinseco, drogato di tipo P, o drogato di tipo N.

p.i.: STMICROELECTRONICS S.R.L.

Simone BERTOLOTTO

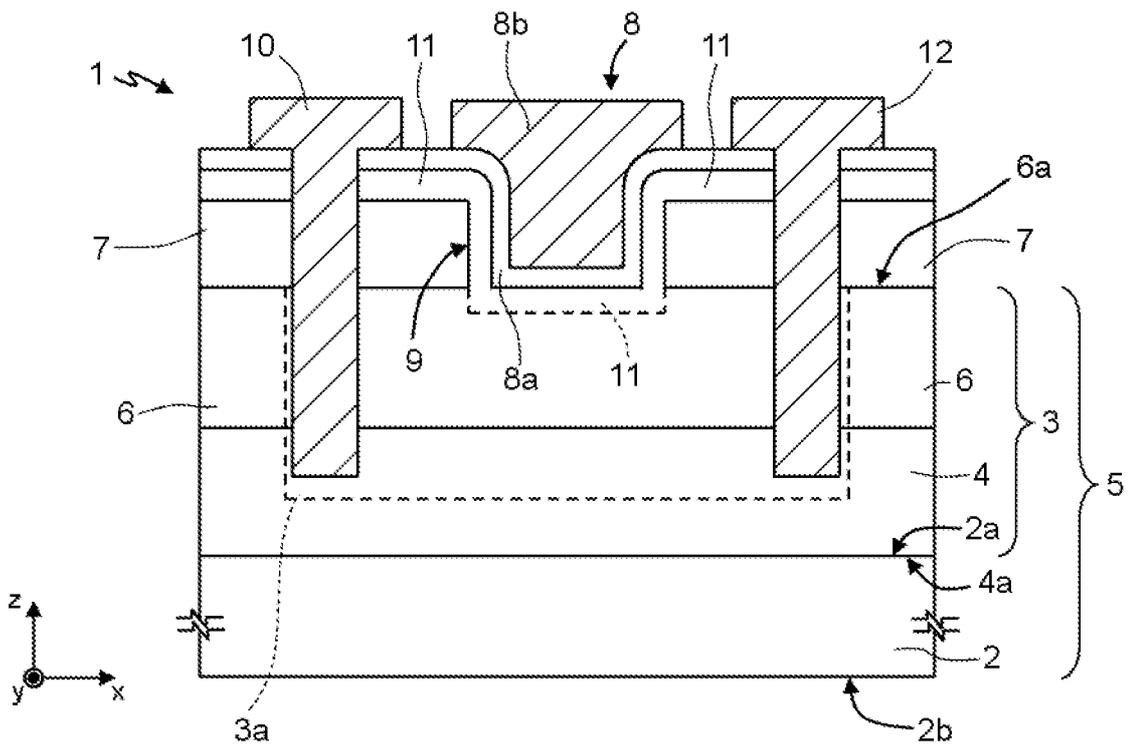


Fig. 1

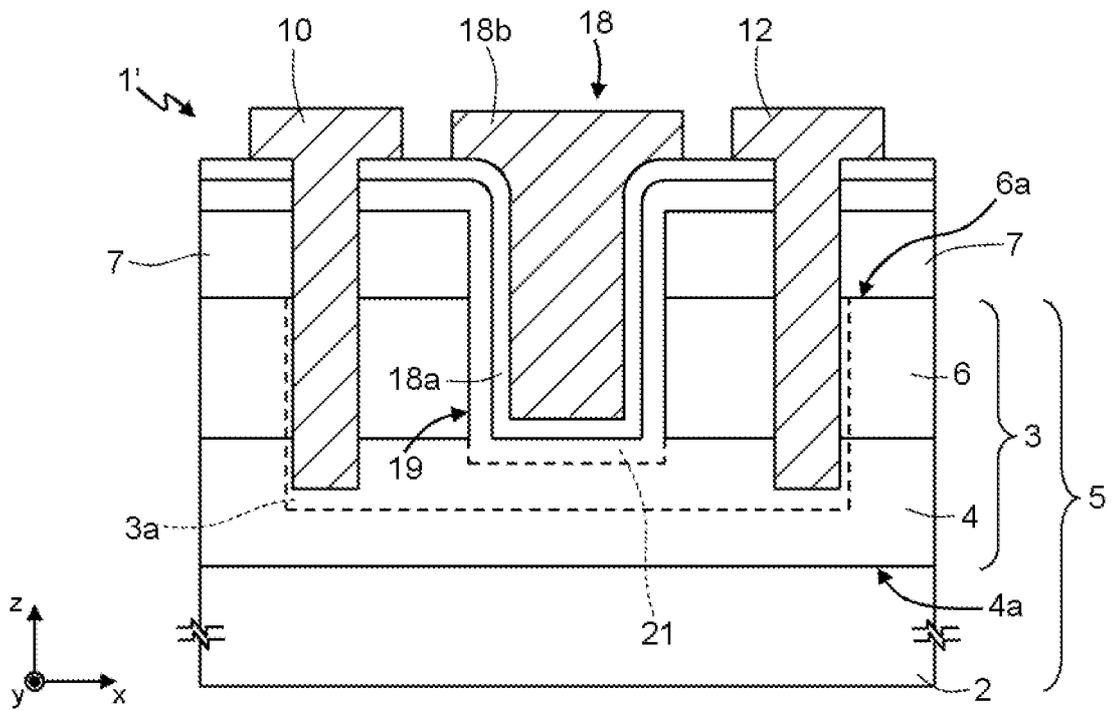


Fig. 2

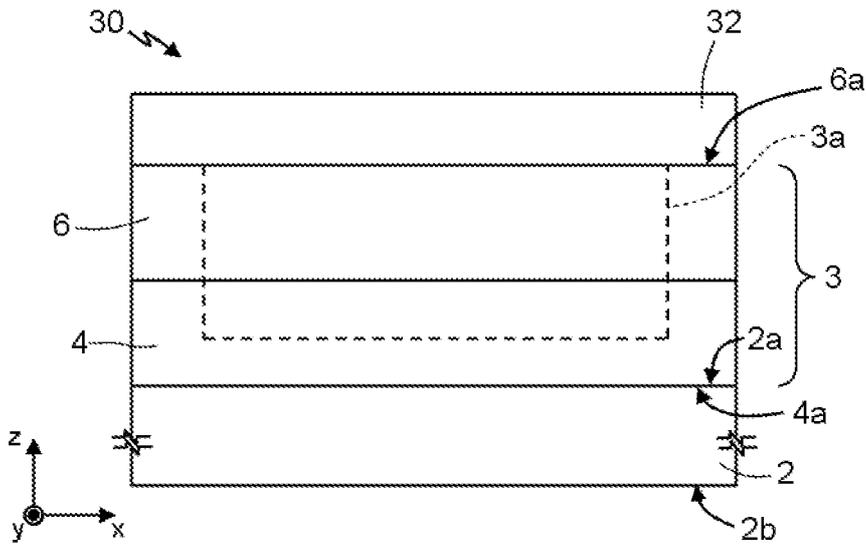


Fig.3A

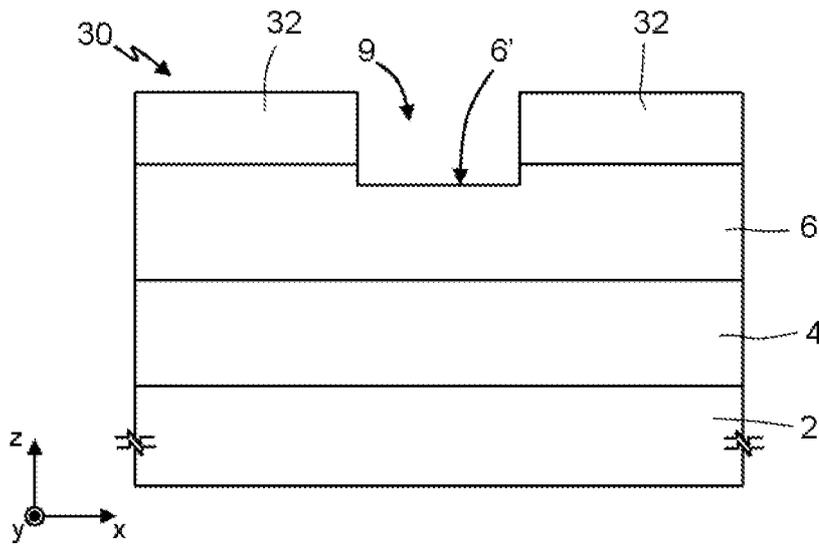


Fig.3B

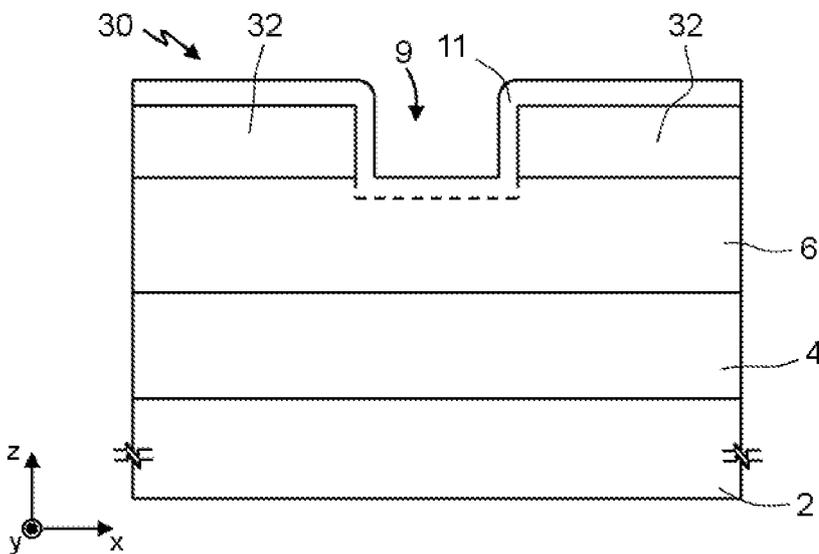


Fig.3C

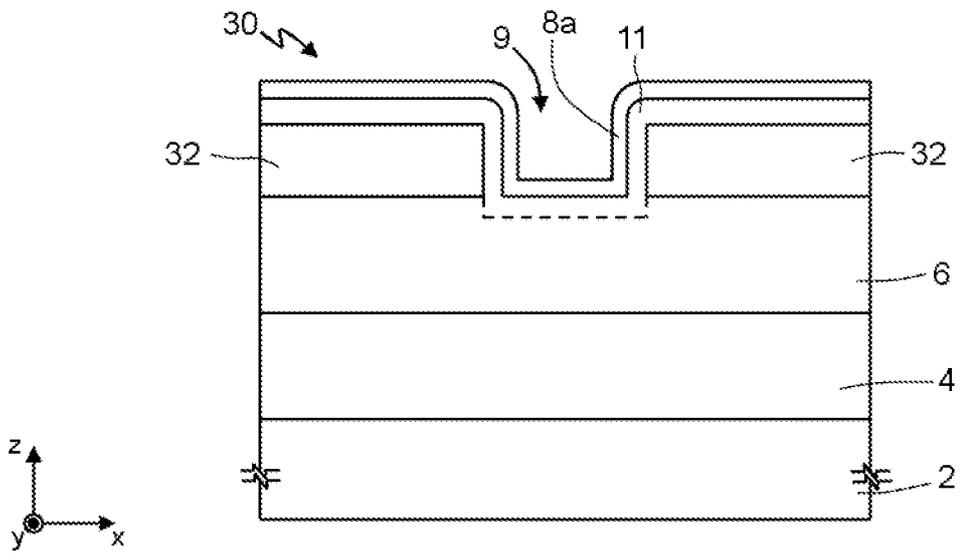


Fig.3D

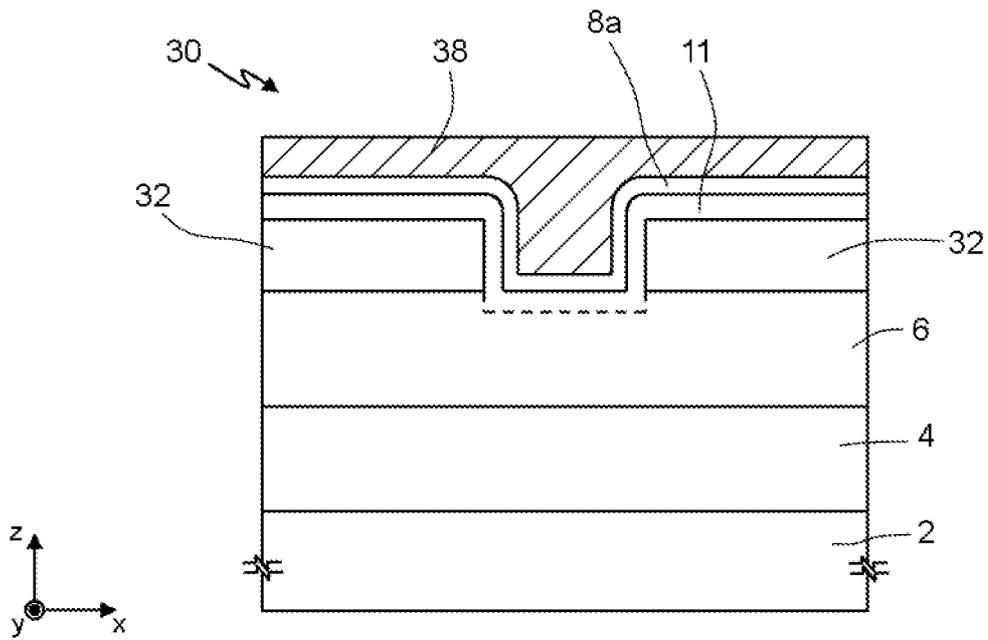


Fig.3E

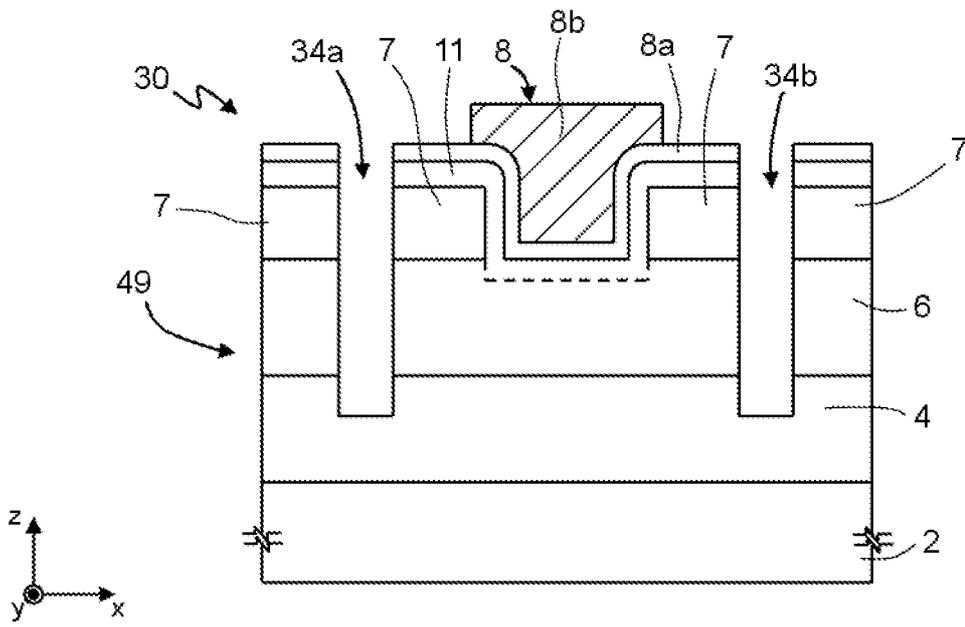


Fig.3F

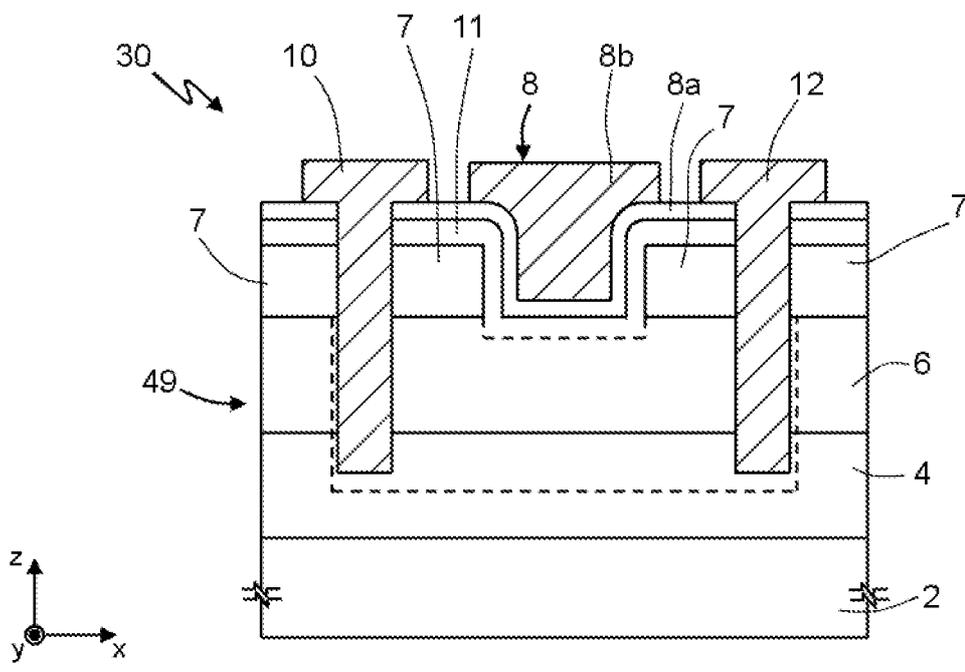


Fig.3G

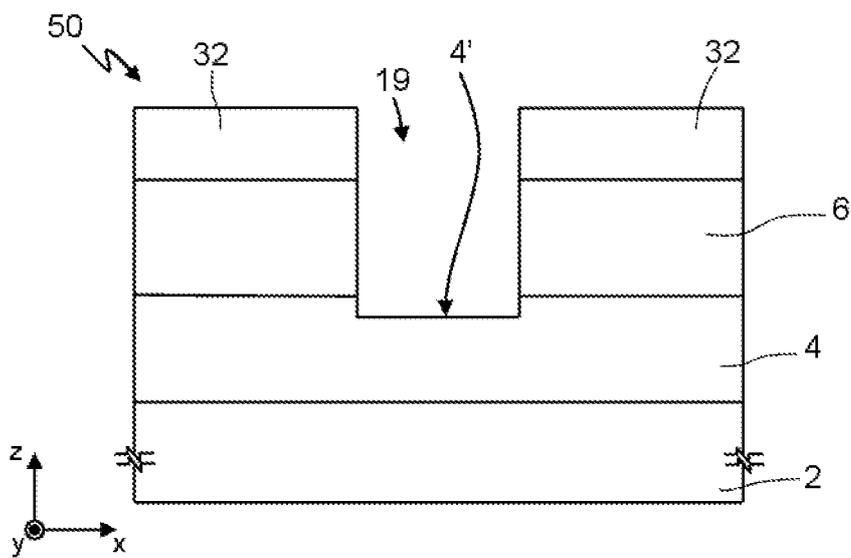


Fig.4A

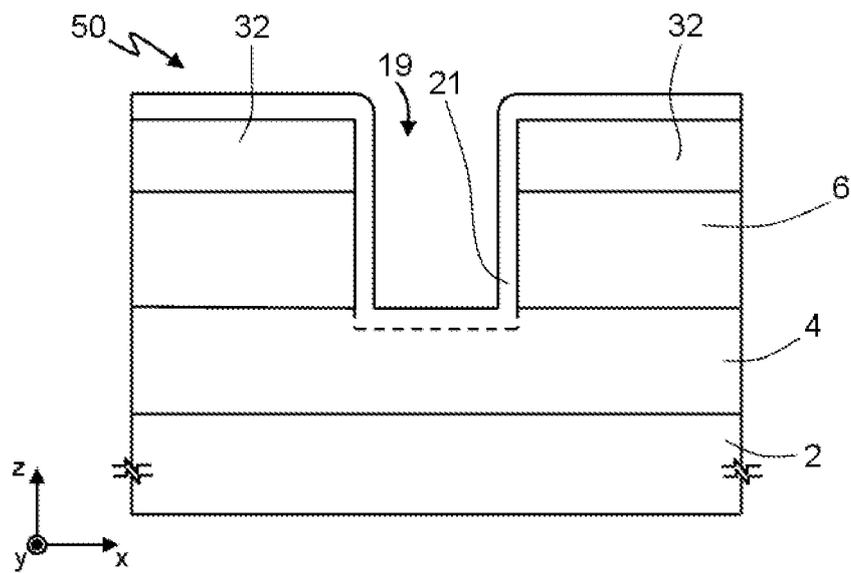


Fig.4B

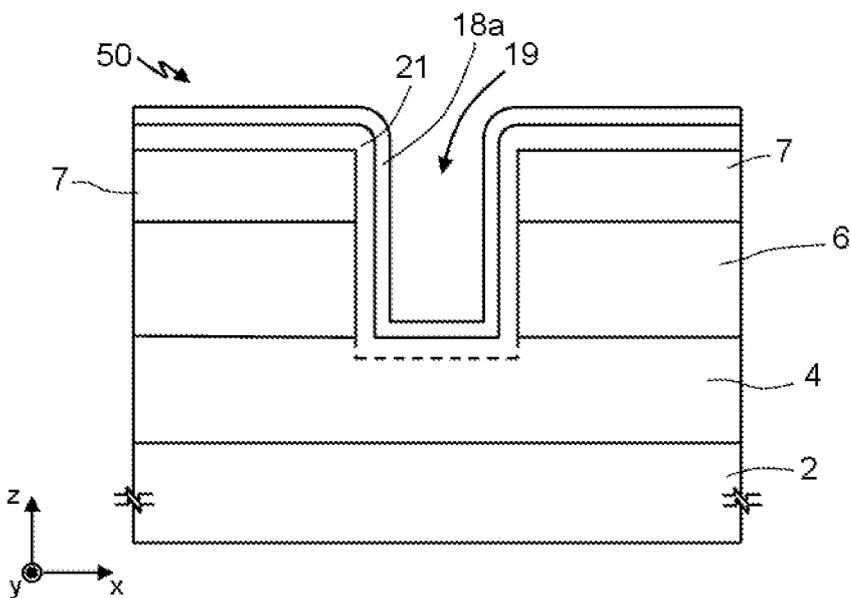


Fig.4C

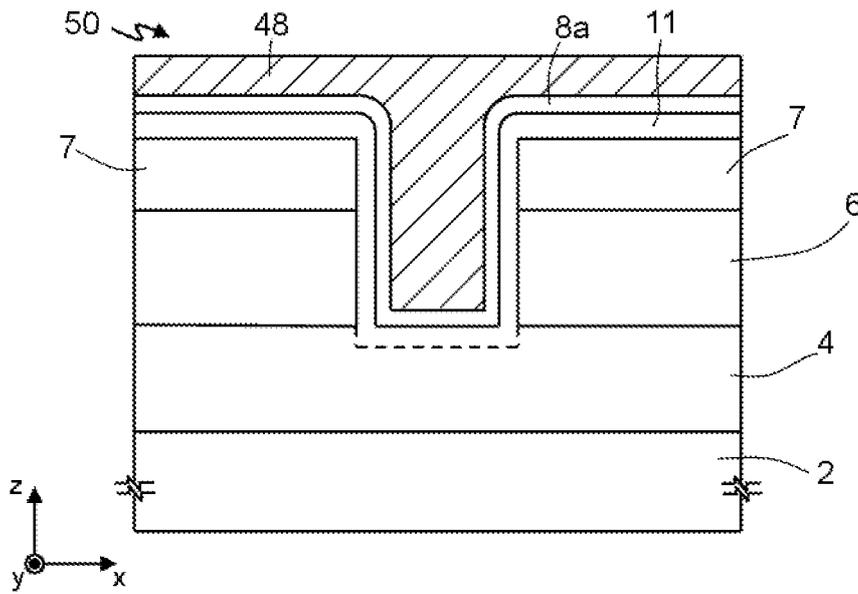


Fig.4D

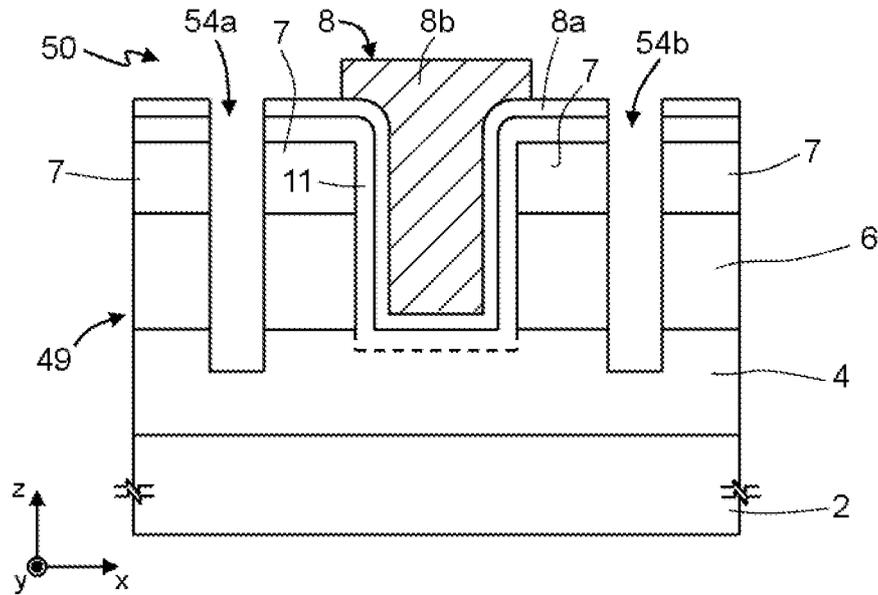


Fig.4E

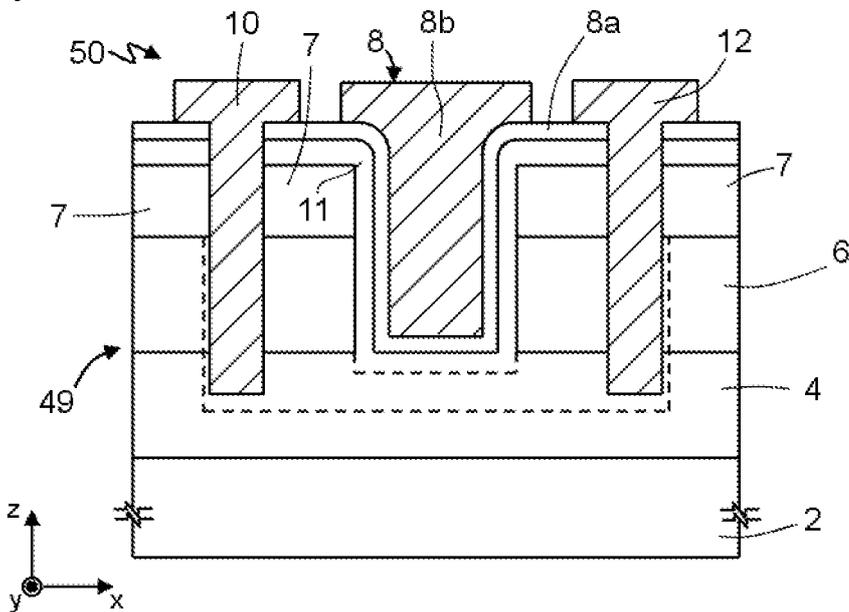


Fig.4F

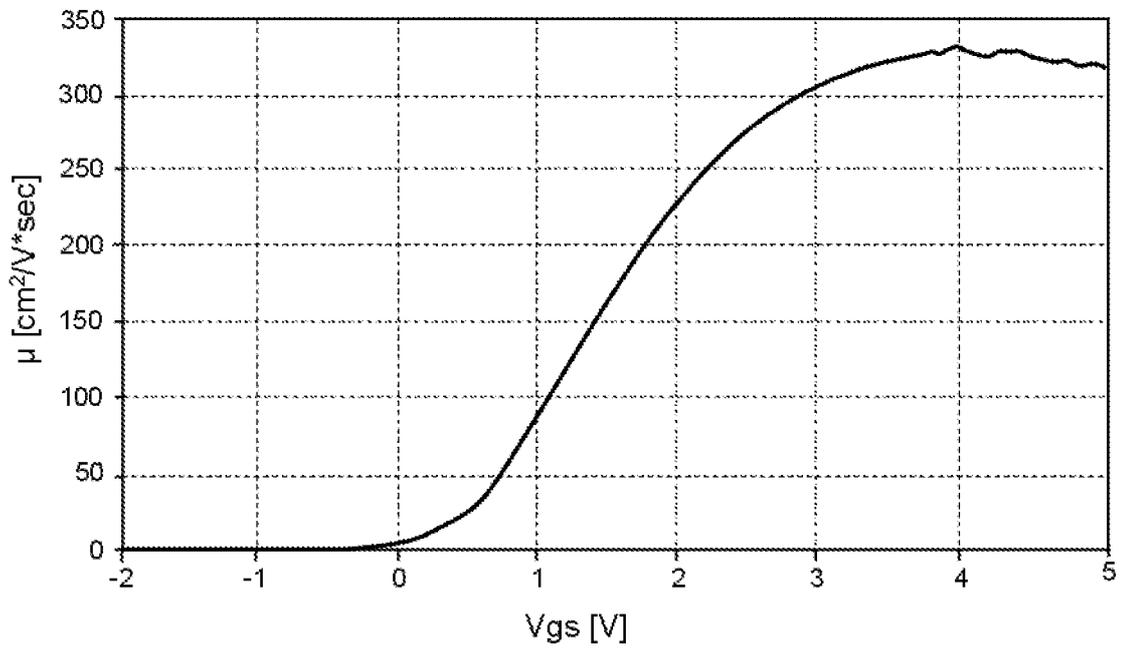


Fig.5

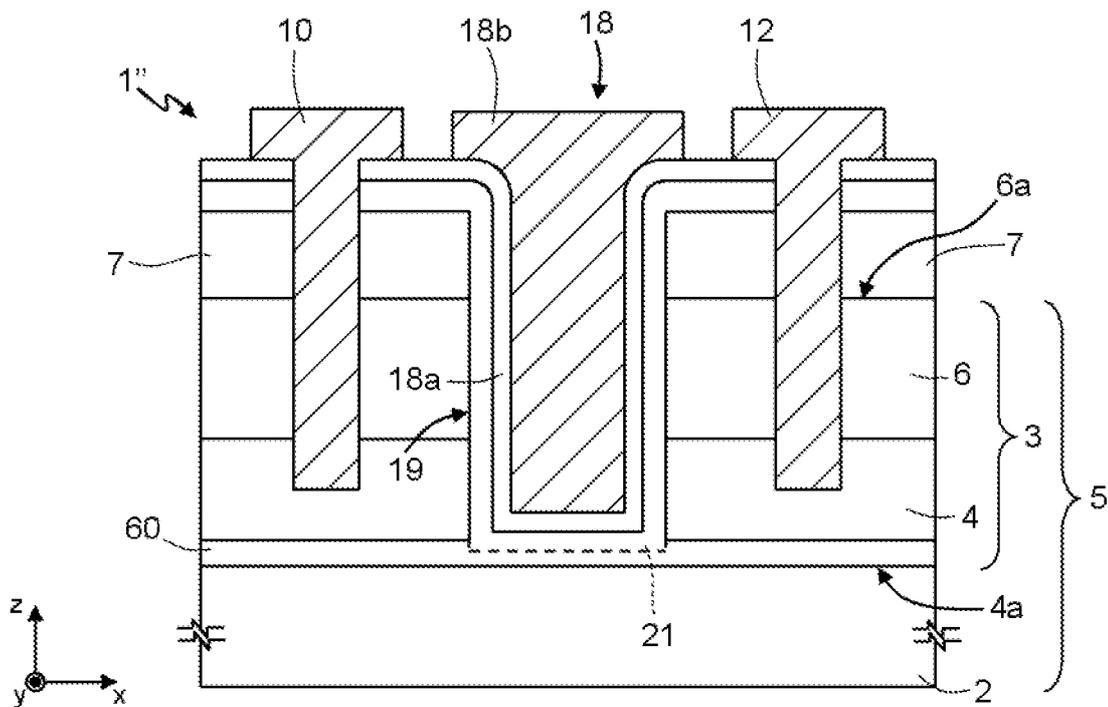


Fig.6