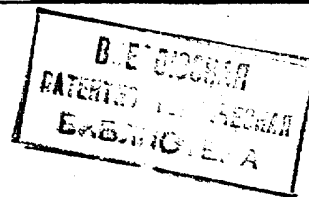




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ



ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4302083/24-24

(22) 15.07.87

(46) 15.12.88. Бюл. № 46

(72) Е.В.Колмыков, Э.С.Никулин,
Л.В.Тихомирова и М.В.Шмаков

(53) 681.335(088.8)

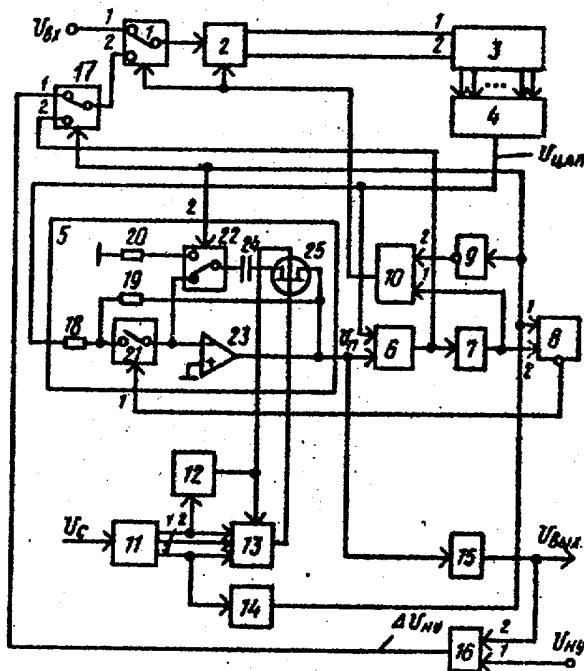
(56) Авторское свидетельство СССР
№ 507872, кл. G 06 G 7/18, 1975.

Авторское свидетельство СССР
№ 732905, кл. G 06 G 7/18, 1977.

(54) АНАЛОГО-ЦИФРОВОЙ ИНТЕГРАТОР

(57) Изобретение может найти применение при автоматизации различных технологических процессов. Целью изобретения является повышение точности записи начальных условий. Аналого-цифровой интегратор содержит первый переключатель 1, преобразователь 2

напряжение - частота, реверсивный счетчик 3, цифроаналоговый преобразователь 4, блок 5 "Слежение-хранение", первый блок 6 сравнения, нуль-орган 7, элемент И-НЕ 8, инвертор 9, элемент ИЛИ 10, источник 11 питания, пиковый детектор 12, сигнализатор 13 напряжений питания, реле 14 времени, буферный усилитель 15, второй блок 16 сравнения, второй переключатель 17. Сущность изобретения состоит в том, что в режиме записи начальных условий путем подачи питания на интегратор по сигналу реле времени происходит изменение структуры интегратора, в результате чего рассогласование между его выходным напряжением и сигналом начальных условий уменьшается до нуля. 1 ил.



(19) **SU** (11) **1444832** **A1**

Изобретение относится к автоматике и предназначено для формирования напряжения, пропорционального интегралу от входного сигнала. Оно может использоваться в системах автоматического управления различными объектами, когда требуются большие постоянные интегрирования.

Целью изобретения является повышение точности записи начальных условий в интегратор.

На чертеже приведена схема аналого-цифрового интегратора.

Интегратор содержит первый переключатель 1, преобразователь 2 напряжение - частота, реверсивный счетчик 3, цифроаналоговый преобразователь 4, блок 5 "Слежение-хранение", первый блок 6 сравнения, нуль-орган 7, элемент И-НЕ 8, инвертор 9, элемент ИЛИ 10, источник 11 питания, пиковый детектор 12, сигнализатор 13 напряжений питания, реле 14 времени, буферный усилитель 15, второй блок 16 сравнения, второй переключатель 17.

Блок 5 "Слежение-хранение" содержит первый и второй масштабные резисторы 18 и 19, зарядный резистор 20, два переключателя 21 и 22, операционный усилитель 23, запоминающий конденсатор 24, МОП-транзистор 25.

Для рассматриваемого интегратора характерны следующие режимы работы: интегрирование, восстановление информации после сбоя счетчика и кратковременных перерывов в подаче питания и запись начальных условий.

В режиме интегрирования устройство работает после окончания переходных процессов в цепях питания и прихода реле 14 времени во включенное состояние, характеризующееся тем, что его выходной сигнал имеет единичное значение, по которому переключатели 17, 22 удерживаются в нижнем положении. При этом выходные напряжения источника 11 питания имеют номинальные значения и сигнализатор 13 напряжений питания и пиковый детектор 12 переводят МОП-транзистор 25 в открытое состояние, в результате чего запоминающий конденсатор 24 подключается к выходу операционного усилителя 23.

Исходное состояние контура восстановления информации, включающего в себя блок 5 "Слежение-хранение", первый блок 6 сравнения, нуль-орган 7, и элементы И-НЕ 8 и ИЛИ 10, соответствует

равенству абсолютных значений выходных напряжений цифроаналогового преобразователя 4 ($U_{цАП}$) и блока 5 "Слежение-хранение" ($U_{п}$), в результате чего выходные сигналы нуль-органа 7 и элемента ИЛИ 10 имеют нулевые значения и переключатель 1 соединяет вход преобразователя 2 напряжение-частота с входом устройства ($U_{вх}$), а элемент И-НЕ 8 удерживает ключ 21 в замкнутом состоянии, и блок 5 "Слежение-хранение" работает в режиме слежения за напряжением с выхода цифроаналогового преобразователя 4.

При наличии входного сигнала $U_{вх} \neq 0$ преобразователь 2 напряжение-частота генерирует импульсы с частотой $f_{ц}$, пропорциональной $U_{вх}$, которые в зависимости от знака $U_{вх}$ поступают на входы "+" или "-" реверсивного счетчика 3. За каждый период работы преобразователя 2 в счетчике 3 фиксируются величина и знак приращения интеграла входного напряжения $U_{вх}$, т.е. осуществляется квантование интеграла входного сигнала по уровню. Таким образом, в счетчике 3 формируется цифровой

код N , характеризующий $\int_t U_{вх} dt$, кото-

рый с помощью цифроаналогового преобразователя 4 преобразуется в эквивалентное электрическое напряжение.

При нормальной работе аналого-цифрового интегратора (без сбоя счетчика) блок 5 "Слежение-хранение" находится в режиме слежения за сигналом с выхода цифроаналогового преобразователя 4, причем скорость слежения выбирается выше максимальной скорости изменения напряжения на выходе преобразователя 4, а приведенная к входу блока 6 сравнения зона нечувствительности нуль-органа 7 не менее одного кванта сигнала с выхода преобразователя 4 и контур восстановления информации находится в исходном состоянии, рассмотренном выше.

Если в процессе интегрирования (или хранения интеграла при $U_{вх} = 0$) произойдет сбой счетчика 3, то из-за ограниченной скорости слежения блока 5 "Слежение-хранение" сигналы на входах блока 6 сравнения отличаются на величину, превышающую зону нечувствительности. На выходе блока 6 сравнения возникает напряжение, знак которого определяется рассогласованием

сигналов $U_{цАп}$ и U_n . При этом нуль-орган 7 формирует независимо от знака рассогласования единичное значение логического сигнала, по которому элемент И-НЕ 8 переводит ключ 21 в разомкнутое состояние, и блок 5 "Слежение-хранение" переходит в режим поддержания напряжения, предшествующего сбросу счетчика 3 (режим хранения).

Одновременно по единичному значению выходного сигнала элемента ИЛИ 10 переключатель 1 соединяет вход преобразователя 2 напряжение-частота через переключатель 17 с выходом блока 6 сравнения. Под действием сигнала с выхода блока 6 сравнения преобразователь 2 восстанавливает информацию в счетчике 3, т.к. подача импульсов на один из входов счетчика 3 осуществляется до тех пор, пока разность напряжений с выхода блока 5 "Слежение-хранение" и цифроаналогового преобразователя 4 не снизится до величины, при которой произойдет отключение нуля-органа 7. После этого выходной сигнал нуля-органа 7 принимает нулевое значение, а следовательно, переключатель 1 подключает вход преобразователя 2 к входу устройства ($U_{вх}$), ключ 21 переходит в замкнутое состояние, а блок 5 "Слежение-хранение" - в режим слежения за сигналом $U_{цАп}$, и схема возвращается в прежнее состояние, обеспечивая дальнейшее формирование интеграла от входного сигнала $U_{вх}$.

Для уменьшения погрешности интегратора, связанной с изменением потенциала на запоминающем конденсаторе 24 при работе блока 5 "Слежение-хранение" в режиме хранения, необходимо увеличивать частоту преобразователя 2 напряжение-частота, т.е. сокращать время восстановления информации. Это достигается тем, что при срабатывании нуля-органа 7 преобразователь 2 сигналом, поступающим на вход перестройки частоты с нуля-органа 7 через элемент ИЛИ 10, перестраивается на повышенную частоту следования импульсов $f_{сЛ} \gg f_{и}$.

Работа интегратора в режиме восстановления информации при кратковременных перерывах питания происходит следующим образом.

При исчезновении напряжения U_c в питающей сети выходные напряжения источника 11 питания уменьшаются до нулевых уровней с различными постоян-

ными времени. Пока они близки к номинальным значениям, сигнализатор 13 напряжений питания поддерживает МОП-транзистор 25 в открытом состоянии. Но как только хотя бы одно из выходных напряжений источника 11 питания выйдет из допустимой зоны, выходной сигнал сигнализатора 13 релейно изменяет свою полярность, что приводит к закрыванию МОП-транзистора 25. В результате этого запоминающий конденсатор 24 оказывается отключенным от операционного усилителя 23 и напряжение на нем за время перерыва питания изменяется относительно первоначального уровня (U_0) на незначительную величину.

Поскольку сигнализатор 13 напряжений питания обеспечивает отключение запоминающего конденсатора 24 при условии выхода из допустимой зоны хотя бы одного напряжения питания, нарушения нормальных состояний узлов интегратора, возникающие после этого, не приводят к изменению заряда на запоминающем конденсаторе. Необходимые значения напряжений на подложке МОП-транзистора 25 и на выходе сигнализатора 13 сохраняются в течение перерыва питания за счет пикового детектора 12. Кратковременные перерывы питания не приводят к запуску реле времени 14, и состояние переключателей 17 и 22 в этом режиме соответствует исходному.

Появление напряжения U_c в питающей сети после кратковременного его исчезновения вызывает увеличение выходных напряжений источника 11 питания от нулевых значений до номинальных. При этом состояние сигнализатора 13, соответствующее закрытому МОП-транзистору 25, сохраняется до тех пор, пока хотя бы одно из этих напряжений не находится вне допустимой зоны. Как только последнее из них примет допустимое значение, при котором на все узлы интегратора поступают напряжения питания, близкие к номинальным, сигнализатор 13 релейно изменяет полярность своего выходного сигнала, МОП-транзистор 25 открывается и на выходе блока 5 "Слежение-хранение" устанавливается напряжение U_n' , определенное потенциалом на конденсаторе 24 и близкое по значению напряжению U_0 , которое было на нем до перерыва в подаче питания. Если $U_{цАп} \neq U_n'$, то срабатывает

нуль-орган 7 и в интеграторе происходит восстановление информации подобно тому, как это имеет место при сбоях счетчика.

Работа интегратора в режиме записи 5 начальных условий происходит следующим образом.

Если после длительного нахождения генератора в обесточенном состоянии он 10 подключается к питающей сети, то в первый момент времени выходной сигнал реле 14 времени имеет нулевое значение. При этом переключатели 17 и 22 устанавливаются в верхнее положение, 15 а переключатели 1 и 21 - в нижнее независимо от состояния нуля-органа 7. Рассогласование $\Delta U_{нч} = U_{нч} - U_{вых}$ с выхода второго блока 16 сравнения поступает через переключатели 17 и 1 на вход 20 преобразователя 2 напряжение - частота, который настраивается (по входу перестройки частоты) на повышенную частоту следования импульсов ($f_{сА} \gg f_{и}$) сигналом с элемента ИЛИ 10, принимающим 25 в этом случае единичное значение за счет инвертора 9.

По нулевому значению сигнала реле 14 времени переключатель 22 отключает конденсатор 24 от инвертирующего входа 30 усилителя 23 и подключает его к резистору 20, в результате чего блок 5 "Слежение-хранение" переходит в режим аналогового инвертора, коэффициент передачи которого определяется отношением 35 сопротивлений резисторов 19 и 18. Конденсатор 24 при этом обеспечивает выходное напряжение усилителя 23, заряжаясь через резистор 20, переключатель 22 и открытый МОП-транзистор 25. 40 В результате в этом режиме преобразователь 2 напряжение - частота, работающая на повышенной частоте $f_{сА}$, обеспечивает быстрое изменение кода в счетчике 3 до тех пор, пока рассогласование $\Delta U_{нч}$ на выходе блока 16 сравнения не станет равным нулю, т.е. до выполнения условия $U_{вых} = U_{нч}$. Время, которое требуется для достижения этого условия (т.е. фактическое время за-50 писи начальных условий $t_{нч}$) определяется в основном частотой импульсов $f_{сА}$ на выходе преобразователя 2 и значением записываемого в счетчик 3 кода.

Обеспечение нормальной работы инте-55 гратора в режиме записи начальных условий связано с выполнением соотношения $\tau_{рв} \gg t_{нч\max}$ и $\tau_{рв} \gg \tau_3$, где $\tau_{рв}$ -

временная задержка, формируемая реле 14 времени, τ_3 - постоянная времени заряда конденсатора 24. При выполнении этих соотношений конденсатор 24 в конце выдержки времени $\tau_{рв}$ оказывается заряженным до уровня выходного напряжения ($U_{н}$) усилителя 23, соответствующего условию $U_{вых} = U_{нч}$, а напряжение на выходе блока 6 сравнения близко к нулевому уровню (т.к. $U_{н} = U_{цАн}$) и выходной сигнал нуля-органа 7 в конце $\tau_{рв}$ имеет нулевое значение.

После окончания задержки $\tau_{рв}$ выход-ной сигнал реле 14 времени принимает единичное значение, что приводит к изменению состояния переключателей 17, 22 и 1, и интегратор переходит в режим интегрирования входного сигнала. При этом выходное напряжение блока 5 "Слежение-хранение" не изменяется, так как левая обкладка конденсатора 24 переключается между точками, напряжения в которых практически равны нулю (ток заряда конденсатора отсутствует, усилитель 23 работает в линейном режиме и потенциал на его инвертирующем входе определяется смещением нуля усилителя, т.е. не превышает нескольких милливольт).

За счет того, что в режиме записи начальных условий конденсатор 24 выключается из цепи отрицательной обратной связи усилителя 23 и заряжается через резистор 20, а в конце задержки $\tau_{рв}$ "безударно" подключается к усилителю 23, достигается безынерционность блока "Слежение-хранение" и устраняется самовозбуждение аналого-цифрового интегратора в этом режиме, в результате чего исключаются динамические составляющие погрешности записи начальных условий, связанные с указанными факторами. Погрешность предложенного интегратора в этом режиме определяется практически только блоком 16 сравнения (его смещением нуля) и неидеальностью входных цепей.

Ф о р м у л а и з о б р е т е н и я

Аналого-цифровой интегратор, содержащий первый переключатель, первый информационный вход которого является входом интегратора, а выход соединен с информационным входом преобразователя напряжение - частота, вход перестройки частоты которого соединен с

управляющим входом первого переключателя, а первый и второй выходы соединены соответственно с суммирующим и вычитающим входами реверсивного счетчика, выходы которого соединены с соответствующими цифровыми входами цифроаналогового преобразователя, выход которого соединен с первым входом первого блока сравнения, второй вход которого соединен с выходом блока "Слежение-хранение", источник питания, первый, второй и третий выходы которого соединены с соответствующими сигнальными входами сигнализатора напряжений питания, причем первый выход источника питания соединен с входом пикового детектора, выход которого соединен с входом питания сигнализатора напряжений питания и с входом задания опорного напряжения блока "Слежение-хранение", вход хранения информации которого соединен с выходом сигнализатора напряжений питания, реле времени, выход которого соединен с первым входом элемента И-НЕ и с управляющим входом второго переключателя, выход элемента И-НЕ соединен с входом "Слежение-хранение" блока "Слежение-хранение", о т л и ч а ю щ и й с я тем, что, с целью повышения точности записи начальных условий, в не-

го введены элемент ИЛИ, инвертор, нуль-орган, буферный усилитель и второй блок сравнения, причем второй информационный вход первого переключателя соединен с выходом второго переключателя, первый информационный вход которого соединен с выходом второго блока сравнения, первый вход которого соединен с входом задания начальных условий интегратора, а второй вход соединен с выходом буферного усилителя и является выходом интегратора, вход буферного усилителя соединен с выходом блока "Слежение-хранение", выход первого блока сравнения соединен с входом нуль-органа и с вторым информационным входом второго переключателя, выход нуль-органа соединен с вторым входом элемента И-НЕ и с первым входом элемента ИЛИ, второй вход которого соединен с выходом инвертора, вход которого соединен с выходом реле времени и с входом управления коэффициентом передачи блока "Слежение-хранение", сигнальный вход которого соединен с выходом цифроаналогового преобразователя, вход реле времени соединен с третьим выходом источника питания, выход элемента ИЛИ соединен с управляющим входом первого переключателя.

Составитель В.Алекперов

Редактор М.Циткина

Техред М.Дидык

Корректор Н.Король

Заказ 6509/51

Тираж 704

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4