



(12) 实用新型专利

(10) 授权公告号 CN 202995201 U

(45) 授权公告日 2013. 06. 12

(21) 申请号 201220745769. 2

(22) 申请日 2012. 12. 28

(73) 专利权人 北京京东方光电科技有限公司

地址 100176 北京市大兴区经济技术开发区
西环中路 8 号

(72) 发明人 张家祥 郭建

(74) 专利代理机构 北京同达信恒知识产权代理
有限公司 11291

代理人 黄志华

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G02F 1/1343 (2006. 01)

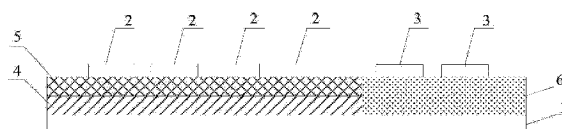
权利要求书1页 说明书5页 附图3页

(54) 实用新型名称

一种阵列基板及显示装置

(57) 摘要

本实用新型公开了一种阵列基板及显示装置,用以实现准确测量像素电极之间的间距。本实用新型提供的阵列基板包括:基板、形成在基板显示区域呈矩阵排列的像素电极,以及形成在基板外围区域的与所述像素电极结构相同的,用于检测相邻像素电极之间间距的多个检测电极;该检测电极下方设置有反射金属层;所述像素电极与所述基板的之间的距离,等于所述检测电极与所述基板之间的距离。



1. 一种阵列基板,包括基板、形成在基板显示区域呈矩阵排列的像素电极,以及形成在基板外围区域的与所述像素电极结构相同的,用于检测相邻像素电极之间间距的多个检测电极;该检测电极下方设置有反射金属层;其特征在于,所述像素电极与所述基板的之间的距离,等于所述检测电极与所述基板之间的距离。

2. 根据权利要求1所述的阵列基板,其特征在于,还包括:位于基板与像素电极之间的栅极绝缘层,位于栅极绝缘层与像素电极之间的钝化保护层;所述反射金属层的厚度等于所述栅极绝缘层和钝化保护层厚度之和。

3. 根据权利要求1所述的阵列基板,其特征在于,还包括:位于基板与像素电极之间的栅极绝缘层,位于栅极绝缘层与像素电极之间的钝化保护层;以及位于基板与检测电极之间的绝缘层;所述反射金属层和绝缘层的厚度之和等于所述栅极绝缘层和钝化保护层厚度之和。

4. 根据权利要求3所述的阵列基板,其特征在于,所述绝缘层位于所述反射金属层之上,该绝缘层与所述钝化保护层同层设置。

5. 根据权利要求3所述的阵列基板,其特征在于,所述绝缘层位于所述反射金属层之下,该绝缘层与所述栅极保护层同层设置。

6. 根据权利要求4所述的阵列基板,其特征在于,所述反射金属层的厚度等于栅极绝缘层的厚度,所述绝缘层的厚度等于所述钝化保护层的厚度。

7. 根据权利要求5所述的阵列基板,其特征在于,所述绝缘层的厚度等于所述栅极绝缘层的厚度,所述反射金属层的厚度等于所述钝化保护层的厚度。

8. 根据权利要求4所述的阵列基板,其特征在于,还包括位于栅极绝缘层下方的栅极扫描线,所述反射金属层与所述栅极扫描线同层设置。

9. 一种显示装置,其特征在于,包括权利要求1-8任一权项所述的阵列基板。

一种阵列基板及显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种阵列基板及显示装置。

背景技术

[0002] 在显示技术领域,如薄膜晶体管液晶显示(Thin Film Transistor-LiquidCrystal Display, TFT-LCD)技术领域,对于各种功能图案之间的间距的要求非常严格,相应地对间距的监控也是非常重要。

[0003] 这是因为,各种功能膜层都是通过对一整层膜层进行图形化工艺制作出来的。例如,基板显示区域呈矩阵排列的像素电极是通过预先设置在基板上的金属膜层或金属氧化物膜层进行图形化工艺制作而成,一般的像素电极占据像素区域的绝大部分,也就是说,相邻两个像素电极之间的距离很近,约 $5\mu\text{m}$ 左右。一旦像素电极之间的距离小于或大于 $5\mu\text{m}$,很有可能引起各种不良现象,如当像素电极之间的距离低于 $5\mu\text{m}$,很有可能使得像素电极之间发生短路,引起信号的串扰,导致显示装置工作异常。因此,制作出像素电极之间的间距准确的显示装置至关重要。因此,在制作过程中对间距的监控也非常重要。

[0004] 目前,在制作像素电极的过程中,通过关键尺寸(Critical Dimension,CD)测试机(也称 CD 测试机)对像素电极之间的间距进行监控,由于 CD 测试机对显示区域的像素电极之间的间距难以准确检测,一般是通过在阵列基板外围区域设置与像素电极结构相同的多个电极,例如可以设置 8×8 的电极,该检测电极和像素电极在同一次制作工艺中完成,且制作的像素电极的大小、形状都相同,该电极可以称为检测电极;通过检测外围区域的检测电极之间的间距,来反映显示区域像素电极之间的间距。

[0005] 只有外围区域的检测电极之间的间距等于像素电极之间的间距,才能保证对像素电极之间的间距检测的准确性。

[0006] 现有技术,在形成像素电极的过程中形成外围区域的检测电极,也就是说像素电极的厚度等于检测电极的厚度,在形成检测电极之前还包括形成位于基板上的反射金属层。该反射金属层的光线反射率较高,使得 CD 检测机检测出较清晰的图像,得到较准确的检测电极之间的间距。

[0007] 如图 1 为现有技术像素电极区域的阵列基板剖面图。阵列基板包括:基板 10、位于基板 10 上的栅极绝缘层 20,以及位于栅极绝缘层 20 上的钝化保护层 30,位于钝化保护层 30 上的像素电极 40。

[0008] 图 2 为现有技术检测电极区域的阵列基板剖面图。阵列基板包括:基板 10、位于基板 10 上的反射金属层 50,以及位于反射金属层 50 上的栅极绝缘层 20,位于栅极绝缘层 20 上的钝化保护层 30,位于钝化保护层 30 上的检测电极 60。

[0009] 由图 1 和图 2 可知,像素电极 40 与基板 10 之间的距离小于检测电极 60 与基板 10 之间的距离。这样会使得在制作像素电极和检测电极的过程中,因曝光机与待形成像素电极的区域之间的距离不等于与待形成检测电极的区域之间的距离,导致形成的间距不相同,也就导致 CD 检测机测出的检测电极之间的间距无法准确反映像素电极之间的间距。当

像素电极之间的间距已经不正常的情况下,检测出像素电极的间距正常而导致批量生产出工作异常的显示装置。

实用新型内容

[0010] 本实用新型实施例提供一种阵列基板及显示装置,用以实现准确测量像素电极之间间距。

[0011] 本实用新型实施例提供一种阵列基板包括:基板、形成在基板显示区域呈矩阵排列的像素电极,以及形成在基板外围区域的与所述像素电极结构相同的,用于检测相邻像素电极之间间距的多个检测电极;该检测电极下方设置有反射金属层;所述像素电极与所述基板之间的距离等于检测电极与所述基板之间的距离。

[0012] 较佳地,还包括:位于基板与像素电极之间的栅极绝缘层,位于栅极绝缘层与像素电极之间的钝化保护层;所述检测电极的厚度等于像素电极的厚度,所述反射金属层的厚度等于所述栅极绝缘层和钝化保护层厚度之和。

[0013] 较佳地,还包括:位于基板与像素电极之间的栅极绝缘层,位于栅极绝缘层与像素电极之间的钝化保护层;以及位于基板与检测电极之间的绝缘层;所述检测电极的厚度等于像素电极的厚度,所述反射金属层和绝缘层的厚度之和等于所述栅极绝缘层和钝化保护层厚度之和。

[0014] 较佳地,所述绝缘层位于所述反射金属层之上,该绝缘层与所述钝化保护层同层设置。

[0015] 较佳地,所述绝缘层位于所述反射金属层之下,该绝缘层与所述栅极保护层同层设置。

[0016] 较佳地,反射金属层的厚度等于栅极绝缘层的厚度,所述绝缘层的厚度等于所述钝化保护层的厚度。

[0017] 较佳地,所述绝缘层的厚度等于所述栅极绝缘层的厚度,所述反射金属层的厚度等于所述钝化保护层的厚度。

[0018] 较佳地,还包括位于栅极绝缘层下方的栅极扫描线,所述反射金属层与所述栅极扫描线同层设置。

[0019] 本实用新型实施例提供一种显示装置,包括所述阵列基板。

[0020] 综上所述,本实用新型实施例提供的阵列基板,外围区域设置的检测电极与基板之间的距离等于像素电极与基本之间的距离,在形成像素电极和检测电极的过程中,曝光机与待形成像素电极的区域之间的距离等于与待形成检测电极的区域之间的距离,曝光强度一致,使得形成的像素电极之间的间距等于检测电极之间的间距。检测电极之间的间距能够准确反映像素电极之间的间距。避免当像素电极之间的间距已经不正常,检测出间距正常;而导致批量生产出工作异常的显示装置。

附图说明

[0021] 图1为现有技术像素区域的阵列基板截面示意图;

[0022] 图2为现有技术外围检测电极区域的阵列基板截面示意图;

[0023] 图3为本实用新型实施例提供的阵列基板俯视示意图;

- [0024] 图 4 为本实用新型实施例一与图 3 所示的阵列基板对应的在 A-A' 向的截面图；
[0025] 图 5 为本实用新型实施例一与图 3 所示的阵列基板对应的在 B-B' 向的截面图；
[0026] 图 6 为本实用新型实施例一与图 3 所示的阵列基板对应的在 C-C' 向的截面图；
[0027] 图 7 为本实用新型实施例二与图 3 所示的阵列基板对应的在 B-B' 向的截面图；
[0028] 图 8 为本实用新型实施例三与图 3 所示的阵列基板对应的在 B-B' 向的截面图。

具体实施方式

[0029] 本实用新型实施例提供了一种阵列基板及显示装置,用以实现准确测量像素电极之间间距。

[0030] 本实用新型实施例通过制作像素电极和检测电极水平面相等的阵列基板,保证制作像素电极和检测电极的曝光强度相同,制作出间距相同的多个像素电极和多个检测电极。

[0031] 一般情况下在外围区域制作 8x6 或 8x8 的与像素电极的结构、间距等参数相同的检测电极;也就是制作出和像素电极完全相同的检测电极,像素电极之间的间距用检测电极之间的间距反映,方便 CD 检测机的测量。

[0032] 下面以制作 TFT-LCD 的阵列基板为例说明。

[0033] 本实用新型提供的阵列基板整体包括:基板、形成在基板显示区域呈矩阵排列的像素电极,以及形成在基板外围区域的与所示显示区域的像素电极结构相同的,用于检测相邻像素电极之间间距的多个检测电极;该检测电极下方设置有反射金属层;所述像素电极与所示基板之间的距离等于检测电极与所示基板之间的距离。

[0034] 下面通过不同的实施例说明。

[0035] 参见图 3,阵列基板包括:

[0036] 基板 1;

[0037] 形成在基板 1 显示区域(如图 3 中虚线围成的区域)的多个呈矩阵排列的像素电极 2;

[0038] 形成在基板 1 外围区域的多个呈矩阵排列的检测电极 3。

[0039] 该阵列基板保证像素电极 2 与基板 1 的上表面之间的距离等于检测电极 3 与基板 1 的上表面之间的距离;

[0040] 实施例一:

[0041] 参见图 4 为图 3 所示的在 A-A' 向的阵列基板截面图,包括:

[0042] 基板 1;位于基板 1 上的栅极绝缘层 4;位于栅极绝缘层 4 上方的钝化保护层 5;位于钝化保护层 5 上方的像素电极 2;

[0043] 像素电极 2 上表面与基板 1 的上表面之间的距离 $h=h_1+h_2+h_3$, h_1 为栅极绝缘层 4 的厚度, h_2 为钝化保护层 5 的厚度, h_3 为像素电极 2 的厚度。

[0044] 参见图 5 为图 3 所示的在 B-B' 向的阵列基板的截面图,包括:

[0045] 基板 1;位于基板 1 上的反射金属层 6;位于反射金属层 6 上方的检测电极 3;

[0046] 检测电极 3 上表面与基板 1 的上表面之间的距离 $h'=h_4+h_5$, h_4 为反射金属层 6 的厚度, h_5 为检测电极 3 的厚度。

[0047] 本实用新型实施例提供的阵列基板, $h=h'$ 。

[0048] 较佳地,像素电极 2 的厚度等于检测电极 3 的厚度,即 $h_3=h_5$ 。反射金属层 6 的厚度 h_4 等于栅极绝缘层 4 的厚度与钝化保护层 5 的厚度之和 h_1+h_2 ($h_4=h_1+h_2$)。

[0049] 在具体实施过程中,像素电极和检测电极是在同一次制图工艺中形成,也就是说,像素电极和检测电极是在厚度相同的同一导电膜层上通过图形化工艺形成的,厚度相同,也就是说, $h_3=h_5$ 。

[0050] 在具体实施过程中,在制作栅极绝缘层和钝化保护层时,保留显示区域的部分,去除外围区域位于反射金属层上方的部分,露出反射金属层。

[0051] 所述反射金属层可以是单独形成的一定厚度的膜层。或者与阵列基板上其他功能的金属膜层同时形成。

[0052] 参见图 6 为图 3 所示的阵列基板在 B-B' 向的截面图,同时包含图 4 和图 5 所示的阵列基板结构。可以得到,像素电极 2 与基板 1 之间的距离等于检测电极 3 与基板 1 之间的距离。

[0053] 较佳地,阵列基板的栅极绝缘层下方还设置有栅极和栅极扫描线,栅极和栅极扫描线同层设置且同一次工艺形成。本实用新型实施例提供的反射金属层可以与栅极(或栅极扫描线)同时形成,也就是与栅极(栅极扫描线)同一次制作工艺中形成。形成的材料相同,厚度相同。

[0054] 较佳地,所述反射金属层可以为单层的铝层、钼层,或铜层等,或者为至少两种金属的合金。或者为铝层、钼层,或铜层中的至少两种不同金属形成的两层金属层。

[0055] 所述像素电极和检测电极为透明导电膜层,例如铟锡氧化物 ITO 或银锌氧化物 ITO。

[0056] 实施例二:

[0057] 图 3 所示的阵列基板在 A-A' 向的截面图与图 4 所示的截面图相同。

[0058] 图 3 所示的阵列基板在 B-B' 向的截面图与图 5 所示的截面图不同。

[0059] 与实施例一相比,检测电极下方还设置有绝缘层。实施例二绝缘层设置在反射金属层的上方。

[0060] 参见图 7,为图 3 所示的阵列基板在 B-B' 向的截面图,包括:

[0061] 基板 1;位于基板 1 上的反射金属层基板 6;反射金属层基板 6 上的绝缘层 7;绝缘层 7 上的检测电极 3;

[0062] 检测电极 3 上表面与基板 1 的上表面之间的距离 $h' = h_4 + h_5 + h_6$, h_4 为反射金属层 6 的厚度, h_5 为检测电极 3 的厚度, h_6 为绝缘层 7 的厚度; $h_4 + h_5 + h_6 = h_1 + h_2 + h_3$ 。

[0063] 较佳地,绝缘层 7 的厚度 h_6 等于钝化保护层 5 的厚度 h_2 ($h_2=h_6$);像素电极 2 的厚度 h_3 等于检测电极 3 的厚度 h_5 ($h_3=h_5$);栅极绝缘层 4 的厚度 h_1 等于反射金属层 h_4 的厚度 ($h_1=h_4$)。

[0064] 在具体实施过程中,像素电极与检测电极同一次制作工艺形成,钝化保护层和绝缘层在同一次制图工艺中形成。本实用新型并没有在增加任何工艺流程。

[0065] 实施例三:

[0066] 图 3 所示的阵列基板在 A-A' 向的截面图与图 4 所示的截面图相同。

[0067] 图 3 所示的阵列基板在 B-B' 向的截面图与图 5 所示的截面图不同。

[0068] 相比较实施例二,绝缘层设置在反射金属层的下方。

[0069] 参见图 8, 为图 3 所示的阵列基板在 B-B' 向的截面图, 包括:

[0070] 基板 1; 位于基板 1 上的绝缘层 7; 位于绝缘层 7 上的反射金属层基板 6; 位于反射金属层 6 上的检测电极 3;

[0071] 检测电极 3 上表面与基板 1 的上表面之间的距离 $h' = h_4 + h_5 + h_6$, h_4 为反射金属层 6 的厚度, h_5 为检测电极 3 的厚度, h_6 为绝缘层 7 的厚度。 $h_4 + h_5 + h_6 = h_1 + h_2 + h_3$ 。

[0072] 较佳地, 绝缘层 7 的厚度 h_6 等于栅极绝缘层 4 的厚度 h_1 ($h_1 = h_6$); 反射金属层 6 的厚度 h_4 等于钝化保护层 5 的厚度 h_2 ($h_2 = h_4$); 像素电极 2 的厚度 h_3 等于检测电极 3 的厚度 h_5 ($h_3 = h_5$)。

[0073] 在具体实施过程中, 像素电极与检测电极在同一次制作工艺中形成, 栅极绝缘层与绝缘层 7 在同一次制作工艺中形成。

[0074] 本实用新型实施例所述的同一次制作工艺形成的结构, 也就是同层设置。同层设置的结构至少厚度和材料相同。

[0075] 本实用新型实施例所述的图形化或构图工艺也即经过掩膜、曝光、显影、光刻、刻蚀等过程。

[0076] 本实用新型上述三个实施例均保证像素电极与基板上表面之间的距离等于检测电极与基板上表面之间的距离。一般情况下, 在制作像素电极和检测电极的过程中, 对一整层金属膜层进行曝光时, 曝光机与像素电极之间的距离和与检测电极之间的距离相等, 对阵列基板上显示区域和外围区域的金属膜层的曝光强度相等, 显示区域像素电极之间的距离, 也即间距等于外围区域检测电极之间的间距。保证 CD 检测机检测到的检测电极之间的间距能够准确反映像素电极之间的间距。在具体实施过程中, 一旦像素电极之间的间距不符合预设值, 可以立即采取措施, 例如可以立即停止该步工艺的制作, 防止最终生产出的产品工作异常, 由于显示装置是批量生产, 一旦在某一个环节出现不良而未被准确检测出来, 将会导致产品的良品率下降, 造成巨大的经济损失。

[0077] 需要说明的是, 本实用新型仅是以像素电极下的栅极绝缘层和钝化保护层为例说明。像素电极下方的基板上设置的膜层不限于为栅极绝缘层和钝化保护层, 也可以是其他膜层, 膜层的数量不限于为两层。任何可以满足像素电极与基板之间的距离等于或近似等于检测电极与基板之间的距离, 使得曝光机与像素电极之间的距离等于曝光机与检测电极之间的距离, 都覆盖本实用新型的实用新型旨意。

[0078] 本实用新型实施例还提供一种显示装置, 包括上述实施例提供的阵列基板。显示装置可以是液晶面板、液晶显示器、液晶电视等。

[0079] 综上所述, 本实用新型实施例提供的阵列基板, 外围区域设置的检测电极与基板之间的距离等于像素电极与基本之间的距离, 在形成像素电极和检测电极的过程中, 曝光机与待形成像素电极的区域之间的距离等于与待形成检测电极的区域之间的距离时, 曝光强度一致, 使得形成的像素电极之间的间距等于检测电极之间的间距。检测电极之间的间距能够准确反映像素电极之间的间距。避免当像素电极之间的间距已经不正常的情况下, 检测出间距正常; 而导致批量生产出工作异常的显示装置。

[0080] 显然, 本领域的技术人员可以对本实用新型进行各种改动和变型而不脱离本实用新型的精神和范围。这样, 倘若本实用新型的这些修改和变型属于本实用新型权利要求及其等同技术的范围之内, 则本实用新型也意图包含这些改动和变型在内。

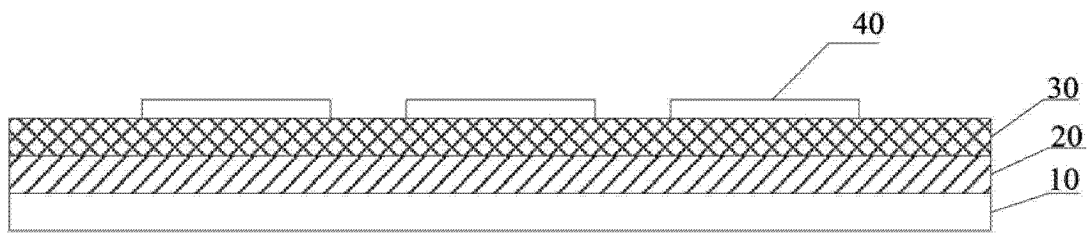


图 1

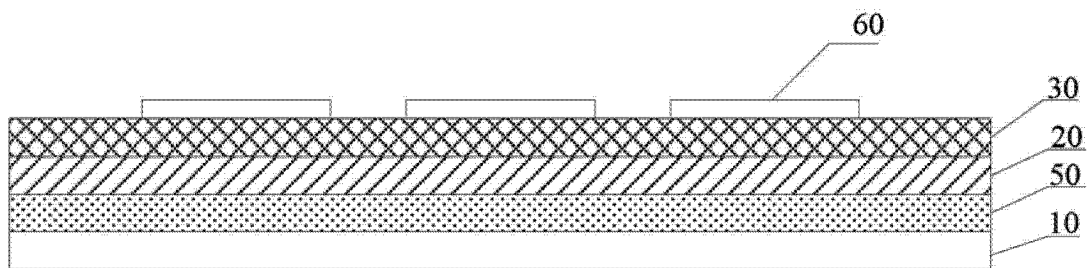


图 2

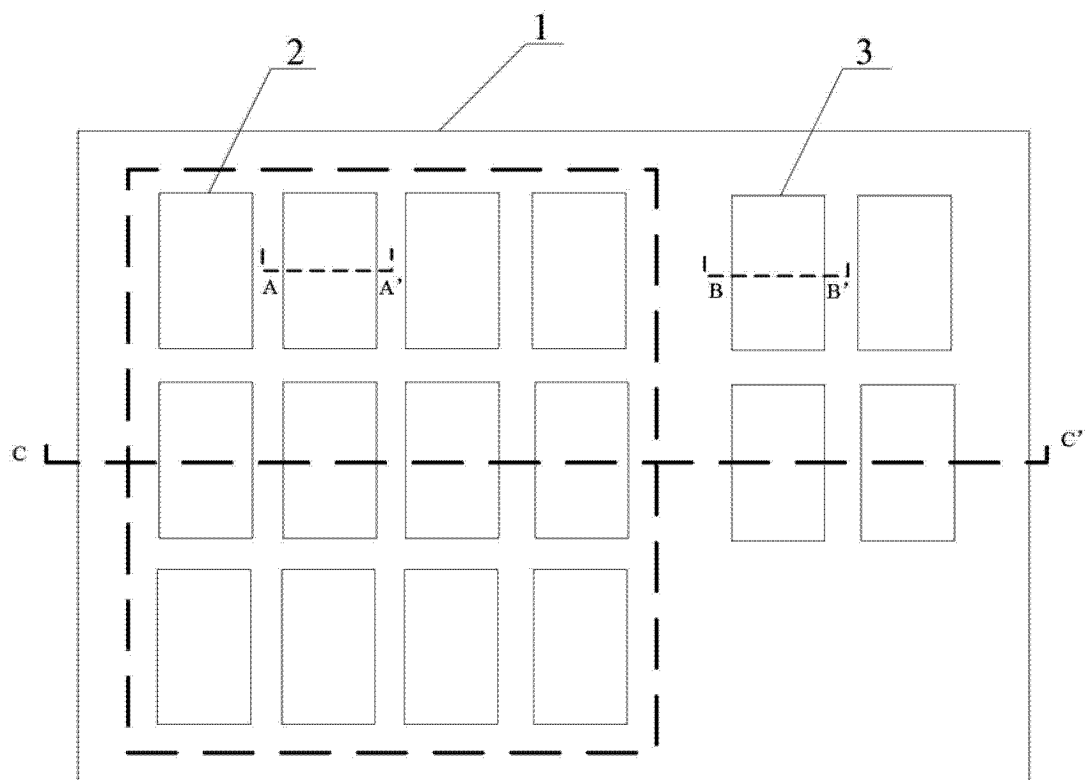


图 3

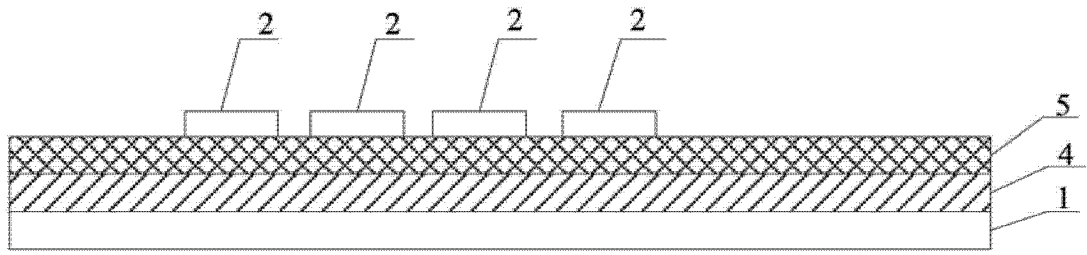


图 4

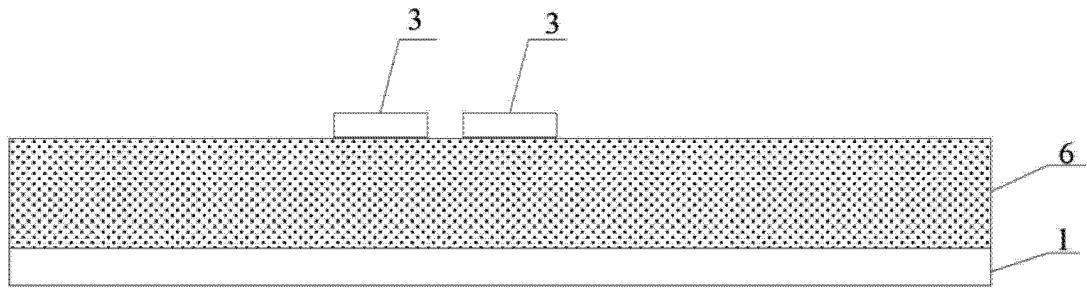


图 5

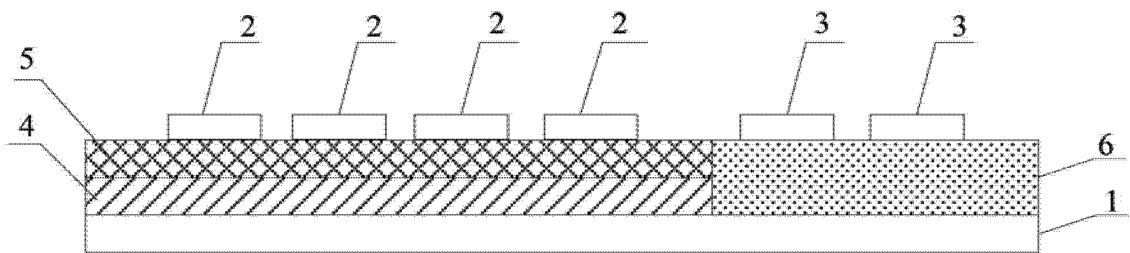


图 6

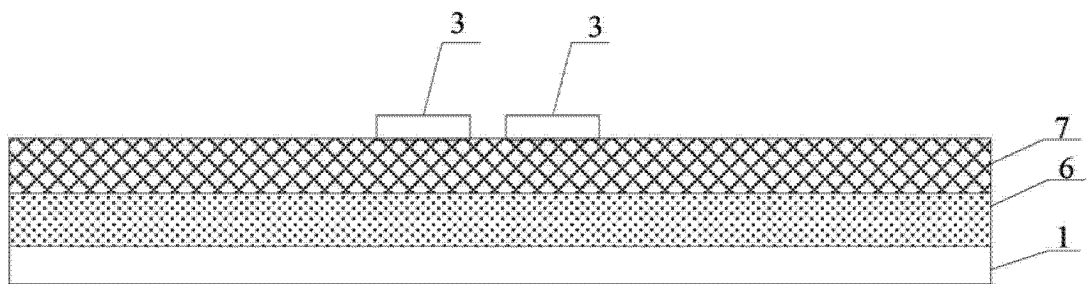


图 7

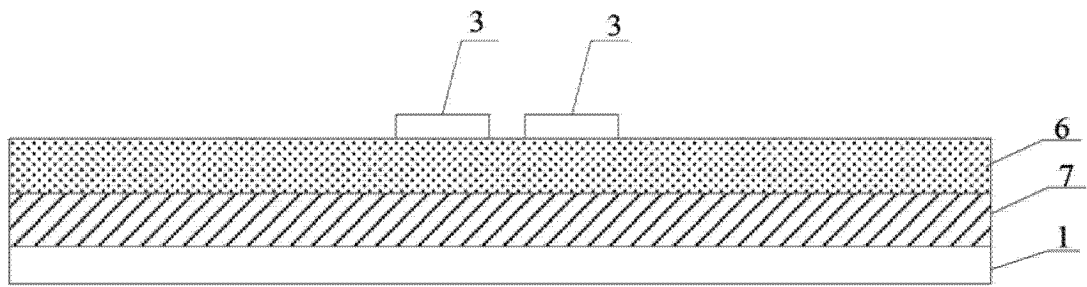


图 8