

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 6 月 24 日(24.06.2010)

PCT

(10) 国際公開番号
WO 2010/070845 A1

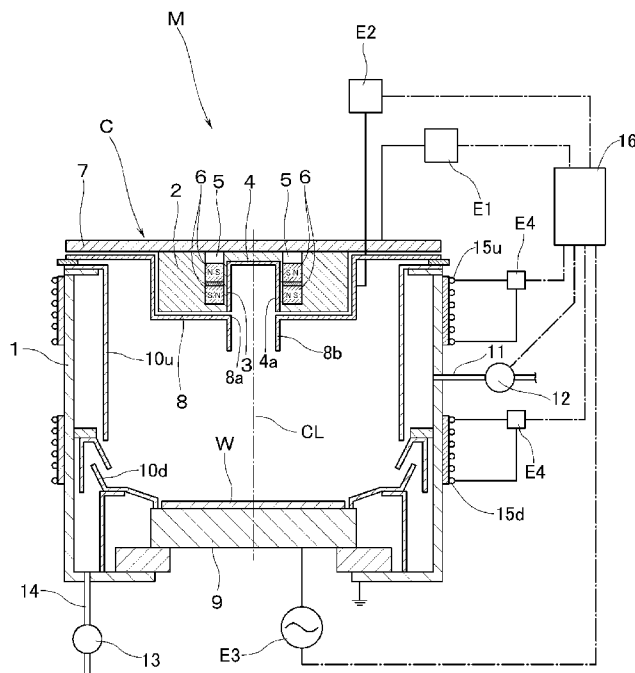
- (51) 国際特許分類:
C23C 14/34 (2006.01) H01L 21/285 (2006.01)
- (21) 国際出願番号: PCT/JP2009/006699
- (22) 国際出願日: 2009 年 12 月 8 日(08.12.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2008-318990 2008 年 12 月 15 日(15.12.2008) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社アルバック (ULVAC, INC.) [JP/JP]; 〒2538543 神奈川県茅ヶ崎市萩園 2 5 0 0 番地 Kanagawa (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 森本直樹 (MORIMOTO, Naoki) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0 - 1 4 株式会社アルバック 富士裾野工場内 Shizuoka (JP). 濱口純一 (HAM-AGUCHI, Junichi) [JP/JP]; 〒4101231 静岡県裾野市須山 1 2 2 0 - 1 株式会社アルバック 半導体技術研究所内 Shizuoka (JP).
- (74) 代理人: 特許業務法人青義 (SEIGA PATENT AND TRADEMARK CORPORATION); 〒1410031 東京都品川区西五反田 8 - 1 - 1 4 最勝ビル 9 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ,

[続葉有]

(54) Title: SPUTTERING DEVICE AND SPUTTERING METHOD

(54) 発明の名称: スパッタリング装置及びスパッタリング方法

【図1】



(57) Abstract: Disclosed is a sputtering device capable of forming a film having good coverage with respect to each fine hole with a high aspect ratio formed the surface of a substrate. This device is equipped with: a vacuum chamber (1) in which a substrate (W) is disposed; a cathode unit (C), which is disposed in the vacuum chamber facing the substrate, and which has a holder (2) on one face of which at least one concave part (3) is formed, with a target material (4) having a closed-bottom cylindrical shape being mounted from the bottom side thereof, and to which is attached a magnetic field generation means (6) that generates a magnetic field in the interior space of the target material; an anode shield (8) to which a positive potential is applied; a gas introduction means (12) which introduces a sputter gas into the vacuum chamber; a power supply which supplies power to the cathode unit; a vertical magnetic field generation means comprised of a power supply and a coil (15) which is provided on the wall surface of the vacuum chamber around the reference axis connecting the cathode unit and the substrate; and a control means (16) which controls the on/off of the introduction of the sputter gas from the gas introduction means.

(57) 要約:

[続葉有]

WO 2010/070845 A1



CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, 添付公開書類:
TD, TG).

— 国際調査報告（条約第 21 条(3)）

基板表面に形成した高アスペクト比の各微細ホールに対し被覆性よく成膜できるようにしたスパッタリング装置を提供する。基板Wが配置される真空チャンバ1と、真空チャンバ内で基板に対向配置され、ホルダ2の片面に形成された少なくとも1個の凹部3に有底筒状のターゲット材4をその底部側から装着すると共にターゲット材の内部空間に磁場を発生させる磁場発生手段6を組み付けてなるカソードユニットCと、正電位が印加されるアノードシールド8と、真空チャンバ内にスパッタガスを導入するガス導入手段12と、カソードユニットに電力投入する電源と、カソードユニットと基板とを結ぶ基準軸の回りで真空チャンバの壁面に設けたコイル15及び電源とからなる垂直磁場発生手段と、ガス導入手段からのスパッタガスの導入をオンオフ制御する制御手段16とを備える。

明 細 書

発明の名称：スパッタリング装置及びスパッタリング方法

技術分野

[0001] 本発明は、処理すべき基板表面に成膜するためのスパッタリング装置及びスパッタリング方法に関する。

背景技術

[0002] 半導体デバイス製作における成膜工程では、例えばスパッタリング（以下、「スパッタ」という）装置が用いられ、この用途のスパッタ装置には、近年の配線パターンの微細化に伴い、高アスペクト比の微細ホールに対して、処理すべき基板全面に亘って被覆性よく成膜できること、即ち、カバレッジの向上が強く要求されている。

[0003] 従来のスパッタ装置では、ターゲットの後方（スパッタ面と背向する側）に、交互に極性を変えて複数の磁石を設けた磁石組立体を配置し、この磁石組立体によりターゲットの前方（スパッタ面側）にトンネル状の磁場を発生させ、ターゲットの前方で電離した電子及びスパッタにより生じた二次電子を捕捉することで、ターゲットの前方での電子密度を高めてプラズマ密度を高くしている。

[0004] 上記種のスパッタ装置では、ターゲットのうち上記磁場の影響を受ける領域でターゲットが優先的にスパッタされる。このため、上記領域が放電の安定性やターゲットの使用効率の向上等の観点から例えばターゲット中央付近にあると、スパッタ時のターゲットのエロージョン量はその中央付近で多くなる。このため、基板の外周部では、ターゲットからスパッタされたターゲット材粒子（例えば金属粒子、以下、「スパッタ粒子」という）が傾斜した角度で入射、付着することになる。その結果、上記用途の成膜に用いた場合、特に基板の外周部でカバレッジの非対称性の問題が生じることが知られている。

[0005] 上記問題を解決するために、真空チャンバ内で基板が載置されるステージ

の上方に、ステージの表面と略平行に第1のターゲットを配置すると共に、ステージの斜め上方でステージ表面に対して斜めに第2のターゲットを配置したスパッタ装置、つまり、複数のカソードユニットを備えたものが例えば特許文献1で知られている。

[0006] 然し、上記特許文献1記載のように複数のカソードユニットを真空チャンバ内に配置すると、装置構成が複雑となり、また、ターゲットの数に応じた電力投入用の電源や磁石組立体が必要になる等、部品点数が増えることでコスト高を招くという不具合がある。

[0007] これに対し、本願発明者らは、ホルダの片面に形成された凹部に有底筒状のターゲット材をその底部側から装着すると共にターゲット材の内部空間に磁場を発生させるようにしたカソードユニットを開発し、このカソードユニットを基板表面全体に亘って垂直磁場が作用するスパッタ装置に適用することで、ターゲット材の開口に対向する部分及びその周辺で極めて高い膜厚均一性を持って成膜できることを知見するに至った（特願2008-167175号参照）。

[0008] しかしながら、上記構成のものをを用いて、微細ホールにCuやTaのバリア膜を成膜する場合に、ターゲット材の内部空間内で自己放電させてスパッタによる成膜を行うと、微細ホールの上面開口がスパッタ粒子からなる薄膜で覆われて閉塞される不具合が生じることが判明した。

先行技術文献

特許文献

[0009] 特許文献1：特開2008-47661号公報

発明の概要

発明が解決しようとする課題

[0010] 本発明は、以上の点に鑑み、ウエハ等の基板表面に形成した高アスペクト比の各微細ホールに対し被覆性よく成膜できるようにしたスパッタリング装置及びスパッタリング方法を提供することをその課題とする。

課題を解決するための手段

- [0011] 上記課題を解決するため、本発明のスパッタリング装置は、処理すべき基板が配置される真空チャンバと、真空チャンバ内で基板に対向配置され、ホルダの片面に形成された少なくとも1個の凹部に有底筒状のターゲット材をその底部側から装着すると共にターゲット材の内部空間に磁場を発生させる磁場発生手段を組み付けてなるカソードユニットと、前記ホルダのうち基板との対向面を少なくとも覆うように配置され、正電位が印加されるアノードシールドと、前記真空チャンバ内に所定のスパッタガスを導入するガス導入手段と、前記カソードユニットに電力投入するスパッタ電源と、前記カソードユニットと基板とを結ぶ基準軸の回りで真空チャンバの壁面に設けたコイル及び各コイルへの通電を可能とする電源とからなる垂直磁場発生手段と、前記ガス導入手段からのスパッタガスの導入をオンオフ制御する制御手段とを備えたことを特徴とする。
- [0012] 本発明によれば、真空チャンバを真空引きした後、希ガスからなるスパッタガスを導入し、アノードシールドに正電位を印加すると共に、カソードユニットに負電位を印加すると、カソードユニットの前方空間からターゲット材内部の空間にグロー放電が生じ、磁場発生手段により発生させた磁場によりターゲット材内部の空間にプラズマが封じ込められる（特に、スパッタリングにより生じた二次電子が封じ込められ易くなる）。この状態でスパッタガスの導入を停止すると、ターゲット材内部の空間において低圧力下で自己放電するようになる。なお、ターゲット材内部の空間で確実に自己放電が継続するようにするには、500ガウス以上の磁場強度で磁場を発生させることが好ましい。
- [0013] 自己放電中、プラズマ中のスパッタガスイオン等がターゲット材の内壁面に衝突してスパッタされ、これにより生じたスパッタ粒子やスパッタ粒子のイオンが、ターゲット材の開口から強い直進性を持ってカソードユニット前方の空間に放出される。そして、特に正電荷を持つスパッタ粒子が垂直磁場によりその方向が変えられ、基板に対して略垂直に入射する。これにより、

微細ホールに対しても被覆性よく付着、堆積するようになる。

[0014] ここで、このような自己放電中では、正電荷を持つスパッタ粒子が支配的な状態となるため、基板表面のうちターゲット材の開口に対向した部分でのスパッタレートが局所的に増加し、このままスパッタによる成膜を続けると、微細ホールの上面開口がスパッタ粒子からなる薄膜で覆われて閉塞される虞がある。

[0015] そこで、スパッタリング中、所定の周期でガス導入手段を介してスパッタガスを所定流量で一定時間導入する。スパッタガスを導入した状態では、プラズマ中で電離したスパッタガスのイオンもまた基板表面のうちターゲット材の開口に対向した部分に供給され、このスパッタガスのイオンにより基板表面に付着、堆積したものがエッチングされる。この場合、例えば垂直磁場強度や不活性ガスのガス流量を変化させれば、エッチング速度を制御できる。なお、このときガス流量は例えば3～100 sccmの範囲で調節すればよい。

[0016] このように成膜中にスパッタガスの導入をオンオフ制御することで、スパッタ粒子の堆積とエッチングとが交互に行われるようになる。その結果、半導体デバイスの製作における成膜工程で本発明のスパッタリング装置を適用すれば、微細ホールの上面開口が閉塞されることなく、高アスペクト比の微細ホールに対しても被覆性よく（即ち、カバレッジよく）成膜できる。

[0017] 本発明において、アノードシールドは、ターゲット材を臨む開口部と、開口部の周縁に形成された基板側に向かって延出する筒状部とを備える構成を採用してもよい。

[0018] また、上記課題を解決するため、本発明のスパッタリング方法は、請求項1または請求項2記載のスパッタリング装置にて処理すべき基板の表面に成膜するスパッタリング方法であって、前記垂直磁場発生手段によりターゲット材と基板表面との間に所定の間隔で垂直な磁力線が通るように垂直磁場を発生させ、前記ガス導入手段により真空チャンバ内にスパッタガスを導入し、アノードシールドに正電位を印加すると共にカソードユニットに負電位を

印加してターゲット材の内壁面をスパッタリングし、スパッタリング中、前記制御手段によりスパッタガスの導入を所定の間隔でオンオフすることを特徴とする。

- [0019] この場合、前記基板にバイアス電位を印加するようにしておけば、このバイアス電位を変化させて、成膜速度やガス導入時のエッチング速度を調節することができる。

図面の簡単な説明

- [0020] [図1]本実施形態のスパッタ装置の構成を模式的に説明する断面図。
[図2]図1のスパッタ装置に用いられるカソードユニットを説明する分解図。
[図3]スパッタガス導入とスパッタレートとの関係を示すグラフ。
[図4]コイルへの通電電流とスパッタレートとの関係を示すグラフ。

発明を実施するための形態

- [0021] 以下、図面を参照して本発明の実施の形態のカソードユニットを備えたスパッタ装置について説明する。図1に示すように、スパッタ装置Mは真空雰囲気の形成が可能な真空チャンバ1を備え、真空チャンバ1の天井部にカソードユニットCが取付けられている。なお、以下においては、真空チャンバ1の天井部側を「上」とし、その底部側を「下」として説明する。
- [0022] 図2に示すように、カソードユニットCは、導電性を有する材料、例えば後述するターゲット材と同一材料から作製された円柱状のホルダ2を備える。ホルダ2の下面中央には1個の凹部3が形成されている。凹部3の開口面積は、 $\phi 30 \sim 50 \text{ mm}$ の範囲に設定され、凹部3にはターゲット材4が挿設されている。
- [0023] ターゲット材4は、処理すべき基板Wに形成しようとする薄膜の組成に応じて適宜選択された材料、例えば、Cu、TiやTa製であり、内部に放電用の空間4aが存するように有底筒状の外形を有し、その底部側から凹部3に着脱自在に嵌挿される。ターゲット材4の長さは、その下面がホルダ2下面と面一となるように設定されている。
- [0024] ホルダ2の上面には、その厚さ方向に延びる収容孔5が複数開設され、円

柱状や角柱状に成形したマグネット 6 が挿設され、磁場発生手段を構成する。本実施の形態では、收容孔 5 がホルダ 2 の周方向で 45 度間隔で 8 箇所形成されており、各收容孔 5 には、ホルダ 2 の厚さ方向で所定の間隔を存して 2 個の角柱状のマグネット 6 がターゲット材 4 側の極性を交互に変えて設けられ、空間 4 a 内に 500 ガウス以上の強磁場を発生させる。

[0025] また、ホルダ 2 の上面には、收容孔 5 内にマグネット 6 を收容した後、円板状の支持体 7 が装着され、図示省略の絶縁体を介してカソードユニット C が装着される。また、ホルダ 2 は、スパッタ電源たる DC 電源 E 1 に接続され、スパッタ中、ホルダ 2、ひいてはターゲット材 4 に負の直流電位が印加される。なお、スパッタ電源は、これに限定されるものではなく、他の公知のものを用いることができる。

[0026] また、ホルダ 2 の下側には、導電性を有するアノードシールド 8 が配置されている。アノードシールド 8 は、ホルダ 2 の下面全体を覆う形状を有し、ターゲット材 4 が臨む開口部 8 a を備えている。開口部 8 a の周縁には、基板 W 側に向かって延出する中空の筒状部 8 b が形成されている。

[0027] また、アノードシールド 8 は他の DC 電源 E 2 に接続され、スパッタ中、正の直流電位が印加される。これにより、筒状部 8 b が、スパッタ粒子のイオンがターゲット材 4 の空間 4 a から強い直進性を持って基板 W へと放出されることをアシストする役割を果たす。

[0028] 真空チャンバ 1 の底部には、カソードユニット C に対向させてステージ 9 が配置され、シリコンウエハ等の処理すべき基板 W を位置決め保持できる。ステージ 9 には、高周波電源 E 3 が接続され、スパッタ中、ステージ 9、ひいては基板 W にバイアス電位が印加され、ターゲット材 4 からのスパッタ粒子のイオンやスパッタガスのイオンが基板 W に積極的に引き込まれる。

[0029] 真空チャンバ 1 の内壁には、上下一対の防着板 10 u、10 d が設けられ、真空チャンバ 1 内にスパッタ室を画成しつつ、真空チャンバ 1 の内壁等へのスパッタ粒子の付着を防止している。真空チャンバ 1 の側壁には、アルゴン等の希ガスたるスパッタガスを導入するガス管 11 が接続され、その他端

がマスフローコントローラ 12 を介して図示省略したガス源に連通する。この場合、これらの部品がガス導入手段を構成し、流量制御されたスパッタガスを真空チャンバ 1 内に導入できる。また、真空チャンバ 1 の底部には、ターボ分子ポンプやロータリポンプなどからなる真空排気手段 13 に通じる排気管 14 が接続されている。

[0030] 真空チャンバ 1 の外壁面には、カソードユニット C 及び基板 W の中心を結ぶ基準軸 CL の回りで、上下方向に所定の間隔を存して上コイル 15u 及び下コイル 15d が設けられ、その自由端が DC 電源 E4 にそれぞれ接続され、上下の各コイル 15u、15d と DC 電源 E4 がカソードユニット C から基板 W の全面に亘って等間隔で垂直な磁力線が通るように垂直磁場を発生させる垂直磁場発生手段を構成する。そして、スパッタ中、ターゲット材 4 からのスパッタ粒子やスパッタ粒子のイオンが垂直磁場でその方向が変えられ、基板 W に対して略垂直に入射して付着するようになる。

[0031] ここで、DC 電源 E4 は、上下の各コイル 15u、15d への電流値及び電流の向きを任意に変更できる構成のものが好ましく、垂直磁場を発生させたとき、磁場強度が 100 ガウス以上となるように通電電流（例えば、15 A 以下）が設定される。100 ガウスより小さくなると、プラズマが失活して良好に成膜できない。また、プラズマが垂直磁場の影響で失活せずに、効率よく基板全面に亘って均一な膜厚で成膜するには、上向きの垂直磁場が発生するように上下の各コイル 15u、15d に流す電流の向きが制御される。なお、コイルの数は上記に限定されるものではない。

[0032] また、スパッタ装置 M は、マイクロコンピュータやシーケンサ等を備えた公知の制御手段 16 を備え、制御手段 16 により上記各 DC 電源及び高周波電源 E1 乃至 E4 の作動、マスフローコントローラ 12 の作動や真空排気手段 13 の作動等が統括管理される。

[0033] 次に、上記スパッタ装置 1 を用いた成膜について、成膜される基板 W として、Siウエハ表面にシリコン酸化物膜（絶縁膜）を形成した後、このシリコン酸化物膜中に公知の方法で配線用の微細ホールをパターンニングして形成

したものを用い、スパッタによりシード膜たるCu膜を成膜する場合を例に説明する。

- [0034] まず、ホルダ2の凹部3にターゲット材4を嵌挿すると共に、その上側から收容孔5にマグネット6を配置した後、支持体7を取り付けてカソードユニットCを組み付ける。そして、カソードユニットCを真空チャンバ1の天井部に絶縁体を介して装着する。
- [0035] 次に、カソードユニットCに対向するステージ3に基板Wを載置した後、真空排気手段13を作動させて真空チャンバ1内を所定の真空度（例えば、 10^{-5} Pa）まで真空引きする。真空チャンバ1内の圧力が所定値に達すると、マスフローコントローラ12を制御して真空チャンバ1内にスパッタガスを所定流量で導入する。
- [0036] そして、DC電源E4により上下の各コイル15u、15dに通電してカソードユニットCから基板Wの全面に亘って等間隔で垂直な磁力線が通るように垂直磁場を発生させ、アノードシールド8にDC電源E2より正電位（例えば、5～150 V）を印加し、ホルダ2にDC電源E1より負電位（例えば、200～600 V）を印加すると共に、高周波電源E3により基板Wに負のバイアス電位（例えば、100～600 V）を印加する。
- [0037] これにより、カソードユニットCの前方空間からターゲット材4内部の空間4aにグロー放電が生じ、マグネット6により生じた磁場で上記空間4aにプラズマが封じ込められる。その後、マスフローコントローラ12を制御してスパッタガスの導入を停止すると、上記空間4aにて低圧力下で自己放電する。
- [0038] この状態では、プラズマ中のアルゴンイオン等がターゲット材4の内壁面に衝突してスパッタされ、Cu原子が飛散し、Cu原子や電離したCuイオンが、各ターゲット材4下面の開口から強い直進性を持って基板Wに向かって放出され、バイアス電位を印加することと、垂直磁場を発生させていることとが相俟って、垂直磁場でその方向が変えられたスパッタ粒子やスパッタ粒子のイオンが、積極的に基板Wに対して略垂直に引きこまれて付着、堆積

する。

[0039] ところで、このような自己放電中では、正電荷を持つスパッタ粒子が支配的な状態となるため、基板W表面のうちターゲット材4の開口に対向した部分でのスパッタレートが局所的に増加し、このまま成膜を継続すると、微細ホールの上面開口がスパッタ粒子からなる薄膜で覆われて閉塞される虞がある。

[0040] そこで、スパッタ中、制御手段16によりマスフローコントローラ12を所定の周期でオンオフ制御し、真空チャンバ1内にスパッタガスを所定流量で導入することとした。この場合、スパッタガスの導入の周期は、ガス排気速度等を考慮して設定される。また、スパッタガス導入時間は、ガス排気速度等を考慮して0.5～2.5 secの範囲で設定される。

[0041] スパッタガスが再導入された状態では、プラズマ中で電離したスパッタガスのイオンが基板Wに向かって引き込まれ、このイオンにより基板Wに付着、堆積したものがエッチングされるようになる。この場合、例えば垂直磁場強度や不活性ガスのガス流量を変化させれば、エッチング速度を制御できる。このときガス流量は、例えば3～100 sccmの範囲で調節すればよい。3 sccm以下の流量では、ガス流量制御が不安定になるという不具合があり、また、100 sccmを超えた流量では、ガス排気時間が長くなるという不具合が生じる。

[0042] このようにスパッタ中にスパッタガスの導入をオンオフ制御することで、スパッタ粒子やスパッタ粒子のイオンの堆積とエッチングとが交互に行われるようになる。その結果、微細ホールの上面開口が閉塞されることなく、高アスペクト比の微細ホールに対しても被覆性よく（即ち、カバレッジよく）成膜できる。

[0043] 以上の効果を確認するために、図1に示すスパッタ装置を用い、Cu膜を成膜した。基板Wとして、φ300mmのSiウエハ表面全体に亘ってシリコン酸化物膜を形成した後、このシリコン酸化物膜中に公知の方法で微細ホール（幅40nm、深さ140nm）をパターニングして形成したものを用

いた。他方、ターゲット材4として組成比99%のCu製で、肉厚が5mm、下面の開口径が30mmに形成したものを用了。

[0044] 成膜条件として、ホルダ2下面と基板Wとの間の距離を300mmに設定し、ターゲット材4への投入電力を6.6kW（電流19.5A）、アノードシールド8への投入電圧150V、上下の各コイル15u、15dへの通電電流30A、バイアス電力0kWに設定し、スパッタ時間を15秒に設定してCu膜の成膜を行った。そして、スパッタガスとしてArを用い、スパッタによる成膜開始当初1秒間は、100sccmの流量でスパッタガスを導入し、その後、0～100sccmの各流量で真空チャンバ1内に導入することとした。

[0045] 図3は、上記条件で成膜したときのスパッタレートの測定値を示すグラフである。これによれば、スパッタガスの流量が3sccmより小さい場合には、3nm/secを超える高いスパッタレートが得られ、また、カソード材4の開口直下及びその周辺では、膜厚分布の均一性が極めて高くなることが確認できた。

[0046] 他方で、スパッタガスの流量が3sccmを超えると、特に、ターゲット材4の開口直下の位置でのスパッタレートが極端に低下し、基板W表面に付着、堆積したCu膜がエッチングされていくことが確認できた。この場合、バイアス電力を高くするのに従い、エッチング量が増加することが併せて確認できた。

[0047] 以上より、成膜中にスパッタガスの導入をオンオフ制御することで、スパッタ粒子の堆積とエッチングとを所定の周期で行えば、微細ホールの上面開口が閉塞されることなく、高アスペクト比の微細ホールに対しても被覆性よく成膜できることが判る。この場合、微細ホールのカバレッジをSEM写真で確認したところ、微細ホールの壁面に緻密な薄膜が形成されていることが確認できた。

[0048] 次に、垂直磁場の影響を確認する試験を行った。この試験では、成膜開始当初1秒間は、100sccmの流量でスパッタガスを導入し、その後、ガ

スの導入を停止する以外は上記と成膜条件を同一とし、上下の各コイル 15 u、15 d への通電電流を変化させた。

[0049] これによれば、上下の各コイル 15 u、15 d への通電電流を多くすれば、ターゲット材 4 の開口直下及びその周辺のスパッタレートを高くなることが確認された。

[0050] 以上、本実施形態のスパッタ装置及びスパッタ方法について説明したが、本発明は上記に限定されるものではない。例えば、ホルダ 2 の下面全体に亘って密集させて多数の凹部を形成し、各凹部にターゲット材を嵌挿してカソードユニットを構成してもよい。

符号の説明

[0051] M スパッタ装置

1 真空チャンバ

2 ホルダ（カソードユニット）

3 凹部

4 ターゲット材（カソードユニット）

6 マグネット（磁場発生手段）

11 ガス管（ガス導入手段）

12 マスフローコントローラ（ガス導入手段）

15 u 上コイル（垂直磁場発生手段）

15 d 下コイル（垂直磁場発生手段）

C カソードユニット

E 1 乃至 E 4 電源

W 基板

請求の範囲

[請求項1]

処理すべき基板が配置される真空チャンバと、

真空チャンバ内で基板に対向配置され、ホルダの片面に形成された少なくとも1個の凹部に有底筒状のターゲット材をその底部側から装着すると共にターゲット材の内部空間に磁場を発生させる磁場発生手段を組み付けてなるカソードユニットと、

前記ホルダのうち基板との対向面を少なくとも覆うように配置され、正電位が印加されるアノードシールドと、

前記真空チャンバ内に所定のスパッタガスを導入するガス導入手段と、

前記カソードユニットに電力投入するスパッタ電源と、

前記カソードユニットと基板とを結ぶ基準軸の回りで真空チャンバの壁面に設けたコイル及び各コイルへの通電を可能とする電源とからなる垂直磁場発生手段と、

前記ガス導入手段からのスパッタガスの導入をオンオフ制御する制御手段とを備えたことを特徴とするスパッタリング装置。

[請求項2]

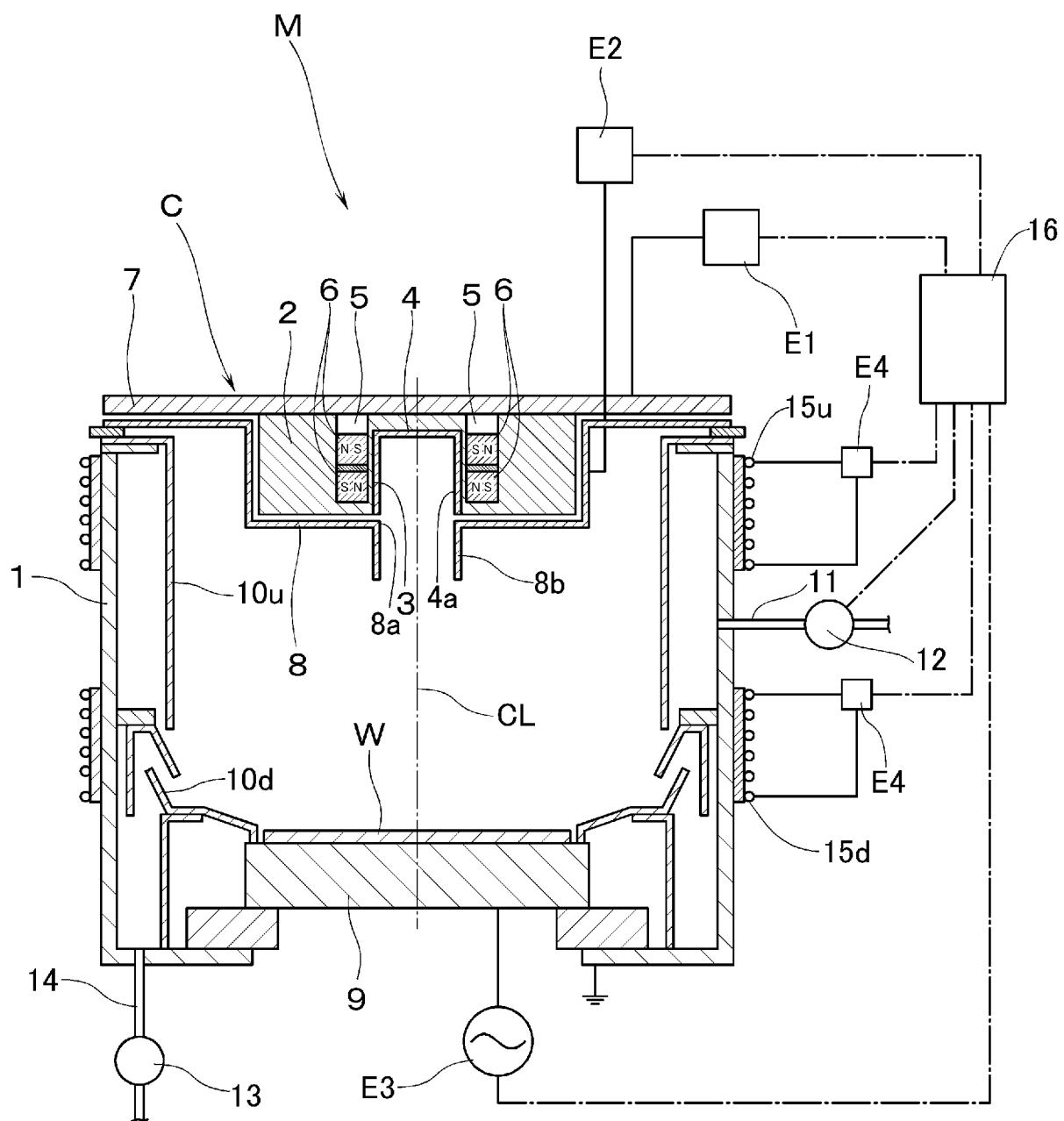
アノードシールドは、ターゲット材を臨む開口部と、開口部の周縁に形成された基板側に向かって延出する筒状部とを備えることを特徴とする請求項1記載のスパッタリング装置。

[請求項3]

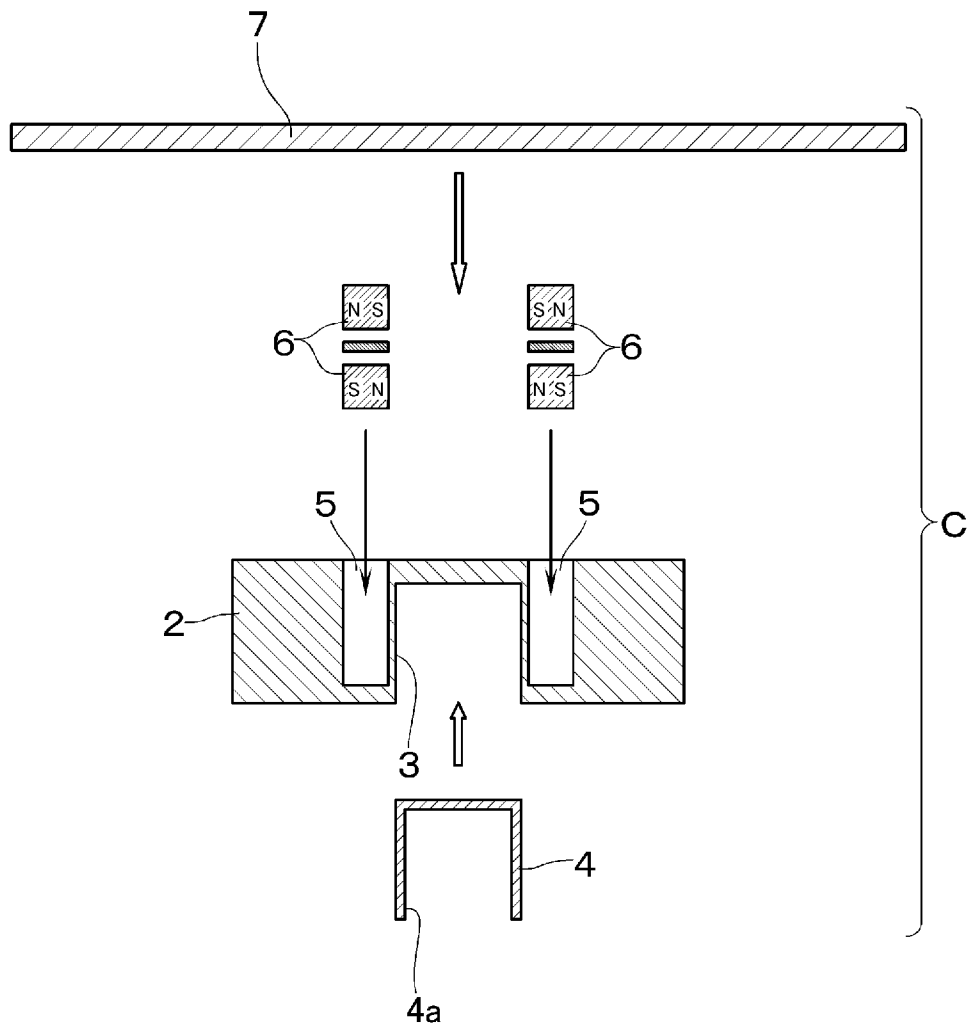
請求項1または請求項2記載のスパッタリング装置にて処理すべき基板の表面に成膜するスパッタリング方法であって、前記垂直磁場発生手段によりターゲット材と基板表面との間に所定の間隔で垂直な磁力線が通るように垂直磁場を発生させ、前記ガス導入手段により真空チャンバ内にスパッタガスを導入し、アノードシールドに正電位を印加すると共にカソードユニットに負電位を印加してターゲット材の内壁面をスパッタリングし、スパッタリング中、前記制御手段によりスパッタガスの導入を所定の間隔でオンオフすることを特徴とするスパッタリング方法。

[請求項4] 前記基板にバイアス電位を印加することを特徴とする請求項2記載のスパッタリング方法。

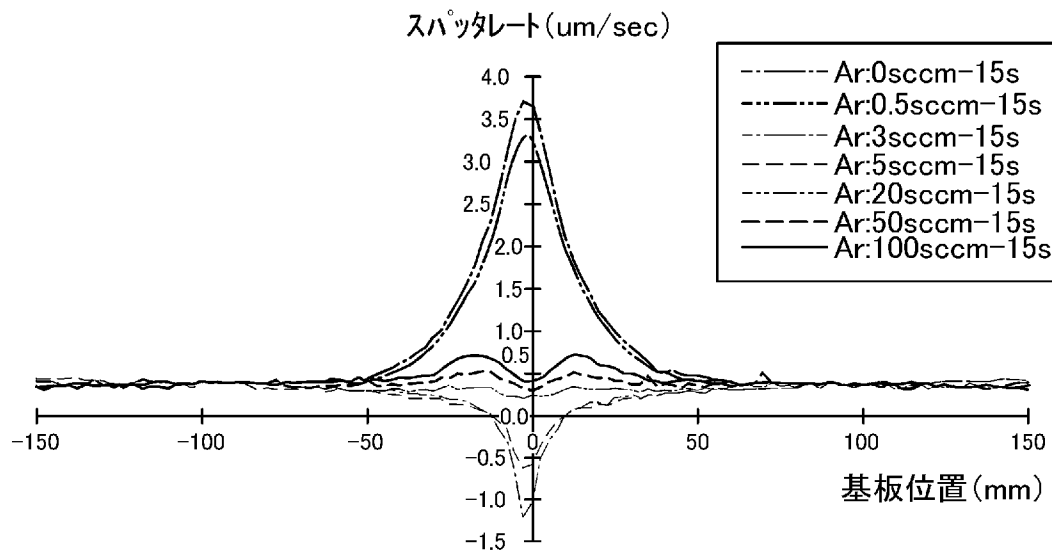
[図1]



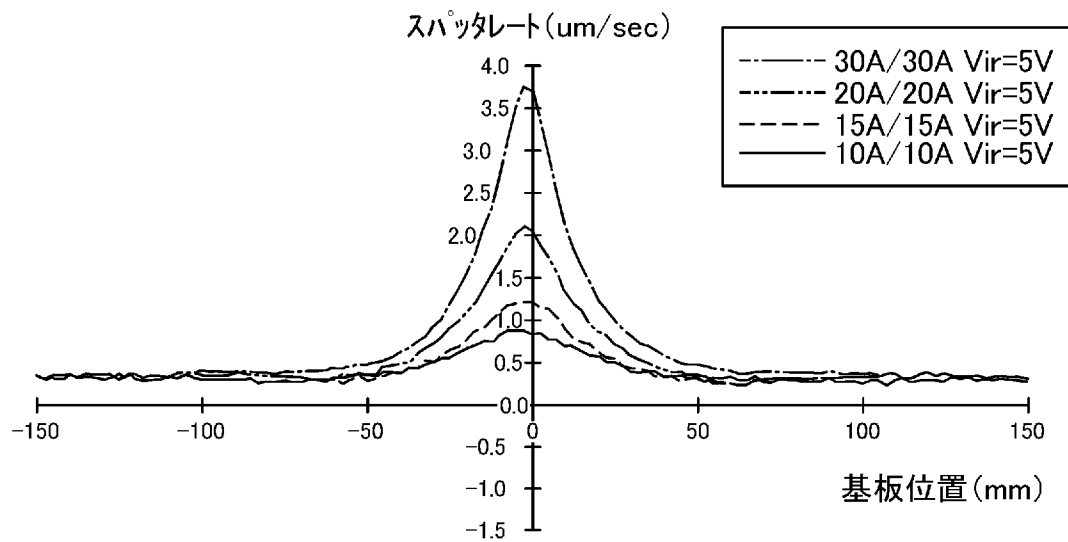
[図2]



[図3]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006699

A. CLASSIFICATION OF SUBJECT MATTER

C23C14/34 (2006.01) i, H01L21/285 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

C23C14/34, H01L21/285

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-169610 A (Matsushita Electric Industrial Co., Ltd.), 29 June 2006 (29.06.2006), entire text (Family: none)	1-4
A	JP 62-077460 A (Kabushiki Kaisha Tokuda Seisakusho), 09 April 1987 (09.04.1987), entire text (Family: none)	1-4
A	JP 07-118845 A (Asahi Glass Co., Ltd.), 09 May 1995 (09.05.1995), entire text (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 February, 2010 (18.02.10)

Date of mailing of the international search report
02 March, 2010 (02.03.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/006699

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 60-184676 A (Glyco Matall Werke Daelen and Loos GmbH), 20 September 1985 (20.09.1985), entire text & DE 3404880 A	1-4
A	JP 2002-080962 A (Ulvac, Inc.), 22 March 2002 (22.03.2002), entire text & US 2002/0029960 A1 & EP 1187172 A2	1-4
A	JP 61-088511 A (NEC Kansai, Ltd.), 06 May 1986 (06.05.1986), entire text (Family: none)	1-4
A	JP 02-175864 A (Toshiba Corp.), 09 July 1990 (09.07.1990), entire text (Family: none)	1-4
A	JP 07-183219 A (Varian Associates, Inc.), 21 July 1995 (21.07.1995), entire text & US 5482611 A & EP 0647962 A1	1-4

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. C23C14/34(2006.01)i, H01L21/285(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. C23C14/34, H01L21/285

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-169610 A（松下電器産業株式会社）2006.06.29, 全文 （ファミリーなし）	1-4
A	JP 62-077460 A（株式会社徳田製作所）1987.04.09, 全文 （ファミリーなし）	1-4
A	JP 07-118845 A（旭硝子株式会社）1995.05.09, 全文 （ファミリーなし）	1-4

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 8 . 0 2 . 2 0 1 0

国際調査報告の発送日

0 2 . 0 3 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

中村 善子

4 G

4 1 4 1

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 60-184676 A (グリコ-メタル-ヴェルケ・デーレン・ウント・ロース・ゲゼルシャフト・ミット・ベシユレンクテル・ハフツング) 1985.09.20, 全文 & DE 3404880 A	1-4
A	JP 2002-080962 A (株式会社アルバック) 2002.03.22, 全文 & US 2002/0029960 A1 & EP 1187172 A2	1-4
A	JP 61-088511 A (関西日本電気株式会社) 1986.05.06, 全文 (ファミリーなし)	1-4
A	JP 02-175864 A (株式会社東芝) 1990.07.09, 全文 (ファミリーなし)	1-4
A	JP 07-183219 A (バリアン・アソシエイツ・インコーポレイテッド) 1995.07.21, 全文 & US 5482611 A & EP 0647962 A1	1-4