



(12) 发明专利

(10) 授权公告号 CN 101794257 B

(45) 授权公告日 2012. 10. 03

(21) 申请号 200910189254. 1

CN 1536481 A, 2004. 10. 13,

(22) 申请日 2009. 12. 22

审查员 杨继爽

(73) 专利权人 深圳市硅格半导体有限公司

地址 518057 广东省深圳市南山区高新区南区科苑南路留学生创业大厦 2208#

(72) 发明人 李发生 罗胜 张彦伟 成晓华

(74) 专利代理机构 深圳市世纪恒程知识产权代理有限公司 44287

代理人 胡海国

(51) Int. Cl.

G06F 12/08 (2006. 01)

(56) 对比文件

CN 101446924 A, 2009. 06. 03,

CN 101382918 A, 2009. 03. 11,

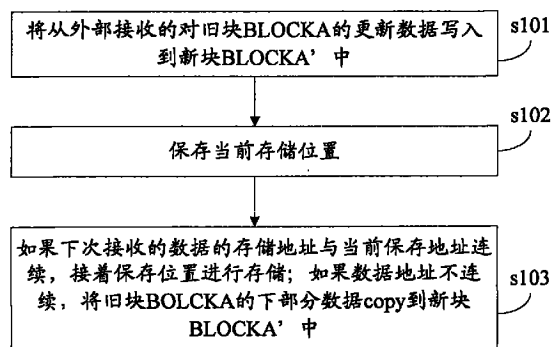
权利要求书 2 页 说明书 6 页 附图 3 页

(54) 发明名称

资料储存型闪存的数据更新方法及装置

(57) 摘要

本发明涉及 NAND Flash, 公开了资料储存型闪存的数据更新方法及装置、存储设备。所述资料储存型闪存的数据更新方法包括步骤: 接收更新数据; 如果所述更新数据需写入的地址与前一次写操作的存储地址连续, 紧接所述存储地址写入所述更新数据; 反之判断所述更新数据的长度是否大于预设值; 如果所述更新数据的长度大于所述预设值, 将前一次写操作所执行块中的下半部分以及上半部分数据复制到所述更新数据需写入的新块中, 将所述更新数据写入所述新块; 反之将所述更新数据写入资料储存型闪存中用于暂存数据的缓存块, 所述缓存块与至少一个逻辑块对应, 所述缓存块所包括的页与所述逻辑块所包括的页对应。可以减少对 NAND Flash 进行写与擦除的操作的次数。



1. 一种资料储存型闪存的数据更新方法,其特征在于,包括步骤:

接收更新数据;

判断所述更新数据需写入的地址是否与前一次写操作的存储地址连续;

如果所述更新数据需写入的地址与前一次写操作的存储地址连续,紧接所述存储地址写入所述更新数据;

如果所述更新数据需写入的地址与前一次写操作的存储地址不连续,判断所述更新数据的长度是否大于预设值;如果所述更新数据的长度大于所述预设值,将前一次写操作所执行块中的下半部分以及上半部分数据复制到所述更新数据需写入的新块中,将所述更新数据写入所述新块;如果所述更新数据的长度小于或等于所述预设值,将所述更新数据写入资料储存型闪存中用于暂存数据的缓存块,所述缓存块与至少一个逻辑块对应,所述缓存块所包括的页与所述逻辑块所包括的页对应。

2. 如权利要求1所述的资料储存型闪存的数据更新方法,其特征在于,所述将所述更新数据写入资料储存型闪存中用于暂存数据的缓存块具体包括步骤:

为所述更新数据需写入的新块分配缓存块;

将所述更新数据写入所述缓存块。

3. 如权利要求2所述的资料储存型闪存的数据更新方法,其特征在于,为所述更新数据需写入的新块分配缓存块前进一步包括:

判断是否有与所述新块对应的缓存块;

如果没有与所述新块对应的缓存块,执行所述为所述更新数据需写入的新块分配缓存块的步骤;

如果有与所述新块对应的缓存块,将所述更新数据写入所述与所述新块对应的缓存块。

4. 如权利要求3所述的资料储存型闪存的数据更新方法,其特征在于,如果有与所述新块对应的缓存块,将所述更新数据写入所述与所述新块对应的缓存块前进一步包括:

判断所述与所述新块对应的缓存块是否有足够的空间;

如果有足够的空间,执行所述将所述更新数据写入所述与所述新块对应的缓存块的步骤;

如果没有足够的空间,选择一个缓存块进行回收,回收后为所述新块分配新缓存块,将所述更新数据写入所述新缓存块。

5. 如权利要求2所述的资料储存型闪存的数据更新方法,其特征在于,所述为所述更新数据需写入的新块分配缓存块具体包括步骤:

判断是否有未使用的缓存块;

如果有未使用的缓存块,将所述更新数据写入所述未使用的缓存块;

如果没有未使用的缓存块,选择一个缓存块进行回收,回收后为所述新块分配新缓存块,将所述更新数据写入所述新缓存块。

6. 如权利要求4或5所述的资料储存型闪存的数据更新方法,其特征在于,所述选择一个缓存块进行回收具体包括步骤:

判断是否有长时间未使用的缓存块;

如果有长时间未使用的缓存块,对所述长时间未使用的缓存块进行回收。

7. 如权利要求 6 所述的资料储存型闪存的数据更新方法,其特征在于,如果没有长时间未使用的缓存块,该方法还包括:

获取各个缓存块的使用情况;

根据所述各个缓存块的使用情况选择一个缓存块并回收。

8. 如权利要求 7 所述的资料储存型闪存的数据更新方法,其特征在于,所述缓存块的使用情况包括:

缓存块的使用页数、对应关系、对应块数。

9. 一种资料储存型闪存的数据更新装置,其特征在于,包括:

接收单元,用于接收更新数据;

判断单元,用于判断所述接收单元接收的更新数据需写入的地址是否与前一次写操作的存储地址连续;如果所述更新数据需写入的地址与前一次写操作的存储地址不连续,判断所述更新数据的长度是否大于预设值;

写单元,用于在所述判断单元判断更新数据需写入的地址与前一次写操作的存储地址连续时,紧接所述存储地址写入所述更新数据;在所述判断单元判断更新数据的长度大于所述预设值时,将前一次写操作所执行块中的下半部分以及上半部分数据复制到所述更新数据需写入的新块中,将所述更新数据写入所述新块;在所述判断单元判断所述更新数据的长度小于或等于所述预设值,将所述更新数据写入资料储存型闪存中用于暂存数据的缓存块,所述缓存块与至少一个逻辑块对应,所述缓存块所包括的页与所述逻辑块所包括的页对应。

10. 如权利要求 9 所述的资料储存型闪存的数据更新装置,其特征在于,所述写单元包括:

分配单元,用于为所述更新数据需写入的新块分配缓存块;

写操作单元,用于将所述更新数据写入所述分配单元分配的缓存块。

资料储存型闪存的数据更新方法及装置

技术领域

[0001] 本发明涉及资料储存型闪存 (NAND Flash), 特别涉及一种资料储存型闪存的数据更新方法及装置。

[0002] 背景技术

[0003] 随着 U 盘、数码相机、mp3 音乐播放器等移动设备的广泛应用, 闪存 (FLASH) 存储器已经逐步取代其它半导体存储元件, 成为嵌入式系统中主要数据和程序的载体。NAND FLASH 是一种可在线多次擦除的非易失性存储器, 其结构提供了极高的单元密度, 可以达到数据的高密度存储, 并且写入和擦除的速度也很快, 所以 NAND FLASH 是高密度数据存储的理想解决方案。

[0004] 和磁盘类似, NAND Flash 读写数据的基本粒度为页 (page)。此外, Flash 不允许数据的直接覆盖写, 必须首先擦除旧有数据才能写入新的, 而擦除的粒度为块 (block), 通常一个块包含有 64 个页。NAND Flash 的写入机制不像其它的 FLASH 器件, NAND Flash 要求在写入数据时, 首先必须进行数据的擦除。因此我们在写数据的时候, 先把将要被写入的数据块的内容读出到块缓存, 然后再把要写入 NAND Flash 的数据以页为单位的形式写入块缓存 (Block Buffer) 中的对应地址。接着把以前存放数据的块进行擦除操作, 最后把更新的数据写到 NAND Flash 去。经过这一系列的操作, 实现了 NAND Flash 数据的逻辑写入。NAND Flash 还有一种有操作, 叫做 copyback, 当某个页的数据需要被复制到新的位置时, 只需将其读取到块缓存中, 然后根据接收到的目标地址将该页的数据写入到 NAND Flash 上新的位置。而一般情况下 NAND 数据的写入地址并不连续 (通常情况下 NAND Flash 的数据结构包括文件分配表 (FAT, File Allocation Table)、文件目录表 (FDT, File Directory Table) 以及数据 (DATA) 区, 三种数据结构分别存储 FAT、FDT 以及 DATA 数据, 图 1 示出了现有的 NAND Flash 写操作的具体流程:

[0005] 步骤 S10, 将旧块 BOLCKA 的上部分数据复制 (copy) 到新块 BLOCKA' 中;

[0006] 步骤 S11, 将从外部接收的对旧块 BLOCKA 的更新数据写入到新块 BLOCKA' 中;

[0007] 步骤 S12, 保存当前存储位置;

[0008] 步骤 S13, 如果下次接收的数据的存储地址与当前保存地址连续, 接着保存位置进行存储; 如果数据地址不连续, 将旧块 BOLCKA 的下部分数据 copy 到新块 BLOCKA' 中; 后重复执行步骤 S10-S13。

[0009] 由上述的流程可知, 现有技术中由于 NAND Flash 接收数据的写地址随时发生变化, 使每次从 USB 接口接收到数据需对 NAND Flash 进行更新时, 写操作都需要先经历从旧块到新块的 copy 操作之后, 才能向新块写入更新后的数据, 增加了对 NAND Flash 进行写与擦除的操作的次数, 减少了 NAND Flash 的使用寿命。

[0010] 发明内容

[0011] 本发明的目的为提供一种资料储存型闪存的数据更新方法及装置、存储设备, 可以减少对 NAND Flash 进行写与擦除的操作的次数。

[0012] 本发明提供一种资料储存型闪存的数据更新方法, 包括步骤:

- [0013] 接收更新数据；
- [0014] 判断所述更新数据需写入的地址是否与前一次写操作的存储地址连续；
- [0015] 如果所述更新数据需写入的地址与前一次写操作的存储地址连续，紧接所述存储地址写入所述更新数据；
- [0016] 如果所述更新数据需写入的地址与前一次写操作的存储地址不连续，判断所述更新数据的长度是否大于预设值；如果所述更新数据的长度大于所述预设值，将前一次写操作所执行块中的下半部分以及上半部分数据复制到所述更新数据需写入的新块中，将所述更新数据写入所述新块；如果所述更新数据的长度小于或等于所述预设值，将所述更新数据写入资料储存型闪存中用于暂存数据的缓存块，所述缓存块与至少一个逻辑块对应，所述缓存块所包括的页与所述逻辑块所包括的页对应。
- [0017] 优选的，所述将所述更新数据写入资料储存型闪存中用于暂存数据的缓存块具体包括步骤：
- [0018] 为所述更新数据需写入的新块分配缓存块；
- [0019] 将所述更新数据写入所述缓存块。
- [0020] 优选的，为所述更新数据需写入的新块分配缓存块前进一步包括：
- [0021] 判断是否有与所述新块对应的缓存块；
- [0022] 如果没有与所述新块对应的缓存块，执行所述为所述更新数据需写入的新块分配缓存块的步骤；
- [0023] 如果有与所述新块对应的缓存块，将所述更新数据写入所述与所述新块对应的缓存块。
- [0024] 优选的，如果有与所述新块对应的缓存块，将所述更新数据写入所述与所述新块对应的缓存块前进一步包括：
- [0025] 判断所述与所述新块对应的缓存块是否有足够的空间；
- [0026] 如果有足够的空间，执行所述将所述更新数据写入所述与所述新块对应的缓存块的步骤；
- [0027] 如果没有足够的空间，选择一个缓存块进行回收，回收后为所述新块分配新缓存块，将所述更新数据写入所述新缓存块。
- [0028] 优选的，所述为所述更新数据需写入的新块分配缓存块具体包括步骤：
- [0029] 判断是否有未使用的缓存块；
- [0030] 如果有未使用的缓存块，将所述更新数据写入所述未使用的缓存块；
- [0031] 如果没有未使用的缓存块，选择一个缓存块进行回收，回收后为所述新块分配新缓存块，将所述更新数据写入所述新缓存块。
- [0032] 优选的，所述选择一个缓存块进行回收具体包括步骤：
- [0033] 判断是否有长时间未使用的缓存块；
- [0034] 如果有长时间未使用的缓存块，对所述长时间未使用的缓存块进行回收。
- [0035] 优选的，如果没有长时间未使用的缓存块，该方法还包括：
- [0036] 获取各个缓存块的使用情况；
- [0037] 根据所述各个缓存块的使用情况选择一个缓存块并回收。
- [0038] 优选的，所述缓存块的使用情况包括：

- [0039] 缓存块的使用页数、对应关系、对应块数。
- [0040] 本发明提供一种资料储存型闪存的数据更新装置,包括:
- [0041] 接收单元,用于接收更新数据;
- [0042] 判断单元,用于判断所述接收单元接收的更新数据需写入的地址是否与前一次写操作的存储地址连续;如果所述更新数据需写入的地址与前一次写操作的存储地址不连续,判断所述更新数据的长度是否大于预设值;
- [0043] 写单元,用于在所述判断单元判断更新数据需写入的地址与前一次写操作的存储地址连续时,紧接所述存储地址写入所述更新数据;在所述判断单元判断更新数据的长度大于所述预设值时,将前一次写操作所执行块中的下半部分以及上半部分数据复制到所述更新数据需写入的新块中,将所述更新数据写入所述新块;在所述判断单元判断所述更新数据的长度小于或等于所述预设值,将所述更新数据写入资料储存型闪存中用于暂存数据的缓存块,所述缓存块与至少一个逻辑块对应,所述缓存块所包括的页与所述逻辑块所包括的页对应。
- [0044] 优选的,所述写单元包括:
- [0045] 分配单元,用于为所述更新数据需写入的新块分配缓存块;
- [0046] 写操作单元,用于将所述更新数据写入所述分配单元分配的缓存块。
- [0047] 优选的,所述分配单元包括:
- [0048] 缓存块回收单元,用于在没有未使用的缓存块和与所述更新数据所需写入的新块对应的缓存块没有足够的空间时,选择一个缓存块进行回收;
- [0049] 缓存块分配单元,用于在所述缓存块回收单元选择一个缓存块进行回收后为所述新块分配新缓存块。
- [0050] 本发明提供一种存储设备,包括资料储存型闪存和本发明提供的资料储存型闪存的数据更新装置。
- [0051] 本发明所述浏览器历史记录的方法、装置以及浏览器,在更新数据小于预设值时,可以将更新数据写入 NAND Flash 中用于暂存数据的 Cache 块,从而在更新数据小于预设值时,可以减少对 NAND Flash 进行写与擦除的操作的次数,提高 NAND Flash 的使用寿命。
- [0052] 附图说明
- [0053] 图 1 是现有技术中 NAND Flash 的数据更新方法流程示意图;
- [0054] 图 2 是本发明 NAND Flash 的数据更新方法的流程示意图;
- [0055] 图 3 是本发明 Cache 块与 Logic 块关系示意图;
- [0056] 图 4 是本发明 NAND Flash 的数据更新装置实施例一的结构示意图;
- [0057] 图 5 是本发明 NAND Flash 的数据更新装置实施例二的结构示意图;
- [0058] 图 6 是本发明 NAND Flash 的数据更新装置实施例三的结构示意图。
- [0059] 本发明目的的实现、功能特点及优点将结合实施例,参照附图做进一步说明。
- [0060] 具体实施方式
- [0061] 本发明提供了 NAND Flash 的数据更新方法及装置、存储设备,可以减少对 NAND Flash 进行写与擦除的操作的次数,从而提高 NAND Flash 的使用寿命。
- [0062] 先介绍本发明提供的 NAND Flash 的数据更新方法,图 2 描述了 NANDFlash 的数据

更新方法实施例一的流程,包括:

[0063] 步骤 s21、接收更新数据;

[0064] 可以通过通用串行总线 (USB:Universal Serial Bus) 接口或其他接口接收更新数据;

[0065] 步骤 s22、判断更新数据需写入的地址是否与前一次写操作的存储地址连续;如果更新数据需写入的地址与前一次写操作的存储地址连续,进入步骤 s23;如果更新数据需写入的地址与前一次写操作的存储地址不连续,进入步骤 s24;

[0066] 步骤 s23、紧接存储地址写入更新数据;

[0067] 紧接存储地址写入更新数据后,保存写入更新数据后的存储地址,等待下一次更新数据;

[0068] 步骤 s24、判断更新数据的长度是否大于预设值;如果更新数据的长度大于预设值,进入 s25;如果更新数据的长度小于或等于预设值,进入 s26;

[0069] 预设值可以根据不同的 nand flash 的规格进行设置,例如可以设置为 0x10。

[0070] 步骤 s25、将前一次写操作所执行块中的下半部分以及上半部分数据复制到更新数据需写入的新块中,将更新数据写入新块;

[0071] 步骤 s26、将更新数据写入 NAND Flash 中用于暂存数据的缓存 (Cache) 块。

[0072] 在本发明的一个实施例中,步骤 s26 具体可以包括:为更新数据需写入的新块分配 Cache 块;将更新数据写入 Cache 块。

[0073] 将更新数据写入 Cache 块后,恢复保存位置的存储地址,,等待下一次更新数据;

[0074] 其中,在为更新数据需写入的新块分配 Cache 块前可以进一步包括:判断是否有与新块对应的 Cache 块;如果没有与新块对应的 Cache 块,才执行为更新数据需写入的新块分配 Cache 块的步骤;如果有与新块对应的 Cache 块,且与新块对应的 Cache 块有足够的空间,才将更新数据写入与新块对应的 Cache 块,否则需要选择一个 Cache 块进行回收,回收后为新块分配新 Cache 块,然后将更新数据写入新 Cache 块。

[0075] 其中,为更新数据需写入的新块分配 Cache 块具体包括步骤:判断是否有未使用的 Cache 块;如果有未使用的 Cache 块,则将更新数据写入未使用的 Cache 块;如果没有未使用的 Cache 块,选择一个 Cache 块进行回收,回收后为新块分配新 Cache 块,将更新数据写入新 Cache 块。

[0076] 从上可知,本实施例在更新数据小于预设值时,可以将更新数据写入 NAND Flash 中用于暂存数据的 Cache 块,从而在更新数据小于预设值时,可以减少对 NAND Flash 进行写与擦除的操作的次数,提高 NAND Flash 的使用寿命。

[0077] 其中,本发明实施例中 Cache 块与至少一个逻辑块对应,Cache 块所包括的页与逻辑块所包括的页对应,本发明提供的一种缓存块与逻辑 (Logic) 块的对应关系如图 3 所示:

[0078] Cache 块与 Logic 块 A 和 Logic 块 B 对应,Logic 块 A 包括 A 块页 1 和 A 块页 30, Logic 块 B 包括 B 块页 1、B 块页 2 和 B 块页 3;Logic 块 A 和 Logic 块 B 所包括的页与 Cache 块所包括的页对应。本来写的的数据应该写在 Logic 块 A 和 Logic 块 B 当中,但是引入 Cache 块管理后写小数据实际写入 Cache 块中,本来写的的数据应该写在 LogicB 块中,实际写在 Cache 块中。

[0079] 为了对 Cache 进行管理,需要限制一个 Cache 块最大能记录 Logic 块,在 Cache 块与 Logic 块的对应关系不够时,需要回收 Logic 块 A。回收的过程如下,Logic 块 A 与 Cache 块中属于 Logic 块 A 的内容合并到一个新 Logic 块 A1,回收后,Cache 块中对 Logic 块 A 中页的对应关系是无效的,所以可以不管 Cache 块中对应 Logic 块 A 的部分,因为在逻辑上 Logic 块 A 的页已经回收到了 Logic 块 A1 中,即在 Cache 块物理不回收,形成逻辑上回收而物理上不回收,Cache 块中未使用的页可以接着分配给其它的 Logic 块继续使用;只有当用完了整个 Cache 块的所有页时,需要对 Cache 块中对应的所有 Logic 块进行回收后,才做物理上的擦除回收 Cache 块所包括的页。从而减少 Logic 块需要回收的操作的次数。

[0080] 本发明实施例中,可以采用如下准则选择一个缓存块进行回收:优先选择长时间未使用的缓存块,其中多长时间可以回收可以根据需要进行设置。在没有长时间未使用的缓存块时,则获取各个 Cache 块的使用情况后,根据所述各个 Cache 块的使用情况选择一个 Cache 块并回收,具体可以获取各个缓存块的使用页数、对应关系、对应块数等信息。

[0081] 再介绍本发明实施例提供的 NAND Flash 的数据更新装置,图 4 描述了 NAND Flash 的数据更新装置实施例一的结构,包括:

[0082] 接收单元 401,用于接收更新数据;

[0083] 判断单元 402,用于判断接收单元 401 接收的更新数据需写入的地址是否与前一次写操作的存储地址连续;如果更新数据需写入的地址与前一次写操作的存储地址不连续,判断更新数据的长度是否大于预设值;

[0084] 写单元 403,用于在判断单元 402 判断更新数据需写入的地址与前一次写操作的存储地址连续时,紧接存储地址写入更新数据;在判断单元 402 判断更新数据的长度大于预设值时,将前一次写操作所执行块中的下半部分以及上半部分数据复制到更新数据需写入的新块中,将更新数据写入新块;在判断单元 402 判断更新数据的长度小于或等于预设值时,将更新数据写入 NANDFlash 中用于暂存数据的 Cache 块,Cache 块与至少一个逻辑块对应,Cache 块所包括的页与逻辑块所包括的页对应。

[0085] 从上可知,本实施例在更新数据小于预设值时,可以将更新数据写入 NAND Flash 中用于暂存数据的 Cache 块,从而在更新数据小于预设值时,可以减少对 NAND Flash 进行写与擦除的操作的次数,提高 NAND Flash 的使用寿命。

[0086] 图 5 描述了本发明数据更新装置实施例二的结构,与数据更新装置实施例一的不同之处在于写单元 403 包括:分配单元 4031,用于为更新数据需写入的新块分配 Cache 块;写操作单元 4032,用于将更新数据写入分配单元 4031 分配的 Cache 块。

[0087] 图 6 描述了本发明数据更新装置实施例三的结构,与数据更新装置实施例二的不同之处在于分配单元 4031 包括:Cache 块回收单元 40311,用于在没有未使用的 Cache 块和与更新数据所需写入的新块对应的 Cache 块没有足够的空间时,选择一个 Cache 块进行回收;Cache 块分配单元 40312,用于在 Cache 块回收单元 40311 选择一个 Cache 块进行回收后为新块分配新 Cache 块。

[0088] 本发明还提供了存储装置,该存储装置包括 NAND Flash 和本发明提供的 NAND Flash 的数据更新装置。

[0089] 以上所述仅为本发明的优选实施例,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关

的技术领域,均同理包括在本发明的专利保护范围内。

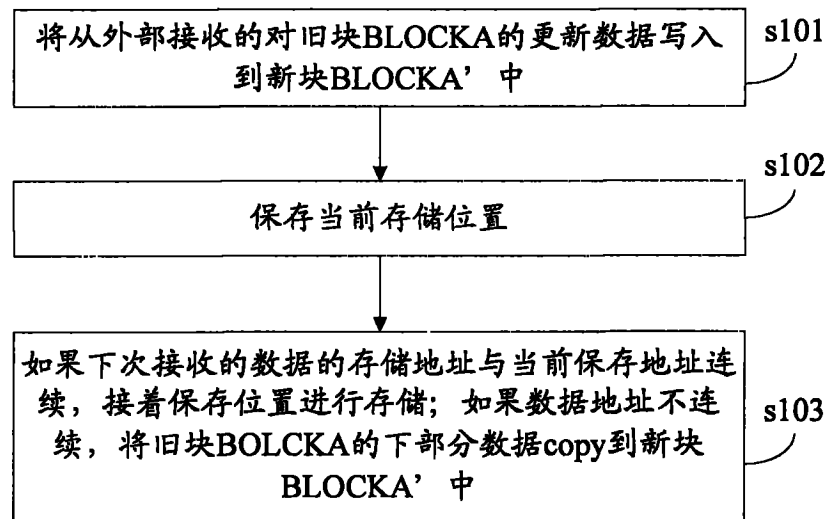


图 1

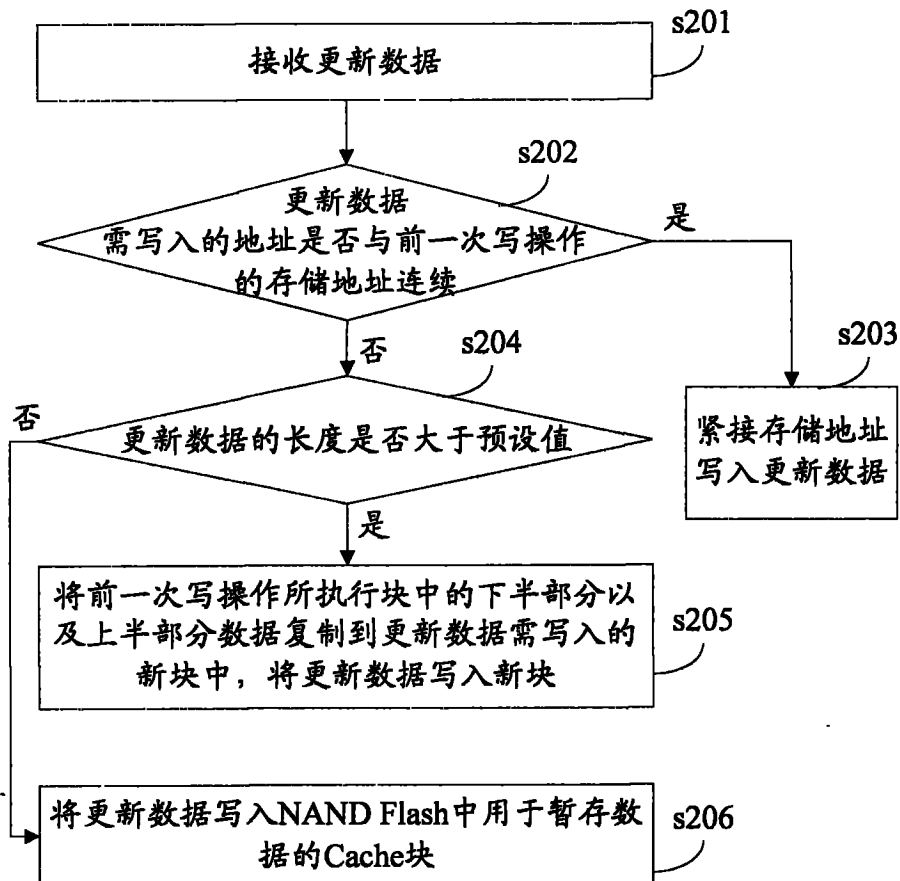


图 2

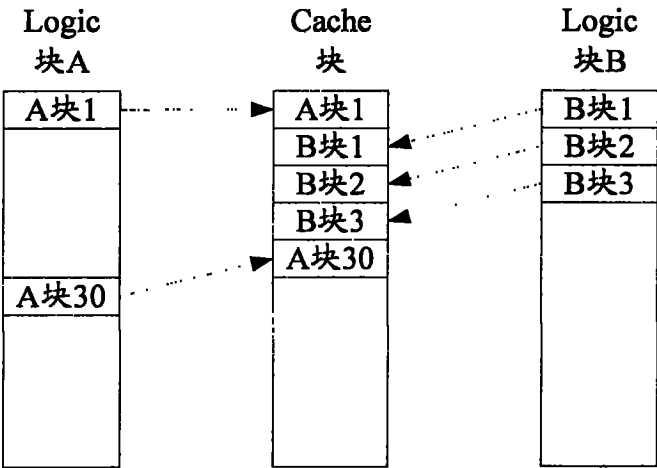


图 3

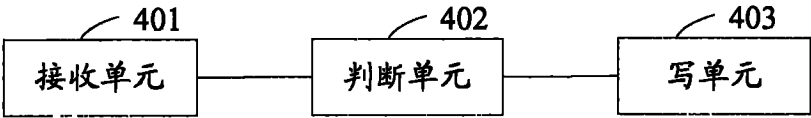


图 4

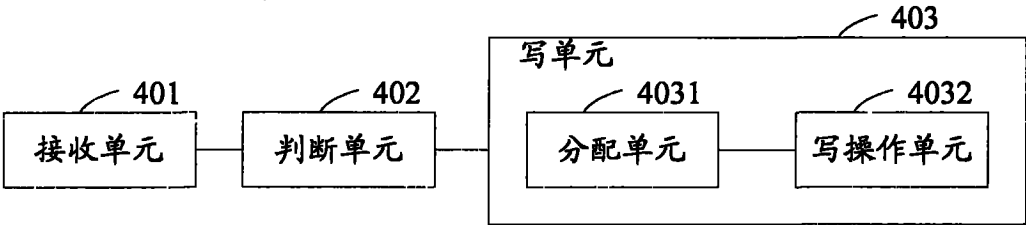


图 5

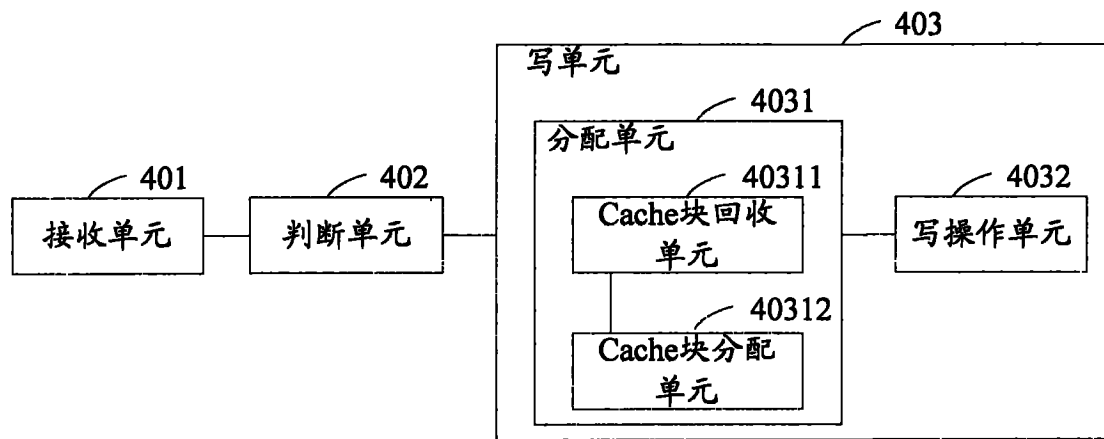


图 6