



(12) 发明专利申请

(10) 申请公布号 CN 115004359 A

(43) 申请公布日 2022. 09. 02

(21) 申请号 202180010705.X

(74) 专利代理机构 北京铭硕知识产权代理有限公司 11286

(22) 申请日 2021.07.01

专利代理师 周爽 金玉兰

(30) 优先权数据

2020-144178 2020.08.28 JP

(51) Int.Cl.

H01L 23/36 (2006.01)

(85) PCT国际申请进入国家阶段日

2022.07.22

(86) PCT国际申请的申请数据

PCT/JP2021/024996 2021.07.01

(87) PCT国际申请的公布数据

W02022/044541 JA 2022.03.03

(71) 申请人 富士电机株式会社

地址 日本神奈川县川崎市

(72) 发明人 矶崎诚

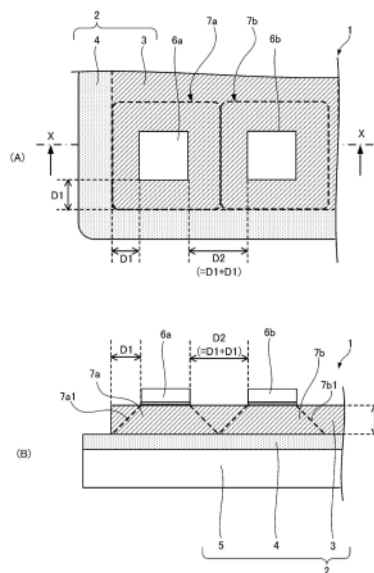
权利要求书2页 说明书10页 附图10页
按照条约第19条修改的权利要求书2页

(54) 发明名称

半导体装置

(57) 摘要

本发明提供降低因热量引起的翘曲的产生的半导体装置。绝缘电路基板(2)所包括的基板(5)、树脂层(4)及电路图案(3)的热膨胀系数之差小,能够减小因热量引起的绝缘电路基板(2)的翘曲。另外,半导体芯片(6a、6b)以使侧端部从电路图案(3)的外周端部向内侧离开预定的距离D1以上的方式接合在电路图案(3)的电路正面。因此,半导体芯片(6a、6b)所对应的电路图案(3)的热扩散部(7a、7b)不被干涉,能够抑制电路图案(3)相对于半导体芯片(6a、6b)的散热性的降低。因此,能够抑制半导体装置(1)的散热性的降低以及长期可靠性的降低。



1. 一种半导体装置,其特征在于,包括:

绝缘电路基板,其包括基板、形成在所述基板的正面的树脂层、以及形成在所述树脂层的树脂正面的电路图案;以及

半导体芯片,其在俯视时呈矩形,并且以使侧端部从所述电路图案的外周端部向内侧离开预定的距离以上的方式接合在所述电路图案的电路正面,

所述预定的距离和所述电路图案的厚度分别为所述半导体芯片的一边的长度的0.1倍以上。

2. 根据权利要求1所述的半导体装置,其特征在于,

所述半导体装置还具有另一个半导体芯片,该另一个半导体芯片在侧视时与所述半导体芯片相邻而接合在所述电路图案的所述电路正面,

所述半导体芯片和所述另一个半导体芯片的在侧视时彼此对置的侧端部之间的间隙分离所述预定的距离的2倍以上。

3. 根据权利要求2所述的半导体装置,其特征在于,

所述半导体装置还具有布线部件,该布线部件接合在所述间隙处的所述电路图案的所述电路正面。

4. 根据权利要求2所述的半导体装置,其特征在于,

所述半导体装置在所述间隙处的所述电路图案的所述电路正面还具有槽部,在俯视时,该槽部形成为与所述半导体芯片和所述另一个半导体芯片平行。

5. 根据权利要求4所述的半导体装置,其特征在于,

所述槽部的深度形成为不到达所述电路图案中的热扩散部的最外区域,该热扩散部是发自所述半导体芯片的热在所述电路图案中以及在侧视时随着向所述树脂层行进而扩展的方式扩散的部分。

6. 根据权利要求1所述的半导体装置,其特征在于,

所述电路图案的电路背面位于比所述树脂层的所述树脂正面更靠所述基板侧的位置。

7. 根据权利要求6所述的半导体装置,其特征在于,

所述电路图案以所述电路正面与所述树脂层的所述树脂正面呈大致同一平面的方式埋设于所述树脂层。

8. 根据权利要求1所述的半导体装置,其特征在于,

所述电路图案以不涉及到所述电路图案中的热扩散部的最外区域的方式被倒角,该热扩散部是发自所述半导体芯片的热在所述电路图案中以及在侧视时随着向所述树脂层行进而扩展的方式扩散的部分。

9. 根据权利要求1至8中任一项所述的半导体装置,其特征在于,

所述电路图案在靠所述树脂层侧形成有塌边,并且在靠所述电路正面侧形成有毛刺。

10. 根据权利要求1至8中任一项所述的半导体装置,其特征在于,

在所述树脂层的所述树脂正面形成有所述电路图案、以及不配置所述半导体芯片的非配置电路图案,

所述非配置电路图案的厚度比所述电路图案的厚度薄。

11. 根据权利要求10所述的半导体装置,其特征在于,

所述非配置电路图案是与所述半导体芯片的控制电极电连接的控制电路图案。

12. 根据权利要求1至11中任一项所述的半导体装置,其特征在于,
所述半导体芯片的所述一边的长度为5.5mm以下。

半导体装置

技术领域

[0001] 本发明涉及一种半导体装置。

背景技术

[0002] 半导体装置包括功率设备。功率设备是例如具备IGBT(Insulated Gate Bipolar Transistor:绝缘栅双极型晶体管)、功率MOSFET(Metal Oxide Semiconductor Field Effect Transistor:金属氧化物半导体场效应晶体管)的半导体芯片。半导体装置具备供上述半导体芯片配置的绝缘电路基板。绝缘电路基板包括陶瓷板、形成在该陶瓷板的正面的电路图案、以及形成在该陶瓷板的背面的金属板。半导体芯片接合在电路图案上。此外,对于半导体装置而言,壳体包围绝缘电路基板的外周端部并通过粘接剂与绝缘电路基板接合。壳体被嵌入成型有输入输出用的引线框架。在壳体内,半导体芯片和引线框架之间通过导线而电连接(例如,参照专利文献1)。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本特开2017-139406号公报

发明内容

[0006] 技术问题

[0007] 但是,上述绝缘电路基板在陶瓷板的热膨胀系数与电路图案的热膨胀系数、以及陶瓷板的热膨胀系数与金属板的热膨胀系数上有差异。因此,绝缘电路基板因发自半导体芯片的热而产生较大的翘曲。另外,若绝缘电路基板因半导体装置的热循环而反复产生翘曲,则有可能导致在陶瓷板上产生裂纹,进而有可能导致已产生的裂纹伸展。若陶瓷板受到这样的损伤,则导致绝缘电路基板的导热性和绝缘性降低,导致半导体装置的长期可靠性降低。

[0008] 本发明是鉴于这样的问题而做出的,其目的在于提供一种降低因热量而引起的翘曲的产生的半导体装置。

[0009] 技术方案

[0010] 根据本发明的一个观点,提供一种半导体装置,所述半导体装置包括:绝缘电路基板,其包括基板、形成在所述基板的正面的树脂层、以及形成在所述树脂层的树脂正面的电路图案;以及半导体芯片,其在俯视时呈矩形,并且以使侧端部从所述电路图案的外周端部向内侧离开预定的距离以上的方式接合在所述电路图案的电路正面,所述预定的距离和所述电路图案的厚度分别为所述半导体芯片的一边的长度的0.1倍以上。

[0011] 技术效果

[0012] 根据公开的技术,能够降低翘曲的产生,并能够抑制半导体装置的长期可靠性的降低。

[0013] 本发明的上述以及其他的目的、特征以及优点通过与附图相关联的以下的说明而

变得明确,该附图表示作为本发明的例子而优选的实施方式。

附图说明

- [0014] 图1是用于说明第一实施方式的半导体装置的图。
- [0015] 图2是第二实施方式的半导体装置的截面图。
- [0016] 图3是第二实施方式的半导体装置的俯视图。
- [0017] 图4是用于说明第二实施方式的电路图案的图。
- [0018] 图5是第二实施方式的半导体装置的主要部分截面图(其一)。
- [0019] 图6是第二实施方式的半导体装置的主要部分截面图(其二)。
- [0020] 图7是第三实施方式的半导体装置的主要部分截面图。
- [0021] 图8是第四实施方式的半导体装置的主要部分截面图(其一)。
- [0022] 图9是第四实施方式的半导体装置的主要部分截面图(其二)。
- [0023] 图10是第五实施方式的半导体装置的主要部分截面图。
- [0024] 符号说明
- [0025] 1、10 半导体装置
- [0026] 2、20 绝缘电路基板
- [0027] 3、22a、22a1~22a3、22b、22b1~22b3 电路图案
- [0028] 4、21 树脂层
- [0029] 5、23 基板
- [0030] 6a、6b、30a、30b、40a、40b 半导体芯片
- [0031] 7a、7b、22d 热扩散部
- [0032] 7a1、7b1 热扩散最外区域
- [0033] 22c1、22c2 狭缝
- [0034] 22d1 毛刺
- [0035] 22d2 塌边
- [0036] 31 焊料
- [0037] 50、51a、51b 导线
- [0038] 60 壳体
- [0039] 61 框体部
- [0040] 62、63、64 引线框架
- [0041] 62a、63a、64a 端子
- [0042] 65 盖部
- [0043] 66 密封部件
- [0044] 67 粘接部件
- [0045] D1 距离
- [0046] D2 间隔
- [0047] T 厚度

具体实施方式

[0048] 以下,参照附图,对实施方式进行说明。应予说明,在以下说明中,在图2的半导体装置10中,“正面”和“上表面”是表示朝向上侧的面。同样地,在图2的半导体装置10中,“上”是表示上侧的方向。在图2的半导体装置10中,“背面”和“下表面”是表示朝向下侧的面。同样地,在图2的半导体装置10中,“下”是表示下侧的方向。根据需要,在其他附图中也表示相同的方向性。“正面”、“上表面”、“上”、“背面”、“下表面”、“下”、“侧面”仅仅是便于确定相对位置关系的表达而已,并不限定本发明的技术思想。例如,“上”和“下”不必须表示相对于地面的铅垂方向。即,“上”和“下”的方向不限于重力方向。另外,在以下说明中,“主要成分”表示包含80vol%以上的情况。

[0049] [第一实施方式]

[0050] 利用图1对第一实施方式的半导体装置进行说明。图1是用于说明第一实施方式的半导体装置的图。应予说明,图1的(A)是俯视半导体装置1时的主要部分放大图。图1的(B)是图1的(A)的单元划线X-X处的截面图。

[0051] 半导体装置1包括绝缘电路板2以及半导体芯片6a、6b。绝缘电路板2包括电路图案3、在正面(树脂正面)形成有电路图案3的树脂层4、以及在正面形成有树脂层4的基板5。电路图案3和基板5由具有导电性的金属构成。树脂层4由热阻低且绝缘性高的树脂构成。半导体芯片6a、6b是在俯视时呈矩形的功率设备。半导体芯片6a、6b与电路图案3的正面(电路正面)接合。此外,半导体芯片6a、6b以使侧端部从电路图案3的外周端部向电路图案3的内侧离开预定的距离D1以上的方式接合。此时,预定的距离D1对应于电路图案3的厚度T。电路图案3的厚度T是半导体芯片6a、6b的一边的长度的0.1倍以上。即,预定的距离D1和电路图案3的厚度T都是半导体芯片6a、6b的一边的长度的0.1倍以上。半导体芯片6a、6b的在侧视时彼此对置的侧端部之间的间隙D2分离预定的距离D1的2倍以上。即,半导体芯片6a、6b的在侧视时彼此对置的侧端部之间的间隙D2是半导体芯片6a、6b的一边的长度的0.2倍以上。应予说明,在此,若半导体芯片6a、6b在俯视时为长方形,则半导体芯片6a、6b的一边的长度可以是该长方形的短边的长度。

[0052] 在这样的绝缘电路板2中,电路图案3与树脂层4的热膨胀系数之差、以及基板5与树脂层4的热膨胀系数之差小于电路图案3与陶瓷板的热膨胀系数之差、以及基板5与陶瓷板的热膨胀系数之差。因此,能够减小因半导体芯片6a、6b的热量而在绝缘电路板2产生的翘曲。

[0053] 另外,发自半导体芯片6a、6b的热随着配置在电路图案3上的半导体芯片6a、6b的驱动而在电路图案3中由虚线所示的范围(热扩散部7a、7b)内扩散而传导到树脂层4。即,发自半导体芯片6a、6b的热在电路图案3中以在侧视时随着向树脂层4侧行进而扩展的方式扩散。此时,由于电路图案3中的热扩散部7a、7b不被其他干扰,所以能够使来自半导体芯片6a、6b的热量可靠地传导到树脂层4。另外,在发自半导体芯片6a、6b的热的传导以例如45°扩散的情况下,作为热扩散部7a、7b与电路图案3之间的边界的热扩散最外区域7a1、7b1相对于半导体芯片6a、6b的背面且相对于铅垂下方的铅垂线呈45°。因此,为了使热扩散部7a、7b如图1的(B)那样地收束在电路图案3内,需要使距电路图案3的外周端部的预定的距离D1为电路图案3的厚度T以上。假设在预定的距离D1小于电路图案3的厚度T的情况下,热扩散部7a、7b的端部部分不被收束在电路图案3内。因此,会导致半导体芯片6a、6b相对于电路图

案3的导热性降低。另外,半导体芯片6a、6b彼此也需要以使各自的热扩散部7a、7b在电路图案3内不干扰的方式隔开间隔D2以上地配置。该间隔D2需要至少为D1+D1。

[0054] 另外,此时,电路图案3的厚度T需要为半导体芯片6a、6b的一边的长度的0.1倍以上。若半导体芯片6a、6b的芯片面积变大,则电路图案3的导热性受电路图案3的厚度T的影响变小。若鉴于此,在半导体芯片6a、6b的芯片面积大的情况下,为了使来自半导体芯片6a、6b的热量传导到树脂层4而需要将电路图案3的厚度T维持某种程度。因此,电路图案3的厚度T需要为半导体芯片6a、6b的芯片面积(一边的长度。若是长方形则为短边的长度)的0.1倍以上,更优选为0.3倍以上。

[0055] 上述半导体装置1包括绝缘电路基板2以及半导体芯片6a、6b。绝缘电路基板2包括基板5、形成在基板5的正面的树脂层4、以及形成在树脂层4的树脂正面的电路图案3。半导体芯片6a、6b以使侧端部从电路图案3的外周端部向内侧离开预定的距离D1以上的方式接合在电路图案3的电路正面,所述半导体芯片6a、6b在俯视时为矩形。此外,预定的距离D1和预定的距离D1分别需要为半导体芯片6a、6b的一边的长度(若是长方形则为短边的长度)的0.1倍以上,更优选为0.3倍以上。

[0056] 在这样的半导体装置1中,由于绝缘电路基板2所包括的基板5、树脂层4以及电路图案3的热膨胀系数之差小,所以能够减少因热量而引起的绝缘电路基板2的翘曲。另外,半导体芯片6a、6b以使侧端部从电路图案3的外周端部向内侧离开预定的距离D1以上的方式接合在电路图案3的电路正面。因此,半导体芯片6a、6b在电路图案3内形成的热扩散部7a、7b不被干扰,能够抑制电路图案3相对于半导体芯片6a、6b的散热性的降低。因此,能够抑制半导体装置1的散热性的降低,并且能够抑制长期可靠性的降低。

[0057] [第二实施方式]

[0058] 第二实施方式是将第一实施方式更具体化的情况。利用图2~图6对第二实施方式的半导体装置进行说明。图2是第二实施方式的半导体装置的截面图,图3是第二实施方式的半导体装置的俯视图。图4是用于说明第二实施方式的电路图案的图。图5和图6是第二实施方式的半导体装置的主要部分截面图。应予说明,图2表示图3的单点划线X-X处的截面图。另外,在图3中,省略了半导体装置10的壳体60以及密封部件66的记载。图4是任意的电路图案的截面放大图。图5表示图3的单点划线Y-Y处的截面图。图6示例出在图5的情况下没有狭缝22c1而连接导线50的情况。

[0059] 半导体装置10包括绝缘电路基板20、半导体芯片30a、40a、30b、40b、以及容纳绝缘电路基板20和半导体芯片30a、40a、30b、40b的壳体60。绝缘电路基板20包括树脂层21、电路图案22a、22b、以及基板23。应予说明,电路图案22a、22b是电路图案22a1~22a3、22b1~22b3的统称。以下,在不区别电路图案22a1~22a3、22b1~22b3的情况下,设为电路图案22a、22b。

[0060] 树脂层21由热阻低且绝缘性高的树脂构成。这样的树脂是例如热固性树脂。在热固性树脂中也可以含有导热性填料。由此,能够进一步降低树脂层21的热阻,并且能够减小与基板23的热膨胀系数之差。这样的热固性树脂使用例如环氧树脂、氰酸酯树脂、苯并噁嗪树脂、不饱和聚酯树脂、酚醛树脂、三聚氰胺树脂、硅树脂、马来酰亚胺树脂、丙烯酸树脂、聚酰胺树脂中的至少一种。导热性填料由氧化物或氮化物中的至少一者构成。应予说明,氧化物是例如氧化硅、氧化铝。氮化物是例如氮化硅、氮化铝、氮化硼。此外,作为导热性填料,

也可以是六方晶氮化硼。这样的树脂层21的厚度取决于半导体装置10的额定电压。即,期望半导体装置10的额定电压越高,树脂层21的厚度越厚。另一方面,也期望使树脂层21尽可能薄,从而降低热阻。这样的树脂层21的厚度是例如0.05mm以上且0.50mm以下。

[0061] 电路图案22a、22b由导电性优良的材质构成。作为这样的材质,例如由铜、铝、或至少包含其中一种的合金等构成。电路图案22a、22b的厚度优选是0.1mm以上且5.0mm以下,更优选是0.2mm以上且2.0mm以下。应予说明,后面会对电路图案22a、22b各自的厚度的详细情况进行描述。

[0062] 另外,电路图案22a、22b是以成为期望的图案形状的方式将一张导电板冲压而得到的。如此地得到的电路图案22a、22b根据冲压的方向而在主面的外周端部生成毛刺,在该主面的相反侧的主面的外周端部生成塌边。例如,如图4所示,电路图案22a以使塌边22d2位于与树脂层21对置的背面,毛刺22d1位于正面的方式配置在树脂层21。假设以使毛刺22d1位于背面的方式将电路图案22a配置于树脂层21。在该情况下,根据树脂层21的厚度的不同,毛刺22d1有可能会刺破树脂层21。会导致树脂层21不能维持电路图案22a与基板23之间的绝缘性。另外,以使塌边22d2位于电路图案22a的背面的方式将电路图案22a配置于树脂层21。在该情况下,塌边22d2容易与树脂层21紧贴。因此,电路图案22a被可靠地固定在树脂层21,另外,防止电路图案22a从树脂层21剥离。应予说明,生成有毛刺22d1、塌边22d2的电路图案22b也与上述同样地配置在树脂层21。

[0063] 在电路图案22a2和电路图案22b2上,经由焊料而接合有半导体芯片30a、40a以及半导体芯片30b、40b。应予说明,除半导体芯片30a、40a和半导体芯片30b、40b以外,在电路图案22a和电路图案22b上,还能够根据需要而适当地配置导线、引线框架以及连接端子等布线部件以及电子部件。应予说明,电路图案22a2、22a3、22b1、22b2所记载的四角表示引线框架62~引线框架64的接合部位。针对这样的电路图案22a、22b,也能够通过耐腐蚀性优良的材质进行镀覆处理。这样的材质是例如镍、或至少包括其中一种的合金等。

[0064] 另外,电路图案22a2在半导体芯片30a之间、以及半导体芯片40a之间分别形成有狭缝22c1。应予说明,在图5中示出在半导体芯片30a之间形成有狭缝22c1的情况。在电路图案22b2中,也在半导体芯片30b之间、以及半导体芯片40b之间分别形成有狭缝22c2。利用该狭缝22c1,能够降低半导体芯片30a之间的热干扰、以及半导体芯片40a之间的热干扰。狭缝22c2也能够降低半导体芯片30b之间的热干扰、以及半导体芯片40b之间的热干扰。

[0065] 应予说明,图2和图3所示的电路图案22a、22b的个数、配置位置以及形状为一例,不限于该情况,能够通过适当设计来选择个数、配置位置以及形状。

[0066] 基板23由导热性优良的材料构成。该材料是例如铝、铁、银、铜、或至少包括其中一种的合金。另外,作为这样的材料,也可以是金属复合材料。金属复合材料列举出例如铝-氮化硅(Al-SiC)、镁-氮化硅(Mg-SiC)。另外,为了提高耐腐蚀性,也可以对基板23的表面进行镀覆处理。此时的镀覆材料有例如镍、镍-磷合金、镍-硼合金等。镀膜的厚度优选为1 μ m以上,更优选为5 μ m以上。此外,如后所述,能够在基板23的背面经由焊料或银焊等来安装冷却单元(省略图示)。由此,能够提高半导体装置10的散热性。该情况下的冷却单元例如由导热性优良的金属构成。金属是铝、铁、银、铜、或至少包括其中一种的合金等。另外,冷却单元是具备一个以上的散热片的散热器、或基于水冷的冷却装置等。另外,基板23也可以与这样的冷却单元一体化。在该情况下,由导热性优良的铝、铁、银、铜、或至少包括其中一种

的合金构成。而且,为了提高耐腐蚀性,例如也可以对与冷却单元一体化的基板23的表面进行镀覆处理。此时的镀覆材料有例如镍、镍-磷合金、镍-硼合金等。应予说明,基板23的厚度优选为2mm以上且10mm以下。

[0067] 因此,这样的绝缘电路基板20能够减小电路图案22a、22b与树脂层21的线膨胀系数之差、以及基板23与树脂层21的线膨胀系数之差。因此,即使半导体芯片30a、40a、30b、40b发热,也能够减小绝缘电路基板20的翘曲的产生。

[0068] 然而,配置有半导体芯片30a、40a和半导体芯片30b、40b的电路图案22a2和电路图案22b2(厚度均固定的情况)中的热阻与半导体芯片30a、40a和半导体芯片30b、40b的芯片面积相关。即,电路图案22a2和电路图案22b2中的热阻随着各自的芯片面积增加而减小。另外,电路图案22a2和电路图案22b2(芯片面积固定)中的热阻与电路图案22a2和电路图案22b2的厚度相关。即,电路图案22a2和电路图案22b2中的热阻随着电路图案22a2和电路图案22b2的厚度增加而减小。因此,在电路图案22a2和电路图案22b2的厚度分别为0.1mm、0.3mm、0.4mm、0.5mm、0.8mm、1.0mm的情况下,对使芯片面积变化时的电路图案22a2和电路图案22b2中的热阻进行了计测。由此,在电路图案22a2和电路图案22b2的厚度为上述任一厚度的情况下,都确认到电路图案22a2和电路图案22b2的热阻随着芯片面积的增加而减小。在该结果中,相对于成为基准的热阻,若电路图案22a2和电路图案22b2的厚度为0.5mm以上,则确认到热阻减小,该成为基准的热阻为相对于电路图案22a2和电路图案22b2的厚度的热阻。因此,电路图案22a2和电路图案22b2的厚度优选为0.5mm以上。另外,要求电路图案22a3、22b3有用于接受从半导体芯片30a、30b输出的输出电流的某种程度的厚度。因此,考虑到制造上的成本削减等,电路图案22a3、22b3的厚度也与电路图案22a2、22b2同样地优选为0.5mm以上的厚度。另一方面,在电路图案22a1、22b1中,导通有针对半导体芯片30a、30b的控制信号。因此,电路图案22a1、22b1不要求高散热性。因此,电路图案22a1、22b1不需要其他电路图案22a2、22a3、22b2、22b3那样程度的厚度。

[0069] 这样的绝缘电路基板20以例如如下的方式形成。首先,通过冲压从导电板预先获取电路图案22a、22b。将这样获得的电路图案22a、22b、树脂层21以及基板23层积,通过加热以及向层积方向加压从而使它们彼此压接。这样的压接在活性气体气氛中或真空中进行。由此得到绝缘电路基板20。或者,也可以是如下那样的方法。首先,将基板23、树脂层21以及导电板依次层积,通过与上述同样地进行加热以及向层积方向加压从而使它们彼此压接。其后,使导电板与预定的图案一致而利用感光性抗蚀剂掩模进行遮掩,通过蚀刻形成图案,去除感光性抗蚀剂掩模,从而形成出电路图案22a、22b。将这样形成的部件单片化而得到绝缘电路基板20。

[0070] 半导体芯片30a、40a、30b、40b是以硅或宽带隙半导体为主要成分而构成的功率设备。宽带隙半导体是例如氮化硅、氮化镓。另外,半导体芯片30a、40a、30b、40b的芯片面积(一边的长度)为5.5mm以下。半导体芯片30a、30b包含开关元件。开关元件是功率MOSFET、IGBT。这样的半导体芯片30a、30b例如在背面具备漏极(正电极,在IGBT中为集电极)作为主电极,在正面具备栅极(控制电极)和源极(负电极,在IGBT中为发射极)作为主电极。另外,半导体芯片40a、40b包括二极管元件。二极管元件是SBD(Schottky Barrier Diode:肖特基二极管)、PiN(P-intrinsic-N)二极管等FWD(Free Wheeling Diode:续流二极管)。这样的半导体芯片40a、40b在背面具备阴极作为主电极,在正面具备阳极作为主电极。半导体芯片

30a、40a和半导体芯片30b、40b的背面侧通过焊料31(参照图5等)而接合在电路图案22a2和电路图案22b2上。应予说明,焊料31由以预定的合金为主要成分的无铅焊料构成。预定的合金是例如由锡-银-铜构成的合金、由锡-锌-铋构成的合金、由锡-铜构成的合金、由锡-银-铟-铋构成的合金中的至少任一种合金。在焊料31中也可以包含添加物。添加物是例如镍、锗、钴、或硅。应予说明,也可以通过使用了烧结材料的烧结来代替焊料31而进行接合。该情况下的烧结材料是以例如铜、铝为主要成分的粉末。半导体芯片30a、40a、30b、40b的厚度例如为80 μm 以上且500 μm 以下,平均为200 μm 左右。应予说明,也可以根据需要在电路图案22a、22b配置电子部件。电子部件是例如电容、电阻、热敏电阻、电流传感器、控制IC(Integrated Circuit:集成电路)。另外,也可以配置包括使IGBT和FWD构成在一个芯片内而成的RC(Reverse Conducting:反向导通)-IGBT的开关元件的半导体芯片来代替半导体芯片30a、40a和半导体芯片30b、40b。应予说明,示例出在图3所示的电路图案22a2和电路图案22b2上配置了两组半导体芯片30a、40a和半导体芯片30b、40b的情况。不限于该一例的情况,也可以通过适当设计来配置一组或三组以上。

[0071] 半导体芯片30a、40a从电路图案22a2的外周端部向内侧离开与电路图案22a2的厚度相对应的距离以上。半导体芯片30b、40b也从电路图案22b2的外周端部向内侧离开与电路图案22b2的厚度相对应的距离以上。由此,来自半导体芯片30a、40a和半导体芯片30b、40b的热量相对于电路图案22a2和电路图案22b2的热扩散部不会从外部受到干扰,并且不会彼此受到干扰。由此,能够抑制电路图案22a2和电路图案22b2相对于半导体芯片30a、40a和半导体芯片30b、40b的散热性的降低。

[0072] 另外,如图5所示,在半导体芯片30a之间,热扩散部22d也以在电路图案22a2内彼此不干扰的方式隔开间隔地设置在电路图案22a2。此时,形成在半导体芯片30a之间的狭缝22c1以不干扰两个热扩散部22d的深度而形成在电路图案22a2。由此,狭缝22c1不会阻碍抑制电路图案22a2相对于半导体芯片30a的散热性的降低。另外,在半导体芯片40a之间、半导体芯片30b之间、以及半导体芯片40b之间分别形成的狭缝22c1、22c2也是同样的。

[0073] 另外,例如,如图6所示,也可以根据设计等而在半导体芯片30a之间连接导线50。在该情况下,导线50也不会阻碍抑制电路图案22a2相对于半导体芯片30a的散热性的降低。另外,在半导体芯片40a之间、半导体芯片30b之间、以及半导体芯片40b之间分别连接导线50的情况下也是同样的。应予说明,以下对导线50的详细情况进行说明。

[0074] 导线50将半导体芯片30a、40a和半导体芯片30b、40b的主电极与电路图案22a和电路图案22b之间、半导体芯片30a、40a的主电极之间、以及半导体芯片30b、40b的主电极之间适当地电连接且机械连接。另外,导线51a、51b将电路图案22a1、22b1与半导体芯片30a、30b的控制电极之间电连接且机械连接。这样的导线50、51a、51b由导电性优良的材质构成。作为该材质,由例如金、银、铜、铝或至少包括其中一种的合金构成。另外,导线50的直径例如是390 μm 以上且410 μm 以下。导线51a、51b的直径例如是120 μm 以上且130 μm 以下。

[0075] 壳体60具有框体部61、以及设置在框体部61的开口上部的盖部65。框体部61在中央部形成有从正面贯通到背面的开口部,并且在俯视时呈框型。另外,框体部61包括引线框架62~64。框体部61通过嵌入成型而与引线框架62~64一体地构成。在嵌入成型中,使用能够与引线框架62~64接合的热塑性树脂。应予说明,作为这样的树脂,有例如聚苯硫醚、聚对苯二甲酸丁二醇酯树脂、聚丁二酸丁二醇酯树脂、聚酰胺树脂、或丙烯腈丁二烯苯乙烯树

脂。应予说明,盖部65也由与框体部61相同的材质构成。

[0076] 引线框架62~64例如在图2所示的侧视时呈曲柄状。引线框架62~64的一端部的端子62a~64a从壳体60的盖部65的上表面突出而配置在框体部61。引线框架62~64的另一端部在框体部61内通过焊料(省略图示)而与电路图案22a2、22a3、22b2电接合且机械接合。这样的引线框架62~64由导电性优良的材质构成。作为这样的材质,例如由铜、铝、或至少包括其中一种的合金等构成。引线框架62~64的厚度优选为1.00mm以上且2.00mm以下,更优选为1.20mm以上且1.50mm以下。引线框架62~64也能够利用耐腐蚀性优良的材质进行镀膜处理。这样的材质是例如镍、或含镍的合金等。

[0077] 壳体60的框体部61的背面通过粘接部件67而固定在绝缘电路板20(树脂层21)的外周端部。粘接部件67使用例如热固性树脂系粘接部件或有机系粘接部件。热固性树脂系粘接部件以例如环氧树脂、酚醛树脂为主要成分。有机系粘接部件是以例如硅橡胶、氯丁二烯橡胶为主要成分的弹性体系粘接剂。如此,在框体部61的开口部收纳有半导体芯片30a、40a、30b、40b等,开口部内被密封部件66密封。应予说明,密封部件66只要能够在框体部61的开口部密封绝缘电路板20、半导体芯片30a、40a、30b、40b、导线50、51a、51b即可。不需要利用密封部件66来填充框体部61的整个开口部。

[0078] 密封部件66包含热固性树脂、以及该热固性树脂所含有的填充材料(填料)。热固性树脂是例如环氧树脂、酚醛树脂、马来酰亚胺树脂、聚酯树脂。作为密封部件66的一例,有环氧树脂,并且在环氧树脂中包含填充剂。填充剂是例如氧化硅、氧化铝、氮化硼、或氮化铝。或者,密封部件66也可以使用热塑性树脂。热塑性树脂是例如聚苯硫醚树脂、聚对苯二甲酸丁二醇酯树脂、聚丁二酸丁二醇酯树脂、聚酰胺树脂、或丙烯腈丁二烯苯乙烯树脂。

[0079] 应予说明,为了利用密封部件66来密封壳体60内,向壳体60内注入熔融状态的密封部件66。此时,成为如下状态:为了维持熔融状态的密封部件66的粘度,以维持预定的温度的方式对密封部件66、壳体60、半导体芯片30a、40a、30b、40b进行加热。另外,通过在真空中注入密封部件66,从而使密封部件66在不产生空隙的情况下遍布到壳体60内的各个角落。另外,这样的密封部件66在注入前,进行在真空中去除空隙的脱泡。在该脱泡后,通过在真空中搅拌熔融状态的密封部件66,使其完全地脱泡,从而能够抑制进一步的空隙的产生。或者,在注入熔融状态的密封部件66时,也可以对壳体60和绝缘电路板20等施加超声波振动。由此,能够更可靠地抑制密封部件66的空隙的产生。

[0080] 在这样的半导体装置10中,绝缘电路板20所包括的基板23、树脂层21以及电路图案22a、22b的热膨胀系数之差小,能够减小因热量而引起的绝缘电路板20的翘曲。另外,半导体芯片30a、40a和半导体芯片30b、40b以使侧端部从电路图案22a2和电路图案22b2的外周端部向内侧离开预定的距离以上的方式接合在电路图案22a2和电路图案22b2的正面。因此,半导体芯片30a、40a和半导体芯片30b、40b所产生的电路图案22a2和电路图案22b2的热扩散部不被干涉,能够抑制电路图案22a2和电路图案22b2相对于半导体芯片30a、40a和半导体芯片30b、40b的散热性的降低。因此,能够抑制半导体装置10的散热性的降低以及长期可靠性的降低。

[0081] [第三实施方式]

[0082] 第三实施方式是在第二实施方式的半导体装置10所包括的绝缘电路板20中,电路图案22a、22b的下部的一部分埋设于树脂层21的情况。以下,利用图7对该情况进行说明。

图7是第三实施方式的半导体装置的主要部分截面图。应予说明,图7对应于图3所示的半导体装置10的单点划线X-X处的截面图,并且示出该截面图的半导体芯片40a的周围。另外,在图7中,将电路图案22a2、22a3的截面表示为矩形。如图4所示,电路图案22a2、22a3也可以使毛刺位于正面侧,使塌边位于背面侧。

[0083] 在该情况下,在绝缘电路基板20中,电路图案22a2、22a3的下部的一半左右被埋设于树脂层21。密封部件66进入电路图案22a2、22a3之间,电路图案22a2、22a3被向基板23侧按压。因此,能够防止电路图案22a2、22a3从树脂层21剥离。即使电路图案22a2、22a3的侧面从树脂层21剥离,对绝缘电路基板20的散热性的降低的影响也小。但是,若电路图案22a2、22a3的背面从树脂层21剥离,则导致绝缘电路基板20的散热性降低。如图7所示,通过防止电路图案22a2、22a3相对于树脂层21的剥离,从而能够防止绝缘电路基板20的散热性的降低。这不限于电路图案22a2、22a3,在其他电路图案22a、22b中也是同样的。因此,能够抑制半导体装置10的散热性的降低以及长期可靠性的降低。

[0084] [第四实施方式]

[0085] 第四实施方式是在第二实施方式的半导体装置10所包括的绝缘电路基板20中,整个电路图案22a、22b埋设于树脂层21的情况。以下,利用图8和图9对该情况进行说明。图8和图9是第四实施方式的半导体装置的主要部分截面图。应予说明,图8和图9对应于图3所示的半导体装置10的单点划线X-X处的截面图,并且示出该截面图的半导体芯片40a的周围。另外,在图8和图9中,将电路图案22a2、22a3的截面表示为矩形。如图4所示,电路图案22a2、22a3也可以使毛刺位于正面侧,使塌边位于背面侧。

[0086] 在该情况下,在绝缘电路基板20中,以使电路图案22a2、22a3的正面与树脂层21的正面形成同一平面的方式,将电路图案22a2、22a3埋设于树脂层21。如在第二实施方式中说明的那样,绝缘电路基板20是通过将电路图案22a、22b压接于树脂层21而得到的。在该压接时,以更大的压力将电路图案22a、22b按压于树脂层21。由此,电路图案22a、22b被埋设于树脂层21。此时,例如,如图8所示,被电路图案22a、22b按压的树脂层21的一部分从电路图案22a2、22a3的间隙突出。然后,电路图案22a2、22a3和电路图案22a2、22a3之间的树脂层21被密封部件66密封,被向基板23侧按压。因此,与第三实施方式同样地,能够防止电路图案22a2、22a3相对于树脂层21的剥离,并且能够防止绝缘电路基板20的散热性的降低。另外,树脂层21从电路图案22a2、22a3之间突出。因此,密封部件66与树脂层21之间的界面的长度(沿面距离)变长,电路图案22a2、22a3与基板23之间的绝缘性提高。这不限于电路图案22a2、22a3,在其他电路图案22a、22b中也是同样的。因此,能够抑制半导体装置10的散热性的降低以及长期可靠性的降低。

[0087] 另外,绝缘电路基板20在以更大的压力对树脂层21按压电路图案22a、22b时,如图9所示,有树脂层21从电路图案22a2、22a3的间隙突出而绕落到电路图案22a2、22a3的正面侧的情况。在该情况下,也与图8同样地,密封部件66与树脂层21之间的界面的长度(沿面距离)变得更长,电路图案22a2、22a3与基板23之间的绝缘性提高。另外,利用绕落到电路图案22a2、22a3的正面侧的树脂层21向基板23侧按压电路图案22a2、22a3。因此,进一步防止了电路图案22a2、22a3的剥离。这不限于电路图案22a2、22a3,在其他电路图案22a、22b中也是同样的。

[0088] [第五实施方式]

[0089] 第五实施方式是在第二实施方式的半导体装置10所包括的绝缘电路基板20中,对电路图案22a、22b的角部进行倒角的情况。以下,利用图10对该情况进行说明。图10是第五实施方式的半导体装置的主要部分截面图。应予说明,应予说明,图10对应于图3所示的半导体装置10的单点划线X-X处的截面图,并且示出该截面图的半导体芯片40a的周围。

[0090] 在该情况下,沿着绝缘电路基板20所包括的电路图案22a2、22a3的正面侧的外周端部而对角部进行倒角。倒角角度是例如不进入半导体芯片40a相对于电路图案22a2的热扩散部的角度。这样的电路图案22a2、22a3被密封部件66密封。例如,在如图7的情况那样地不使电路图案22a2、22a3的角部被倒角的情况下,有电路图案22a2、22a3的角部相对于密封部件66而成为产生裂纹的起点的情况。若裂纹在密封部件66中扩展,则水分浸入该裂纹而导致密封部件66的绝缘性降低。另一方面,在本实施方式中,由于对电路图案22a2、22a3的角部进行了倒角,因此不会产生相对于密封部件66产生裂纹的起点,抑制了裂纹的产生。这不限于电路图案22a2、22a3,在其他电路图案22a、22b中也是同样的。因此,能够维持半导体装置10的绝缘性,并且能够抑制半导体装置10的散热性的降低和长期可靠性的降低。

[0091] 以上仅示出了本发明的原理。此外,对于本领域技术人员而言,能够进行多种变形、变更,本发明并不限于上述所示、说明的正确结构以及应用例,对应的全部变形例和等同物都被视为基于附加的权利要求及其等同物的本发明的范围。

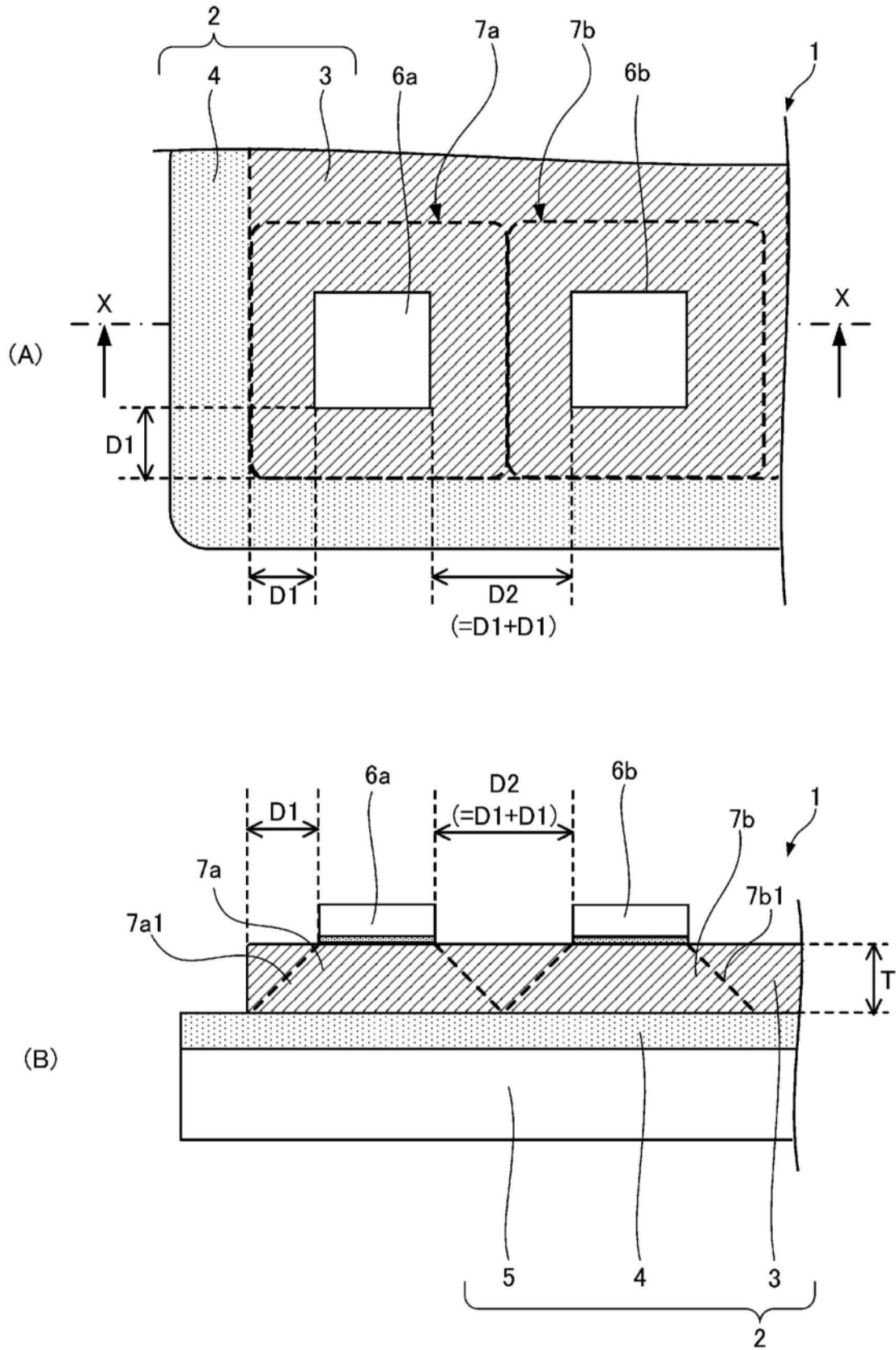


图1

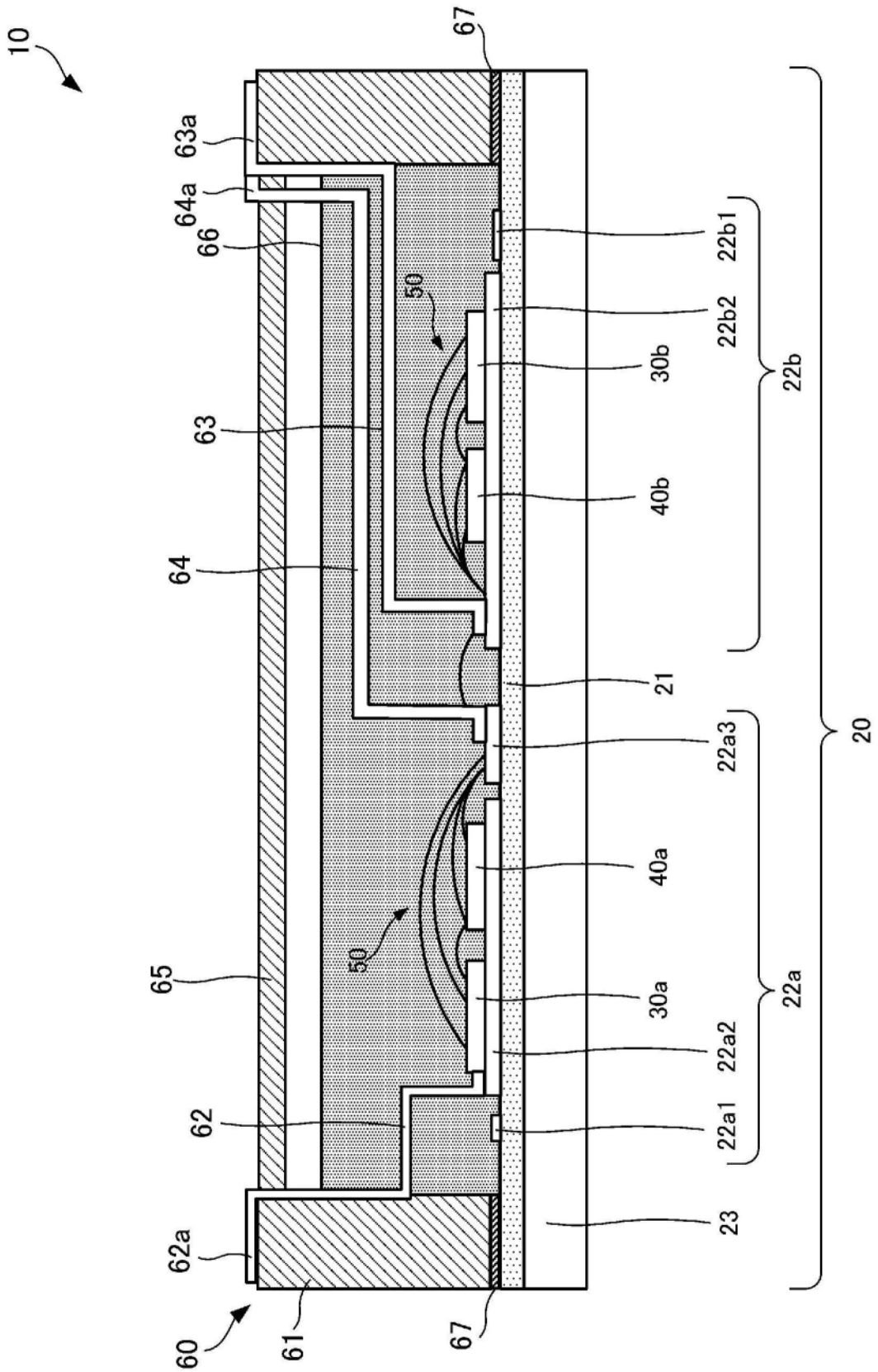


图2

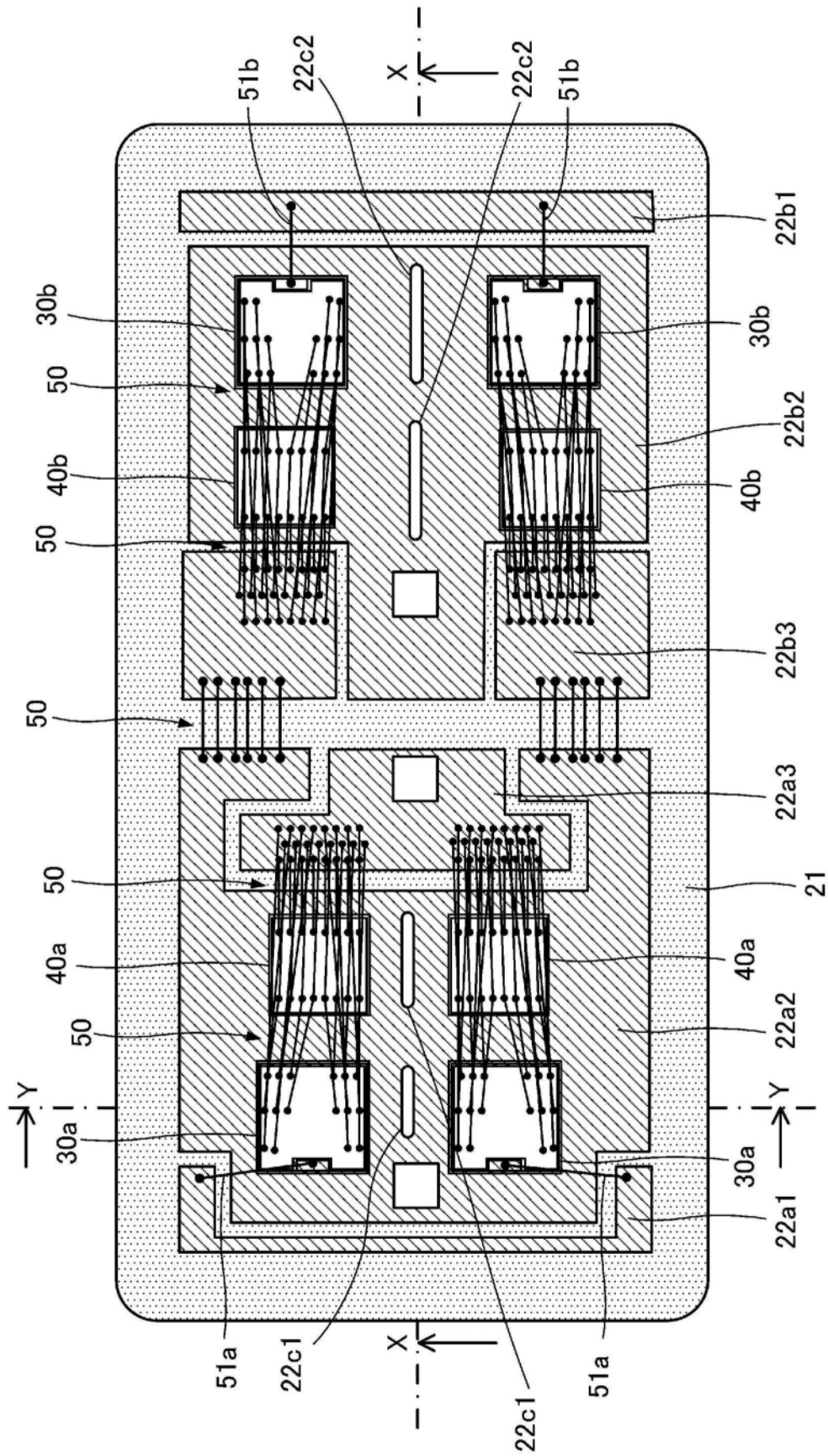


图3

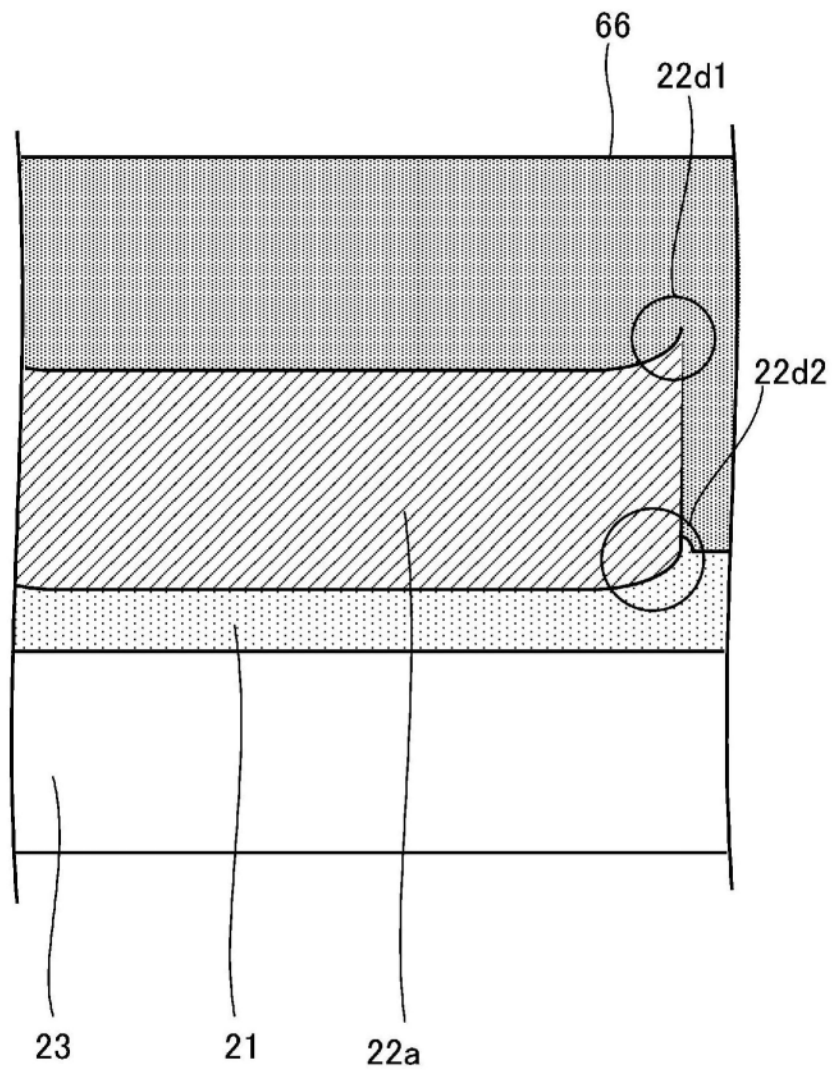


图4

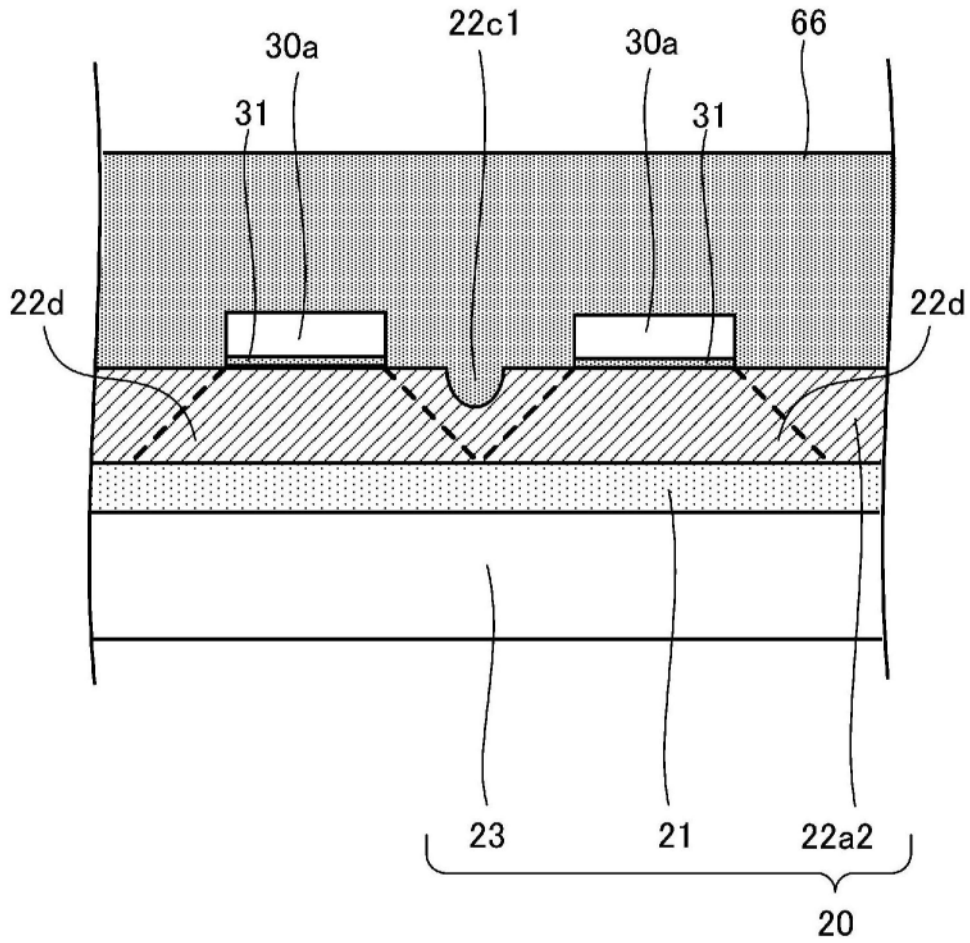


图5

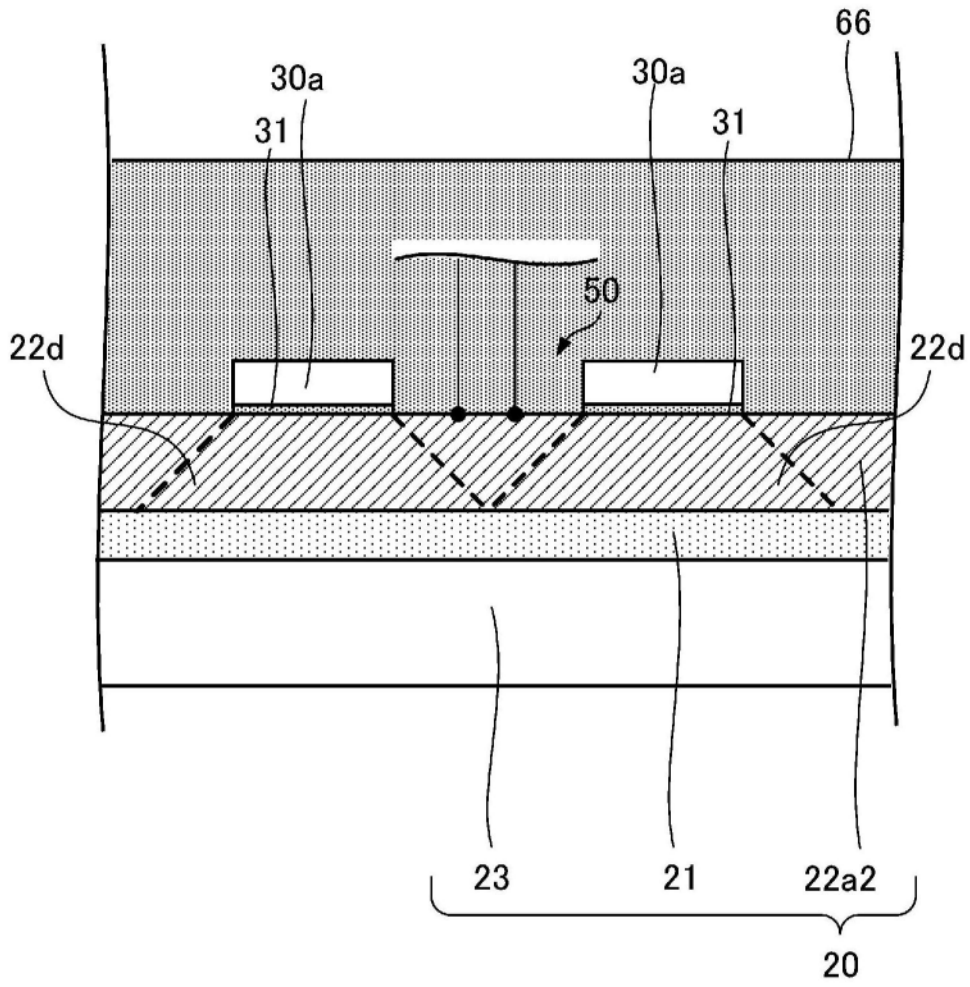


图6

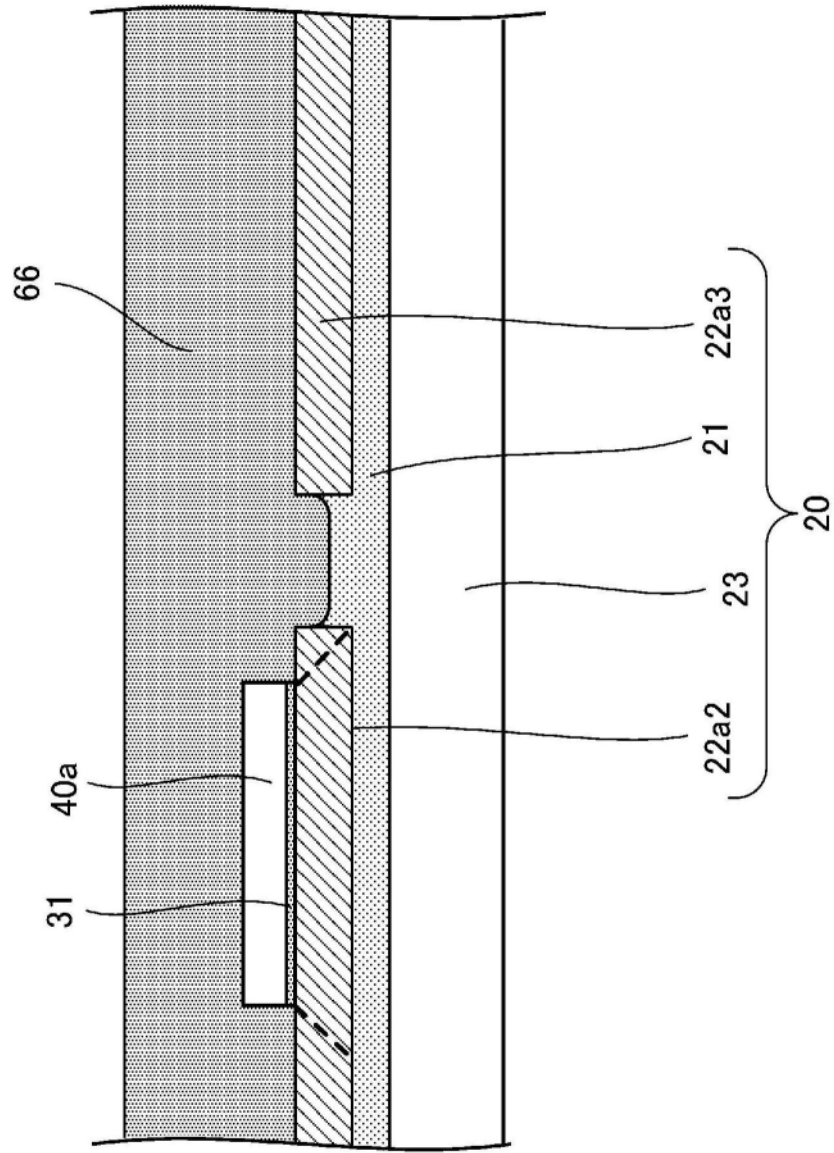


图7

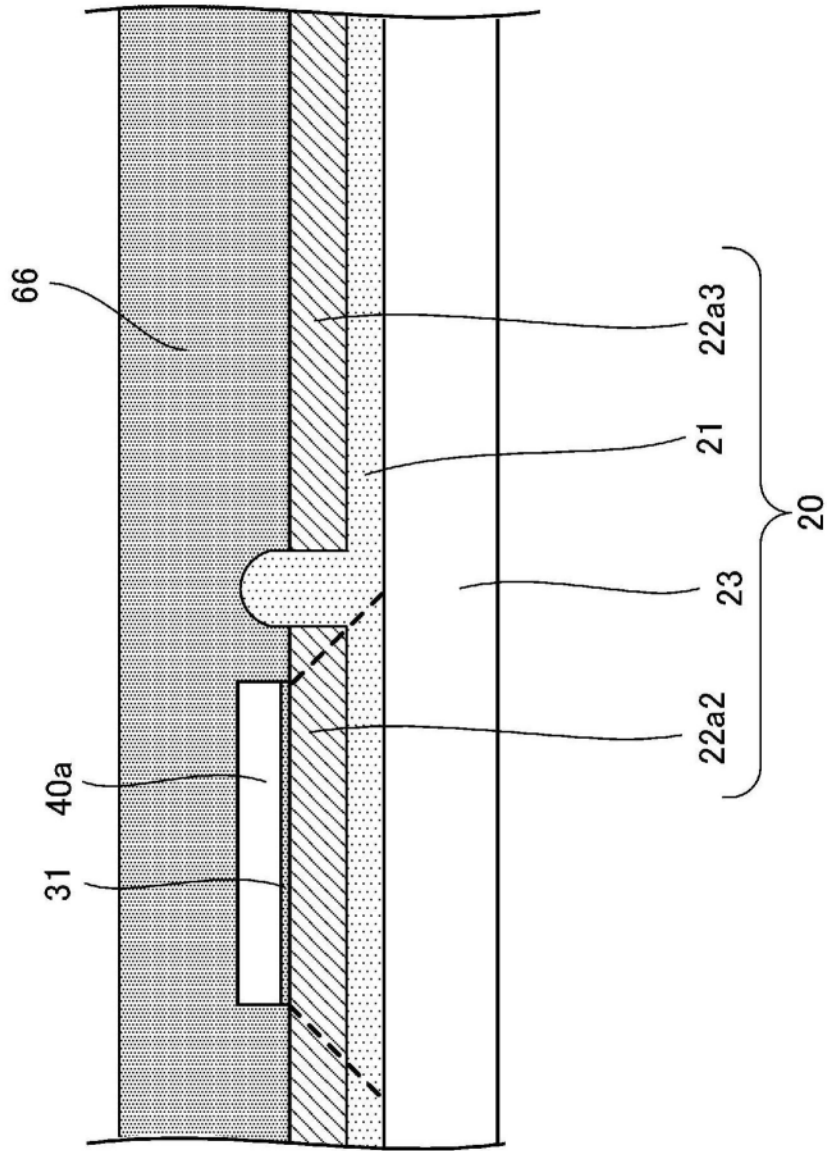


图8

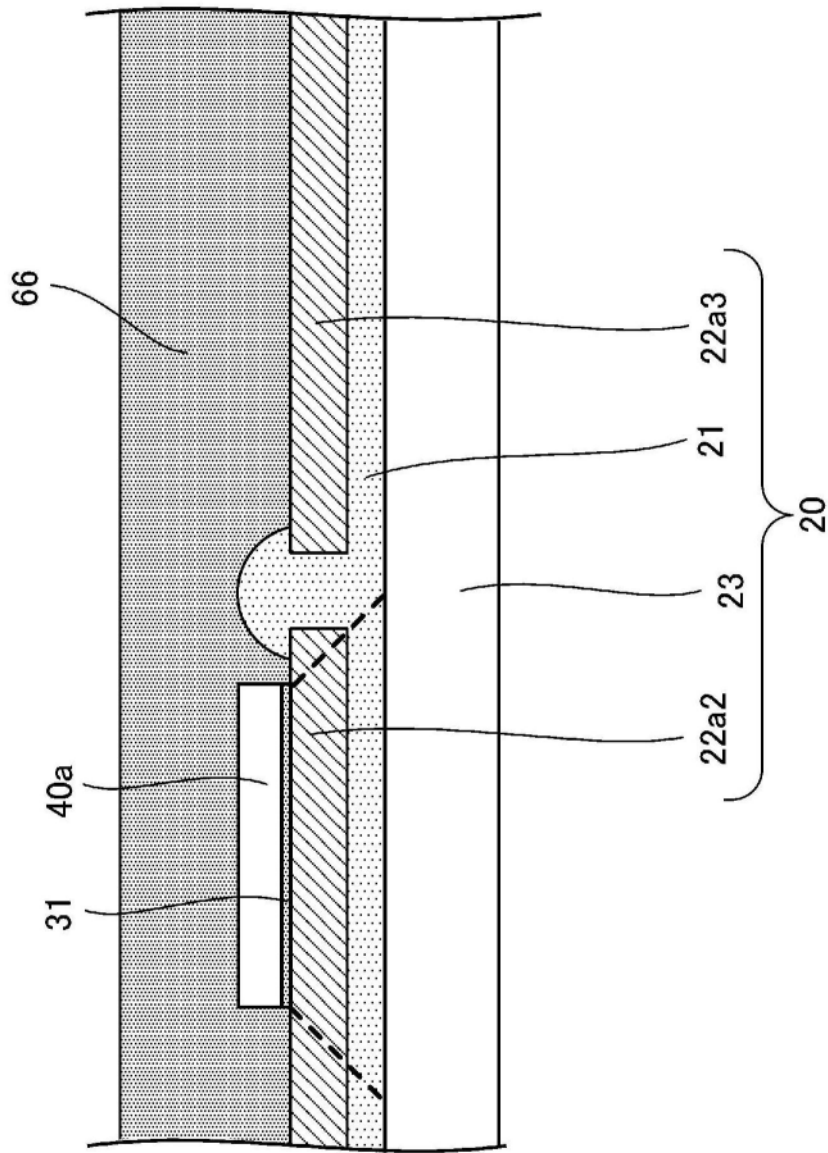


图9

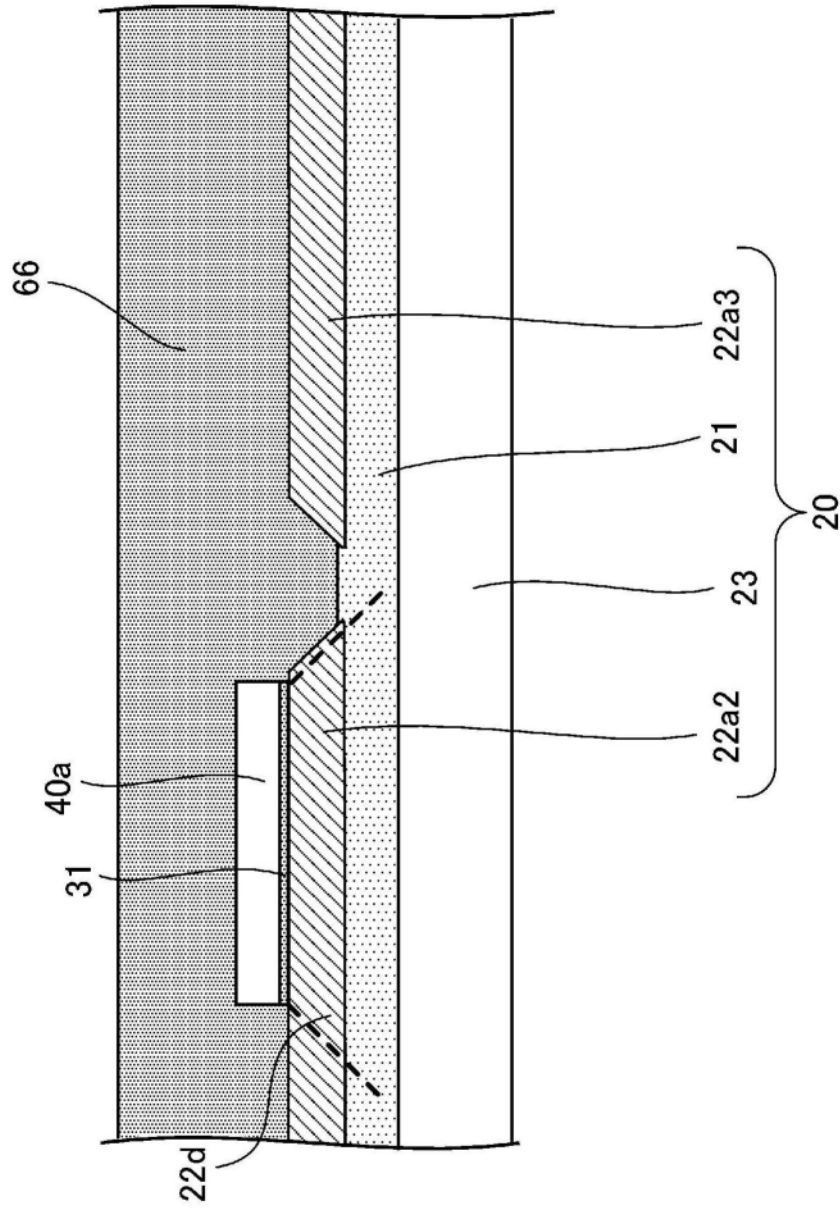


图10

1. 一种半导体装置,其特征在于,包括:

绝缘电路基板,其包括基板、形成在所述基板的正面的树脂层、以及形成在所述树脂层的树脂正面的电路图案;以及

半导体芯片,其在俯视时呈矩形,并且以使侧端部从所述电路图案的外周端部向内侧离开预定的距离以上的方式接合在所述电路图案的电路正面,

所述预定的距离和所述电路图案的厚度分别为所述半导体芯片的一边的长度的0.1倍以上。

2. (修改后) 根据权利要求1所述的半导体装置,其特征在于,

所述半导体装置还具有另一个半导体芯片,该另一个半导体芯片在侧视时与所述半导体芯片相邻而接合在接合有所述半导体芯片的一个所述电路图案的所述电路正面,

所述半导体芯片和所述另一个半导体芯片的在侧视时彼此对置的侧端部之间的间隙分离所述预定的距离的2倍以上。

3. 根据权利要求2所述的半导体装置,其特征在于,

所述半导体装置还具有布线部件,该布线部件接合在所述间隙处的所述电路图案的所述电路正面。

4. 根据权利要求2所述的半导体装置,其特征在于,

所述半导体装置在所述间隙处的所述电路图案的所述电路正面还具有槽部,在俯视时,该槽部形成为与所述半导体芯片和所述另一个半导体芯片平行。

5. (修改后) 根据权利要求4所述的半导体装置,其特征在于,

所述槽部的深度形成为不到达所述电路图案中的热扩散部的最外区域,该热扩散部是发自所述半导体芯片的热在所述电路图案中以及在侧视时随着向所述树脂层行进而使最外区域呈45°地扩展的方式扩散的部分。

6. 根据权利要求1所述的半导体装置,其特征在于,

所述电路图案的电路背面位于比所述树脂层的所述树脂正面更靠所述基板侧的位置。

7. 根据权利要求6所述的半导体装置,其特征在于,

所述电路图案以所述电路正面与所述树脂层的所述树脂正面呈大致同一平面的方式埋设于所述树脂层。

8. (修改后) 根据权利要求1所述的半导体装置,其特征在于,

所述电路图案以不涉及到所述电路图案中的热扩散部的最外区域的方式被倒角,该热扩散部是发自所述半导体芯片的热在所述电路图案中以及在侧视时随着向所述树脂层行进而使最外区域呈45°地扩展的方式扩散的部分。

9. 根据权利要求1至8中任一项所述的半导体装置,其特征在于,

所述电路图案在靠所述树脂层侧形成有塌边,并且在靠所述电路正面侧形成有毛刺。

10. 根据权利要求1至8中任一项所述的半导体装置,其特征在于,

在所述树脂层的所述树脂正面形成有所述电路图案、以及不配置所述半导体芯片的非配置电路图案,

所述非配置电路图案的厚度比所述电路图案的厚度薄。

11. 根据权利要求10所述的半导体装置,其特征在于,

所述非配置电路图案是与所述半导体芯片的控制电极电连接的控制电路图案。

12. 根据权利要求1至11中任一项所述的半导体装置,其特征在于,
所述半导体芯片的所述一边的长度为5.5mm以下。